

電子回路シミュレータTINAを使用した負帰還安定性の検討

川田章弘

Field Application & Solutions, Analog Signal Chain

アブストラクト

本アプリケーション・レポートは、Design Soft社の電子回路シミュレータTINAを使用して負帰還安定性を検討する方法について解説したものです。

第1章では、TINAによって負帰還安定性を検討することの利点について説明します。そして、第2章では、負帰還の原理について簡単に説明を行います。第2章での知識を踏まえ、第3章では、具体的な増幅回路におけるループ・ゲイン

とその位相変化をシミュレーションする方法について紹介します。この章では、最初に、実測にも適用可能な簡易的なシミュレーション方法について紹介します。そして次に、より正確にループ特性をシミュレーションすることのできるミドルブルック法について解説していきます。第4章では、具体的なシミュレーション回路例として、トランス・インピーダンス・アンプと定電流回路について紹介します。

目次

1. はじめに.....	1
1.1 負帰還回路の安定性は電子回路シミュレータで検証できる	1
1.2 Design Soft社のTINAを使用する	2
2. 負帰還回路の基礎知識.....	2
2.1 負帰還の原理.....	2
2.2 $A_o\beta$ が安定性を決める.....	3
2.3 ゲインは β でほぼ決まる.....	3
2.4 $A_o\beta = -1$ で発振する.....	4
2.5 位相余裕とゲイン余裕.....	4
3. ループ・ゲインの評価方法.....	5
3.1 簡易測定法(実測も可能な方法).....	5
3.2 ミドルブルック法.....	9
4. 負帰還安定性解析の具体例.....	11
4.1 トランス・インピーダンス・アンプの安定性.....	11
4.2 定電流回路の安定性.....	14
5. まとめ.....	18
6. 参考文献.....	18

1. はじめに

1.1 負帰還回路の安定性は電子回路シミュレータで検証できる

反転増幅回路、非反転増幅回路や差動増幅回路など、一般的なOPアンプ回路には負帰還技術が使

この資料は日本テキサス・インスツルメンツ(日本TI)が、お客様がTIおよび日本TI製品を理解するための一助としてお役に立てるよう、作成しております。製品に関する情報は随時更新されますので最新版の情報を取得するようお勧めします。TIおよび日本TIは、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。また、TI及び日本TIは本ドキュメントに記載された情報により発生した問題や障害等につきましては如何なる責任も負いません。

われています。これらの負帰還回路において、設計上重要な指標の一つに、発振のしにくさ、すなわち負帰還安定性があります。

出力信号を入力へ戻すという帰還技術を使っている限り、負帰還回路には発振する可能性が存在します。そのため、安定性についてまったく考慮していない回路では、ノイズや温度変化といった外乱によって回路が発振に至ってしまうこともあります。また、設計当初は考慮されていた負帰還安定性が、回路の負荷の影響などにより損なわれてしまうこともあります。

十数年前であれば、カット・アンド・トライや経験によって行なわれていたこれらの発振対策は、現在であれば回路シミュレータを使用することで容易に検討することができます。各種OPアンプ固有の特性を考慮したうえでの安定性を考える上では、電子回路シミュレーションは強力な検証手段と言えます。

1.2 Design Soft社のTINAを使用する

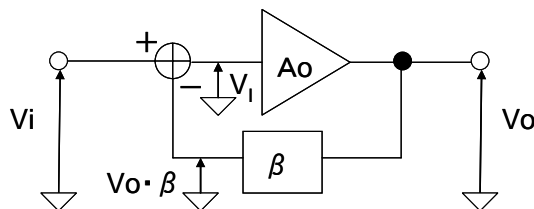
このレポートでは、Design Soft 社の電子回路シミュレータ TINA を使用して負帰還安定性を検討する方法を示します。本レポートでは、TINA の基本操作は習得していることを前提としていますので、TINA の操作を習得していない場合は別途、Design Soft 社のアプリケーション・ノートを参照する必要があります。

なお、このレポートで示すシミュレーション回路には、VCCS(電圧制御電流源)という部品を使用しています。この部品は、Texas Instruments が無償提供している TINA-TI には含まれません。しかし、別途シミュレーション・ファイルをダウンロードすることにより、本アプリケーション・ノートで行なっているシミュレーションを実行可能です。

2. 負帰還回路の基礎知識

2.1 負帰還の原理

負帰還安定性のシミュレーション方法を検討する前に、負帰還技術について概観します。



上図より、

$$V_i = V_i - V_o \beta$$

$$V_o = A_o \times V_i$$

$$V_o = A_o(V_i - V_o \beta)$$

上式をVoについて解くと、

$$V_o = \frac{A_o}{1 + A_o \beta} \cdot V_i$$

図1 負帰還の動作原理

図1は、負帰還の動作原理を示したものです。負帰還とは、出力電圧が帰還回路 β を経由した帰還電圧 $V_o \beta$ と入力電圧との差分をアンプのオープン・ループ・ゲイン A_o で増幅する技術です。

負帰還の結果、図に示したとおり、 V_o は、

$$V_o = \frac{A_o}{1 + A_o\beta} V_i \quad \dots \quad (1)$$

となります。つまり、 A_o が $1+A_o\beta$ だけ圧縮されます。ここで、 A_o は、アンプの開ループ・ゲインと呼ばれます。

2.2 $A_o\beta$ が安定性を決める

多くの場合、 $A_o\beta$ は非常に大きいため、 $1+A_o\beta$ を $A_o\beta$ で近似することがあります。

負帰還技術とは、 A_o を $1+A_o\beta$ だけ圧縮することにより、不安定なゲイン A_o や出力に発生する高調波ひずみなどを改善する技術です。ここで、 $A_o\beta$ はループ・ゲインと呼ばれます。この $A_o\beta$ が安定性を考慮する鍵となります。数式上は、 A_o や β は実数のように思われますが、これらは両方とも振幅成分と位相成分を持つ複素数であり周波数特性を持ちます。

2.3 ゲインは β でほぼ決まる

図 2 は、OP アンプの開ループ・ゲインと負帰還を施した後のゲイン特性を示します。

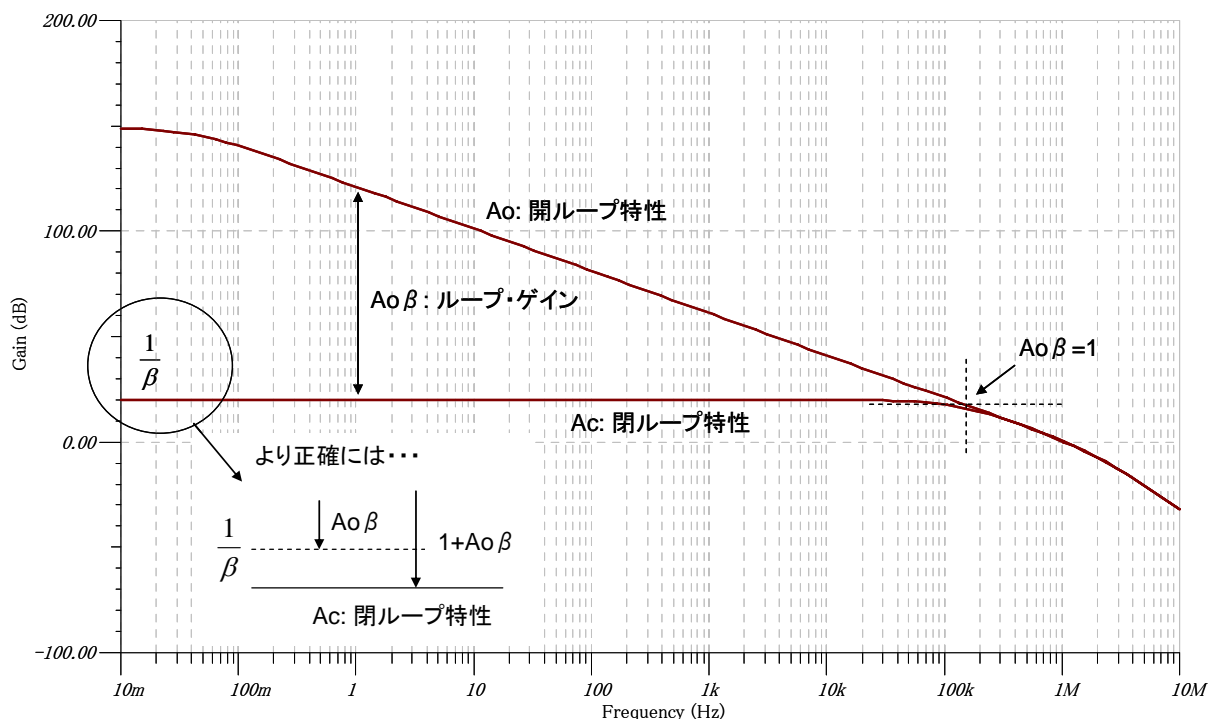


図 2 負帰還の効果：開ループ・ゲインを $1/A_o\beta$ に圧縮する

(1)式に示したとおり、ゲインは $1/(1+A_o\beta)$ に圧縮されています。ここで、

$$V_o = \frac{A_o}{1 + A_o\beta} V_i = \frac{1}{\frac{1}{A_o} + \beta} V_i$$

です。このとき、 $A_o = \infty$ とすると、

$$V_o = \frac{1}{\beta} V_i$$

となります。つまり、閉ループ・ゲイン A_c は A_o が十分に大きな領域では $1/\beta$ と考えることができます。すなわち、負帰還回路において、ゲインを決めるのは β と言えます。

2.4 $A_o\beta = -1$ で発振する

2.2 で簡単に述べたとおり、負帰還が施された回路において、安定性を決めるのはループ・ゲイン $A_o\beta$ です。(1)式から、 $A_o\beta = -1$ となると $V_o = \infty$ になります。このことから、増幅回路が発振してしまうのは $A_o\beta = -1$ のときです。これは、複素数としての値ですので、絶対値で示すと、 $|A_o\beta| = 1$ 、つまりゲイン=0dB であり、位相が $-180^\circ \pm (360^\circ \times n)$ のときです(ただし、 $n=0, \pm 1, \pm 2, \dots$)。この条件は、一般にバルクハウゼンの発振条件(Barkhausen's criteria)と呼ばれます。したがって、負帰還安定性を考えるときは、 $A_o\beta$ の絶対値(dB 値)と $A_o\beta$ の位相について考える必要があります。

2.5 位相余裕とゲイン余裕

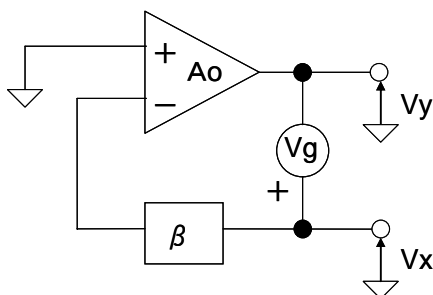
$|A_o\beta|$ が 0dB のときの位相に注目し、その値が $-180^\circ \pm (360^\circ \times n)$ に対してどの程度の差があるかを位相余裕と言います。また、位相が -180° 回転したときのゲインに注目し、このときゲインが 0dB に対してどの程度の負の値であるかをゲイン余裕と言います。ゲイン余裕と位相余裕によって安定性が決まり、一般には参考文献(3)に示されている表 1 のような基準で安定性を判断することができます。

表 1 位相余裕/ゲイン余裕と応答特性の特徴³⁾

位相余裕 [°]	ゲイン余裕 [dB]	特徴
20	3	ひどいリングング
30	5	多少のリングング
45	7	応答時間が短い
60	10	一般的に適切な値
72	12	周波数特性にピークが出ない

3. ループ・ゲインの評価方法

3.1 簡易測定法(実測も可能な方法)



上図より,

$$V_y = -A_o \beta \cdot V_x$$

$$\frac{V_y}{V_x} = -A_o \beta$$

となる.

したがって、 V_x と V_y を測定すれば
ループ・ゲイン($A\beta$)を測定する
ことができる。

図3 ループ・ゲインの簡易測定法

図3にループ・ゲインの簡易測定法を示します。 V_x の入力信号は、 $-A_o \beta$ 倍されて V_y となりますので、 V_y と V_x を測定すれば $A_o \beta$ を知ることができます。

V_g は、フローティング信号源です。実際の測定器であれば、通常、片側はグラウンドとなっているためこのように信号源を挿入することは難しいでしょう。トランスを利用して信号を注入する方法もありますが、フローティング・グラウンドが採用された信号源を持つ周波数特性解析専用の測定器を使用するのも一つの手段です。

しかし、電子回路シミュレータであれば、気にせずこのように信号源をつなぐことができます。

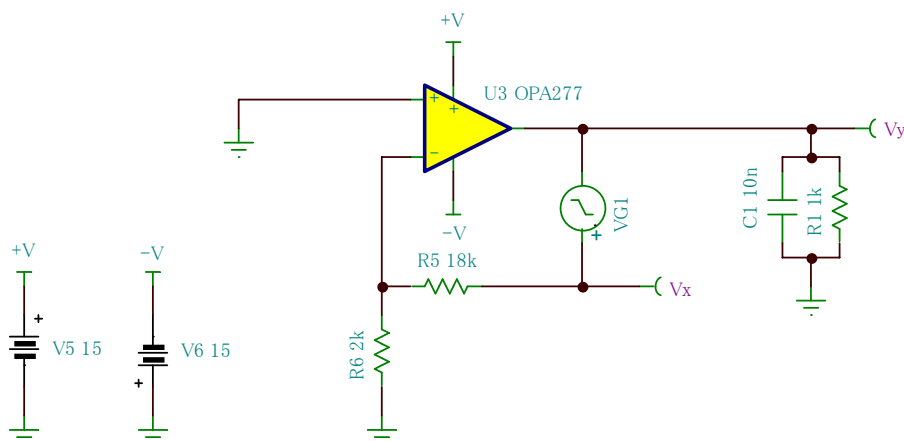


図4 ループ・ゲインのシミュレーション回路 (簡易測定法)

図4にTINAによるシミュレーション回路を示しました。シミュレーションに使用するOPアンプはOPA277であり、ゲイン10倍とします。また、負荷として $0.01 \mu\text{F}$ のコンデンサと $1\text{k}\Omega$ の抵抗を並列接続したものを使用しました。

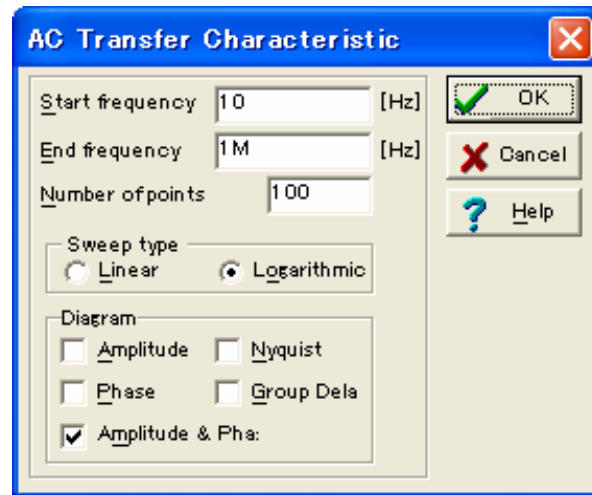


図5 AC解析の設定ウィンドウ

ゲイン-周波数特性をシミュレーションするので、メニューの[Analysis]から[AC Analysis]→[AC Transfer Characteristic...]を選択します。すると、図5のような設定ウィンドウが表示されます。

ここで、Start Frequencyには、解析を行なう最小周波数と入力し、End Frequencyには最大周波数を入力します。Number of pointsは、解析ポイント数です。細かい周波数ステップで解析を行いたい場合は数値を大きくしますが、大きくしすぎると解析時間が掛かるようになりますので適当な値に設定します。今回はデフォルト値としておきました。また、周波数軸をlogスケールで表示する場合、Sweep typeにはLogarithmicを選択しておきます。最後に、今回は $A_o\beta$ のゲインと位相を知りたいので、DiagramのAmplitude&Pha:を選択しておきます。OKボタンを押すと、シミュレーションが実行されます。

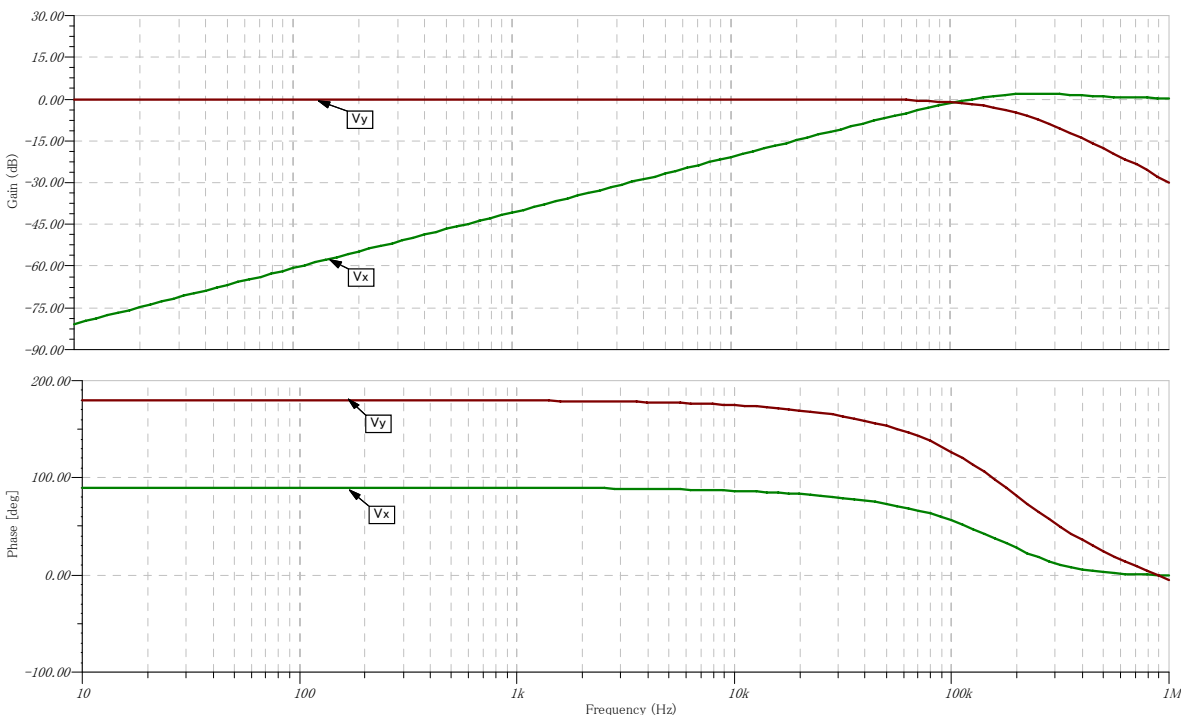


図6 簡易測定法によるシミュレーション結果

図6にシミュレーション結果を示しました。これは、 V_x と V_y のゲイン/位相-周波数特性です。このデータから計算によってループ・ゲインのカーブを描きます。

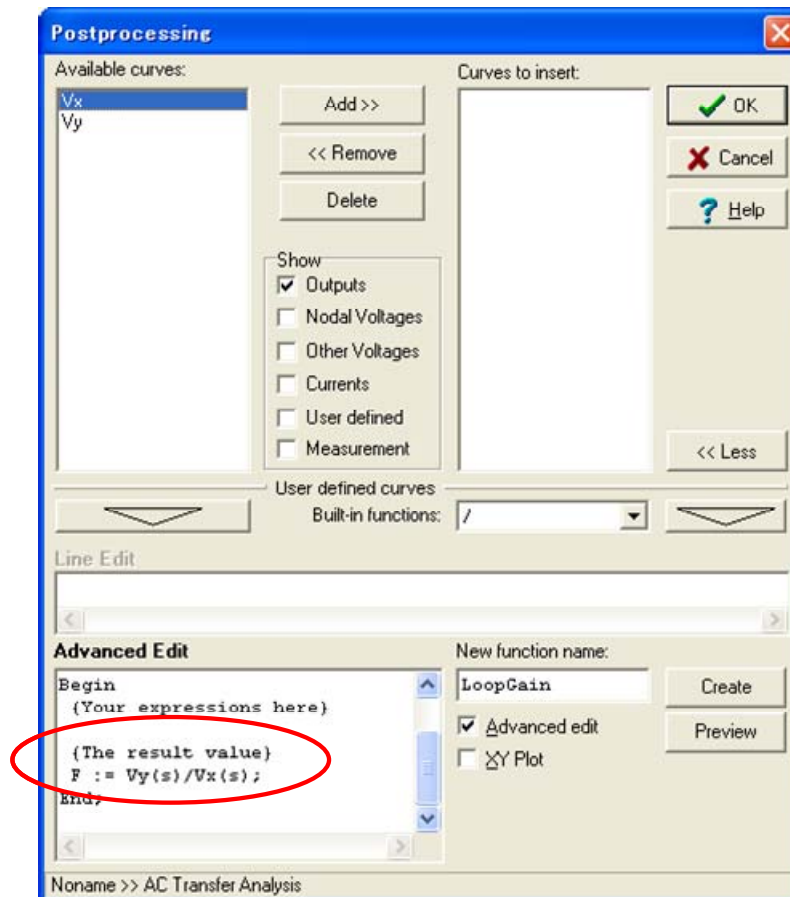


図7 ループ・ゲインの計算式を入力する

シミュレーション結果の表示されているウィンドウ・メニューから、[Edit]→[Add more curves...]を選択します。すると、Postprocessing ウィンドウが開きますので、左下にある[More>>]ボタンを押します。すると、図7のようなウィンドウになります。ここで、New function name として LoopGain と入力しておきます。この入力は任意ですので、デフォルトのままでも問題はありません。次に、Advanced edit にチェックを入れます、すると、左側の Advanced Edit ボックスが有効になりますので、そこに計算式を入力します。Begin の後に、

$$F := Vy(s)/Vx(s);$$

と入力し、[Create]ボタンを押します。つぎに、[Preview]を押すとループ・ゲインのカーブが描かれます。最後に OK ボタンを押して Postprocessing ウィンドウを閉じます。

図8にシミュレーションにより求めたループ・ゲイン特性を示します。それぞれのカーブが何の特性を表しているのかは、図9に示すツール・バーの Auto label をクリックし、任意の特性カーブを選択することで、図8のようにラベルをつけることができます。なお、先ほど Postprocessing ウィンドウによって新規に描いたカーブのラベルについては、New function name に入力した名前がラベルとして使用されます。

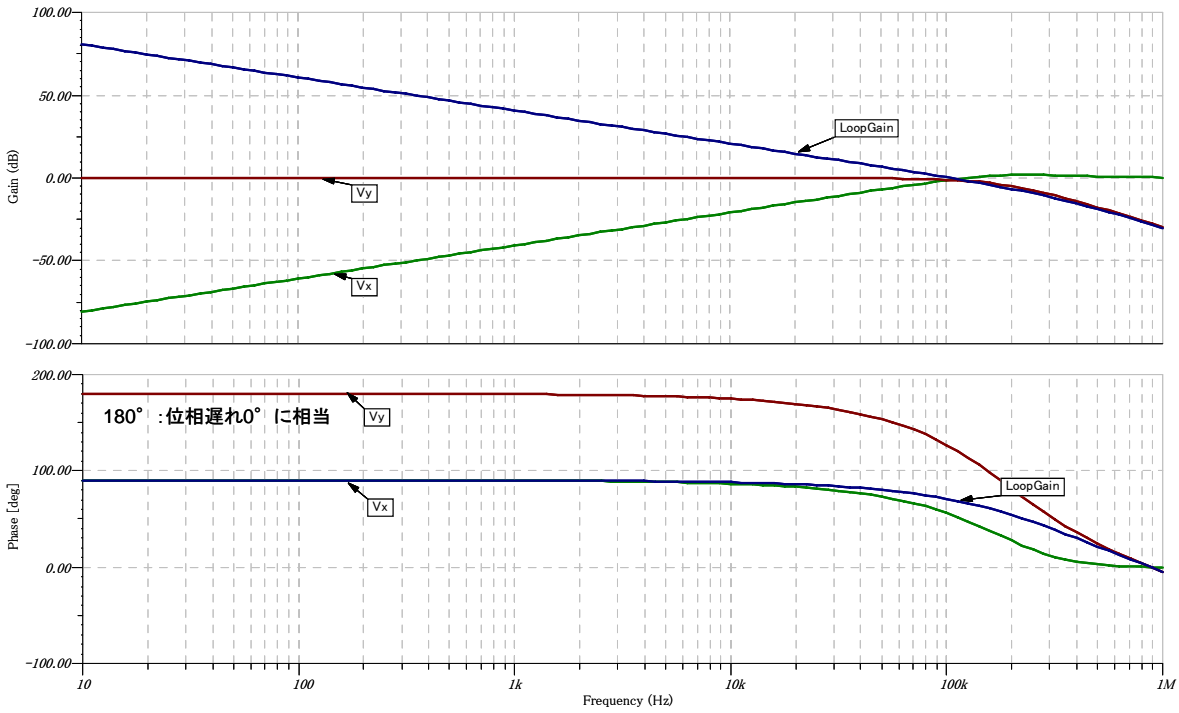


図8 ループ・ゲインのシミュレーション結果（位相余裕：70.15°，ゲイン余裕：27.93dB）



Auto label

図9 ツール・バーのAuto label を使用するとカーブにラベルをつけることができる

3.2 ミドルブルック法

最初に紹介した簡易測定法は、測定器によるループ・ゲインの実測にも適した方法ですが、いくつか問題点もあります。それは、 V_x のインピーダンスが V_y 側よりも低くなる(入力インピーダンスが低くなる)と誤差が大きくなるという問題です。周波数が高くなると OP アンプの出力インピーダンスが上昇し始めますから、高域での誤差が大きくなります。

そこで、より正確なシミュレーションを行なう方法が、これから述べるミドルブルック法¹⁾です。ミドルブルック法では、電圧源と電流源の 2 つの信号源を使用します。ループ・ゲインの算出に必要なパラメータは、簡易測定法と同じ V_x 、 V_y のほか、電流量である I_x 、 I_y です。これらの測定結果を元に計算によってループ・ゲインを算出します。

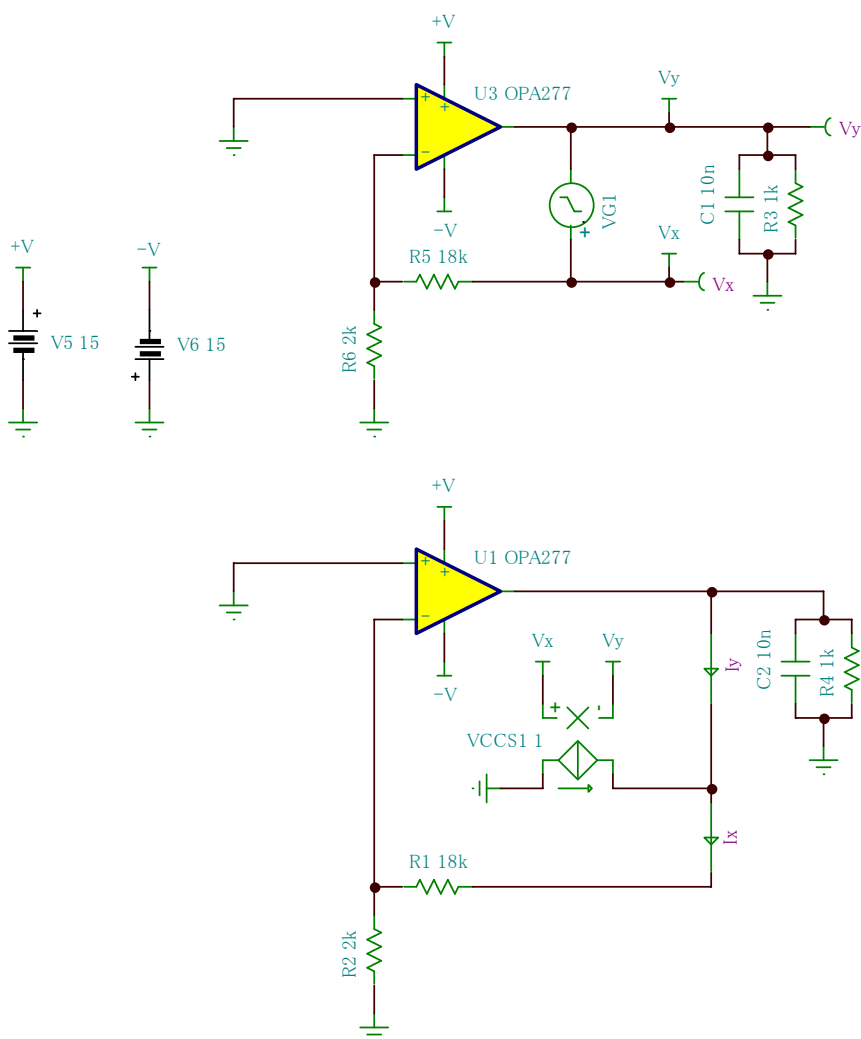
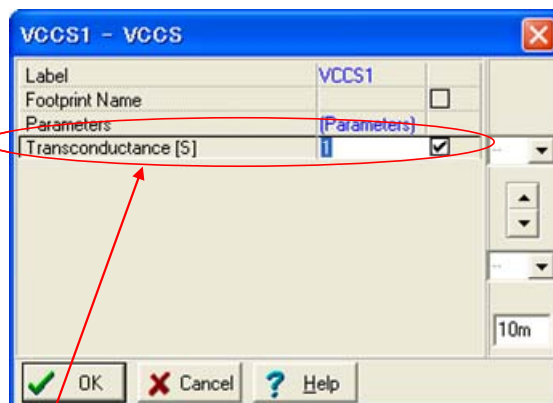


図10 ループ・ゲインのシミュレーション回路(ミドルブルック法)

図 10 にミドルブルック法によりループ・ゲインをシミュレーションするための回路を示します。電流信号源は、電圧信号源と同相の信号を発生させる必要があるため、 V_x と V_y の電圧から VCCS(電圧制御電流源)によって電流に変換します。なお、回路図エディタ上の VCCS をダブルクリックすることで図 11 のように VCCS のトランスコンダクタンス値を設定できます。設定値は、図 11 に示したとおり 1 とします。



トランスコンダクタンスの値を1に設定する

図11 VCCSの設定ウィンドウ

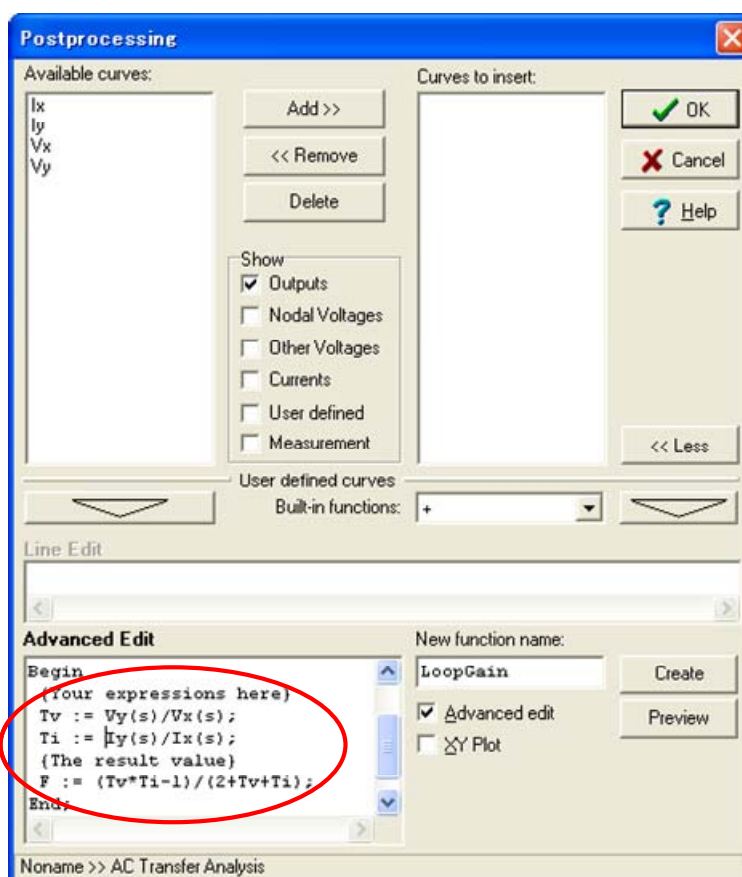


図12 計算式を入力する

ループ・ゲインをシミュレーションするには、簡易測定法と同じように AC Analysis を実行します。そして、図 12 にしたがって計算し追加カーブを描きます。図 12 のウィンドウ内にて使用している計算式は、以下のとおりです。

$$\begin{aligned} T_v &:= V_y(s)/V_x(s); \\ T_i &:= I_y(s)/I_x(s); \\ F &:= (T_v \cdot T_i - 1)/(2 + T_v + T_i); \end{aligned}$$

ここで、ミドルブルック法によって得られた特性カーブを図 13 に示します。

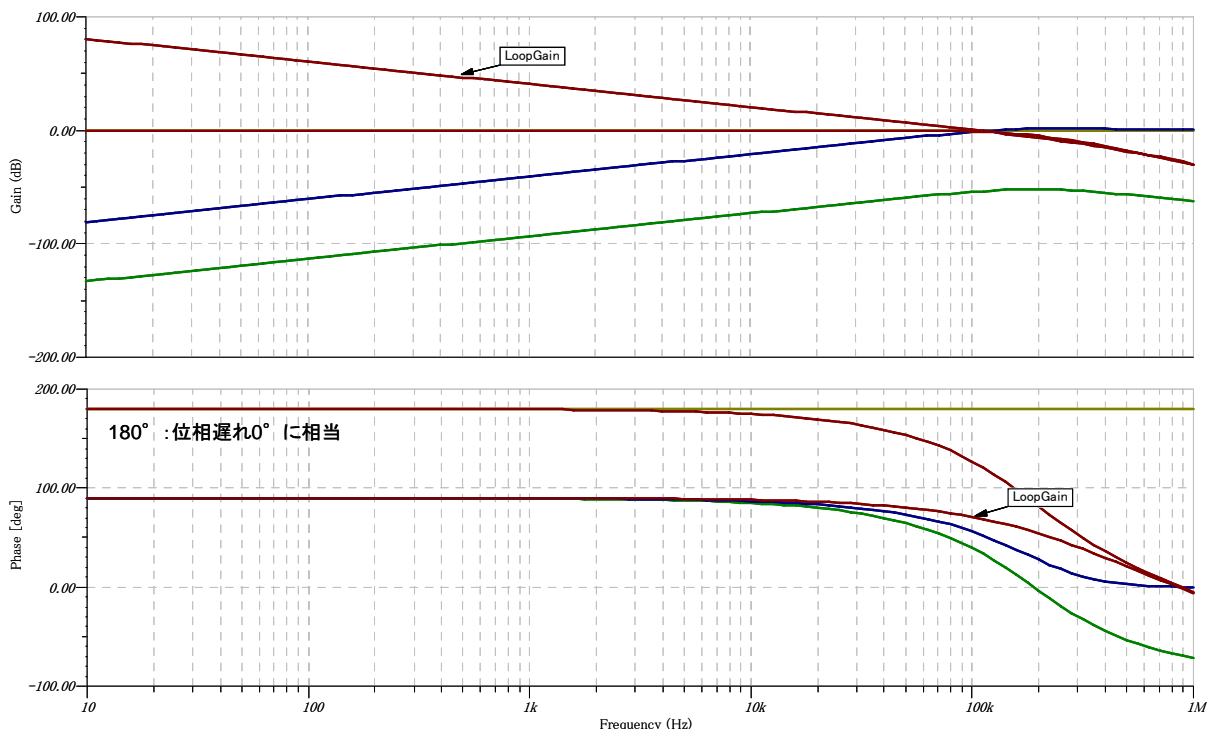


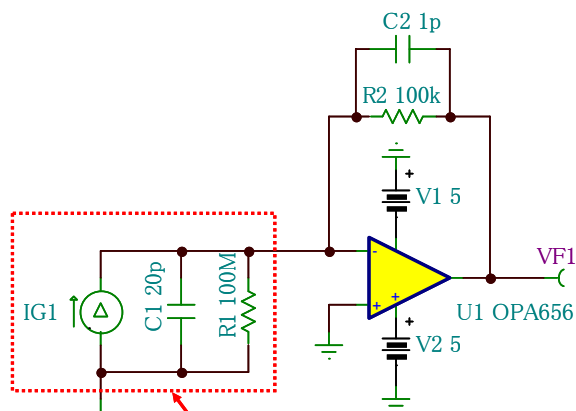
図13 ミドルブック法によるシミュレーション結果（位相余裕：70.26°，ゲイン余裕：27.29dB）

図13に示した位相余裕とゲイン余裕はカーソル機能によって読み取った値です。この値と図8の値を比較すると、2つのシミュレーション方法で結果が若干異なっているのが確認できます。当然ですが、正確なのはミドルブック法のほうです。

4. 負帰還安定性解析の具体例

ミドルブック法は種々のOPアンプ回路の安定性をシミュレーションするのに使用可能です。ここで、いくつかの回路例を元にシミュレーションした結果を紹介します。

4.1 トランス・インピーダンス・アンプの安定性



フォトダイオードの等価回路

C1や、R1の値は、フォトダイオードのデータシートから判断します。

コンデンサ:C2の決定

C2の値は、以下の式によって決定します。

$$C_2 = \sqrt{\frac{C_1}{2\pi \times Q^2 \times GBW \times R_2}}$$

ここで、GBWは、OPアンプのGB積です。データシートより、OPA656のGB積は230MHzです。ここで、臨界制動条件として、 $Q=1/\sqrt{2}$ とすると、

$$C_2 = \sqrt{\frac{20 \times 10^{-12}}{\pi \times 230 \times 10^6 \times 100 \times 10^3}} \approx 0.526 \text{ pF}$$

この値より大きければ、回路は安定ですので、C2=1pFにします。

なお、C2=1pFのときのQは、約0.41になります。

図14 一般的なトランス・インピーダンス・アンプの位相補償定数の計算例

図 14 に一般的なトランス・インピーダンス・アンプを示します。IG1, R1, C1 はそれぞれ入力信号源となるフォトダイオードによって決まるパラメータです。定数設計は、トランス・インピーダンス・ゲインを決定する R2 を最初に決定し、次に、位相補償のための C2 を決めます。C2 の値は、負帰還安定性を決定するためゲインにピークが出ないように決めます。

ここで、Q の値としては、 $1/\sqrt{2}$ よりも小さな値にしておけばレスポンス特性にピークが生じることはありません。しかし、念のため Q の値を変えながらループ・ゲインをシミュレーションし安定性を判断しておいたほうが計算ミスを事前に防止する意味で効率的です。

また、OPA656 のフィードバック・ループ内に出力電流ブースタとしてのバッファ IC や高出力駆動タイプの OP アンプなどを入れた場合、手計算によって安定性を考慮することが難しくなります。そのような回路構成の場合、特にシミュレーションは効果的です。

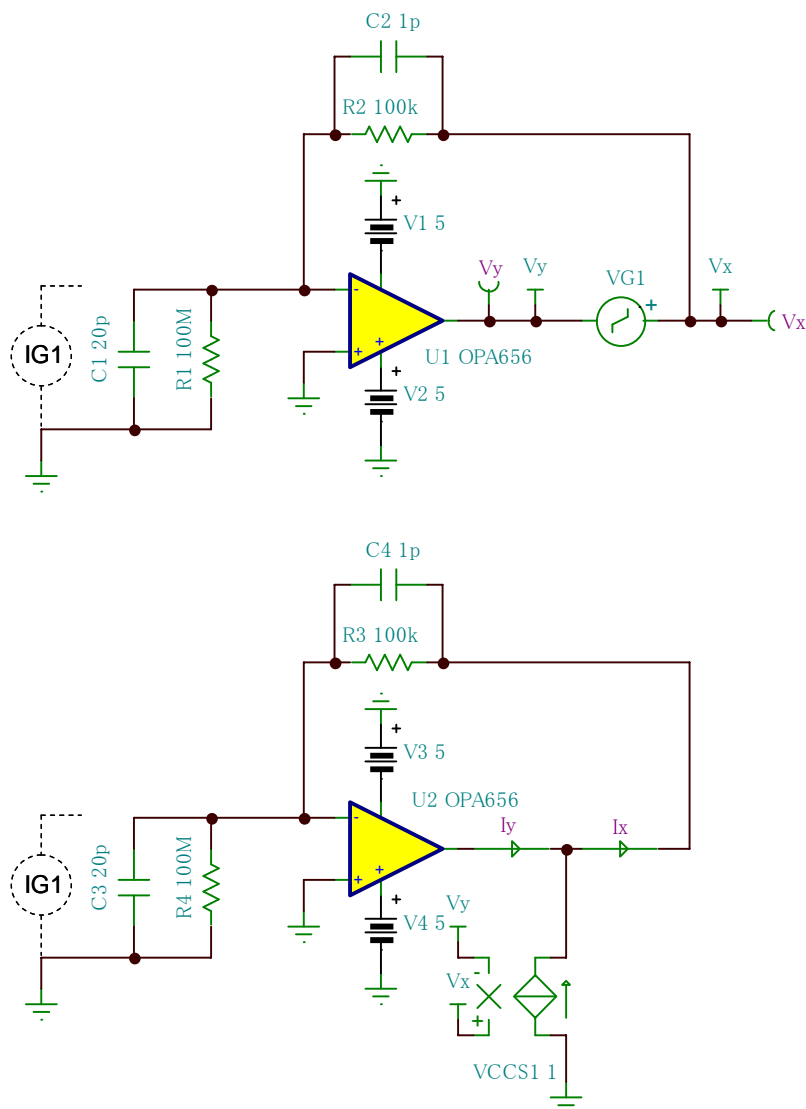


図15 トランス・インピーダンス・アンプのシミュレーション回路

図 15 に、図 14 の回路に対応したシミュレーション回路を示します。図 14 に示したトランス・インピーダンス・アンプの入力信号源である IG1 は電流源ですので、交流的にはオープンと考えることができます。したがって、図 15 のように回路構成としては、反転増幅回路と同様な形になります。図 14 の回路のシミュレーションを実行し、ループ・ゲインを求めた結果を図 16 に示します。この図では、ループ・ゲイン以外の不必要なカーブを削除しています。カーブの削除は、削除したいカーブをマウスの左クリックで選択し、Delete キーを押すだけです。

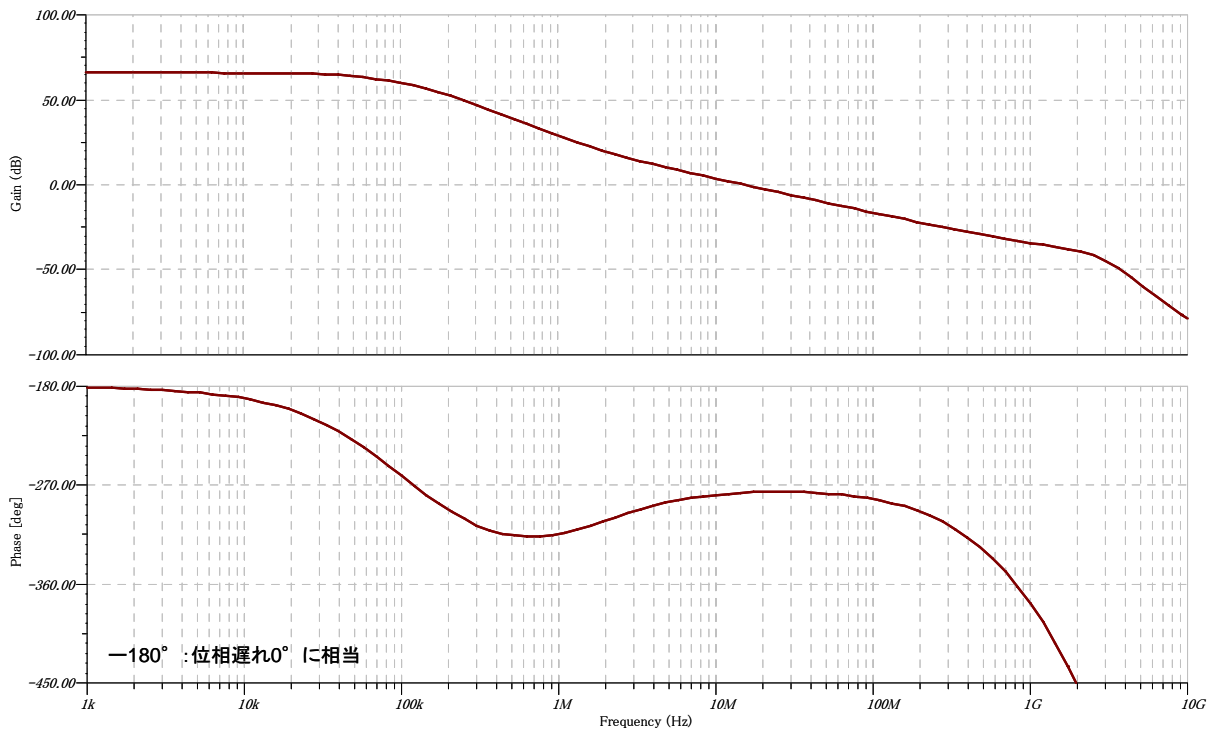


図16 シミュレーション結果（位相余裕：83.02°，ゲイン余裕：32.86dB）

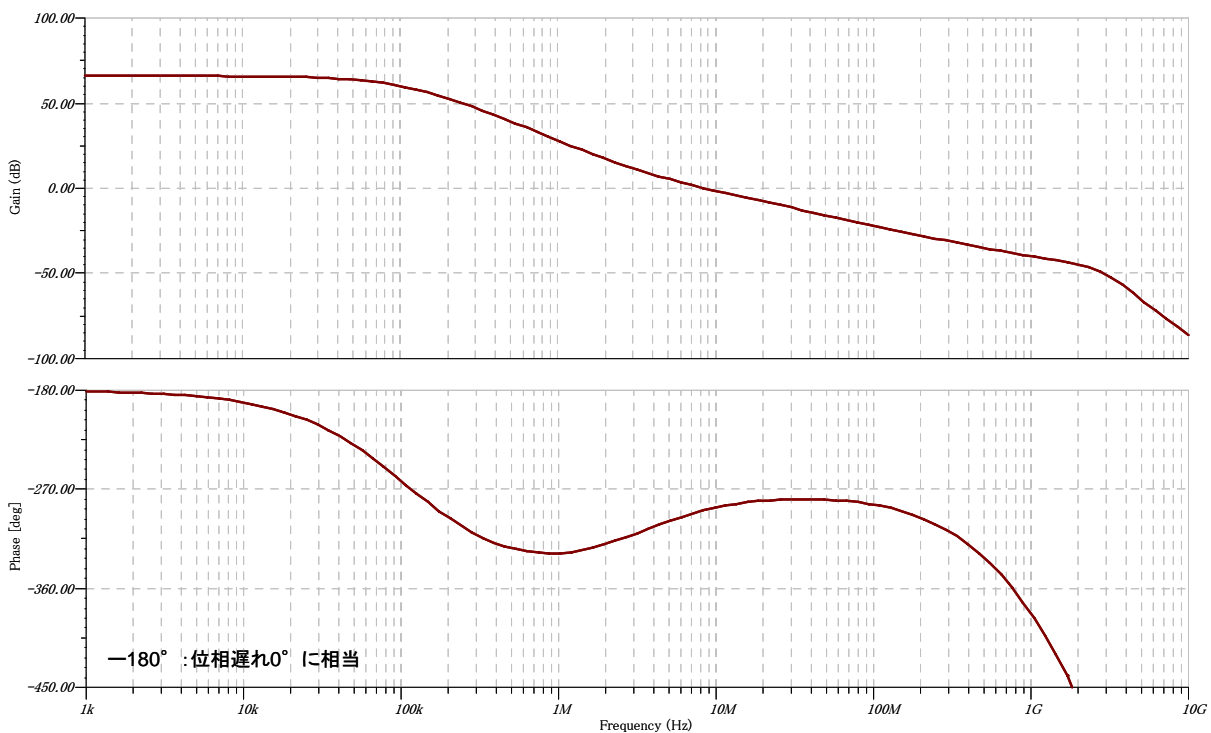


図17 C2を0.526pFに変更（位相余裕：71.14°，ゲイン余裕：38.06dB）

シミュレーションの結果，図14の定数のとき，位相余裕83.02°，ゲイン余裕32.86dBであり十分安定であることがわかりました。ここで，C2の値を0.526pFに変更し，再シミュレーションした結果が図17です。位相余裕は若干減少しましたが臨界制動に近い位相余裕が得られることがわかります。したがって，帯域を最大限に伸ばし，ゲインピークを発生させない条件として $Q=1/\sqrt{2}$ として定数設計するのは合理的と言えます。

4.2 定電流回路の安定性

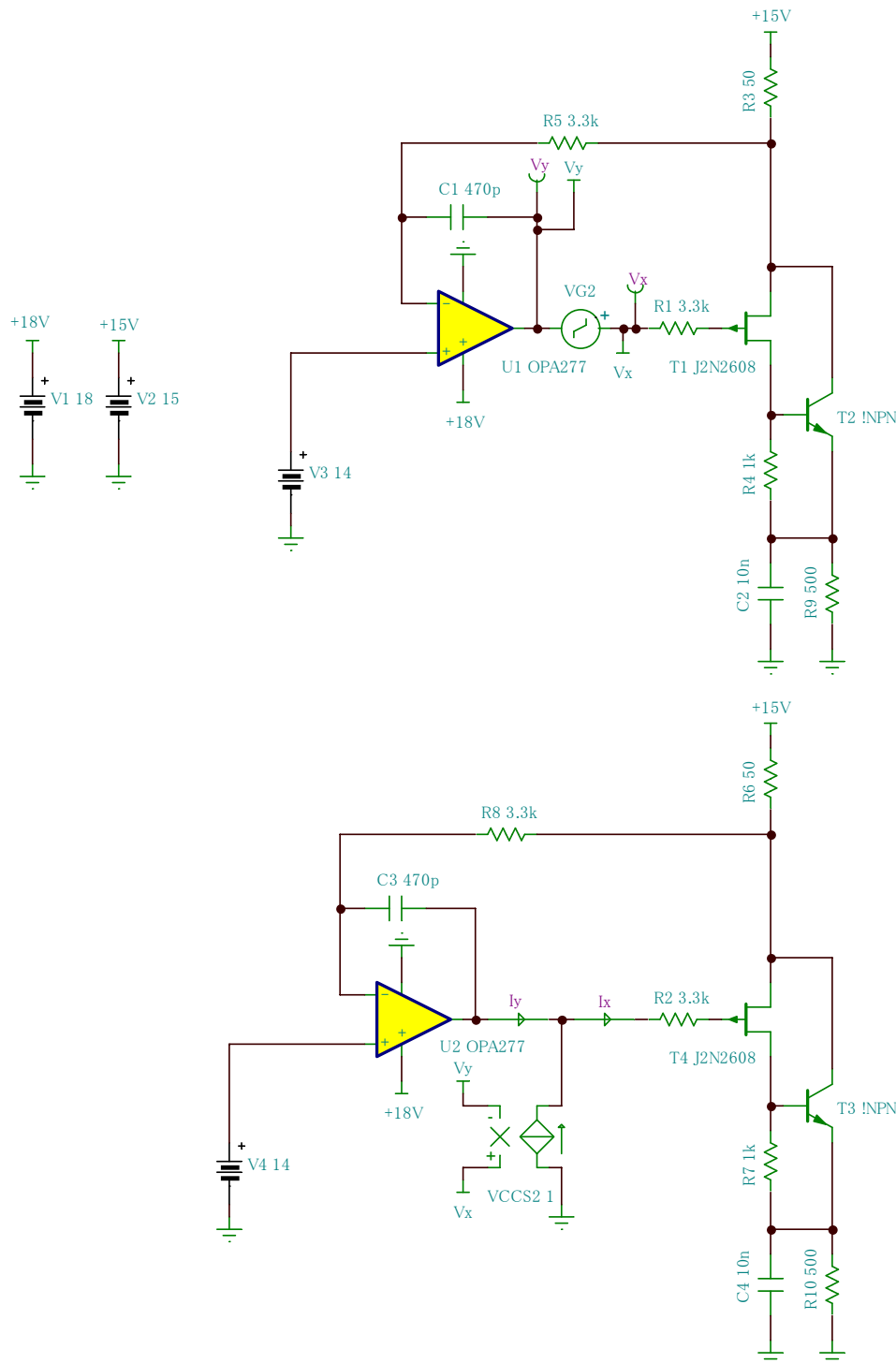


図18 定電流回路のシミュレーション回路

定電流回路も負帰還安定性を検討しようとするとき比較的面倒な回路です。それは、出力にトランジスタが追加されているためです。この回路も図 18 のようにすることでループ・ゲインをシミュレーションできます。図 18 の回路定数で、定電流回路の負荷を $500\ \Omega$ の純抵抗としたときのループ・ゲインを図 19 に示します。位相余裕は 86° 以上であり、ゲイン余裕も 25dB 以上ですので十分に安定であることがわかります。

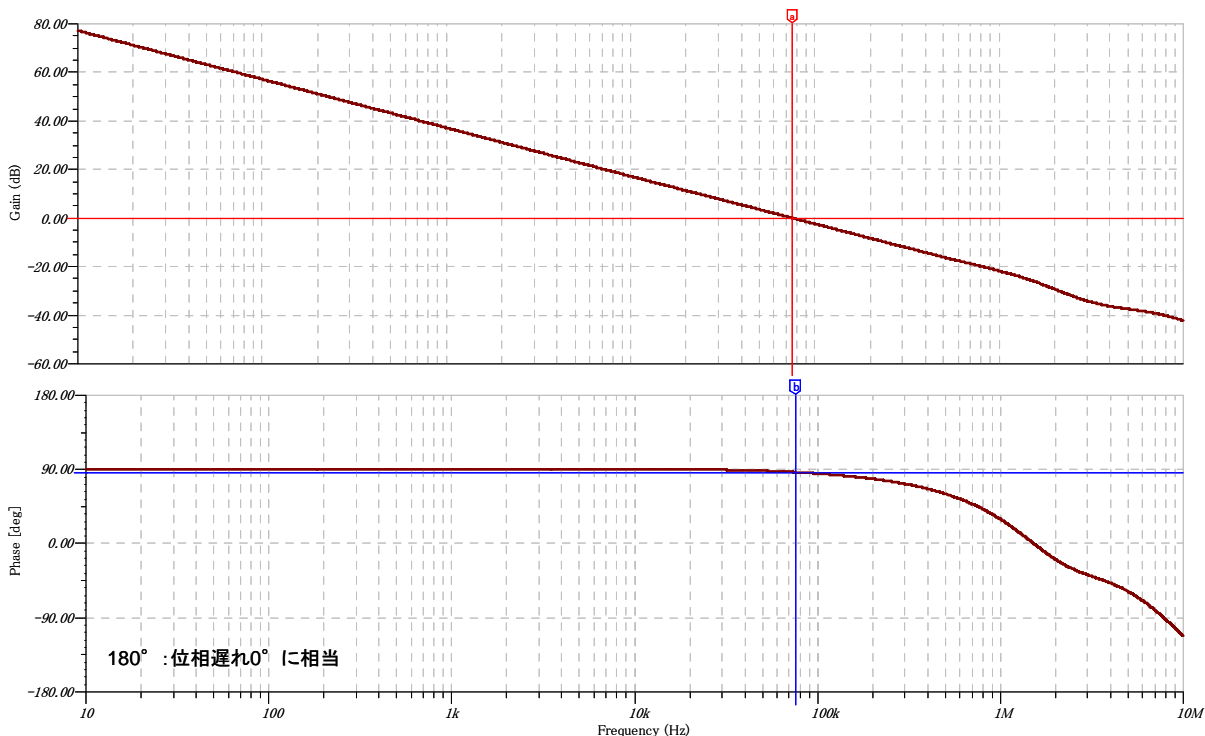


図19 シミュレーション結果 (位相余裕 : 86.64° , ゲイン余裕 : 25.85dB)

次に、500Ωの抵抗負荷を1.5mHのインダクタンス負荷(直列抵抗Rs=1Ω)に変更したときの結果を図20に示します。40kHz付近に共振点が存在し、ここで発振してしまうことがわかります。

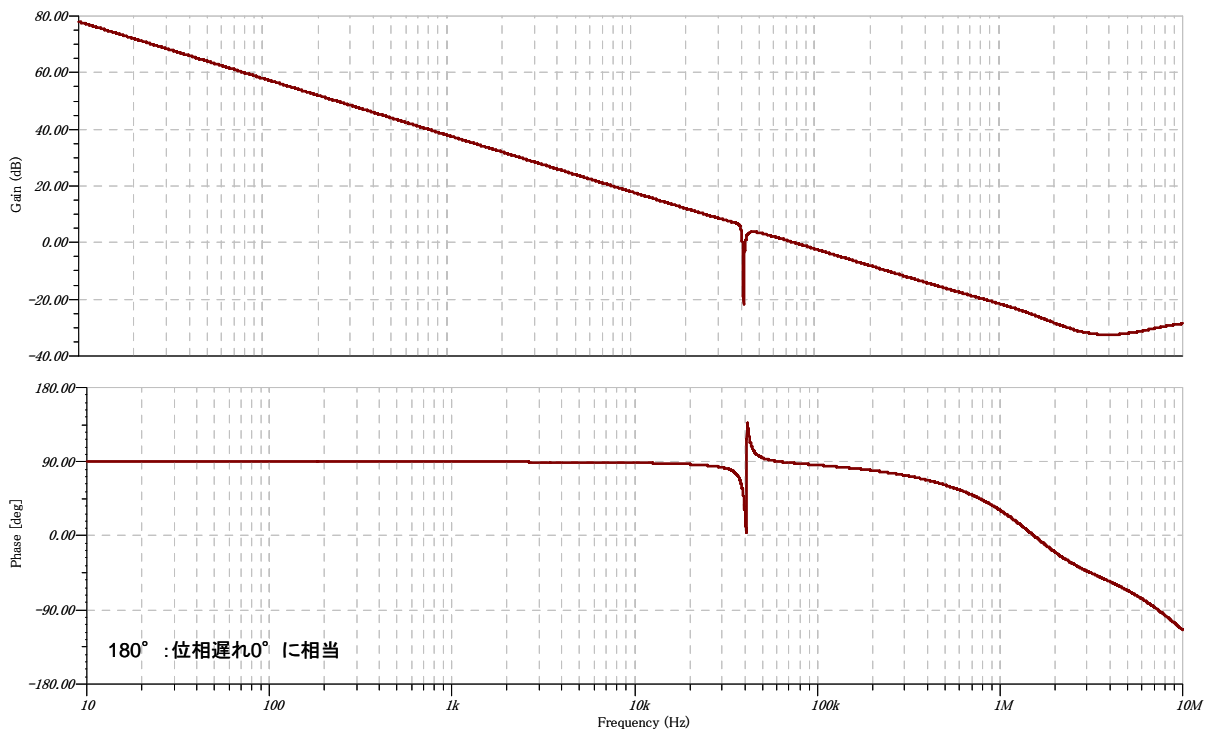


図20 1.5mH(Rs=1Ω)負荷時のシミュレーション結果

なお、この共振点は、

$$f_r = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi \times 1.5 \times 10^{-3} \times 0.01 \times 10^{-6}} \approx 41\text{kHz}$$

と計算できます。したがって、この発振の原因は、出力に接続されたコンデンサと誘導性負荷との並列共振であることがわかります。

ここで、出力に取り付けられた $0.01\ \mu\text{F}$ のコンデンサが発振の原因と仮定し、コンデンサを除去して再シミュレーションしてみます。シミュレーション回路は図 21 のとおりです。

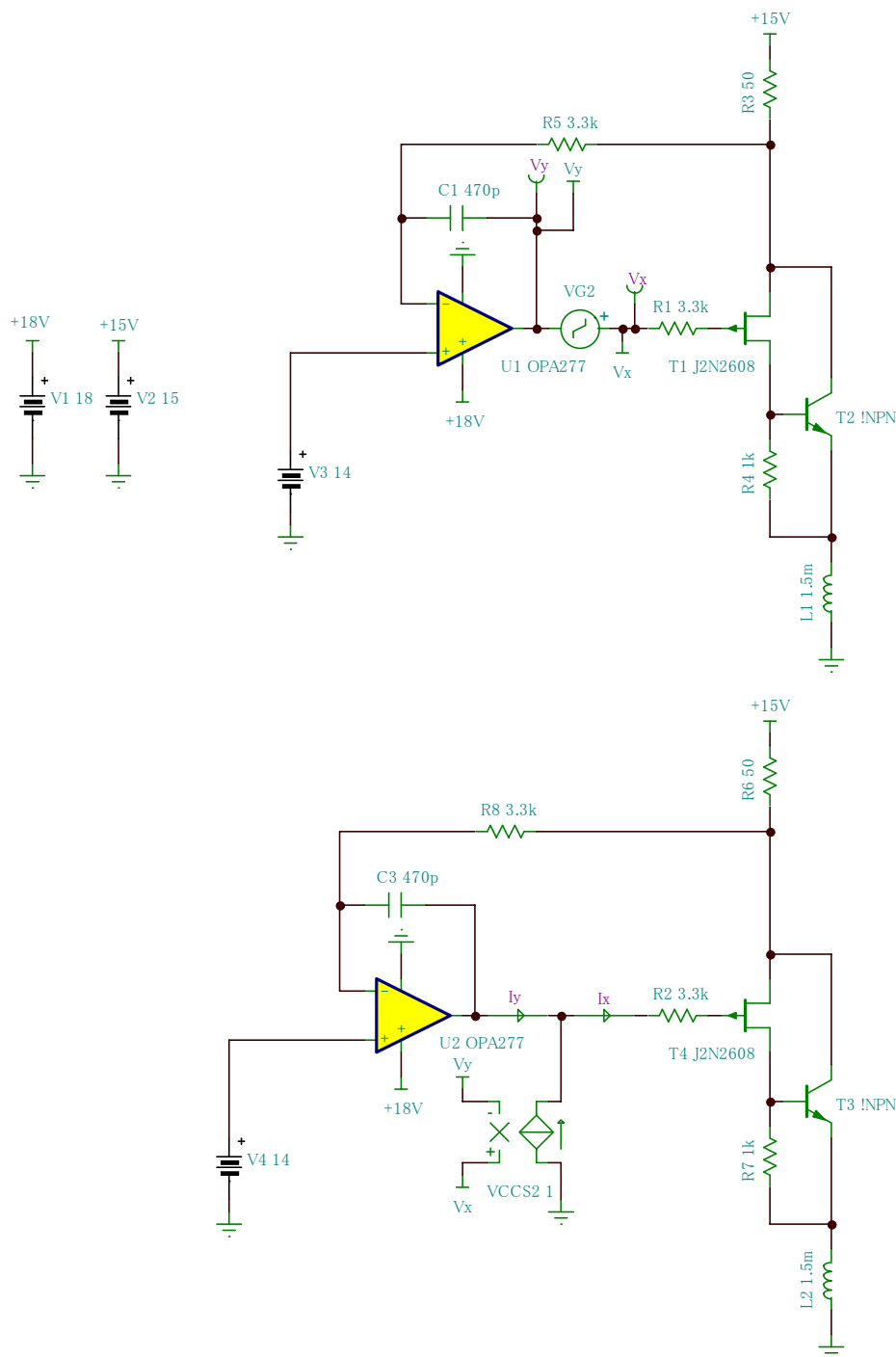


図21 出力コンデンサを除去した定電流回路

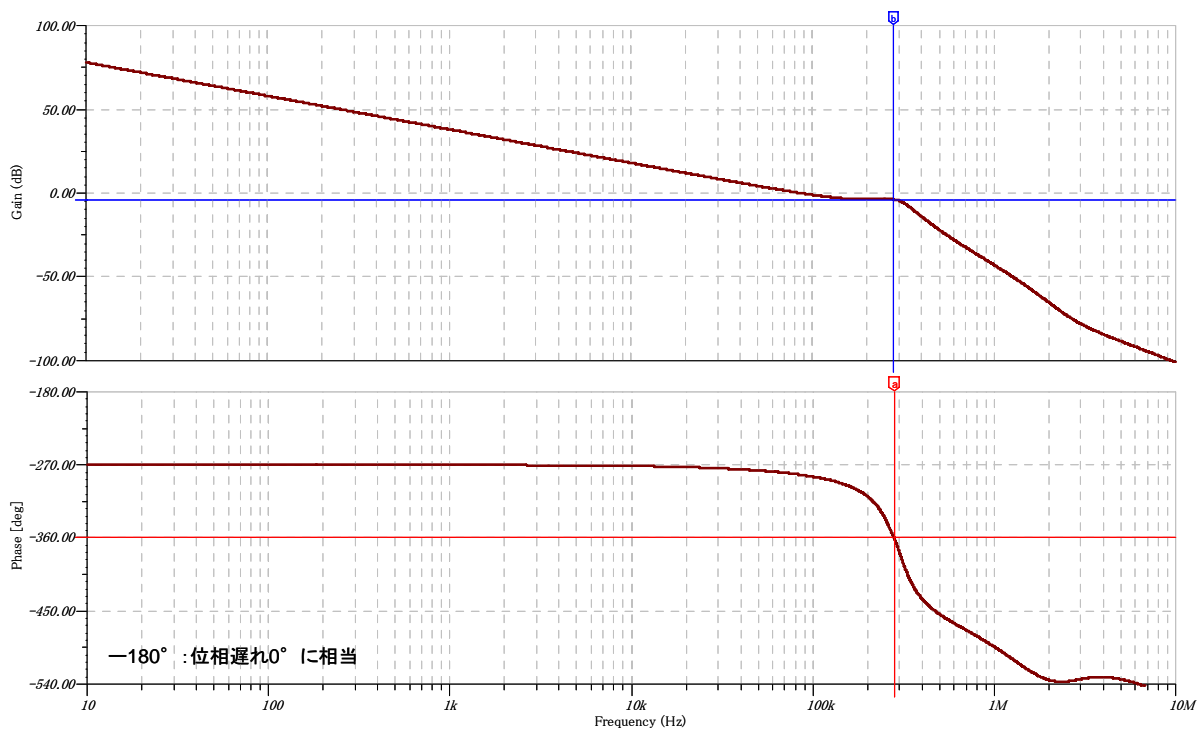


図22 シミュレーション結果（位相余裕：77.86°，ゲイン余裕：3.83dB）

シミュレーション結果は、図 22 のようになりました。一見すると、位相余裕が十分ですので問題ないように見えます。しかし、ゲイン余裕が 3.8dB 程度しかないため非常に不安定な回路となっています。このことから、定電流回路における誘導性負荷は定電圧回路における容量性負荷と同様、負帰還安定性を損なわせる要因であることがわかります。

ここで、位相補償コンデンサ C1 および C3 の値を 470pF から 0.022 μ F に変更して再度シミュレーションしてみました。結果は図 23 のとおりです。位相補償コンデンサによってループ・ゲインが低下することによりゲイン余裕が改善されています。

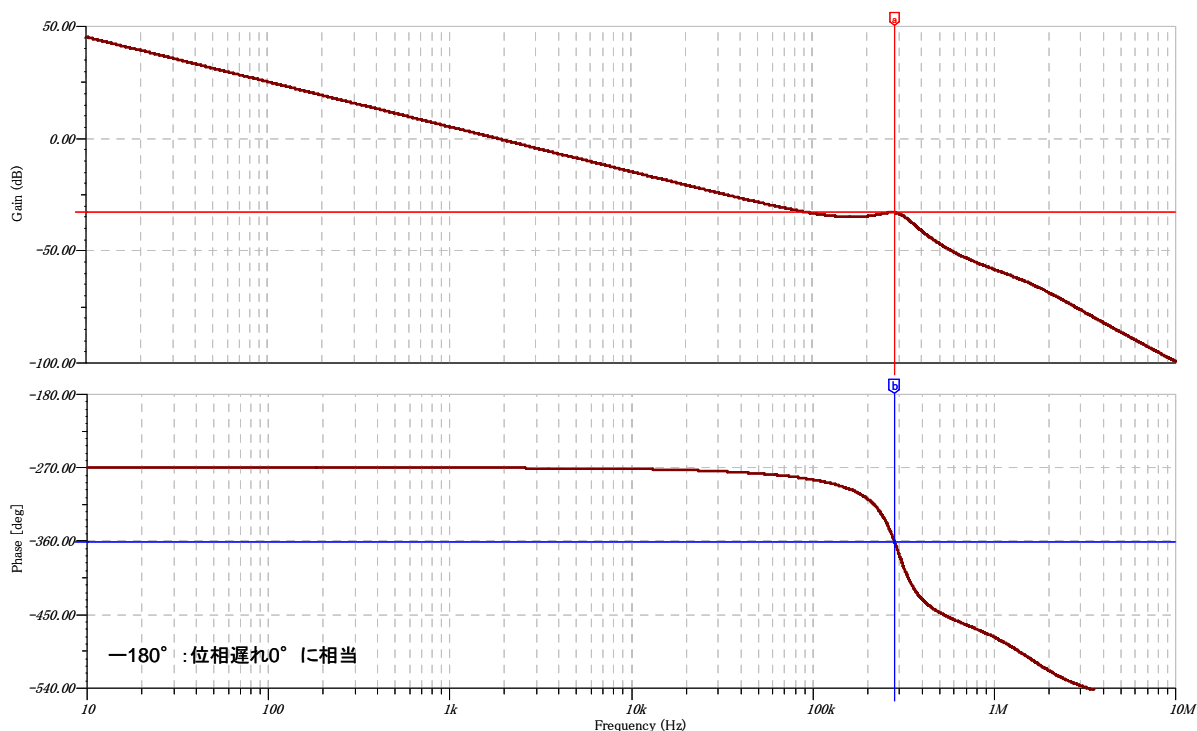


図23 安定性を改善した結果（位相余裕：90°，ゲイン余裕：32.87dB）

5. まとめ

本レポートでは、電子回路シミュレータ TINA を使用することによって負帰還回路の安定性を検討する方法を述べました。安定性を検討するには、ループ・ゲイン $A_o\beta$ に着目すれば良いことについて述べ、さらに測定、およびシミュレーションの方法について紹介しました。

シミュレーションによりループ・ゲインを確認する方法として、実際の測定にも適した簡易測定法と、より正確なシミュレーションに適したミドルブルック法の2つを紹介しました。そして、ミドルブルック法を用いて、トランス・インピーダンス・アンプや定電流回路などの応用回路におけるループ・ゲインのシミュレーション回路とその結果について見てきました。

本レポートで紹介したシミュレーション手法を使用すれば、種々の負荷条件や、回路構成の影響を含んだ状態で負帰還安定性を容易に検討することができます。これは、設計工数の短縮に役立つと思います。

6. 参考文献

- (1) R.D. Middlebrook ; Measurement of loop gain in feedback systems, International Journal of Electronics, pp. 485~512, vol. 38, no. 4, Apr. 1975.
- (2) 柴田肇 ; トランジスタの料理法, CQ出版(株), 2007
- (3) 計測お役立ち情報, 特集 伝達特性の測定, エヌエフ回路設計ブロック

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2007, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 湿・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上