

電流帰還アンプのユーザビリティを拡張する

By Randy Stephens

Systems Specialist, Member Group Technical Staff

目次

| | |
|--------------------------|---|
| はじめに..... | 2 |
| 補償..... | 2 |
| 様々なzの値でテストする..... | 3 |
| 出力ノイズ..... | 4 |
| Zに使うフェライト・チップでテストする..... | 5 |
| 反転ゲインの構成..... | 7 |
| 結論..... | 8 |
| 参考文献..... | 8 |
| 関連サイト..... | 8 |

図

| | |
|--------------------------------------------------------|---|
| 図1. VFBのテスト回路..... | 2 |
| 図2. CFBのテスト回路に簡単な変更を加えたもの..... | 2 |
| 図3. 各抵抗の周波数レスポンス(ゲイン = +5)..... | 3 |
| 図4. 出力ノイズ(ゲイン = +5)..... | 4 |
| 図5. フェライト・チップを使った場合の、10MHzより上の周波数レスポンス (ゲイン = +5)..... | 4 |
| 図6. AGシリーズのフェライト・チップでのレスポンス (ゲイン = +5)..... | 5 |
| 図7. 出力ノイズの比較 (ゲイン = +5)..... | 5 |
| 図8. 反転ゲイン=5のVFB構成..... | 6 |
| 図9. 反転ゲイン=5のCFB構成..... | 6 |
| 図10. 各抵抗の周波数レスポンス(ゲイン = 5)..... | 6 |
| 図11. フェライト・チップを使った場合の10MHzより上の周波数レスポンス(ゲイン = -5)..... | 7 |
| 図12. AGシリーズのフェライト・チップを使った場合の周波数レスポンス(ゲイン = -5)..... | 7 |

この資料は日本テキサス・インスツルメンツ(日本TI)が、お客様がTIおよび日本TI製品を理解するための一助としてお役に立てるよう、作成しております。製品に関する情報は随時更新されますので最新版の情報を取得するようお勧めします。TIおよび日本TIは、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。また、TI及び日本TIは本ドキュメントに記載された情報により発生した問題や障害等につきましては如何なる責任も負いません。

はじめに

電流帰還 (CFB) アンプには、広く利用されている電圧帰還 (VFB) アンプと同じくらいの歴史があります。にもかかわらず、CFBアンプの方は今まであまり頻繁に利用されてきませんでした。その理由のひとつはとても単純です – VFBアンプとは違う名前だから分かりにくいし、非常に使いにくいに決まっている、と思われることです。しかしそれは絶対に違います。2つのアンプの違いを比較した多くの論文^{1, 2, 3}の中で、この2つの間には相違点より共通点の方が多いことが示されています。それどころか、スルー・レートに関して元々強みがあること、ゲイン帯域積がないこと、パフォーマンスがかなり低ノイズであることから、多くの回路ではCFBアンプを使った方が実質的に良い結果を出せる可能性もあります。CFBアンプに関する論文では必ずといっていいほど警告されているのですが、直列の抵抗がひとつも無い状態でキャパシタを直接帰還パスに置くと、CFBアンプが発振を起こします。アンプの補償が帰還インピーダンスに直接つながっているため、確実にそうなります。高い周波数ではキャパシタのインピーダンスが低くなるため、これは帰還パスにショートを置くのと同じことになります。その結果アンプ補償が無効になり、不安定になります。

この制限があるため、積分回路、何種類かのフィルタ、特殊な帰還補償技法などいくつかの一般的な回路 (common circuits) においてCFBアンプを使用することは避けた方がよいとされています。しかし、これらの回路が問題なく機能するようにする方法があるとしたらどうでしょう？そして、その解決策が部品をひとつ追加するだけで実現できるものだとしたら？この方法により、VFBを使用することもできるアプリケーションのほとんどすべてにCFBアンプを実装し、そのメリットを生かすことが可能になるのです。

補償

VFBアンプとCFBアンプの補償理論を扱った論文は他にも多いため、本論ではこのテーマは説明しません。重要なのはただひとつ、CFBアンプを安定させるには、開ループの交差点にある帰還パスに抵抗つまりインピーダンスがなければならないということです。

図1はTHS4012という従来方式のVFBアンプで、非反転ゲイン+5で構成されており、単純な式 $1/(2\pi R_F C_F)$ によって1MHz近くに設定されたシンプルなおローパス・ゲイン・フィルタが付いています。

THS3112のようなCFBアンプをこの回路にそのまま組み込めば、必ずCFBアンプが発振して回路は使い物にならなくなるでしょう。この回路でCFBアンプを補償する技法のひとつは図2に示すように、抵抗つまりインピーダンス (Z) を帰還パスに挿入することです。

見てすぐに分かるように、 R_F と C_F で表される帰還パスのインピーダンスに関係なく、インピーダンスZは、アンプの補償を決定するアンプの帰還ループにあります。この構成の興味深い点は、通常アンプの補償を決定するのは帰還抵抗 (R_F) なのですが、ここでは必要ならば基本的にどの抵抗でもかまわないということです。

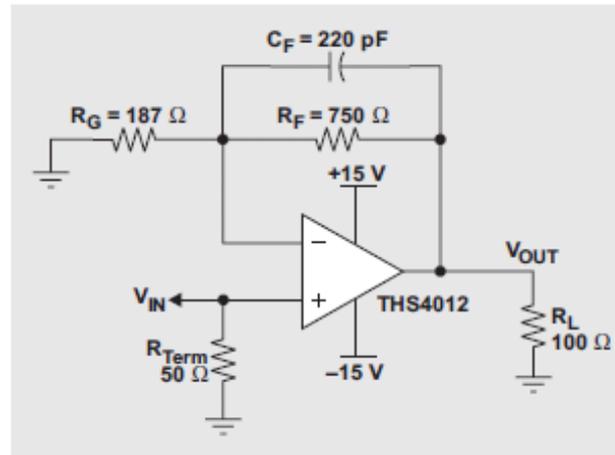


図1. VFBのテスト回路

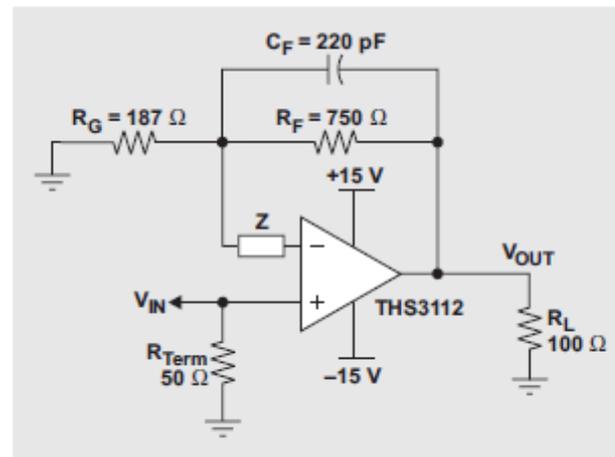


図2. CFBのテスト回路に簡単な変更を加えたもの

忘れてはならないのは、これはまだ速度100 MHzを超えるほどの高速アンプだということです。したがって、回路全体の寄生キャパシタンスの影響を最小限にするために、帰還抵抗を常に数キロオームより低く保つ必要があります。逆に抵抗を低く抑えすぎてもアンプに負荷がかかりすぎることになり、たいていはパフォーマンスの低下につながります。このような方法でインピーダンス Z を追加することの欠点は、反転端子での加算ノードが仮想加算ノードから分離してしまうことです。そのため、このインピーダンスを流れるバイアス電流と動的信号電流が原因でシステムにエラーが入り込む可能性があります。しかしこれらの影響は、インピーダンスを最小限に抑えているかぎりはかなり小さくて済みます。インピーダンス Z を追加すると、dc入力バイアス電流のために入力オフセット電圧が影響を受ける可能性があります。dc入力バイアス電流は通常1~10 μ Aですが、インピーダンス Z の追加により増加します。この結果の電圧は、回路のノイズ・ゲインによって増加します。また、信号が出力に現れる時は、CFBアンプは(電流帰還アンプという名前の示すとおり)インピーダンス Z を通る反転ノードを通るエラー電流に依存し、信号エラーを生成します。ただし、ほとんどのCFBアンプのトランスインピーダンスは優に100k Ω を超えており、数メガオームにまで達することもあるため、インピーダンスが低く保たれていればこのエラーも最小限になります。この回路のドリフト(変動)はインピーダンス Z の温度特性にも依存するため、高精度アンプとして使用することはできません。しかし元々トポロジーに制限があるため、いずれにしてもCFBアンプを高精度アンプとして利用することはほとんどありません。全体的に見れば以上のような問題はごく些細なことであり、前述のようなCFBアンプのメリットを考えればほとんどのシステムで事実上無視できるものです。

様々な Z の値でテストする

回路が安定しているかどうかを調べる一番簡単な方法は、ネットワーク・アナライザの周波数スイープを使うことです。不安定性は通常、アンプの帯域制限での周波数レスポンスの急峻な(シャープな)立ち上がりとして見えます。ピーキングが平坦であるか、ピークがなければ、アンプは安定していることになります。

図3は、変数 Z の抵抗値を様々に変えた場合のシステム周波数レスポンスです。

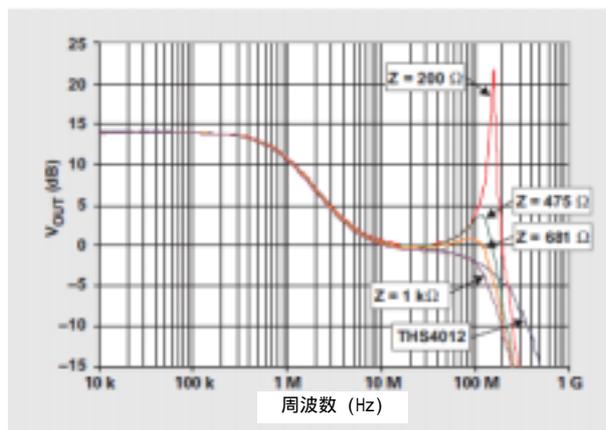


図3. 各抵抗の周波数レスポンス (ゲイン = +5)

2つのシステムのパフォーマンスを比較しやすくするために、THS4012のレスポンスも参考として示してあります。興味深いのは、 Z にどんな値の抵抗が使われても、20 MHzより下のレスポンスは互いに全く同じに見えるということです。これこそがこの構成の最終目標 -- 信号のパフォーマンスに差がないようにするという事です。回路の安定部については、20MHzより上の領域を調べる必要があります。図1と図2の回路を調べてみると、帰還インピーダンスを決定しているのはキャパシタ CF だということが分かります。20MHzより上では、このインピーダンスは非常に小さくなっています -- 基本的に、出力から加算ノードへのショートを生成しています。この構成は一般に、信号ゲインを1に設定してあるためユニティ・バッファ(unity buffer)と呼ばれます。THS3112⁴のデータシートでは、利用されている回路条件の下でのゲインが+1の場合は、帰還抵抗が1k Ω になるようにすることを推奨しています。このようなわけで、 $Z = 1k\Omega$ の時、レスポンスが非常に平坦で挙動が良く見えるのも不思議ではありません。これは、システムが非常に安定していることを示しています。ただし、 $Z = 681\Omega$ の時も、レスポンスは非常に妥当に見え、前述のような潜在的な問題を最小限にするのに役立っています。これは、 Z として許容できる値の範囲がかなり広いことを示すものであって、 Z を選択することが決定的な意味を持つということではありません。図3も、各電流帰還アンプに共通する特徴を示しています -- 帰還インピーダンスが減少すると、ピーキングが増加するという特徴です。インピーダンスが低すぎると、 $Z = 200\Omega$ の時のレスポンスが示すように、回路が不安定になって発振を起こす可能性が十分にあります。

出力ノイズ

システムで非常に重要となる可能性のある要素のひとつが出力ノイズです。前述のような方法で抵抗を追加すれば、出力ノイズがさらにひどくなるだけです。アンプの反転電流ノイズはZでの抵抗を通過し、電圧ノイズを生成します。このノイズはその後回路のゲインによって乗算されますが、このゲインは周波数に依存しています。

CFBアンプでは、反転電流ノイズは通常アンプの最も高いノイズ成分です。CFBアンプ電圧ノイズは普通は $3\text{nV}/\sqrt{\text{Hz}}$ より下であって、元々非常に低いのですが、ほとんどのCFBアンプの反転電流ノイズはだいたい $15 \sim 20\text{pA}/\sqrt{\text{Hz}}$ 程度です。

非反転電流ノイズが目立つのは、電源インピーダンスが高いときだけです。50Ωの環境を使えば、非反転電流ノイズを最小限にできます。

THS3112は、ノイズが非常に低くなるように設計されています。電圧ノイズは $2.2\text{nV}/\sqrt{\text{Hz}}$ 、非反転電流ノイズは $2.9\text{pA}/\sqrt{\text{Hz}}$ 、クリティカルな反転電流ノイズは $10.8\text{pA}/\sqrt{\text{Hz}}$ と低くなっています。ただし、反転電流ノイズに $1\text{k}\Omega$ を掛けてからゲインを掛けると、約 $54\text{nV}/\sqrt{\text{Hz}}$ もの非常に多量の出力ノイズが通過帯域で生成されます。システムの出力ノイズを定量化するために、図1と図2の回路の出力ノイズをテストしてみます(図4参照)。比較のため、相当大きな電圧ノイズ $7.5\text{nV}/\sqrt{\text{Hz}}$ と、電流ノイズ $1\text{pA}/\sqrt{\text{Hz}}$ を持つTHS4012も図4に示します。

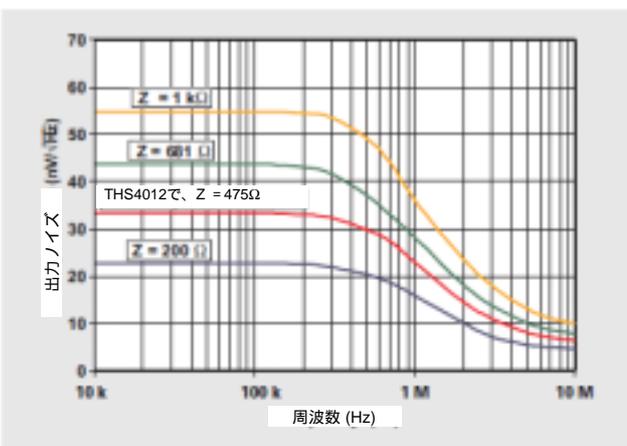


図4. 出力ノイズ(ゲイン = +5)

注意してほしいのは、THS4012の出力ノイズがTHS3112を $Z = 475\Omega$ で使用したときと同じであるということです。ここでも、これらのレスポンスは従来方式の構成のVFBアンプのレスポンスと全く同じであり、基本的な機能が正常であ

ることを示しています -- VFBアンプとこの構成には、何の違いもないということです。図4が示すのは、 $Z = 1\text{k}\Omega$ を使用した場合、非常に安定したアンプを作成できますが、出力ノイズがTHS4012の出力ノイズよりも $20\text{nV}/\sqrt{\text{Hz}}$ 高いということです。

覚えておく必要があるのは、THS3112の総ノイズは非常に低くても、他の多くのCFBアンプではおそらくはるかに高いノイズが生成されるということです。これを回避することができるのは、アンプのユニティ・ゲイン安定性にとって約 500Ω 以下という非常に小さい抵抗が必須となる場合のみです。須となる場合のみです。

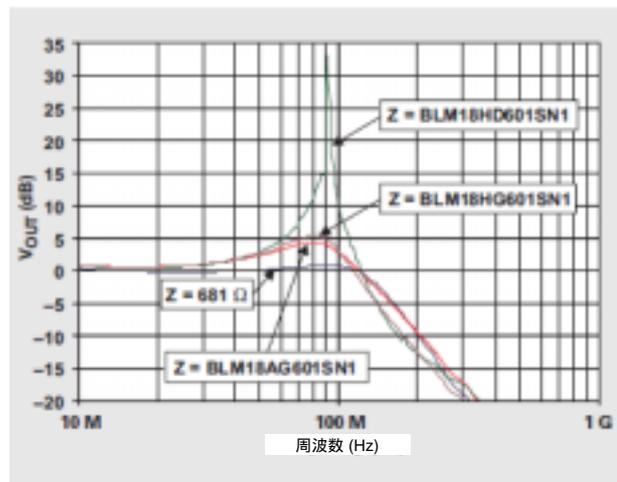


図5. フェライト・チップを使った場合の、10MHzより上の周波数レスポンス(ゲイン = +5)

しかし、もしもCFBアンプを安定させると同時にノイズを低くできる方法が他にあったとしたらどうでしょう？

基本的に、回路の帰還パス内で高いインピーダンスが必要になるのはアンプの帯域制限のみです。このポイントより低い周波数では、インピーダンスがどうであるかは全く問題とならず、アンプは問題なく動作します。前述のような問題も最小限になり、結果として純粋抵抗を使用したシステムよりも優れたシステムにまでなります。まず思い浮かぶ解決策は、インダクタを使うというものです。インダクタのインピーダンスは周波数が低い時は低く、周波数が高い時は高くなります -- まさに必要とされる性質です。しかし比較的サイズが大きく、値段も高いため、通常は使用できないと考えた方が良いでしょう。これらのデメリットを最小限にし、なおかつ同じ機能を持つもうひとつの部品が、フェライト・チップです。

Zに使うフェライト・チップでテストする

フェライト・チップは数年前から入手できるようになっており、比較的安価で、しかも非常に小さいサイズ – 最小で0402 (0.4×0.2×0.2mm) のものを求めることができます。フェライト・チップを生産しているメーカーはいくつかありますが、ここではテストラボにあったもの – 村田製作所のBLMシリーズを使います。これらのフェライトのインピーダンス特性を調べると、利用できそうな部品がいくつか明確になります。

適正な部品を決定する第一の要因は、アンプ帯域制限でのフェライトのインピーダンスです。THS3112の場合、約150 MHzで最低600 Ωのインピーダンスがないと安定化の条件を満たさないことになります。1回目のテスト結果が示すように(図3参照)、この値は変動する可能性があります。

また、フェライト・チップのQは勾配(grade)によって変わります。Qが低く、共振点までかなり滑らかに上がっていき、その後元々の性質と寄生成分が原因で下がるフェライト・チップもあれば、比較的Qが高く、チップに接続したインピーダンスが急峻な立ち上がりで立ち下がりをするフェライト・チップもあります。どちらのスタイルでもインピーダンス要件は満たしますが、テストではこのQが回路に影響を与えるかどうかを確かめることが要求されます。ここでも結果を示すのに最もよい方法は、図5に示すようにシステムの周波数レスポンスをグラフ化することです。10MHzより下のレスポンスはすべて、元々の構成と全く同じになっています。この図では、10MHzより上のレスポンスの安定部に重点がおかれています。比較のため、681 Ωの純粋抵抗レスポンスも示してあります。

これらのフェライト・チップの100 MHzでのインピーダンスはすべて同じ(600 Ω)ですが、各々が生成する結果は異なります。HDシリーズのQの高いチップは非常に狭く大きなピークを示すため、不安定化と発振を起こす可能性が最も高くなっています。AGシリーズとHGシリーズのQの低いチップは両方ともほとんど同じパフォーマンスを示し、どちらを使ってもおそらく良好な結果が出ると考えられます。ただひとつ違う点は、HGシリーズのインピーダンスの方が周波数が高いことであり、おそらくOPA685やTHS3202のような非常に高速のCFBアンプで使うにはHGシリーズの方が適していると思われる。

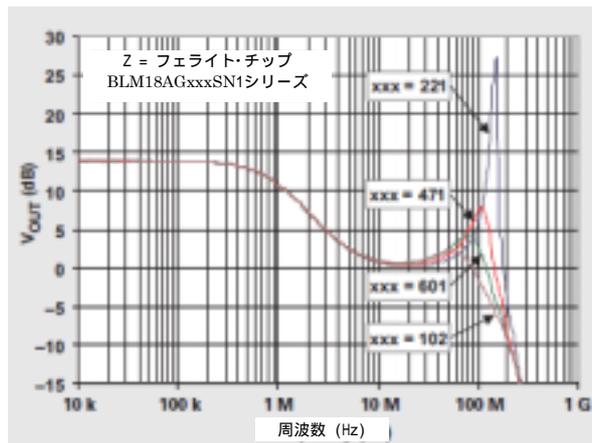


図6. AGシリーズのフェライト・チップでのレスポンス (ゲイン = +5)

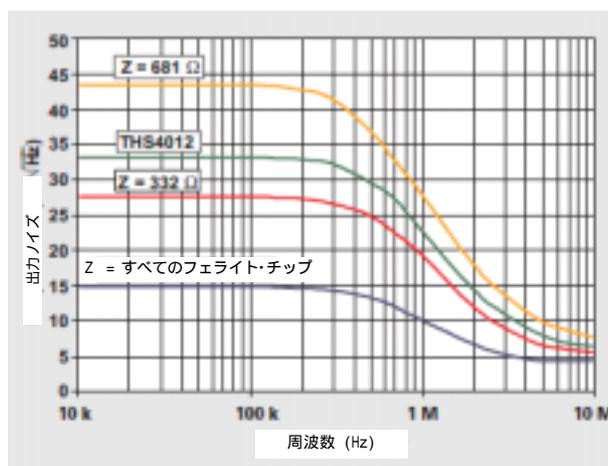


図7. 出力ノイズの比較 (ゲイン = +5)

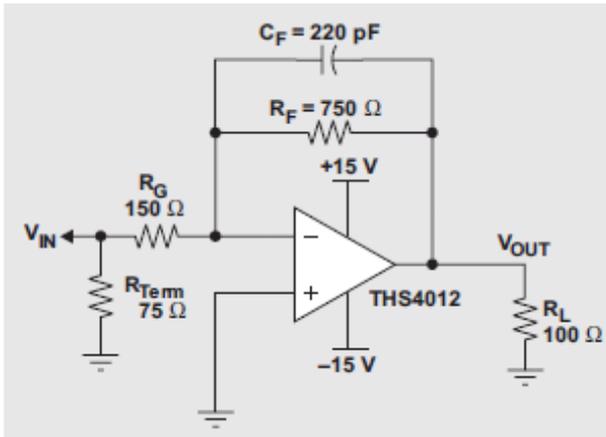


図8. 反転ゲイン = 5のVFB構成

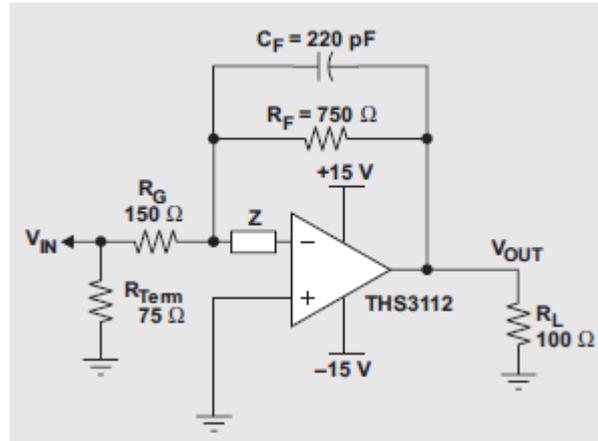


図9. 反転ゲイン = 5のCFB構成

注意すべきなのは、純粋抵抗のレスポンスのピークがフェライト・チップよりも低いことです。HDシリーズではQもピークも高いという事実とあわせて、これはアンプ帯域でのインピーダンスの傾きが安定化の要因のひとつであるということを暗に示しています。これは非常に大きな意味を持ちます。よく知られているように、どんなアンプの場合でも、ゼロがアンプの開ループ・レスポンスと40dB/ディケードの接近率 (rate of closure) で交差すれば、大きなピーキングと発振という結果⁵が生じる可能性が最も高くなります。この回路構成の場合、もしZのインピーダンスの勾配が、基本的に40dB/ディケードの接近率でトランスインピーダンス曲線と交差するほど大きければ、やはりピーキングと発振が最も起こりやすくなります。ちなみに抵抗は20dB/ディケードの接近率でトランスインピーダンス曲線と交差し、その結果レスポンスは安定します。Qの低いフェライト・ビーズがインピーダンスと関連した勾配を持つとしても、接近率は40dB/ディケードよりもずっと低くなり、安定性が向上します。にもかかわらず、この交差接近率 (intersection rate of closure) を最小限にしたほうが結果は良好になるはずで

フェライト・チップの有用性についてさらに詳しく述べるために、図6に示すようにAGシリーズを回路で利用してさらにテストを重ねてみましょう。この図が示すのは、ちょうど純粋抵抗の場合の結果と同様に、インピーダンスが高いほどピーキングが低くなるということです。これはシステムの入力ノイズにどのように影響するのでしょうか？ 図7はフェライト・チップを使用した場合の入力ノイズです。THS4012の入力ノイズや元々の抵抗構成のいくつかも併せて示してあります。予想通り、フェライト・チップの低周波インピーダンスのおかげで、ノイズが極度に低くなっています。使用するフェライトの種類に関係なく、このノイズは同じになります。10MHzより上のノイズが重要である場合は、これらのフェライト・チップのインピーダンスによって、抵抗と同じ程度にまで出力ノイズが増加され始めます。これらのテストにより、フェライト・チップを使用すれば、抵抗を使用した場合にまさるメリットがいくつか得られることが分かります。

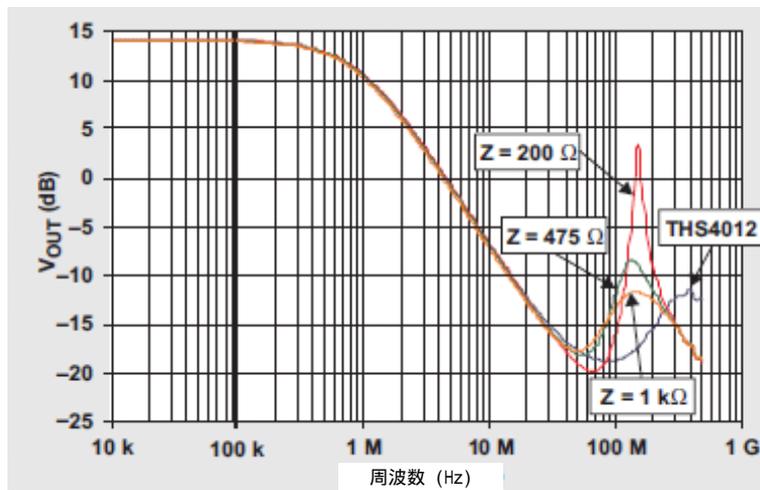


図10. 各抵抗の周波数レスポンス(ゲイン = -5)

反転ゲインの構成

フェラここまで説明してきたすべてのテストは、非反転ゲイン構成で行われています。この構成では、反転ノード電圧が、印加された入力電圧に比例して推移します。それならば、反転ノードが仮想グラウンドで保持されている反転ゲイン構成ではシステムはどのように機能するのでしょうか？一言で言えば、以前とまったく同じように機能します。図8と図9に、この構成のテスト回路を示します。信号ゲインはゲイン5に保たれています。

非反転構成の場合も、このCFB構成には同じ概念が当てはまります。この回路のメリットは、非反転ゲイン回路のように減衰がユニティ・ゲインつまり0dBに制限されないことです。図10は、この構成の周波数レスポンスを、Zの様々な純粋抵抗値とともに示したものです。THS4012のレスポンスも、比較のために示してあります。

予想通り、10MHzより下のレスポンスは互いに似たようなものになっています。さらに、抵抗値が安定性に影響しており、抵抗値が高いほど安定性も良くなるのがここでも示されています。475Ωという低い抵抗を使用した場合でも、この構成ではそれなりに良いパフォーマンスを示します。発振が起きるためには、ゲインがユニティ・ゲインつまり0dBよりも高くなければならないことを思い出してください。ピークが0dBより低いかぎり、発振が起こることはありません。非反転の場合に200Ωを使用すると大きく狭いピークが示されますが、その結果、安定性の問題および/または発振が起こる可能性が非常に高くなります。ただし注意すべきなのは、CFBアンプの場合でもVFBアンプの場合でも10MHzより上では全体の形状が同じになるということです。こうなるのは、アンプの入力インピーダンスと出力インピーダンスが非常に高くなり、帯域制限を超えるためです。これが起こった時は、RGを流れ、CFを流れ、そして負荷へフィード・フォワードするための入力信号のパスができています。もちろん、アンプ自体の入力キャパシタンスと出力キャパシタンスも回路のフィード・スルーの量に影響しますが、これはアンプの使用可能帯域より上で起こるということを覚えておくのが重要です。

非反転構成の場合と全く同様に、フェライト・チップを使用すると反転構成の場合もいくつかのメリットが得られます。図11は、これらのチップのうちいくつかの周波数レスポンスです。図12は、同じAGファミリの様々なフェライト・チップを使用した結果です。

予想通り、これらのグラフはすべて非反転構成の場合と同様の結果を示しています。Qの低いフェライト・チップを高いインピーダンスとともに使用することで、システムが安定します。この構成のノイズ・プロットはここには示されていませんが、非反転構成と同様の結果になるはずですが、フェライト・チップを使用すれば、どの構成でも出力ノイズが低くなります。

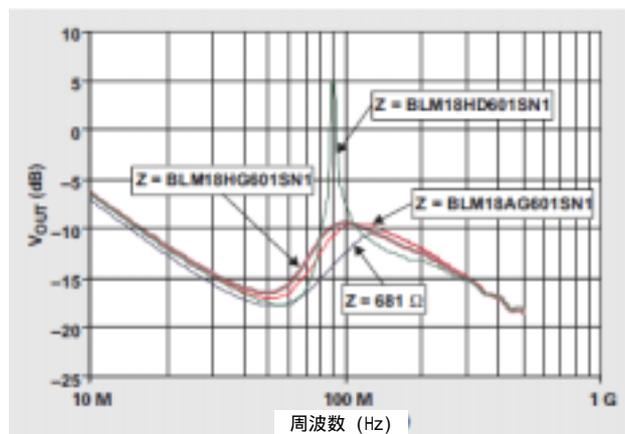


図11. フェライト・チップを使った場合の10MHzより上の周波数レスポンス(ゲイン = -5)

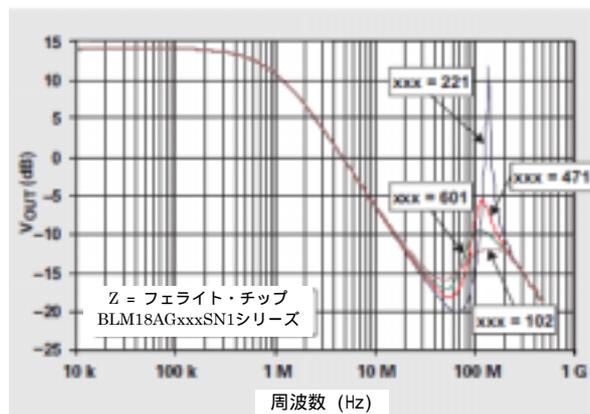


図12. AGシリーズのフェライト・チップを使った場合の周波数レスポンス(ゲイン = -5)

結論

本論では帰還パスのキャパシタを使った構成を2つしか紹介していませんが、この補償技法の基本的な実現可能性は示されています。抵抗が非常に良好に動作し、最も安定したレスポンスを生成していても、dcおよびacのエラーに伴う出力ノイズという欠点のためにアプリケーションのいくつかが制限される可能性があります。

フェライト・チップを使えばこれらの問題の多くを軽減するのに役立ち、dcエラーや帯域内ac信号エラーを伴うことなくノイズを最低限に抑え、抵抗を利用した場合と同じくらい安定性を良くすることができます。重要なのはアンプに合った適正なフェライト・チップを選択することですが、これはどの回路設計でも普通の手順とみなされていることであって、システムに合ったアンプを選択することと変わりません。

このシンプルな技法を用いればCFBアンプを使う際の大きな欠点のひとつを取り除き、どのシステムでもCFBアンプの数多いメリットを利用できるようになります。例えば多重帰還型フィルタの設計者には従来ならばVFBアンプしか選択の余地がありませんでしたが、本論に従えば、スルー・レートが優れている上にゲイン帯域積がないというCFBアンプの特性を利用できるのです。

参考文献

本論の記事に関する情報の詳細については、ファイルを www.s.ti.com/sc/techlit/litnumber (「litnumber」を、下のリストにある資料の番号「TI Lit. #」に置き換えてください) からダウンロードしてください。

- 資料タイトル.....TI Lit. #
1. “Voltage Feedback Vs. Current Feedback Op Amps,” *Application Report*.....siva051
 2. “The Current-Feedback Op Amp: A High-Speed Building Block,” *Application Bulletin*.....sboa076
 3. “Current Feedback Amplifiers: Review, Stability Analysis, and Applications,” *Application Bulletin*.....sboa081
 4. “Low-Noise, High-Speed Current Feedback Amplifiers,” *Data Sheet*.....slos385
 5. “Effect of Parasitic Capacitance in Op Amp Circuits,” *Application Report*.....sloa013

関連サイト

analog.ti.com

www.ti.com/sc/device/partnumber

Replace partnumber with OPA685, THS3112, THS3202 or THS4012

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといいます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJおよびTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIの標準契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾することは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認することの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、且つその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

Copyright © 2007, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上