

LF353

LF353 Wide Bandwidth Dual JFET Input Operational Amplifier



Literature Number: JAJSB65

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2003 年 12 月

LF353

広帯域 JFET 入力デュアル・オペアンプ

概要

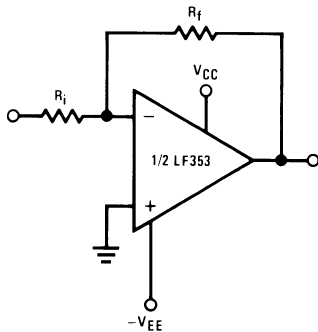
このデバイスは低価格、高速、デュアル JFET 入力のオペアンプであり、入力オフセット電圧調整が内部で行われているものです。(BI-FET II™ 技術)。このデバイスは低消費電流ですが、利得帯域幅積が大きく、スルーレートも高くなっています。さらに、JFET 入力回路は高耐圧で両入力とはともに特性がそろっており、入力バイアス電流と入力オフセット電流は非常に低い値になっています。LF353 は、LM358 のような標準のデバイスとピン互換なので、LM358 による設計回路の総合特性を向上させます。

アプリケーションとしては、高速積分器、高速 D/A コンバータ、サンプル/ホールド回路などのほか、低入力オフセット電圧、低入力バイアス電流、高入力インピーダンス、高スルーレート、広帯域を要する各種の回路が考えられます。また、このデバイスは低ノイズ、低オフセット電圧ドリフトという特長があります。

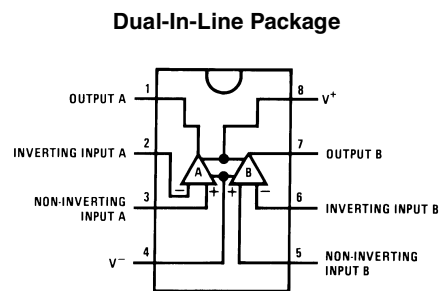
特長

オフセット電圧、内部調整済み	10mV
入力バイアス電流	50pA
低入力ノイズ電圧	25nV/√Hz
低入力ノイズ電流	0.01pA/√Hz
広範な利得帯域幅	4MHz
高スルーレート	13V/μs
低消費電流	3.6mA
高入力インピーダンス	10 ¹²
低高調波歪	0.02%
低 1/f ノイズ・コーナ	50Hz
高速セッティング時間 (0.01%)	2μs

標準回路



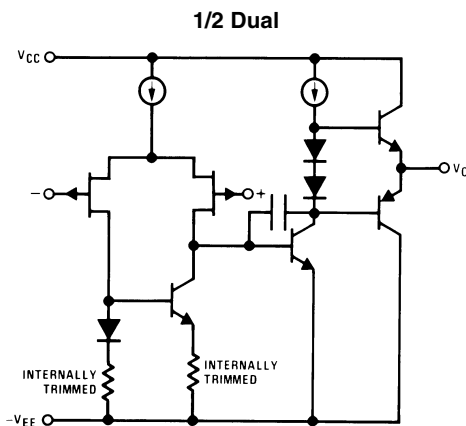
ピン配置図



Top View

Order Number LF353M, LF353MX or LF353N
See NS Package Number M08A or N08E

等価回路



BI-FET II™ はナショナル セミコンダクター社の商標です。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照ください。

電源電圧	± 18V
消費電力	(Note 2)
動作温度範囲	0 ~ + 70
T _j (MAX)	150
差動入力電圧	± 30V
入力電圧範囲 (Note 3)	± 15V
出力回路短絡時間	連続
保存温度範囲	- 65 ~ + 150
リード温度 (ハンダ付け、10 秒)	260
ハンダ付け条件	
デュアル・インライン・パッケージ	
ハンダ付け (10 秒)	260

SO パッケージ

ペーパ・フェーズ (60 秒)	215
赤外線 (15 秒)	220

その他の表面実装法についてはアプリケーション・ノート AN-450 「スモールアウトライン (SO) パッケージ表面実装と製品信頼性上における効果」を参照ください。

ESD 耐圧 (Note 8) 1000V

Note 1: 「絶対最大定格」とはデバイスが損傷する可能性があるリミット値のことです。「動作定格」とはデバイスは機能するが、規定の性能リミット値は保証されない条件のことです。「電気的特性」には規定の性能リミット値が保証される特定のテスト条件下での DC および AC の電気的仕様が記載されています。これは、デバイスが動作定格範囲内であることを想定しています。リミット値が記載されていないパラメータについては仕様は保証されませんが、代表値がデバイス性能の指標となります。

DC 電気的特性 (Note 5)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
V _{OS}	Input Offset Voltage	R _S =10kΩ, T _A =25°C		5	10	mV
		Over Temperature			13	mV
ΔV _{OS} /ΔT	Average TC of Input Offset Voltage	R _S =10 kΩ		10		μV/°C
I _{OS}	Input Offset Current	T _J =25°C, (Notes 5, 6)		25	100	pA
		T _J ≤70°C			4	nA
I _B	Input Bias Current	T _J =25°C, (Notes 5, 6)		50	200	pA
		T _J ≤70°C			8	nA
R _{IN}	Input Resistance	T _J =25°C		10 ¹²		Ω
A _{VOL}	Large Signal Voltage Gain	V _S =±15V, T _A =25°C	25	100		V/mV
		V _O =±10V, R _L =2 kΩ				
		Over Temperature	15			V/mV
V _O	Output Voltage Swing	V _S =±15V, R _L =10kΩ	±12	±13.5		V
V _{CM}	Input Common-Mode Voltage Range	V _S =±15V	±11	+15		V
				-12		V
CMRR	Common-Mode Rejection Ratio	R _S ≤ 10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 7)	70	100		dB
I _S	Supply Current			3.6	6.5	mA

AC 電気的特性 (Note 5)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
	Amplifier to Amplifier Coupling	T _A =25°C, f=1 Hz-20 kHz (Input Referred)		-120		dB
SR	Slew Rate	V _S =±15V, T _A =25°C	8.0	13		V/μs
GBW	Gain Bandwidth Product	V _S =±15V, T _A =25°C	2.7	4		MHz
e _n	Equivalent Input Noise Voltage	T _A =25°C, R _S =100Ω, f=1000 Hz		16		nV/√Hz
i _n	Equivalent Input Noise Current	T _J =25°C, f=1000 Hz		0.01		pA/√Hz

AC 電気的特性 (Note 5) (つづき)

Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
THD	Total Harmonic Distortion	$A_V=+10$, $R_L=10k$, $V_O=20Vp-p$, $BW=20\text{ Hz}-20\text{ kHz}$		<0.02		%

Note 2: 高温での動作時には、接合部から周囲大気に対し、N パッケージは 115 /W の熱抵抗、H パッケージは 158 /W の熱抵抗に基づき、定格を下げて使用しなければなりません。

Note 3: 特記の無い限り、絶対最大負入力電圧は、印加している負電源電圧値に等しい。

Note 4: (省略)

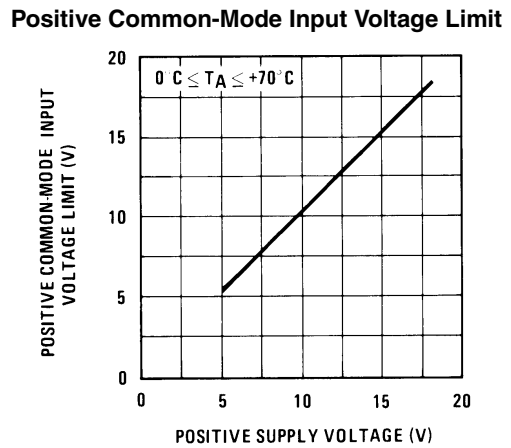
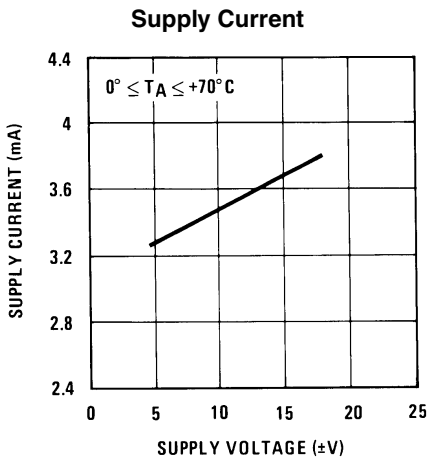
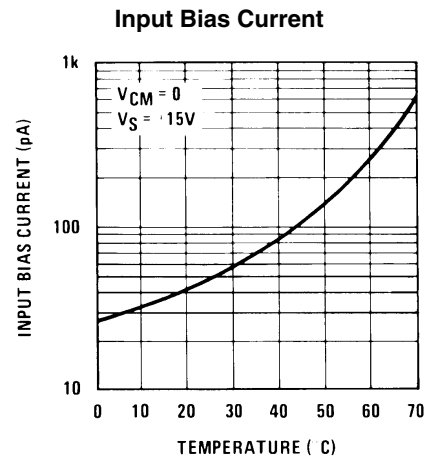
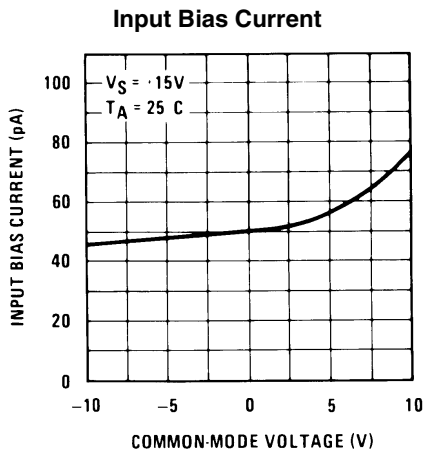
Note 5: これらの仕様は $V_S = \pm 15V$, $0 \leq T_A \leq 70$ の条件での値です。 V_{OS} 、 I_B 、 I_{OS} は $V_{CM} = 0$ のときの測定値です。

Note 6: 入力バイアス電流は接合漏洩電流で、接合部温度 T_j が 10 上昇することによそ 2 倍となります。製造時には時間的制約のため入力バイアス電流は接合温度に対する換算値となっています。通常の動作でも、デバイス内部の電力損失 P_D のために、接合温度が周囲温度より上昇します。
 $T_j = T_A + \theta_{jA} \cdot P_D$ 、ここで θ_{jA} は接合部より周囲への熱抵抗。入力バイアス電流を最小に保ちたいければ、ヒートシンクの使用を推奨します。

Note 7: 電源電圧除去比は、慣習に基づき、±両電源電圧を同時に上昇または下降させて測定したものです。 $V_S = \pm 6V \sim \pm 15V$

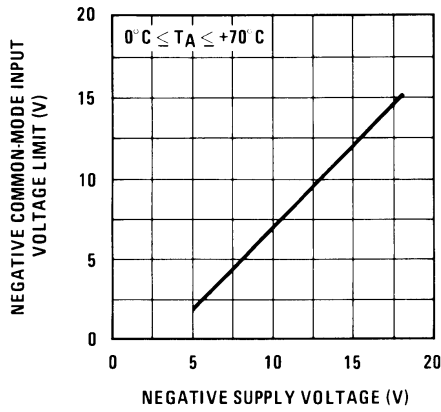
Note 8: 人体モデルに基づき、抵抗 1.5k と 100pF コンデンサを直列に接続した回路を使用します。

代表的な性能特性

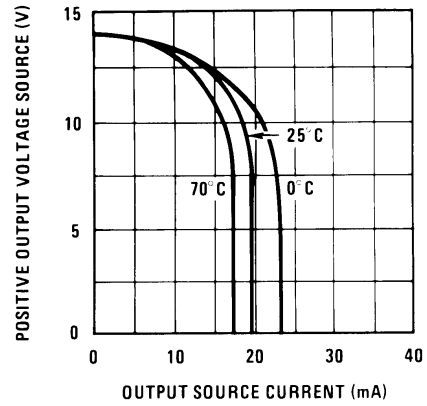


代表的な性能特性 (つづき)

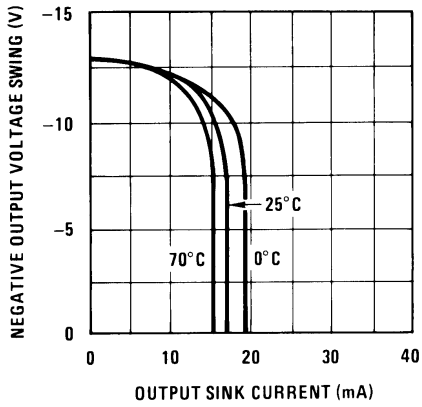
Negative Common-Mode Input Voltage Limit



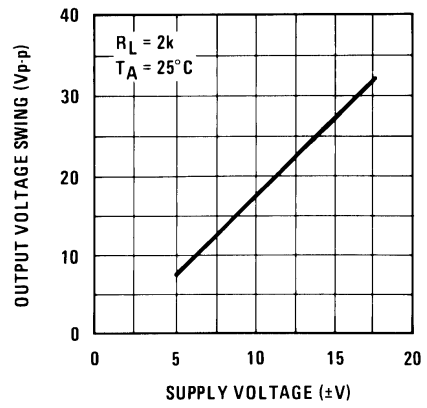
Positive Current Limit



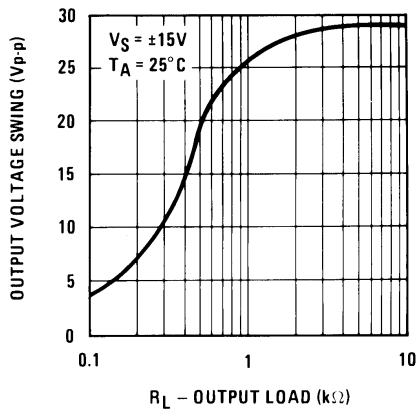
Negative Current Limit



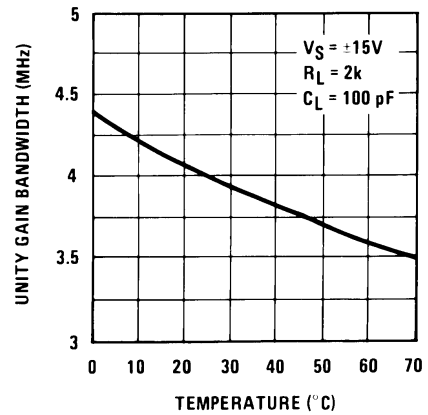
Voltage Swing



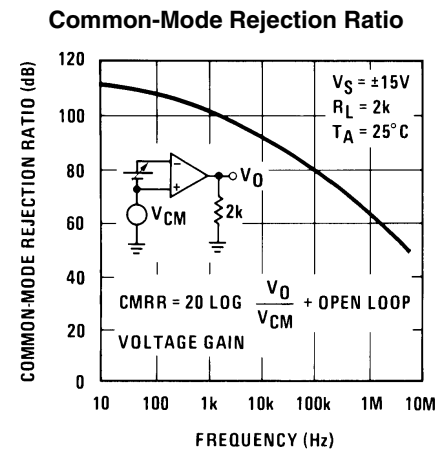
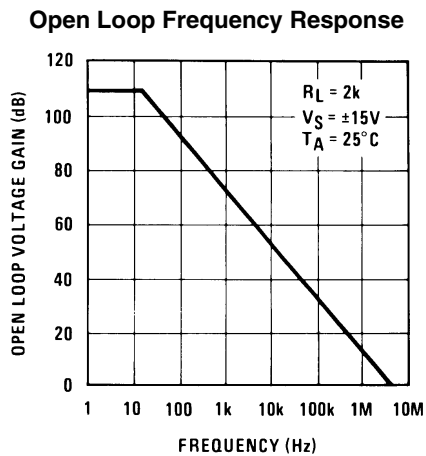
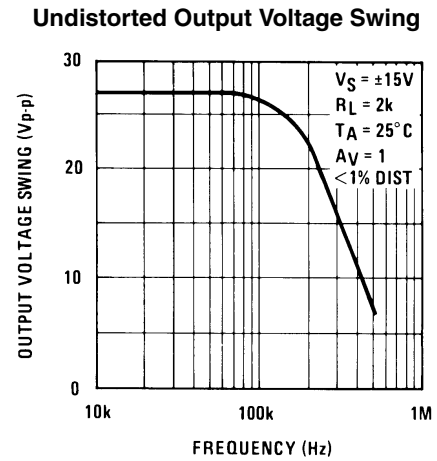
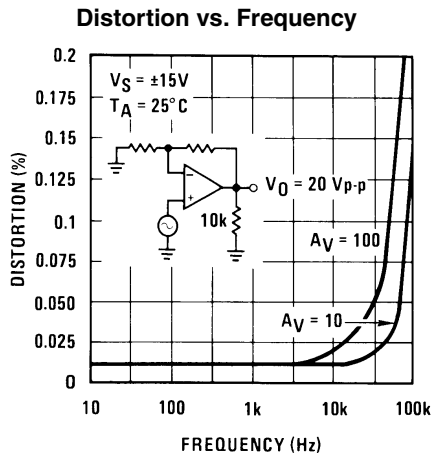
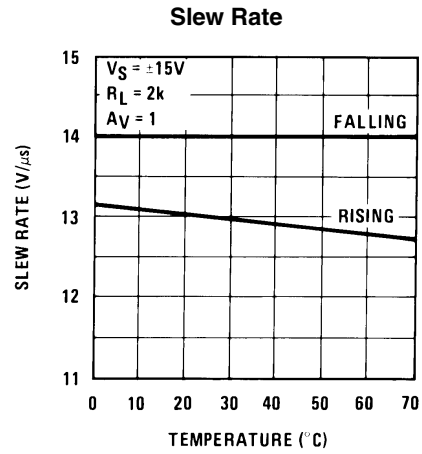
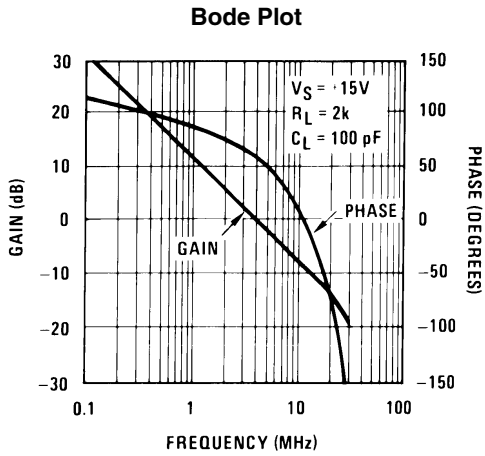
Output Voltage Swing



Gain Bandwidth

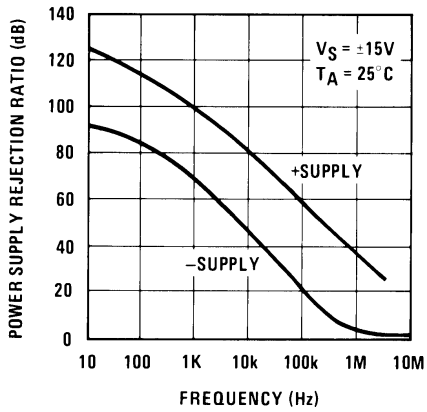


代表的な性能特性 (つづき)

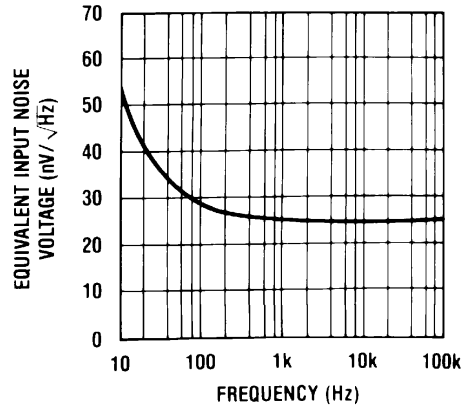


代表的な性能特性 (つづき)

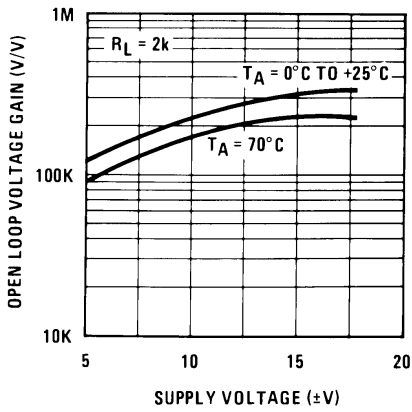
Power Supply Rejection Ratio



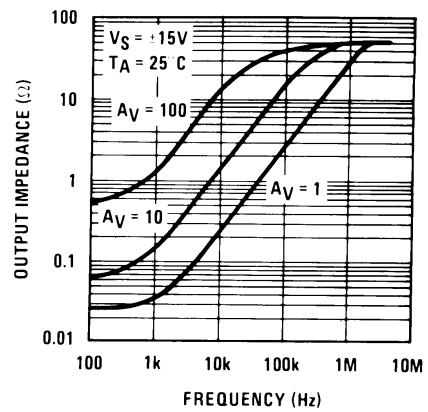
Equivalent Input Noise Voltage



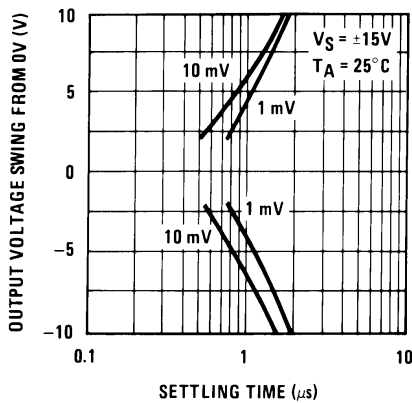
Open Loop Voltage Gain (V/V)



Output Impedance

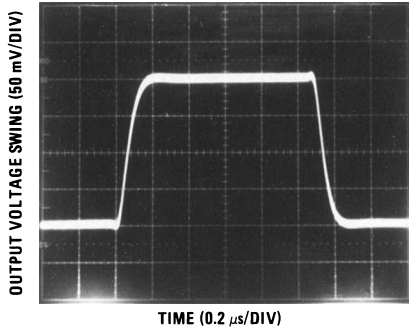


Inverter Settling Time

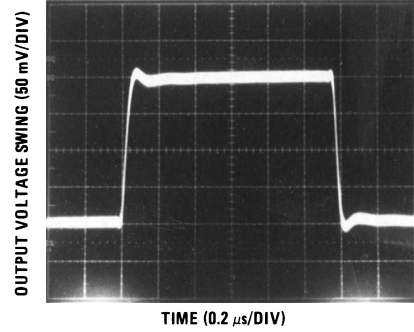


Pulse Response

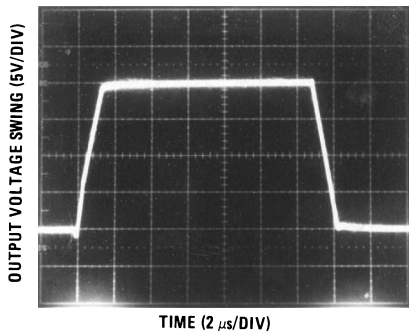
Small Signaling Inverting



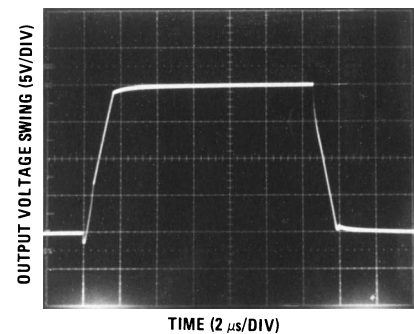
Small Signal Non-Inverting



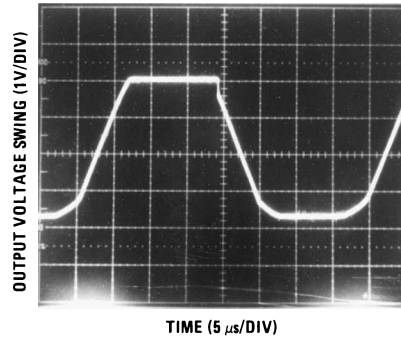
Large Signal Inverting



Large Signal Non-Inverting



Current Limit ($R_L = 100 \Omega$)



アプリケーション・ヒント

LF353は、入力オフセット電圧が内部調整済みとなっている JFET 入力 オペアンプです。(BI-FET II™ 技術)。デバイス内の各 JFET は、ゲート-ソース間およびゲート-ドレイン間の逆方向降伏電圧が大きく、入力クランプの必要が無いようになっています。したがって、入力電流を増加させずに大差動入力電圧を印加できます。この最大差動入力電圧は、電源電圧とは無関係となっていますが、入力電圧は、いずれも負の電源電圧を超えてはなりません。この場合には、大電流が流れ、デバイスを焼損してしまうからです。

また、どちらか一方の入力に負の同相電圧のリミット値を超える負電圧が印加されると、この段の出力の位相は反転し、オペアンプ出力はそれに対応して High になります。さらに、両入力にとも負同相電圧のリミット値を超える負電圧が与えられると、オペアンプ出力は High になります。上記いずれの場合でも、入力電圧を同相電圧範囲内に戻せば正常動作に復帰してきますので、ラッチ・アップは発生しません。

アプリケーション・ヒント(つづき)

ある一方の入力に正の同相電圧リミット値を超える正電圧が加わっても出力位相は変化しませんが、両入力にともにこの電圧が印加されると、オペアンプ出力は強制的に High となってしまいます。

このオペアンプでは、同相電圧入力として正電源電圧に等しい値を印加できますが、この場合には、利得帯域幅積ならびにスルーレートがそれぞれ低下します。また、負の同相入力電圧が負電源電圧の 3V 以内にまでスイングする場合には、入力オフセット電圧が増加します。

デバイス内の各オペアンプは、それぞれ、ツェナー・ダイオードによって基準バイアスが与えられているので、± 6V でも正常な動作を可能としています。ただし、電源電圧がこの値以下の場合には、利得帯域幅とスルーレートが低下します。

LF353 では、定格温度範囲内で、2k Ω 負荷抵抗を ± 10V で駆動可能です。ただし、大負荷電流での駆動時には、どうしても負入力電圧振幅によって入力オフセット電圧が増加し、終局的には出力での正負電圧振幅でアクティブ電流制限の領域に入ります。

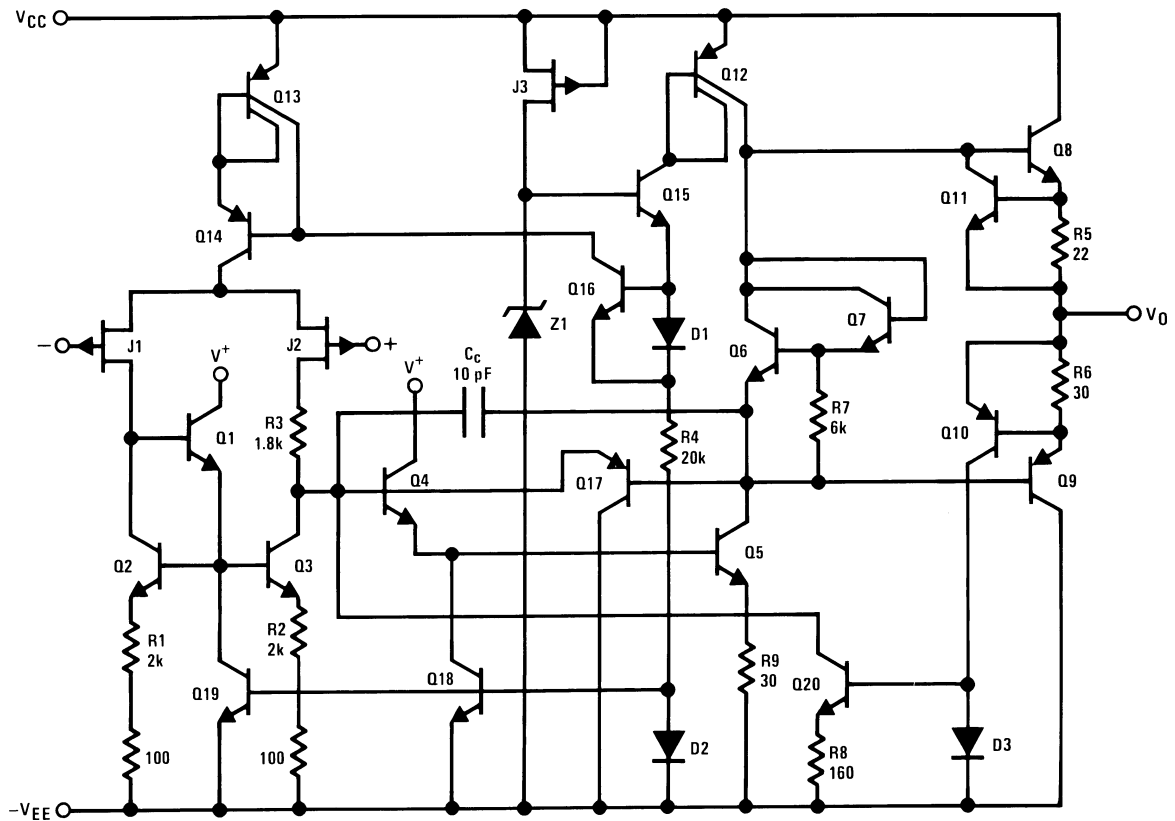
注意しなければならないのは、IC 上での電源電圧の逆接続とデバイスのソケット逆挿入などで、これらを誤るとデバイス内のダイオード類が順方向にバイアスされ無制限にサージ電流が流れて

しまい、ついにはデバイス内部導体が焼失し破壊に至ってしまいます。

他のほとんどのオペアンプの場合と同様に、安定度向上のため、配線、部品配置、電源のデカップリングなどに注意する必要があります。例えば、出力から入力に接続される抵抗類はできるだけデバイス本体に近い位置に配置するようにし、不要信号の“ピク・アップ”を防止し、入力およびグラウンド間容量を減じてフィードバック・ポール周波数を可能な限り高くする必要があります。

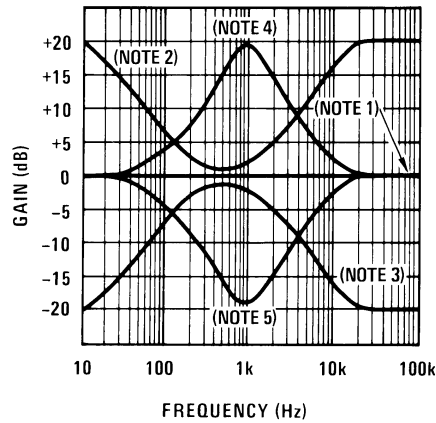
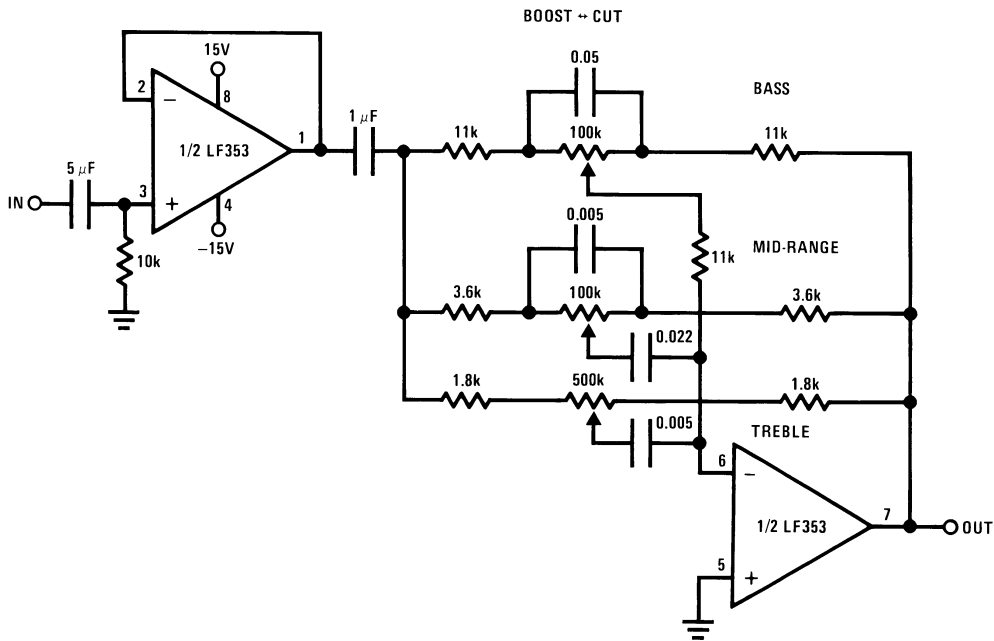
このフィードバック・ポールは、オペアンプ帰還回路が抵抗性である時には、どうしても発生してしまいます。デバイス入力(通常は反転入力端子)端子での対交流グラウンド容量と入力並列抵抗が、このポール周波数を決定します。多くの場合、このポール周波数は閉ループ利得が 3dB 低下する周波数より先高くなっているため、安定性余裕度上、これを無視してもさしつかえありません。ただし、このフィードバック・ポールが予想の 3dB 周波数より先およそ 6 倍以内となっている時には、オペアンプ出力から入力に対し、進相用のコンデンサを追加する必要があります。このコンデンサは、それと並列に接続される抵抗との RC 時定数がフィードバック・ポール時定数の値より大きいか、または、同一値となるような値に選定しなければなりません。

等価回路



代表的なアプリケーション

Three-Band Active Tone Control



Note 1: すべてのボリュームは中間位置

Note 2: バス/トレブル・ボリュームはブースト位置、ミッド・ボリュームは中間位置

Note 3: バス/トレブル・ボリュームはカットの位置、ミッド・ボリュームは中間位置

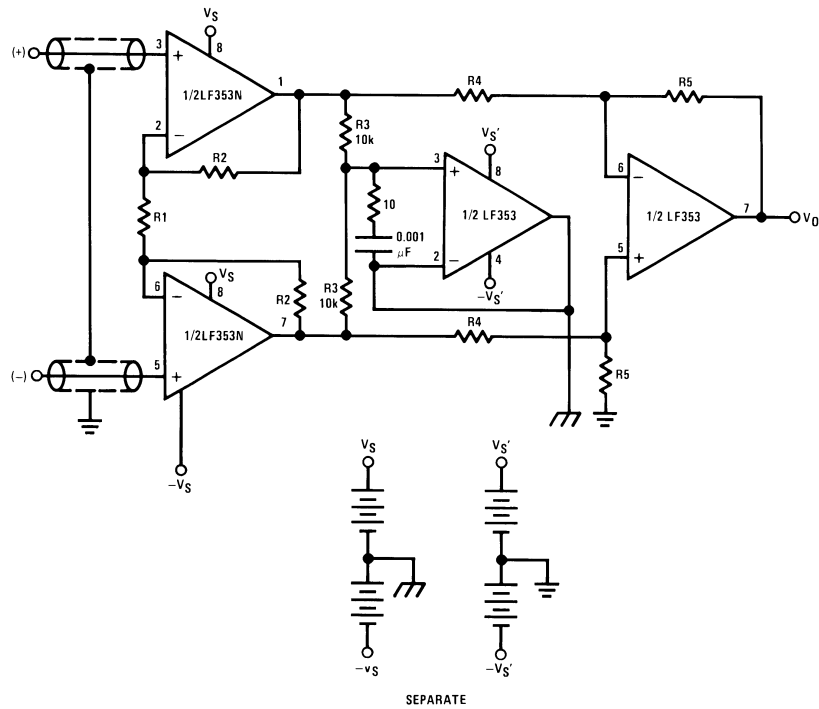
Note 4: ミッド・ボリュームはブースト位置、バス/トレブル・ボリュームは中間位置

Note 5: ミッド・ボリュームはカットの位置、バス/トレブル・ボリュームは中間位置

- ・ ボリュームにはすべて B 型のものを使用してください。
- ・ LF347 クワッドを用いれば、ステレオ動作に最適なものとなります。

代表的なアプリケーション (つぎ)

Improved CMRR Instrumentation Amplifier

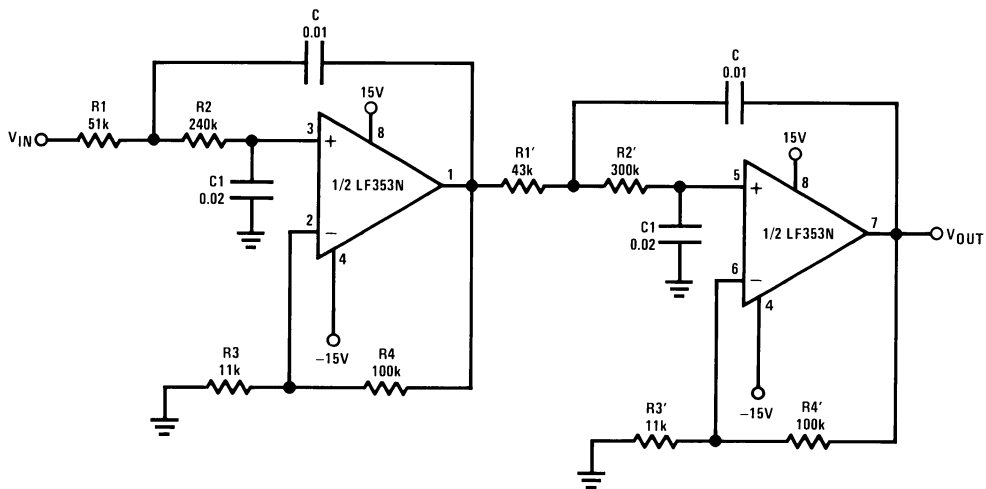


$$A_V = \left(\frac{2R_2}{R_1} + 1 \right) \frac{R_5}{R_4}$$

⏏ および ⏏ の記号は、各々、別々に用意されたグラウンドです。
 R2、R4、R5 のそれぞれの組合わせの整合性により、CMRR が決定されます。
 $A_{VT}=1400$ 、抵抗器間整合性=0.01%とすると：CMRR=136dB

- 超高入力インピーダンス
- 超高CMRR

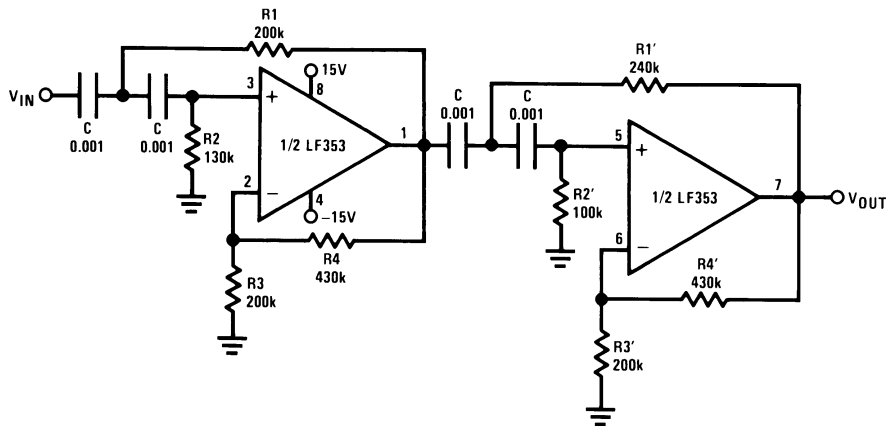
Fourth Order Low Pass Butterworth Filter



代表的なアプリケーション (つづき)

- コーナ周波数 (f_c) = $\sqrt{\frac{1}{R_1 R_2 C C_1}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R_1' R_2' C C_1}} \cdot \frac{1}{2\pi}$
- 通常帯域利得 (H_0) = $(1 + R_4/R_3)(1 + R_4'/R_3)$
- 初段のQ=1.31
- 第2段のQ=0.541
- 上の回路で、ほぼ5%誤差の抵抗を用いると、通常帯域利得100で100Hzのコーナ周波数をもったフィルタ特性が得られます。
- 直接特性の精度を高めるには、オフセット調整を要します。

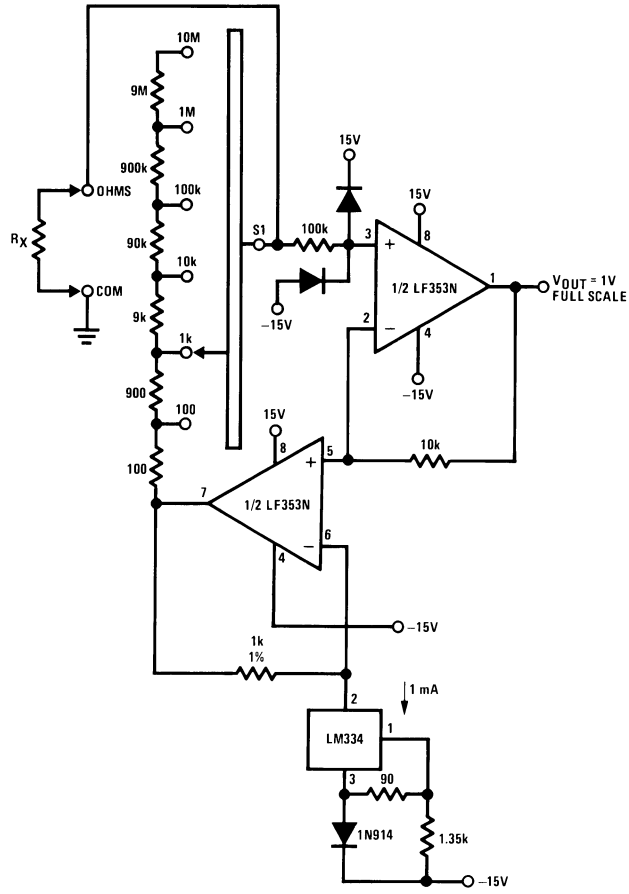
Fourth Order High Pass Butterworth Filter



- コーナ周波数 (f_c) = $\sqrt{\frac{1}{R_1 R_2 C^2}} \cdot \frac{1}{2\pi} = \sqrt{\frac{1}{R_1' R_2' C^2}} \cdot \frac{1}{2\pi}$
- 通常帯域利得 (H_0) = $(1 + R_4/R_3)(1 + R_4'/R_3')$
- 初段のQ=1.31
- 第2段のQ=0.541
- 上の回路で、ほぼ5%誤差の抵抗を用いると、通常帯域利得10でコーナ周波数1kHzのフィルタ特性が得られます。

代表的なアプリケーション (つづき)

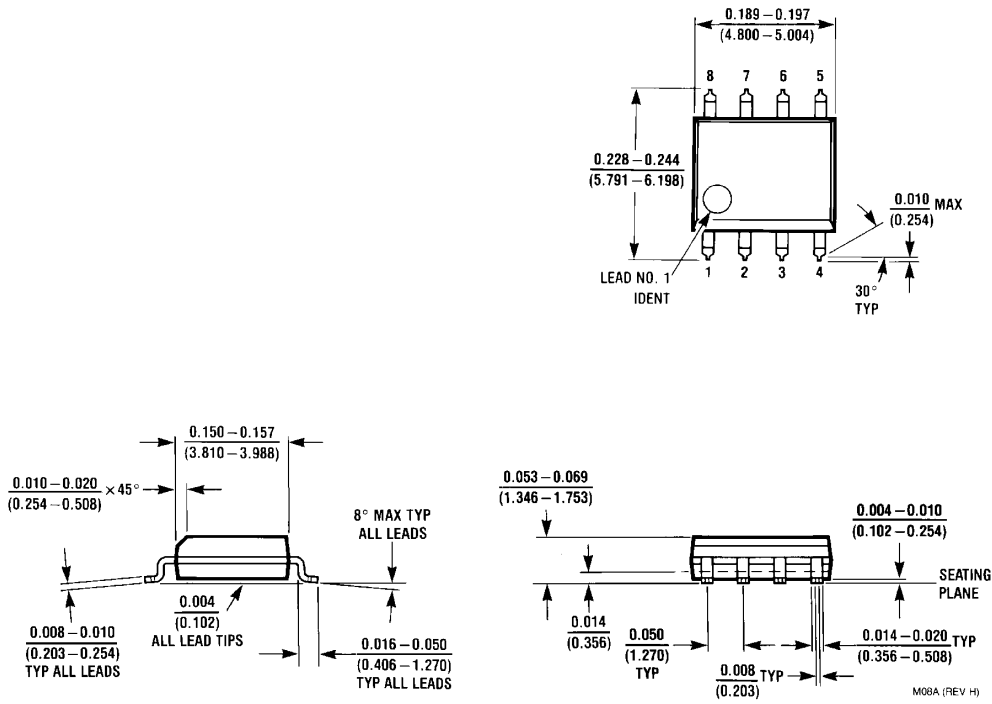
Ohms to Volts Converter



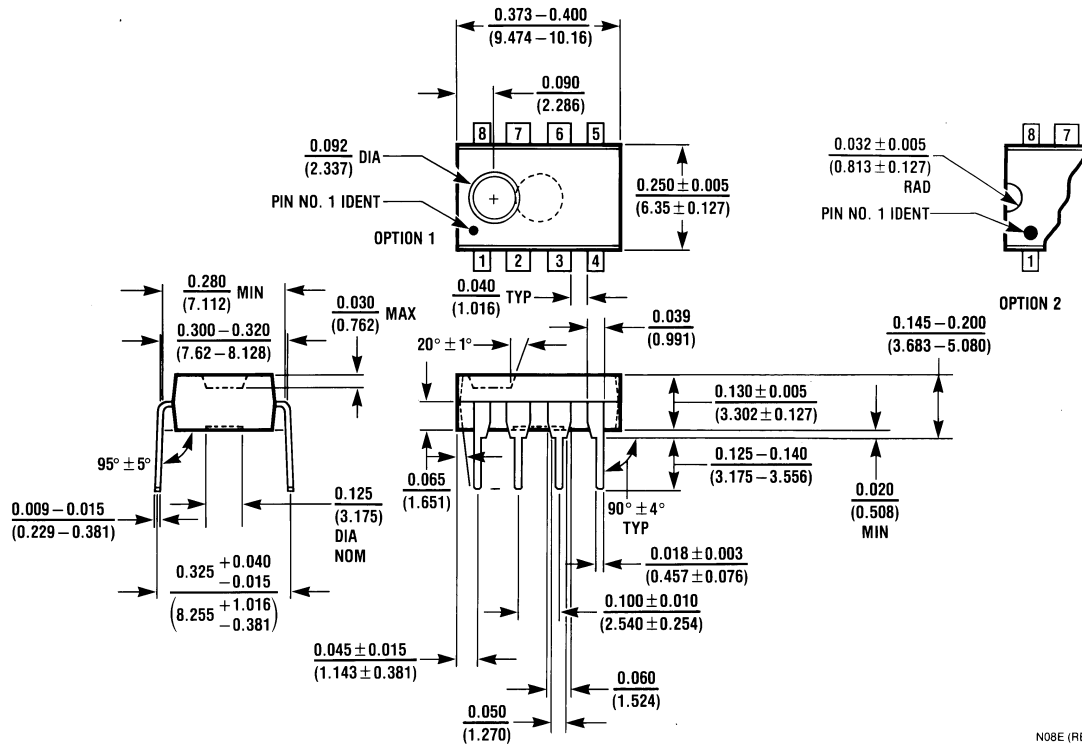
$$V_O = \frac{1V}{R_{LADDER}} \times R_X$$

R_{LADDER} はスイッチS1からLF353のピン7までの抵抗とします。

外形寸法図 特記のない限り inches (millimeters)



Order Number LF353M or LF353MX
NS Package Number M08A



Molded Dual-In-Line Package
Order Number LF353N
NS Package N08E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

www.national.com/jpn/

その他のお問い合わせはフリーダイヤルをご利用ください。



0120-666-116

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上