

小型、1W 絶縁型 非安定型 DC/DC コンバータ

特長

- 最大85%の効率
- 過熱保護
- デバイス相互間の同期
- 短絡保護
- EN55022 Class BのEMCに準拠
- UL1950 認定コンポーネント
- JEDEC 標準DIP-14およびSOP-14の各パッケージ

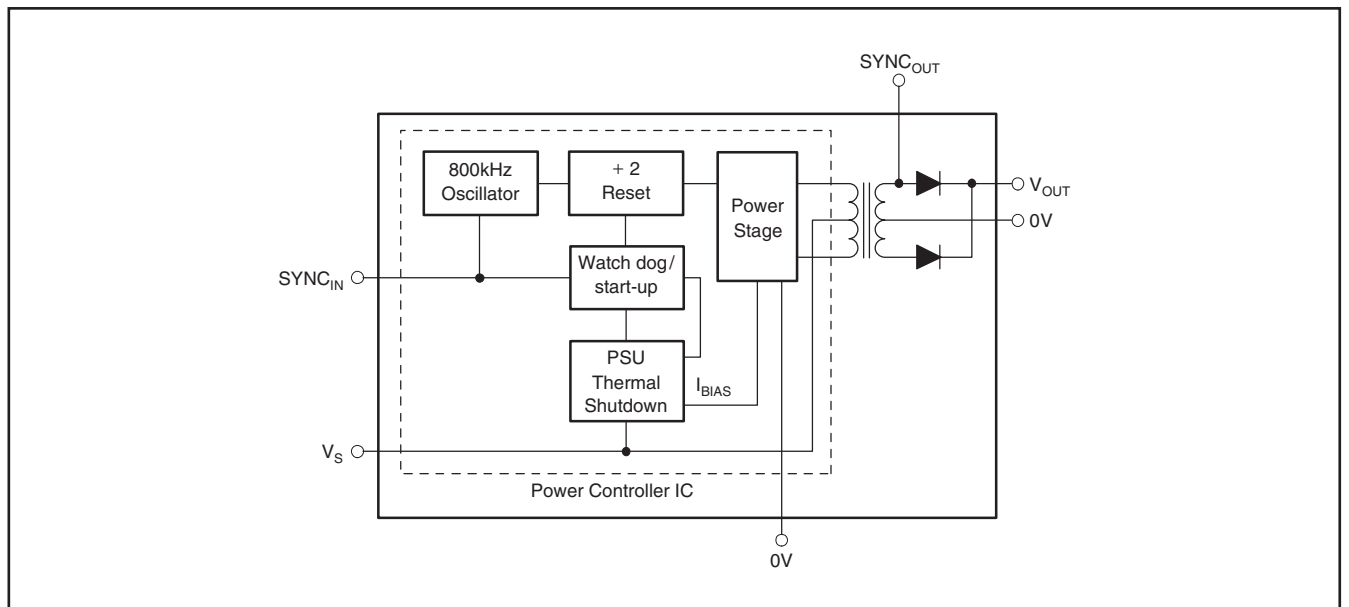
アプリケーション

- ポイントオブロードの電力変換
- グランド・ループの除去
- データ・アクイジション
- 工業用コントロールと計測装置
- テスト装置

概要

DCP01Bシリーズは、1W非安定型、絶縁型のDC/DCコンバータ・ファミリーです。必要な外部コンポーネントを最小限にとどめ、オンチップのデバイス保護機能を内蔵したDCP01Bシリーズは、出力ディスエーブルや、スイッチング周波数の同期などの追加機能も採用しています。

高度集積化されたパッケージ・デザインを採用した結果、非常に信頼性の高い製品を40W/in³ (2.4W/cm³)の電力密度で実現できました。これらの機能に加え、小型サイズという特徴を持ったDCP01Bは、広い範囲のアプリケーションに適しています。



PowerPADは、テキサス・インスツルメンツの登録商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

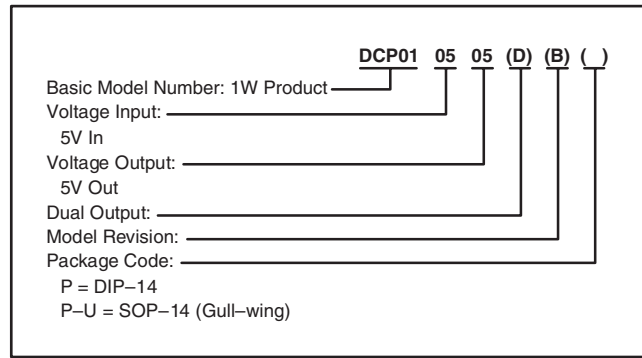
絶対最大定格

特に指定がない限り、自由通気的全温度範囲に適用⁽¹⁾

		DCP01B SERIES	UNIT
Input voltage	5V models	7	V
	15V models	18	V
	24V models	29	V
Storage temperature		-40 to +125	°C
Lead temperature (soldering, 10s)		+270	°C

(1) これらの定格を上回るストレスが加わった場合、永続的な損傷が発生する可能性があります。一定の期間にわたって絶対最大条件の環境を適用し続けた場合、デバイスの信頼性が低下することがあります。これらはストレス定格であり、これらの条件下、またはこれらの定格を上回る条件下でデバイスを機能させることは想定されていません。

補足的な御発注の手引き



ご発注の手引き⁽¹⁾

PRODUCT	PACKAGE-LEAD	PACKAGE DESIGNATOR	SPECIFIED TEMPERATURE RANGE	PACKAGE MARKING	ORDERING NUMBER ⁽²⁾	TRANSPORT MEDIA
SINGLE VOLTAGE⁽³⁾						
DCP010505	DIP-14	NVA	-40°C to +100°C	DCP010505BP	DCP010505BP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP010505BP-U	DCP010505BP-U/700	Tape and Reel
DCP010512	DIP-14	NVA	-40°C to +100°C	DCP010512BP	DCP010512BP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP010512BP-U	DCP010512BP-U/700	Tape and Reel
DCP010515	DIP-14	NVA	-40°C to +100°C	DCP010515BP	DCP010515BP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP010515BP-U	DCP010515BP-U/700	Tape and Reel
DCP012405	DIP-14	NVA	-40°C to +100°C	DCP012405BP	DCP012405BP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP012405BP-U	DCP012405BP-U/700	Tape and Reel
DUAL VOLTAGE⁽³⁾						
DCP010505	DIP-14	NVA	-40°C to +100°C	DCP010505DBP	DCP010505DBP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP010505DBP-U	DCP010505DBP-U/700	Tape and Reel
DCP010507	DIP-14	NVA	-40°C to +100°C	DCP010507DBP	DCP010507DBP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP010507DBP-U	DCP010507DBP-U/700	Tape and Reel
DCP010512	DIP-14	NVA	-40°C to +100°C	DCP010512DBP	DCP010512DBP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP010512DBP-U	DCP010512DBP-U/700	Tape and Reel
DCP010515	DIP-14	NVA	-40°C to +100°C	DCP010515DBP	DCP010515DBP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP010515DBP-U	DCP010515DBP-U/700	Tape and Reel
DCP01512	DIP-14	NVA	-40°C to +100°C	DCP011512DBP	DCP011512DBP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP011512DBP-U	DCP011512DBP-U/700	Tape and Reel
DCP01515	DIP-14	NVA	-40°C to +100°C	DCP011515DBP	DCP011515DBP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP011515DBP-U	DCP011515DBP-U/700	Tape and Reel
DCP012415	DIP-14	NVA	-40°C to +100°C	DCP012415DBP	DCP012415DBP	Rails
	SOP-14 ⁽⁴⁾	DUA	-40°C to +100°C	DCP012415DBP-U	DCP012415DBP-U/700	Tape and Reel

(1) すべてのデバイスは、トレイ単位の数量でもご注文いただけます。最新のパッケージ情報/御発注の手引きについては、このデータシートの末尾の「付録: パッケージ・オプション」を参照するか、当社 Web サイトの www.ti.com にアクセスしてください。

(2) 記号 (l) の付いたモデルは、テープ・アンド・リールの形態で、指定された数量単位でのみご注文いただけます(たとえば、「/700」という表示は、リール当たり 700 個のデバイスを意味します)。700 個のデバイスからなる「DCP010505BP-U/700」をご注文の場合、700 個のデバイスからなる 1 式のテープ・アンド・リールが納入されます。

(3) 単一電圧バージョンには、6 個のアクティブなピンがあります。デュアル電圧バージョンには、7 個のアクティブなピンがあります。

(4) SOP パッケージは、ガルウィング表面実装タイプです。

電気的特性

特に指定がない限り、 $T_A = +25^\circ\text{C}$ 、 $V_S =$ 公称値、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 0.1\mu\text{F}$ です。

PARAMETER	TEST CONDITIONS	DCP01B SERIES			UNITS
		MIN	TYP	MAX	
Output					
Power	100% full load		0.97		W
Ripple	O/P capacitor = $1\mu\text{F}$, 50% load		20		mV _{PP}
Voltage vs Temperature	Room to cold		0.046		%/ $^\circ\text{C}$
	Room to hot		0.016		%/ $^\circ\text{C}$
Input					
Voltage range on V_S		-10		+10	%
Isolation					
Voltage	1s flash test	1			kVrms
	60s test, UL1950 ⁽¹⁾	1			kVrms
Line Regulation					
Voltage Source (V_S)	Minimum $V_S \leq I_O$ constant \leq typical V_S Typical $V_S \leq I_O$ constant \leq maximum V_S		1	15 ⁽²⁾	% change of V_S
Switching/Synchronization					
Oscillator frequency (f_{osc})	Switching frequency = $f_{osc} / 2$		800		kHz
Sync input low				0.4	V
Sync input current	$V_{SYNC} = +2\text{V}$		75		μA
Disable time			2		μs
Capacitance loading on SYNC _{IN} pin	External			3	pF
Reliability					
Demonstrated	MSL 3-(U) versions $T_A = +55^\circ\text{C}$	-40		+70	$^\circ\text{C}$
Thermal Shutdown					
IC temperature at shutdown			+150		$^\circ\text{C}$
Shutdown current			3		mA
Temperature Range					
Operating		-40		+100	$^\circ\text{C}$

(1) UL1950 認定テストの実行中のみです。

(2) ライン・レギュレーションは、定電流負荷を使用して測定しました。

ライン・レギュレーション = $(V_{OUT}$ at I_{OUT} 固定時) / V_S 。変動率 % = V_S min ~ V_S typ、 V_S typ ~ V_S max。

デバイスごとの電気的特性

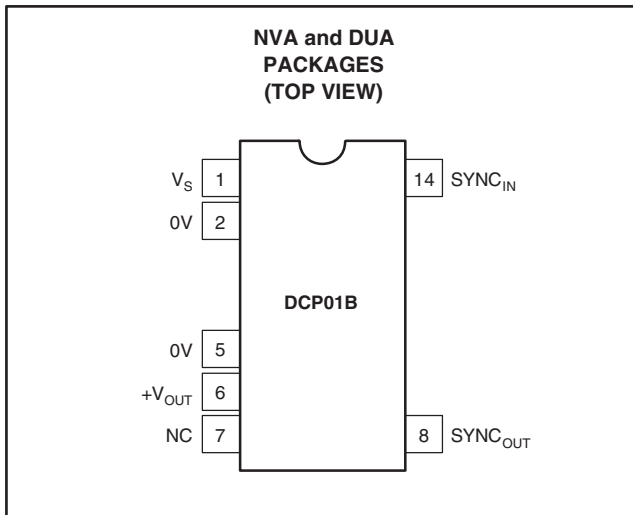
特に指定がない限り、 $T_A = +25^\circ\text{C}$ 、 $V_S =$ 公称値、 $C_{IN} = 2.2\mu\text{F}$ 、 $C_{OUT} = 0.1\mu\text{F}$ です。

PRODUCT	INPUT VOLTAGE (V)			OUTPUT VOLTAGE (V)			LOAD REGULATION (%)		NO LOAD CURRENT (mA)	EFFICIENCY (%)	BARRIER CAPACITANCE (pF)
	V_S			$V_{NOM} = V_S$ Typical					I_Q		C_{iso}
	MIN	TYP	MAX	MIN	TYP	MAX	TYP	MAX	0% LOAD	100% LOAD	$V_{iso} = 750V_{RMS}$
DCP010505B	4.5	5	5.5	4.75	5	5.25	19	31	20	80	3.6
DCP010505DB	4.5	5	5.5	± 4.25	± 5	± 5.75	18	32	22	81	3.8
DCP010507DB	4.5	5	5.5	± 5.75	± 6.5	± 7.25	21	35	38	81	3.0
DCP010512B	4.5	5	5.5	11.4	12	12.6	21	38	29	85	5.1
DCP010512DB	4.5	5	5.5	± 11.4	± 12	± 12.6	19	37	40	82	4.0
DCP010515B	4.5	5	5.5	14.25	15	15.75	26	42	34	82	3.8
DCP010515DB	4.5	5	5.5	± 14.25	± 15	± 15.75	19	41	42	85	4.7
DCP011512DB	13.5	15	16.5	± 11.4	± 12	± 12.6	11	39	19	78	2.5
DCP011515DB	13.5	15	16.5	± 14.25	± 15	± 15.75	12	39	20	80	2.5
DCP012405B	21.6	24	26.4	4.75	5	5.25	13	23	14	77	2.5
DCP012415DB	21.6	24	26.4	± 14.25	± 15	± 15.75	10	35	17	76	3.8

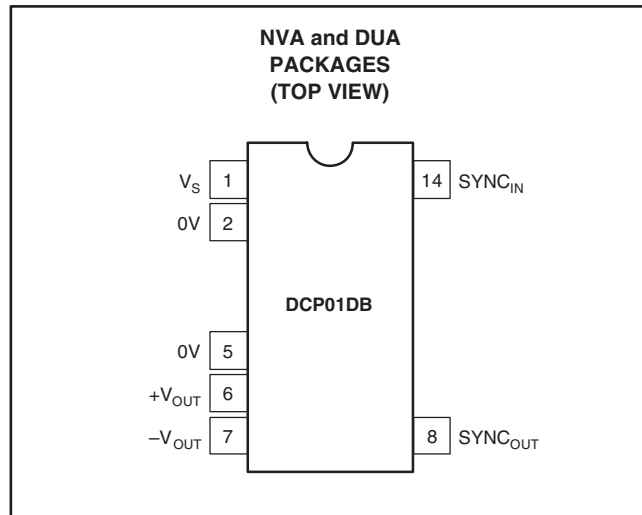
(3) 100% 負荷電流 = $1\text{W}/V_S$ 代表値。

(4) ロード・レギュレーション = $(10\%$ 負荷時の V_{OUT} - 100% 負荷時の $V_{OUT}) / 75\%$ 負荷時の V_{OUT} 。

ピン構成 (単一電圧バージョン)



ピン構成 (デュアル電圧バージョン)



ピンの機能 (単一電圧)

TERMINAL		I/O	DESCRIPTION
NAME	NO.		
V _S	1	I	Voltage input
0V	2	I	Input side common
0V	5	O	Output side common
+V _{OUT}	6	O	+Voltage out
NC	7		Not connected
SYNC _{OUT}	8	O	Unrectified transformer output
SYNC _{IN}	14	I	Synchronization pin

注: I = 入力、O = 出力。

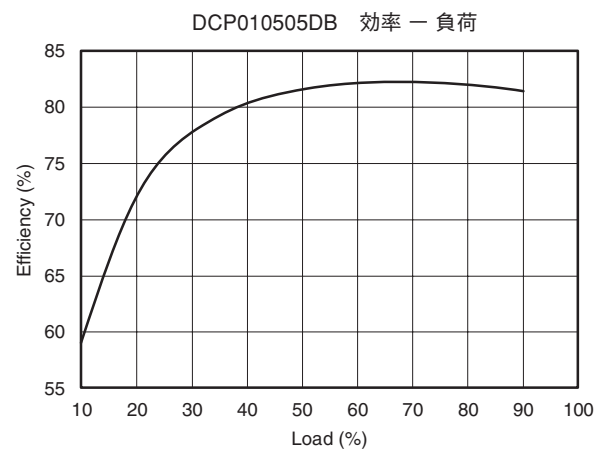
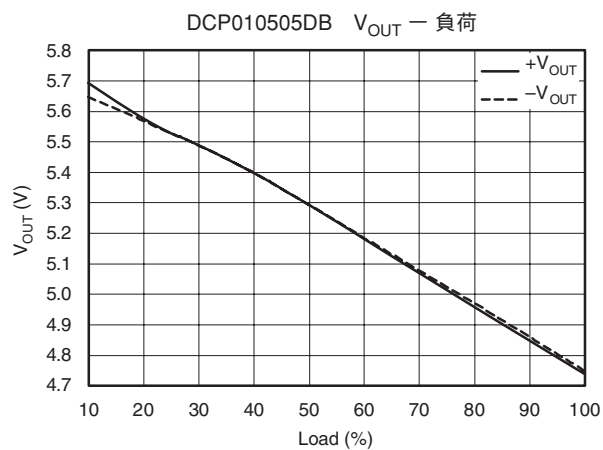
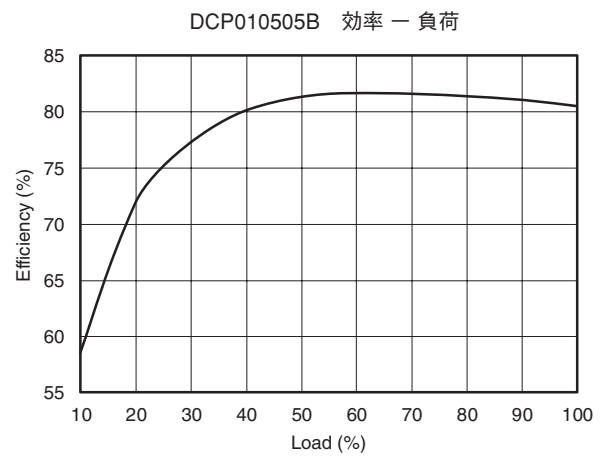
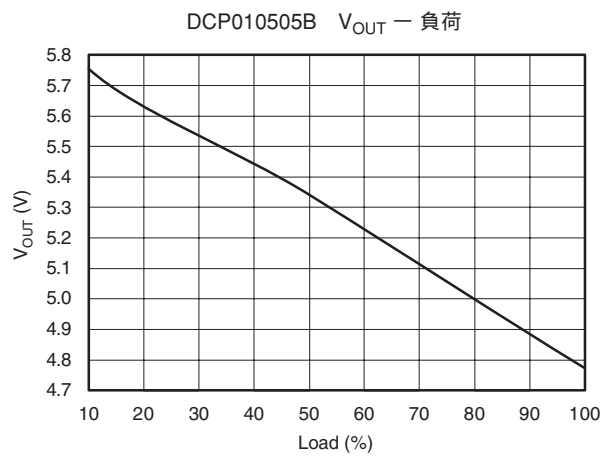
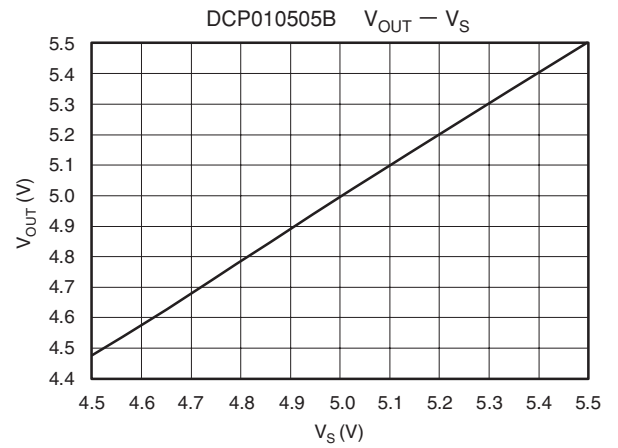
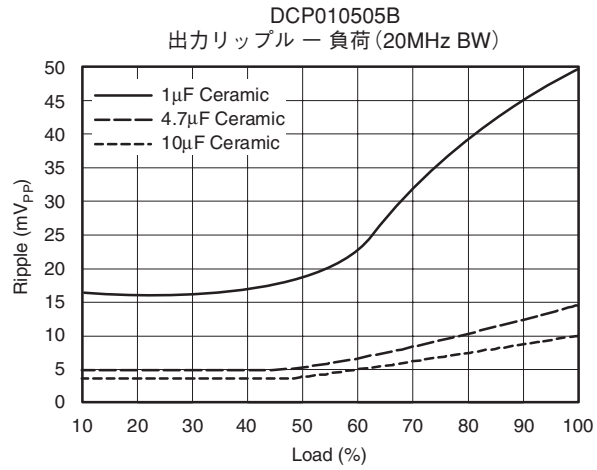
ピンの機能 (デュアル電圧)

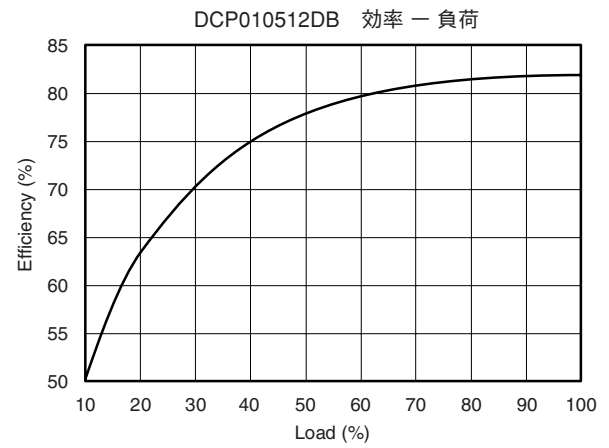
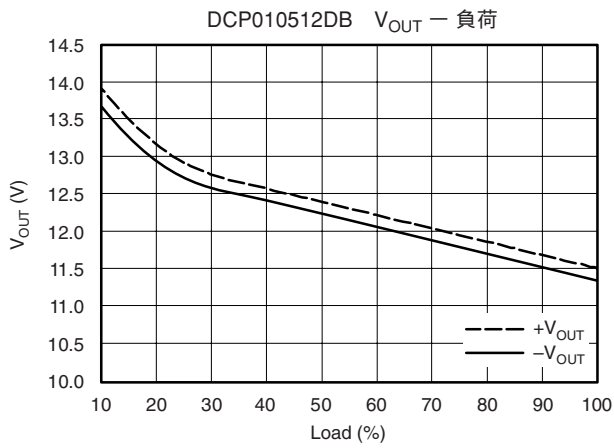
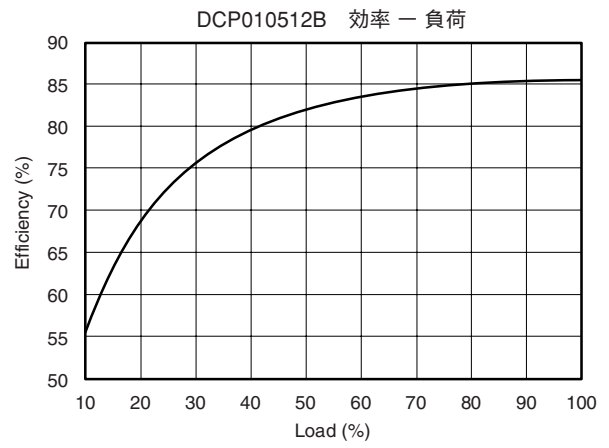
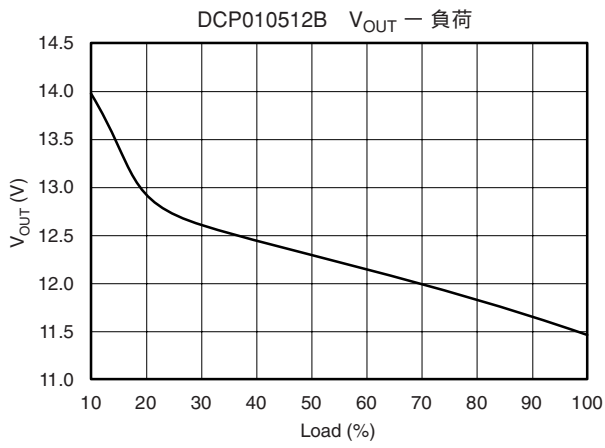
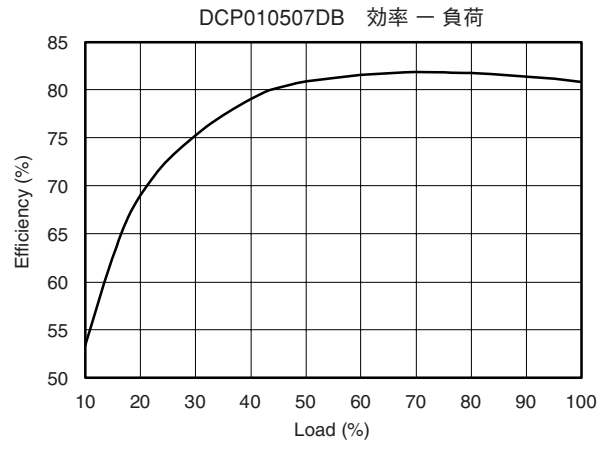
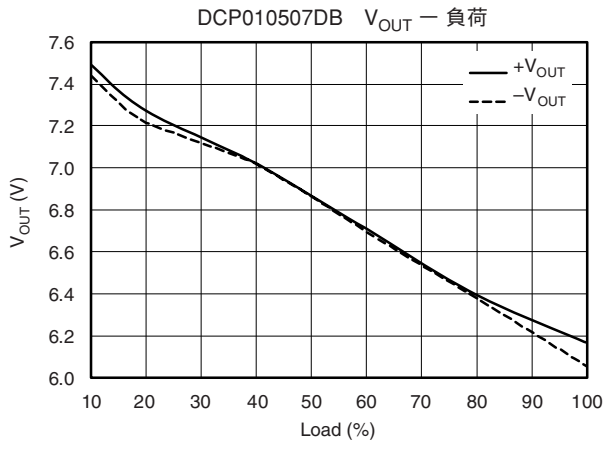
TERMINAL		I/O	DESCRIPTION
NAME	NO.		
V _S	1	I	Voltage input
0V	2	I	Input side common
0V	5	O	Output side common
+V _{OUT}	6	O	+Voltage out
-V _{OUT}	7	O	-Voltage out
SYNC _{OUT}	8	O	Unrectified transformer output
SYNC _{IN}	14	I	Synchronization pin

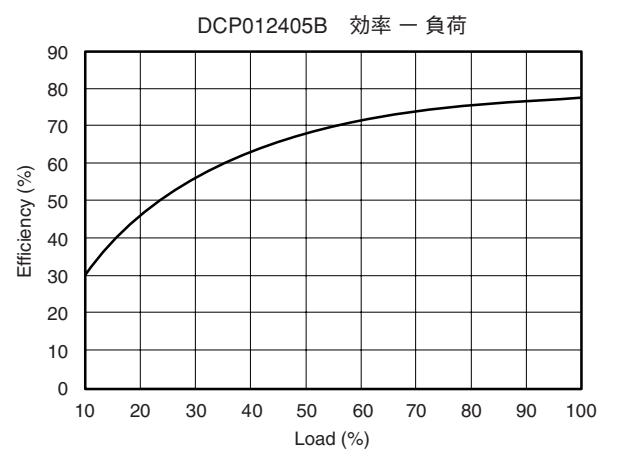
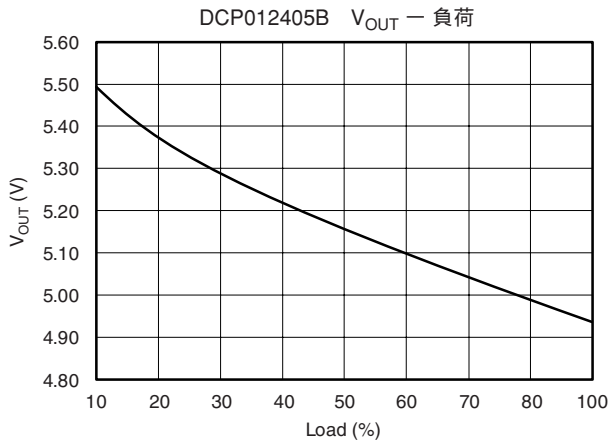
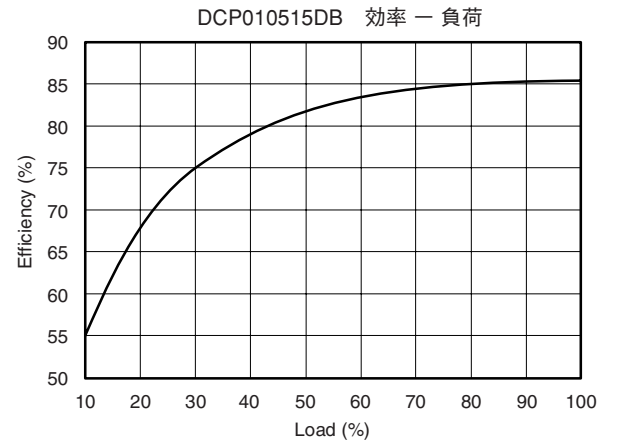
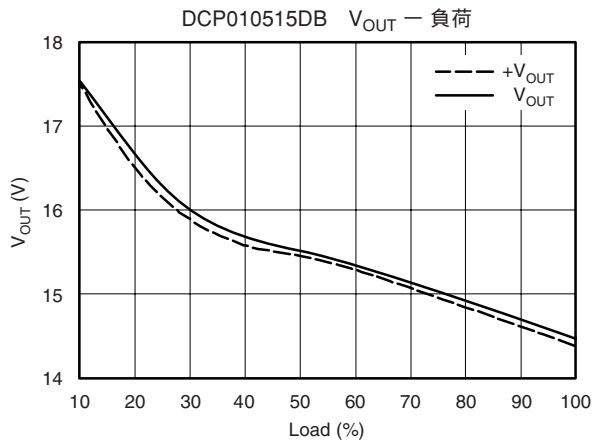
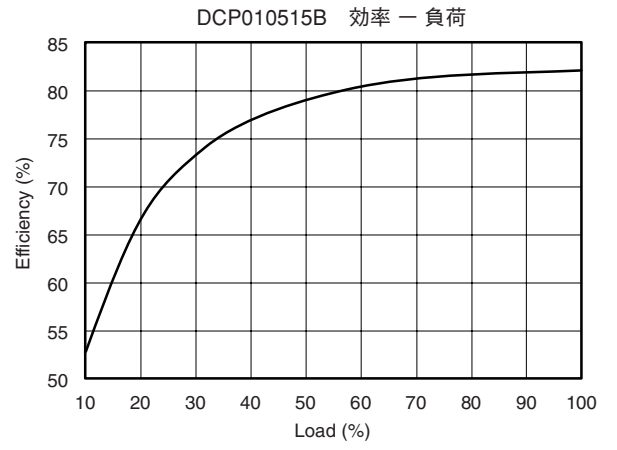
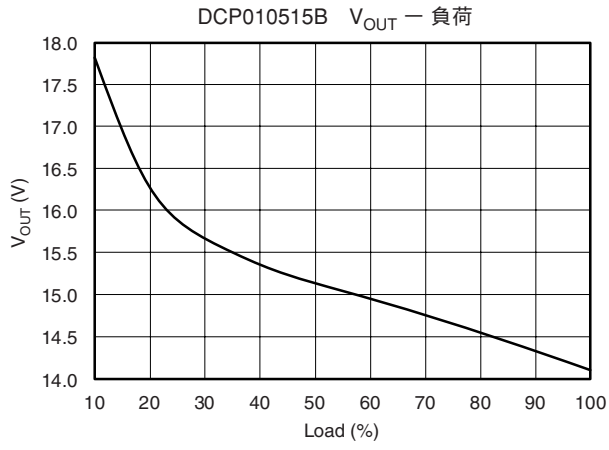
注: I = 入力、O = 出力。

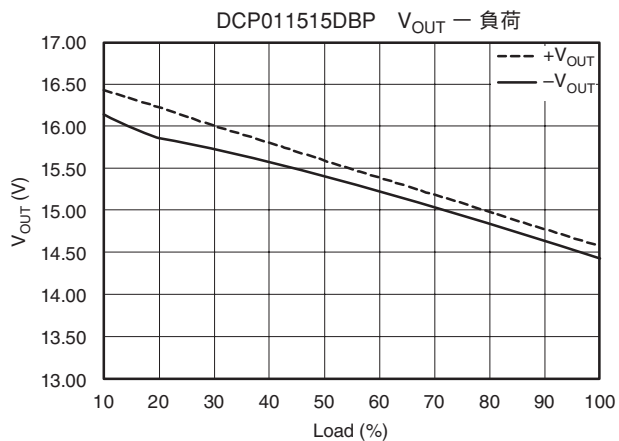
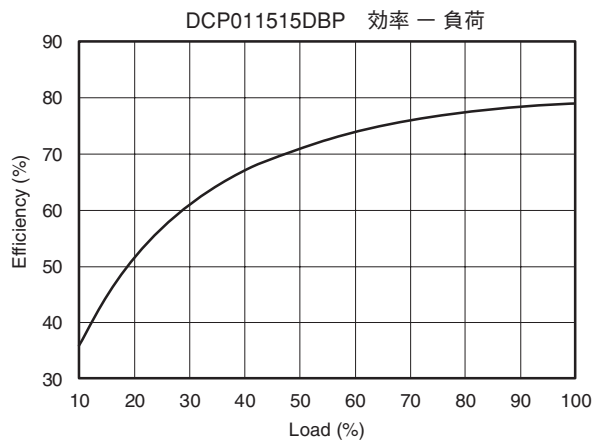
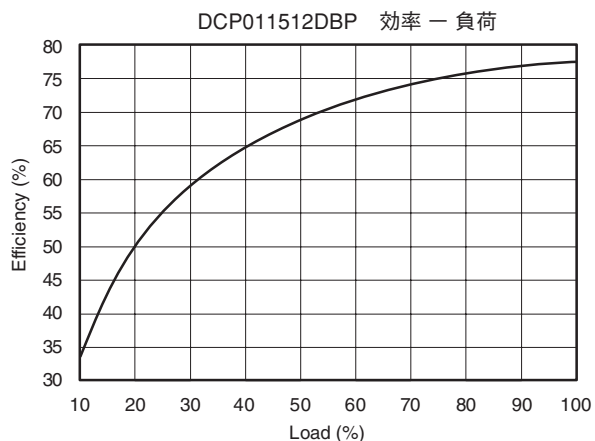
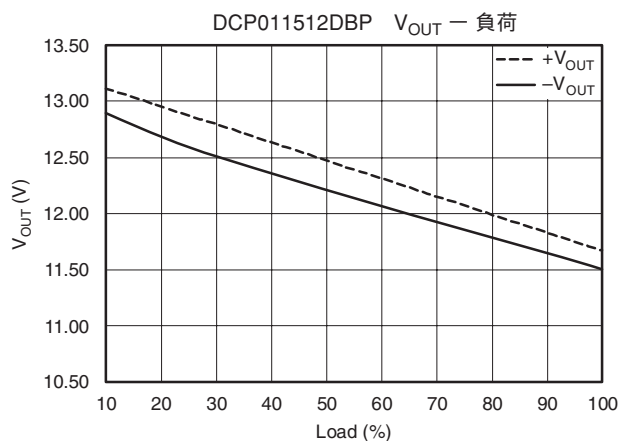
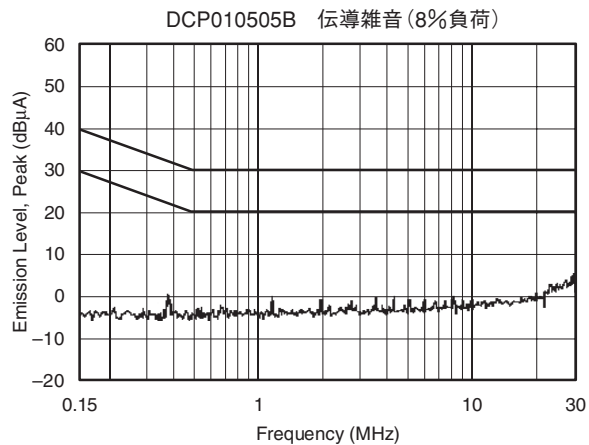
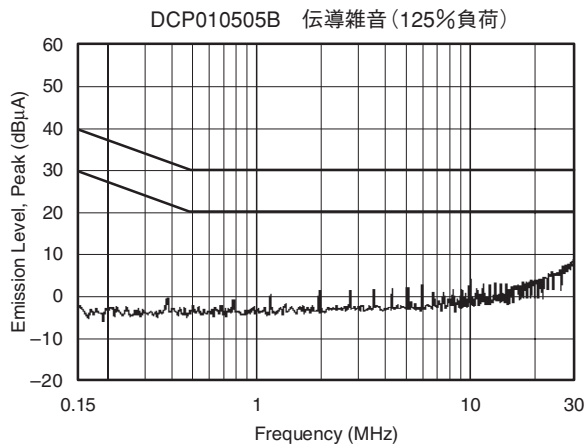
代表的特性

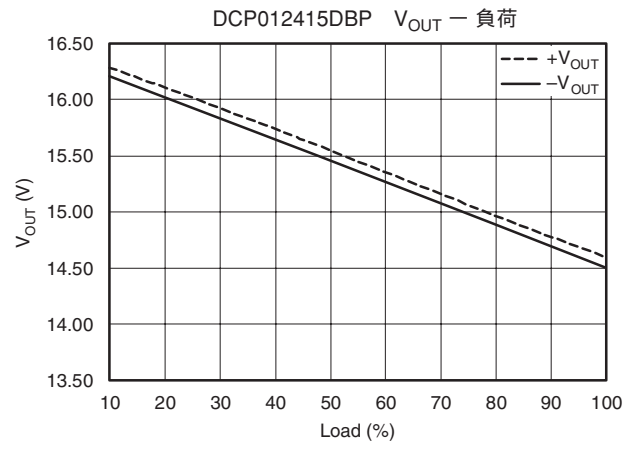
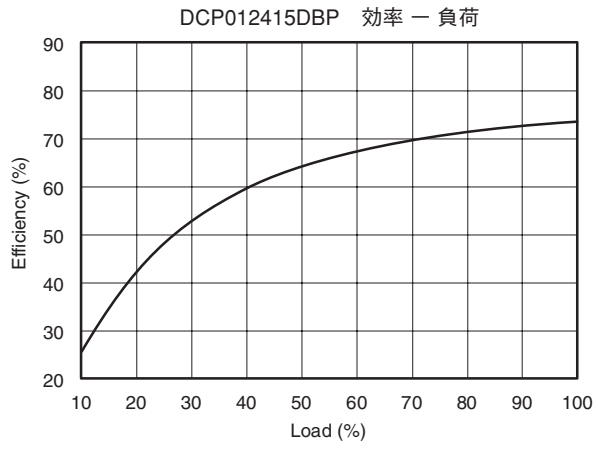
特に指定がない限り、 $T_A = 25^\circ\text{C}$ 。











機能説明

概要

DCP01Bは、1Wの非安定型出力電力を供給し、通常、効率は最大85%に達します。これは、高度集積パッケージング・テクノロジーと、カスタムの出力段およびコントロールICの実現によって達成されたものです。回路設計の際に、高度なBiCMOS/DMOSプロセスを採用しました。詳細については、www.ti.comでDCP01B製品フォルダ内のアプリケーション・ノートを参照してください。

出力段

ここでは、プッシュプル型のセンター・タップトポロジを使用し、400kHz(800kHzオシレータの出力の半分)でスイッチングします。

オシレータとウォッチドッグ

オンボードの800kHzオシレータ(発振器)は、2分割回路を通して、スイッチング周波数を発生させます。このオシレータは、他のDCP01Bの回路または外部ソースと同期することができ、システム雑音を最小限に抑える目的で使用できます。

ウォッチドッグ回路は、オシレータ回路の動作を検証します。SYNCピンを“Low”にすることで、オシレータを停止することもできます。出力ピンは、トライステートになります。これは、2 μ sの間に発生します。

サーマルシャットダウン

DCP01Bはサーマルシャットダウン回路によって保護されています。オンチップの温度が150°Cを超えた場合、デバイスは自動的にシャットダウンします。温度が150°C未満になった場合、通常の動作が自動的に再開します。過熱状態が継続している場合、オンとオフがランダムに切り替わります。この動作は、温度が低下するまで続きます。

周波数同期

複数のDC/DCコンバータをオンボードで使用する必要がある場合、ピート周波数や他の電氣的干渉が発生する可能性があります。これは、複数のDC/DCコンバータの間で生じる、スイッチング周波数の小さなバラツキに起因します。

DCP01Bは、他のデバイスに合わせて同期する方法で、この点を克服しています。寄生容量を最小限に抑える様に注意してSYNC_{IN}ピンを相互接続することにより、最大8個のデバイスを同期することができます。寄生容量(3pFを上回る場合)は、スイッチング周波数を低下させ、場合によってはオシレータ回路を停止してしまう可能性があります。

同期させた複数のデバイスを使用している場合、起動時にすべてのデバイスが最大電流を同時に引き込むことに注意してください。この結果、入力電圧が瞬間的に低下する可能性があります。

ます。この低下により、最小入力電圧(4.5V)を下回る場合、デバイスは起動しない可能性があります。2.2 μ Fのコンデンサを1個、入力ピンに近づけて接続する必要があります。

8個を超えるデバイスを同期する場合、SYNC_{IN}ピンを外部デバイスからドライブすることをお勧めします。詳細については、www.ti.comからダウンロードできるApplication Report(アプリケーション・レポート) SBAA035、「External Synchronization of the DCP01/02 Series of DC/DC Converters」(DCF01/02シリーズのDC/DCコンバータの外部同期)を参照してください。

構造

DCP01Bの基本的な構造は、標準的なICと同じです。モールドされたパッケージの中に、回路基板はありません。DCP01Bは、IC、整流ダイオード、およびリードフレームに取り付けた磁気巻線トロイドによって構成されています。パッケージ内に半田付け箇所はないので、DCP01Bを使用する場合でも、PCB(プリント基板)の特別な生産処理は必要ありません。この結果、独自の高い信頼性を達成した、絶縁型DC/DCコンバータが実現しました。

付加機能

ディスエーブル/イネーブル

オープン・ドレインのCMOSゲートを使用してSYNC_{IN}ピンをドライブすることで、DCP01Bをディスエーブルまたはイネーブルすることができます。SYNC_{IN}ピンを“Low”に下げると、DCP01Bはディスエーブルされます。ディスエーブルのタイミングは、外部負荷によって異なります。内部のディスエーブル機能は、2 μ sの間に動作するよう実現されています。プルダウンを解除すると、DCP01Bはイネーブルされます。オシレータ周波数が低下することを防止するために、SYNC_{IN}ピンに加わる容量性負荷は最小限に抑える必要があります。

デカップリング

リップルの抑制

400kHzという高い周波数により、簡潔なフィルタリングを実施できます。リップルを抑制するために、少なくとも1 μ FのコンデンサをV_{OUT}側でを使用することをお勧めします。デュアル出力を使用する場合、正と負の両方のバスを、V_{OUT}グランド(ピン5)に対してデカップリングする必要があります。リップルと雑音を抑制する目的で、5V~15V入力のバージョンでは、ESR(等価直列抵抗)の小さい2.2 μ Fのセラミック・コンデンサが、また24Vバージョンでは、ESRの小さい $\geq 0.47\mu$ F(0.47 μ F以上)のセラミック・コンデンサが必要です。www.ti.comからダウンロードできる Application Bulletin(アプリケーション・ノート) SBVA012、「DC-to-DC Converter Noise Reduction」(DC/DCコンバータの雑音抑制)を参照してください。

DCP01Bの直列接続

絶縁型の1W DC/DCコンバータであるDCP01Bを複数用意し、直列接続することによって、標準的ではない電圧レールを実現できます。DCP01Bの電氣的絶縁によって達成されているフローティング出力を使用する方法で、このことが可能になります。

図1のように、1個のDCP01Bの V_{OUT} をもう1個のDCP01Bデバイスにある負の V_{OUT} (0V) に接続します。複数の $SYNC_{IN}$ ピンを相互接続した場合、DCP01Bの自動的な同期機能により、電圧レールでのビート周波数発生は防止されます。DCP01Bの $SYNC_{IN}$ 機能により、簡潔な直列接続が実現でき、個別のフィルタリング・コンポーネントを削減できます。

図2のように、デュアル出力バージョンのDCP01Bで2個の出力を同様に直列接続し、 V_{OUT} の2倍のレベルを達成することができます。たとえば、15VのDCP01Bをデュアル接続して、30Vレールを実現できます。

DCP01Bの並列接続

1個のDCP01Bから得られる出力電力では不十分な場合、複数のDCP01Bコンバータから得られる出力を並列接続できます (図3を参照)。ここでも、 $SYNC_{IN}$ 機能により、同期が容易に実現でき、追加のフィルタリング・コストなしで、電力レールでのビート周波数発生を防止できます。

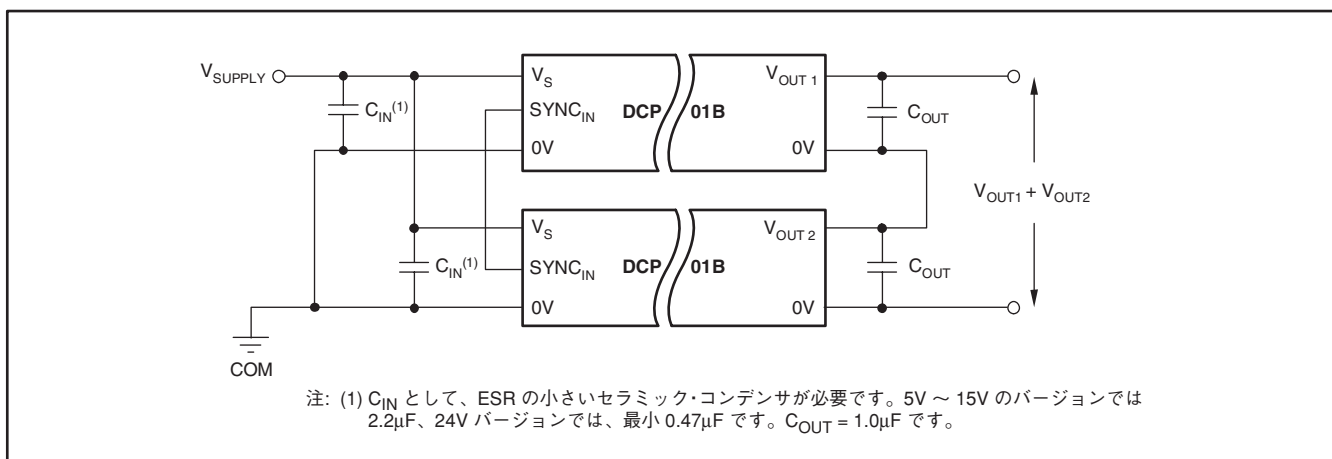


図 1. DCP01Bの直列接続

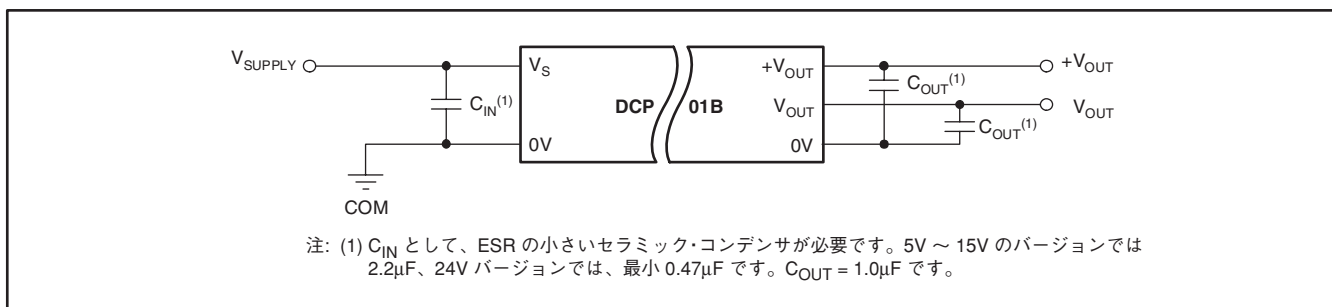


図 2. デュアル出力の並列接続

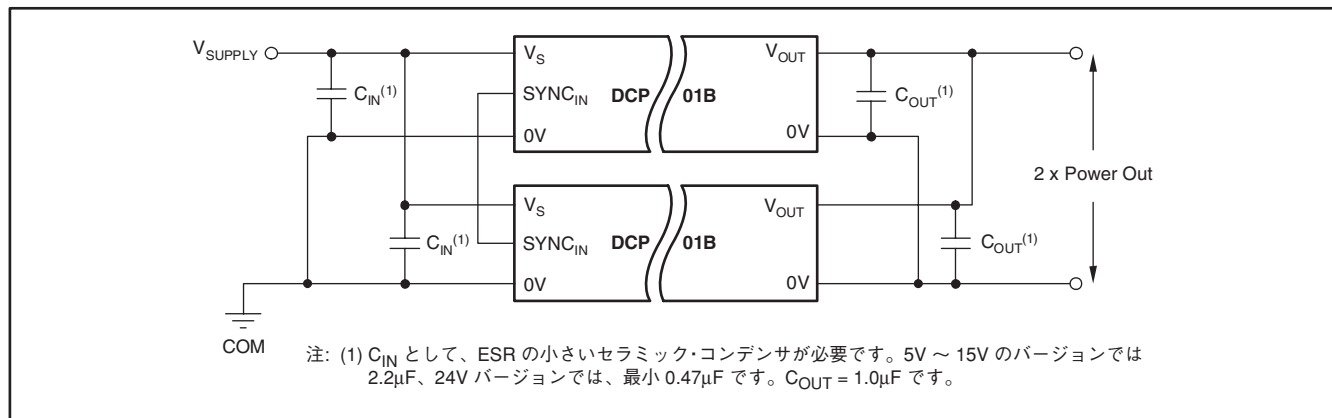


図 3. 複数の DCP01B の並列接続

アプリケーション情報

DCP01B、DCV01、およびDCP02は、絶縁型、非安定型の電圧出力を供給する小型 DC/DC コンバータによって構成されている3つのファミリーです。いずれもCMOS/DMOS プロセスを使用して製造されています。DCP01Bは、これまで親しまれてきた、バイポーラ・プロセスを使用して製造されたDCP01ファミリーに代わるものです。DCP02は、本質的にはDCP01Bファミリーの拡張版であり、大きな電力出力と、大幅に改善されたロードレギュレーションを特徴としています。DCV01は、より高い絶縁電圧に対してテスト済みです。

トランス・ドライブ回路

トランス・ドライブ・トランジスタの特性として、トランジスタのオン抵抗 (R_{DS}) を小さくしてあります。したがって、より多くの電力をトランスに伝達できます。トランス・ドライブ回路は、トランスをドライブするパワー・トランジスタのスイッチングに利用できるベース電流、および特性電流ゲイン (ベータ) によって制限を受けます。その結果、ターンオン時間が長くなります。したがって、トランジスタ内で、より多くの電力が消費されてしまいます。これは、全体の効率が低下することを意味します。出力負荷の電流が大きくなるほど、効率が低下します。

自動同期

入力同期機能 (SYNC_{IN}) により、複数のデバイスを容易に同期できます。2個から最大8個のデバイスを使用する状況で、それぞれの SYNC_{IN} ピンを相互接続した場合、それらすべてのデバイスが同期されます。

各デバイスには、独自のオンボード・オシレータがあります。これは、定電流を使用してコンデンサを充電し、ランプ波形を形成する方法で生成されます。このランプ波形がスレッシュホールドを超えた時点で、内部スイッチがアクティブになり、第2のスレッシュホールドに達するまでコンデンサを放電します。その後、このサイクルが繰り返されます。

複数のデバイスを相互接続した場合、すべての内部コンデンサが同時に充電されます。

充電サイクル中に1個のデバイスが自らのスレッシュホールドを上回った場合、そのデバイスは放電サイクルを開始します。他のすべてのデバイスはこの電圧低下を検出し、同様に放電サイクルを開始します。その結果、すべてのデバイスが同時に放電を行います。次の充電サイクルが開始されるのは、最後のデバイスが自らの放電サイクルを完了した後のみです。

パフォーマンスの最適化

デバイスを正しく使用している場合にのみ、最適なパフォーマンスを達成できます。スイッチング・コンバータのごく自然な特性として、スイッチをオンにしたときに、即座に利用できる電力が必要です。コンバータがDMOSスイッチング・トランジスタを使用している場合、高速な立ち上がり/立ち下がりエッジによって、入力電源に対して大電流が要求されます。入力に対して要求されるこの過渡電流は、外部の入力デカップリング・コンデンサから供給されるため、入力電圧は維持されます。したがって、入力電源からは、この過渡的な動作は認識できません (これは、高速デジタル回路に似ています)。このコンデンサの位置は非常に重要であり、入力ピンにできるだけ近い位置に、低インピーダンスのパスを通して配置する必要があります。

最適パフォーマンスが達成できるかどうかは、主に2つの要因に依存しています。

1. 入力回路と出力回路が最小限の損失を意図して接続されていること。
2. デカップリング・コンデンサが、入力電圧と出力電圧を一定レベルに維持できること。

PCBの設計

可能な場合は、コモン・グランド・プレーン (またはトラック) とコモン電源プレーンを使用することにより、銅箔による損失 (抵抗とインダクタンス) を最小限に抑えます。それが不可能な場合は、広いトラック (パターン) を使用して損失を減らします。複数のデバイスが共通の電源から電力を供給されている場合、スター結線を採用する必要があります。複数のデバイスを直列接続することは避ける必要があります。そのような接続は、抵抗による損失を累積するためです。デカップリング・コンデンサの位置は重要です。損失を減らすために、コンデンサをできるだけデバイスの近くに配置する必要があります。詳細については、「PCBレイアウト」のセクションを参照してください。

デカップリング用セラミック・コンデンサ

あらゆるコンデンサには、自らの等価直列抵抗 (ESR)、およびそれよりレベルの低い等価直列インダクタンス (ESL) による損失があります。ESLの値は、いつでも簡単に取得できるとは限りません。ただし、一部のメーカーは、周波数 - コンデンサのインピーダンスに関する特性グラフを公開しています。それらのグラフは、周波数が高くなるにつれて、コンデンサのインピーダンスが小さくなることを示します (図4を参照)。周波数がある程度まで高くなると、インピーダンスの低下は止まり、上昇を始めます。インピーダンスが最小になる地点は、コンデンサの共鳴周波数を示しています。この周波数は、容量性リアクタンス成分と誘導性リアクタンス成分が等しい大きさになる地点です。この地点を越えた後、コンデンサは、事実上コンデンサの役割を果たさなくなります。

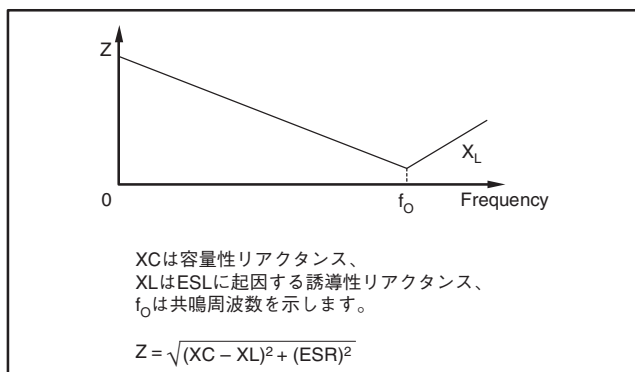


図 4. コンデンサのインピーダンス - 周波数

f₀の地点で、X_C=X_Lになります。ただし、これらは位相が180°異なるので、虚数成分が互いに打ち消し合う結果になります。その結果生じる影響として、共鳴周波数でのインピーダンスは、複素インピーダンスのうち実数成分だけになります。つまり、ESRの値に等しくなります。共鳴周波数は、DCPおよびDCVシリーズのスイッチング周波数である800kHzよりかなり高くする必要があります。

ESRの影響により、コンデンサ内部で電圧降下が発生してしまいます。この電圧降下の値は、式(1)のように、単純にESRと過渡的な負荷電流の積に等しくなります。

$$V_{IN} = V_{PK} - (ESR \times I_{TR}) \quad (1)$$

V_{IN}は、デバイスへの入力電圧、
V_{PK}は、充電中にコンデンサで発生している最大電圧、
I_{TR}は、過渡的な負荷電流を示します。

パフォーマンスに影響を及ぼす他の要因は、静電容量の大きさです。ただし、入力と全波出力 (単一出力電圧デバイス) にとっては、ESRが支配的な要因です。

入力コンデンサと ESRの影響

入力デカップリング・コンデンサが、ESRが20mΩ未満のセラミック・コンデンサではない場合、パワー・トランジスタがスイッチ・オンした時点で、入力ピン間の電圧が瞬間的に低下します。電圧は4V程度まで低下するため、DCPシリーズは低電圧の条件が発生したことを検出し、DCPのドライブ回路をオフの状態にします。これは、入力電圧自体の低下という条件に対する予防策として実行されるため、内部回路の動作速度が低下するか、内部回路が正常な動作を停止する、という現象を招く可能性があります。これは、ドライブ・トランジスタが過度に長い時間にわたってオンになるという結果を招き、トランスの飽和とデバイスの破壊につながります。

入力電圧の低下という条件を検出した後、入力電圧が安全な値に復帰するまで、デバイスは内部のドライブ回路をオフに切り替えます。入力電圧が復帰した後、デバイスは再起動を試みます。入力コンデンサが、依然として入力電圧を維持できない場合、シャットダウンが再度発生します。コンデンサが十分に充電され、デバイスを正常に起動できるようになるまで、このプロセスが繰り返されます。十分な充電ができない場合、デバイスはループに陥ります。

デバイスへの電力供給が開始された後、約1ミリ秒で通常の起動が開始されます。起動の所要時間が明らかに長い場合、入力電源と入力コンデンサのどちらか (または両方) が正常に動作していない可能性が高いと考えられます。

5V~15V入力のデバイスでは、ESRが小さい2.2μFのセラミック・コンデンサを使用すると、良好な起動パフォーマンスが保証されます。それ以外の入力電圧範囲の場合は、0.47μFのセラミック・コンデンサが妥当です。タンタル・コンデンサは、お勧めしません。それらのほとんどは、ESRの値が小さくなく、パフォーマンスが低下するためです。どうしてもタンタル・コンデンサを使用する必要がある場合は、ベンダーによって規定されているESRと定格電圧の両方に細心の注意を払ってください。

出力リップルの計算例

DCP020505：出力電圧は5V、出力電流は0.4Aです。最大出力電力では、負荷抵抗は12.5Ωになります。出力コンデンサは1μF、ESRは0.1Ωです。コンデンサの放電時間は、800kHzの1%です (リップル周波数)。

$$\begin{aligned} t_{DIS} &= 0.0125\mu s \\ t &= C \times R_{LOAD} \\ t &= 1 \times 10^{-6} \times 12.5 = 12.5\mu s \\ V_{DIS} &= V_O(1 - \text{EXP}(-t_{DIS}/\tau)) \\ V_{DIS} &= 5mV \end{aligned}$$

一方、ESRに起因する電圧降下は、次のとおりです。

$$\begin{aligned} V_{ESR} &= I_{LOAD} \times ESR \\ V_{ESR} &= 40mV \\ \text{Ripple voltage} &= 45mV \end{aligned}$$

静電容量を大きくすることは、フィルタ・コンデンサのESRの値を小さくすることに比べると、出力リップル電圧に対して効果が非常に小さいことは明らかです。

デュアル出力電圧のDCPおよびDCVシリーズ

デュアル電圧出力のDCPシリーズは、半波整流です。したがって、放電時間は1.25 μ sです。100%の負荷抵抗25 Ω (出力ごとに0.2A)を使用し、上記の計算を繰り返すと、結果は次のようになります。

$$\begin{aligned}\tau &= 25\mu\text{s} \\ T_{\text{DIS}} &= 1.25\mu\text{s} \\ V_{\text{DIS}} &= 244\text{mV} \\ V_{\text{ESR}} &= 20\text{mV} \\ \text{Ripple Voltage} &= 266\text{mV}\end{aligned}$$

今回は、コンデンサの放電がリップルの最大成分に寄与しています。出力フィルタ・コンデンサを10 μ Fに変更して、計算を繰り返してみます。

$$\text{Ripple Voltage} = 45\text{mV}$$

この値は、ほとんど同じ成分によって構成されています。

上記の計算は、目安として提示したにすぎません。コンデンサのパラメータは一般的に公差が大きく、環境条件の影響を受ける傾向があります。

PCBレイアウト

入図5と図6は、2つの通常パッケージ (DCP01/02、DCV01)、および2つのSO-28表面実装パッケージ (DCP02U) に関するプリント基板 (PCB) のレイアウトを示しています。図7は、回路図です。

入力電源プレーンとグランド・プレーンを採用し、入力電力に対してインピーダンスの低いパスを用意しています。出力に関しては、コモン (つまり0V) はグランド・プレーンを通して接続されています。それに対し、正と負それぞれの電圧出力は、損失を最小限にするため、広いトレース (パターン) を使用して伝達しています。

デカップリング・コンデンサは、対応するピンにできるだけ近づけて配置しているため、寄生インダクタンスの影響による損失が小さいことが保証されています。その結果、リップルのパフォーマンスが改善されます。これは入力デカップリング・コンデンサにとって特に重要です。このコンデンサは、パワー・ドライブ回路の高速なスイッチング波形に関連している過渡電流を供給するためです。

SYNC_{IN}ピンは、使用していない場合、未接続のピンのままにしておくのが最善です。グランド・リング、言い換えると円形パターンをこのピンの周囲に描くと、雑音がこのピンに伝達されることを防止できます。SYNC_{IN}ピンを、1つまたは複数の他のSYNC_{IN}ピンに接続する場合は、それらをリンクするトレース (パターン) は、狭くするのが妥当であり、長さは短くする必要があります。さらに、他のトレースは、このトレースの近くに配置するべきではありません。仮に近くに配置した場合、このピンに対する寄生容量が増え、オシレータのパフォーマンスに影響を及ぼすことになります。

リップルと雑音

最善の結果が得られるように、PCBレイアウトに関して注意深く考慮する必要があります。

DCP01Bはスイッチング電源であり、入力電源に対して、大きなピーク電流を要求する可能性があります。高速スイッチング・パルスの途中で、電力の供給が瞬間的に低下することを防止するには、グランド・プレーンと電源プレーンを使用して、入力電源とDCP01Bの入力を接続する必要があります。それが不可能な場合は、スター結線で入力電源を接続し、できるだけ広いトレース (パターン) を使用する必要があります。

SYNC_{IN}ピンを使用する場合、複数のデバイスのSYNC_{IN}ピンを相互接続するトレースを短くし、寄生容量を抑制する必要があります。SYNC_{IN}ピンを使用しない場合、このピンの周囲にガード・リング (入力側グランドに接続) を取り付け、雑音を拾うのを防止することをお勧めします。

出力は、グランド・プレーンと電源プレーンを使用してデバイスから取り出すようにします。これにより、最小限の損失が保証されます。

良好な品質でESRの小さいセラミック・コンデンサを、入力ピンにできるだけ近くに配置すると、反射リップルを抑制でき、円滑な起動が保証されます。

整流出力ピンと出力側グランドの間、そしてピンにできるだけ近くに、良好な品質でESRの小さいコンデンサ (セラミックを推奨) を配置すると、リップルおよび雑音に関して最善のパフォーマンスを達成できます。雑音の除去については、SBVA012を参照してください。

熱の管理

このデバイスは電力密度が高いため、入力と出力の両方でグランド・プレーンを用意することをお勧めします。

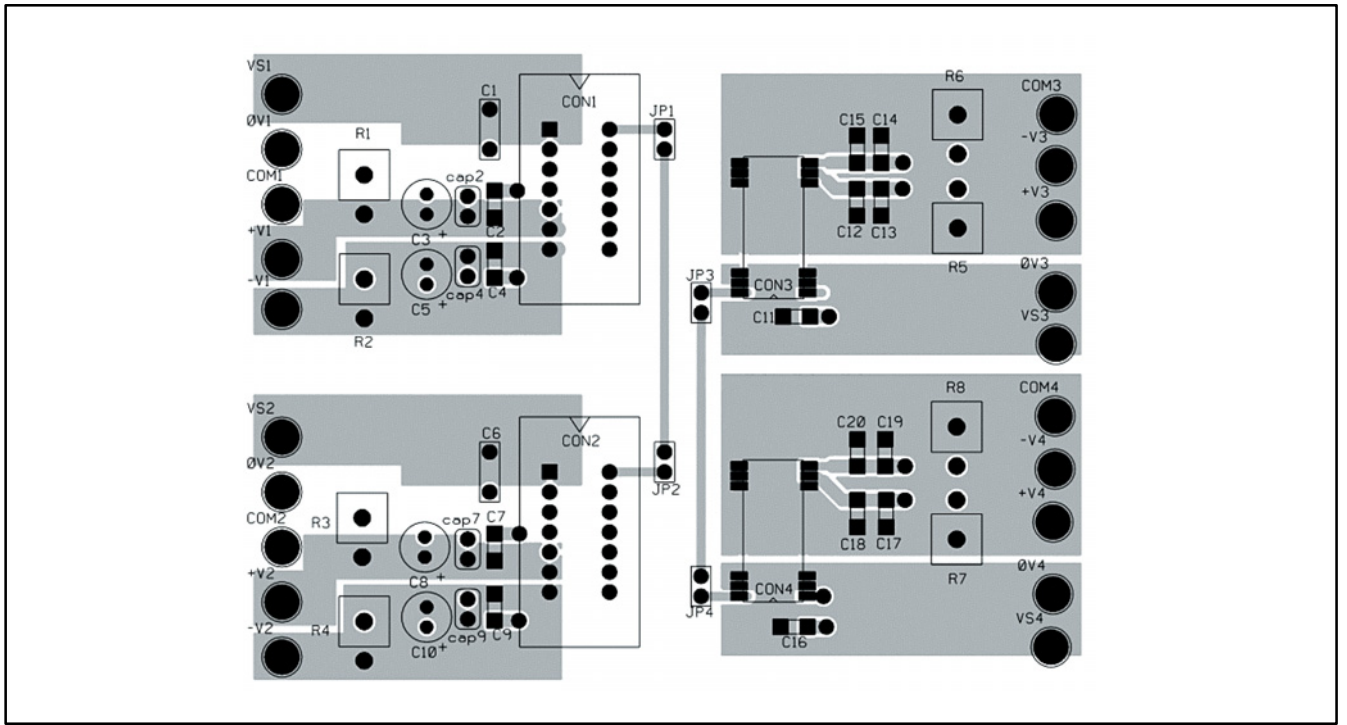


図 5. PCBレイアウトの例、コンポーネント側

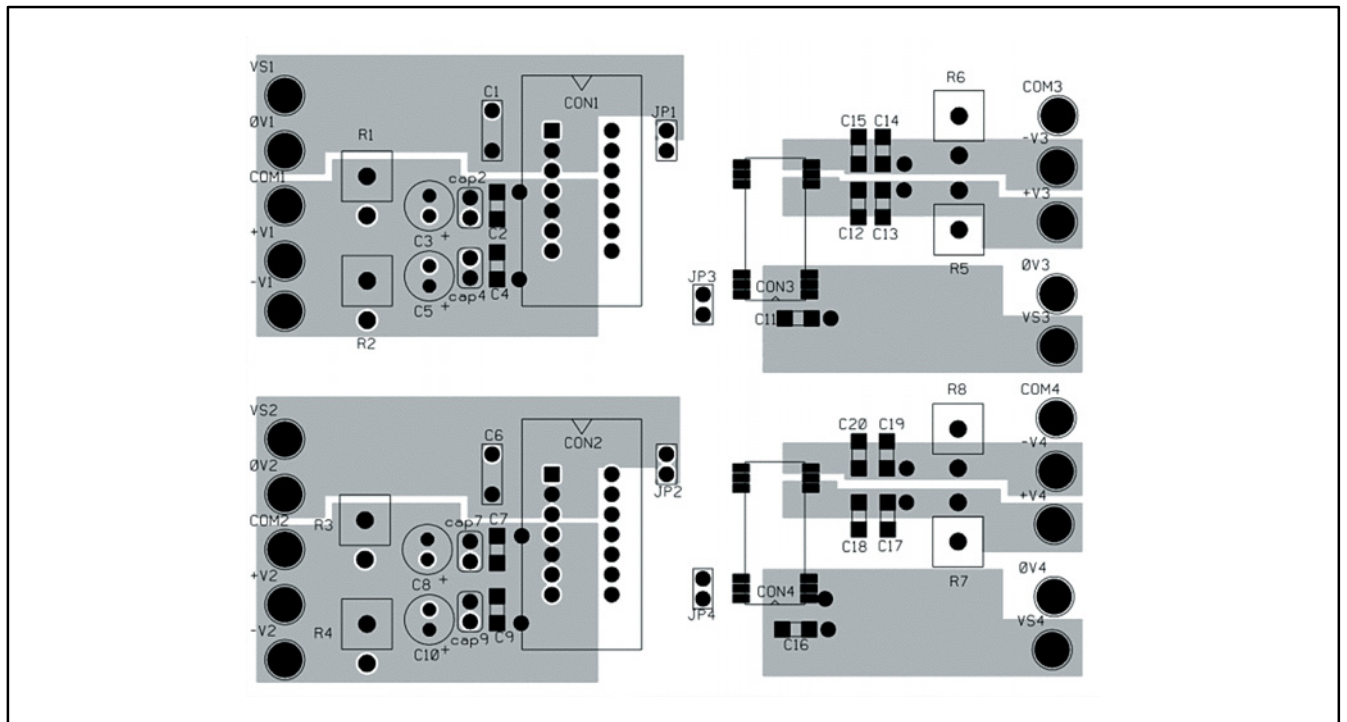


図 6. PCBレイアウトの例、コンポーネントの反対

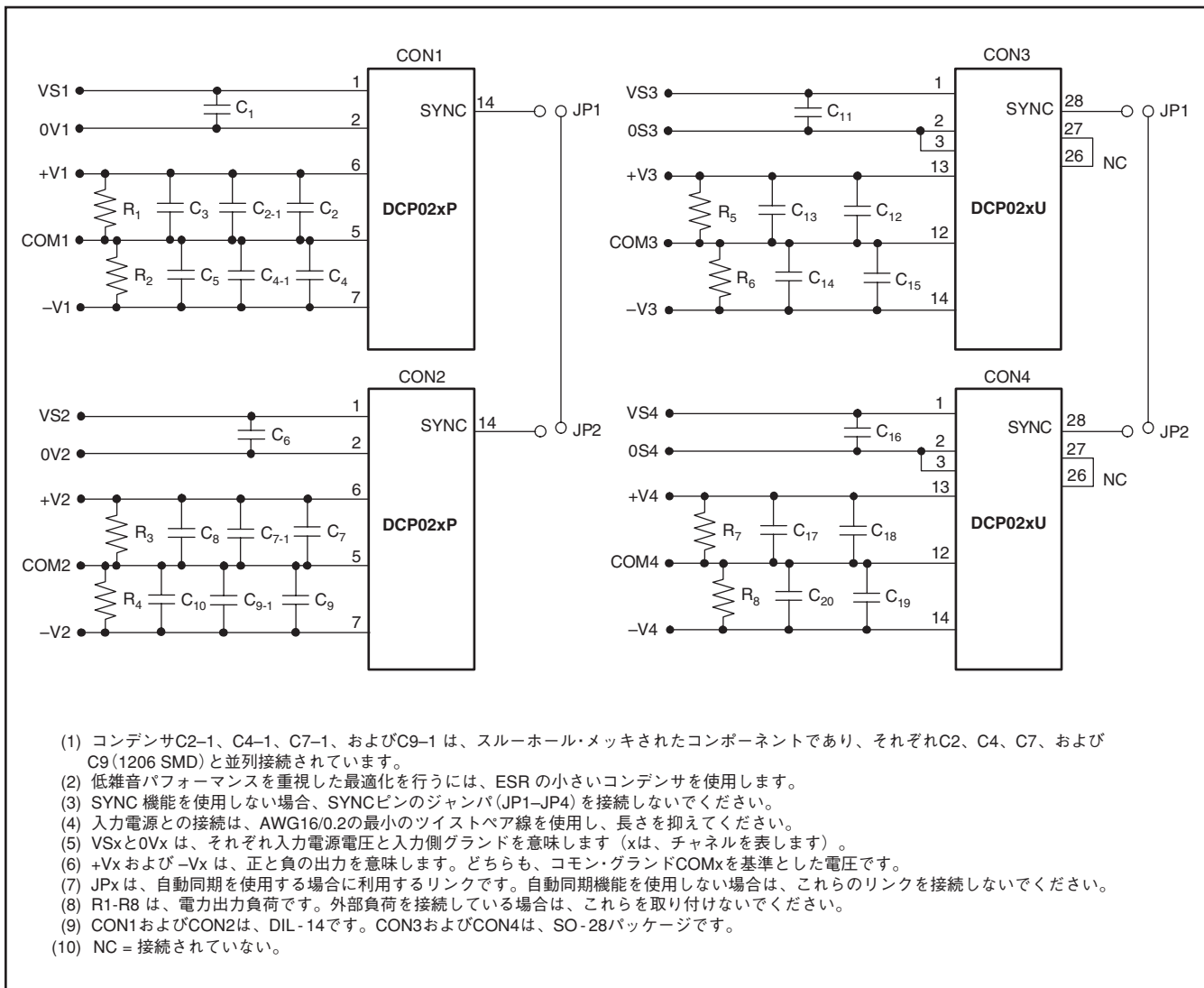


図 7. PCBレイアウトの例、回路図

PACKAGING INFORMATION

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
DCP010505BP	ACTIVE	PDIP	NVA	7	25	Pb-Free (RoHS)	Call TI	Level-NC-NC-NC
DCP010505BP-U	ACTIVE	SOP	DUA	7	25	Pb-Free (RoHS)	Call TI	Level-3-260C-168 HR
DCP010505BP-U/700	ACTIVE	SOP	DUA	7	700	Pb-Free (RoHS)	Call TI	Level-3-260C-168 HR
DCP010505BP-UE4	ACTIVE	SOP	DUA	7	25	Pb-Free (RoHS)	Call TI	Level-3-260C-168 HR
DCP010505DBP	ACTIVE	PDIP	NVA	7	25	TBD	CU SNPB	Level-NA-NA-NA
DCP010505DBP-U	ACTIVE	SOP	DUA	7	25	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
DCP010505DBP-U/700	ACTIVE	SOP	DUA	7	700	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
DCP010507DBP-U/7E4	ACTIVE	SOP	DUA	7	700	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
DCP010507DBP-UE4	ACTIVE	SOP	DUA	7	25	Pb-Free (RoHS)	CU NIPDAU	Level-3-260C-168 HR
DCP010507DBPE4	ACTIVE	PDIP	NVA	7	25	Pb-Free (RoHS)	CU NIPDAU	Level-NC-NC-NC
DCP010512BP	ACTIVE	PDIP	NVA	7	25	TBD	CU SNPB	Level-NA-NA-NA
DCP010512BP-U	ACTIVE	SOP	DUA	7	25	TBD	CU SNPB	Level-3-240C-168 HR
DCP010512BP-U/700	ACTIVE	SOP	DUA	7	700	TBD	CU SNPB	Level-3-240C-168 HR
DCP010512DBP	ACTIVE	PDIP	NVA	7	25	Pb-Free (RoHS)	CU NIPDAU	Level-NC-NC-NC
DCP010512DBP-U	ACTIVE	SOP	DUA	7	25	TBD	CU NIPDAU	Level-3-240C-168 HR
DCP010512DBP-U/700	ACTIVE	SOP	DUA	7	700	TBD	CU NIPDAU	Level-3-240C-168 HR
DCP010515BP	ACTIVE	PDIP	NVA	7	25	TBD	CU SNPB	Level-NA-NA-NA
DCP010515BP-U	ACTIVE	SOP	DUA	7	25	TBD	CU SNPB	Level-3-240C-168 HR
DCP010515BP-U/700	ACTIVE	SOP	DUA	7	700	TBD	CU SNPB	Level-3-240C-168 HR
DCP010515DBP	ACTIVE	PDIP	NVA	7	25	TBD	CU SNPB	Level-NA-NA-NA
DCP010515DBP-U	ACTIVE	SOP	DUA	7	25	TBD	CU SNPB	Level-3-240C-168 HR
DCP010515DBP-U/700	ACTIVE	SOP	DUA	7	700	TBD	CU SNPB	Level-3-240C-168 HR
DCP011512DBP	ACTIVE	PDIP	NVA	7	25	TBD	CU SNPB	Level-NA-NA-NA
DCP011512DBP-U	ACTIVE	SOP	DUA	7	25	TBD	CU SNPB	Level-3-240C-168 HR
DCP011512DBP-U/700	ACTIVE	SOP	DUA	7	700	TBD	CU SNPB	Level-3-240C-168 HR
DCP011515DBP	ACTIVE	PDIP	NVA	7	25	TBD	CU SNPB	Level-NA-NA-NA
DCP011515DBP-U	ACTIVE	SOP	DUA	7	25	TBD	CU SNPB	Level-3-240C-168 HR
DCP011515DBP-U/700	ACTIVE	SOP	DUA	7	700	TBD	CU SNPB	Level-3-240C-168 HR
DCP012415DBP	ACTIVE	PDIP	NVA	7	25	TBD	CU SNPB	Level-NA-NA-NA
DCP012415DBP-U	ACTIVE	SOP	DUA	7	25	TBD	CU SNPB	Level-3-240C-168 HR
DCP012415DBP-U/700	ACTIVE	SOP	DUA	7	700	TBD	CU SNPB	Level-3-240C-168 HR

(1) マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

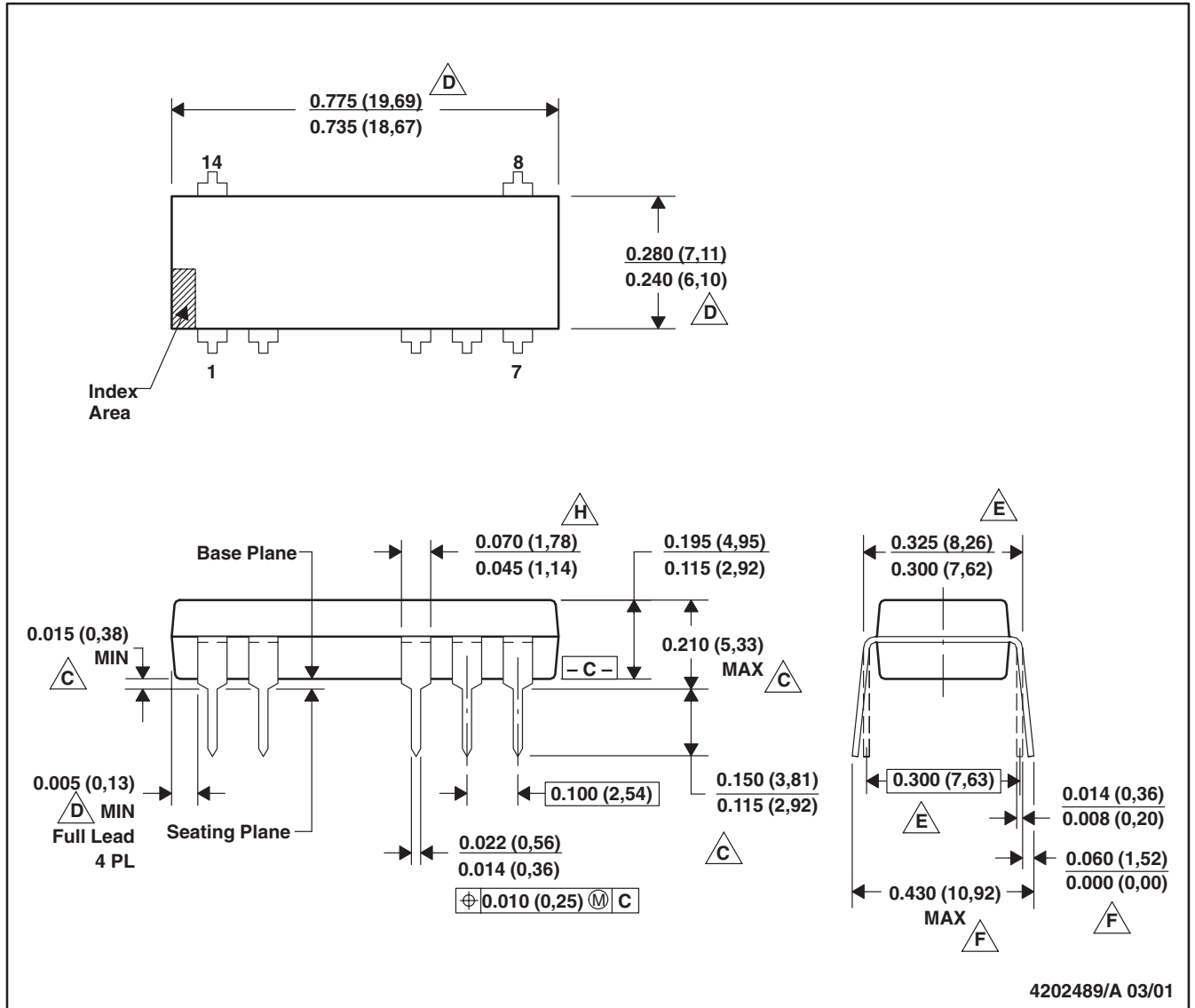
重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

いかなる場合においても、そのような情報から生じるTIの責任は、TIによって年次ベースで顧客に販売される、このドキュメント発行時点でのTI製品の合計購入価格を超えることはありません。

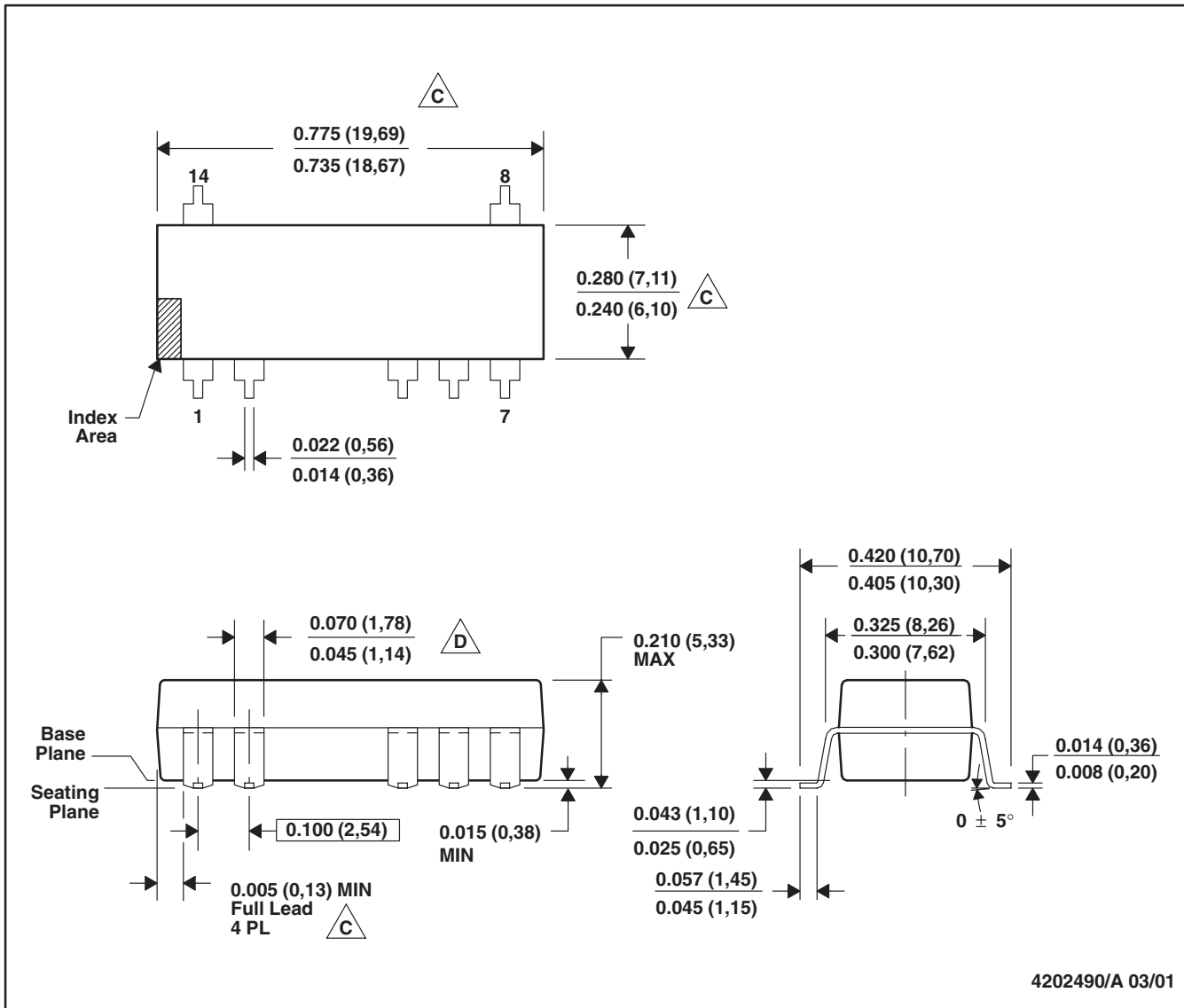
メカニカル・データ

NVA (R-PDIP-T7/14)

PLASTIC DUAL-IN-LINE



- 注： A. すべての直線寸法は、インチ(ミリメートル)表記です。
 B. この図は、通知なく変更されることがあります。
 C. 寸法は、パッケージを JEDEC 実装面ゲージ GS-3 に取り付けて測定しました。
 D. 寸法には、モールドの突起や切り欠きは含まれません。モールドの突起や切り欠きは、0.010 インチ (0.25mm) を超えないものとします。
 E. 寸法は、リード端子が上記 C に対して垂直であるという制限のもとで測定しました。
 F. 寸法は、リードとその先端が制限を加えられていない状態で測定しました。
 G. 挿入を容易にするために、リードの先端を削るか丸めることをお勧めします。
 H. リード肩幅の最大寸法には、ダムバー突起は含まれません。ダムバー突起は、0.010 インチ (0.25mm) を超えないものとします。
 I. リード相互間の間隔は、ダムバー突起を含め、最小 0.005 インチ (0,13mm) とします。
 J. 斜線で示した領域に、視認可能なインデックスを配置します。
 K. 自動挿入を行うために、上面で不規則に高くなった場所 (段差、一段高い場所など) が、パッケージの中心線から見て、横方向と縦方向の両方で対称になっているものとします。
 L. JEDEC MS-001-AA に分類されます。



注： A. すべての直線寸法は、インチ(ミリメートル)表記です。

B. この図は、通知なく変更されることがあります。

C. 寸法には、モールドの突起や切り欠きは含まれません。モールドの突起や切り欠きは、0.010 インチ (0.25mm) を超えないものとします。

D. リード肩幅の最大寸法には、ダムバー突起は含まれません。ダムバー突起は、0.010 インチ (0.25mm) を超えないものとします。

E. リード相互間の間隔は、ダムバー突起を含め、最小 0.005 インチ (0,13mm) とします。

F. 斜線で示した領域に、視認可能なインデックスを配置します。

G. 自動挿入を行うために、上面で不規則に高くなった場所 (段差、一段高い場所など) が、パッケージの中心線から見て、横方向と縦方向の両方で対称になっているものとします。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上