

## ブースト・コンバータ、 LDOを内蔵したデュアルUSBスイッチ

### 特長

- 同期ブースト・コンバータ、LDO、およびデュアルUSB電流制限スイッチを統合
- 入力電圧：1.8V～5.25V  
(最小スタートアップ電圧：2.2V)
- 独立した可変USB電流制限  
— 100mA～1100mA
- 5.1V補助出力
- 3.3Vリニア・レギュレータ出力
- 突入電流 < 100mA
- 最小限の外部部品のみ必要
- 独立したデグリッチ付き障害通知
- 小型5mm×5mm QFN-20パッケージ
- 工業用温度範囲

### アプリケーション

- 1セルLi+ 電池を使用したポータブル・アプリケーション
- バス・パワーUSBホスト
- 5V電源を持たないUSBホスト
- コンピュータ周辺機器

### 概要

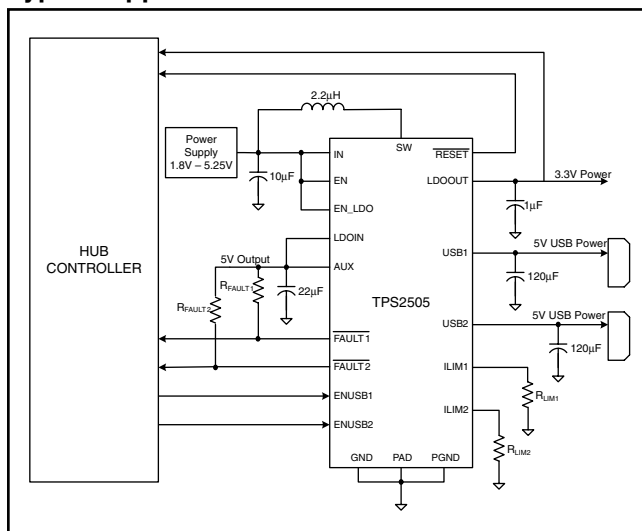
TPS2505は、1.8V～5.25Vの入力電源からUSBの5V電源要件を満足するための統合ソリューションを提供します。5.1V/1100mAのブースト・コンバータ、200mA/3.3VのLDOリニア・レギュレータ、およびデュアルUSB 2.0準拠電源スイッチ出力に、独立した出力スイッチ・イネーブル、電流制限、および過電流障害通知を備えています。

DC/DCレギュレーション電源(3.3V)、または1セルLi+電池、2セル/3セルNiCd、NiMH、アルカリ電池などから、1.8V～5.25Vの入力電圧を供給できます。

デュアルUSBスイッチの出力トリップ電流は、外付け抵抗により最小100mAから最大1100mAまでプログラムできます。

補助5.1V出力を搭載し、USB出力と補助出力から供給できる合計電流は1100mA以下です。

### Typical Application



この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



## 静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

### 製品情報 (1)

T <sub>A</sub> <sup>(2)</sup>	パッケージ <sup>(3)</sup>	オーダー可能な部品番号	上面の捺印
-40°C ~ 85°C	RGW (QFN)	TPS2505B1RGWR	TPS2505

- (1) 最新のパッケージおよびご注文情報については、このデータシートの巻末にある「付録：パッケージ・オプション」を参照するか、TIのWebサイト ([www.ti.com](http://www.ti.com) または [www.tij.co.jp](http://www.tij.co.jp)) をご覧ください。
- (2) 最大周囲温度は、デバイスの接合部温度と、消費電力や基板レイアウトなどのシステム・レベルの考慮事項によって決まります。これらのデバイスに関する固有の情報については、「定格消費電力」および「推奨動作条件」を参照してください。
- (3) パッケージ図面、熱特性データ、記号の意味については、[www.ti.com/packaging](http://www.ti.com/packaging) を参照してください。

### 絶対最大定格 (1)(2)

動作温度範囲内 (特に記述のない限り)

	VALUE	単位
Input voltage range on SW, AUX, IN, USB, ENUSB, EN, FAULT, ILIM	-0.3 ~ 7	V
FAULT sink current	25	mA
ILIM source current	1	mA
T <sub>J</sub> Operating junction temperature	-40 ~ 125	°C
ESD	HBM (Human Body Model)	2000
	CMD (Charged Device Model)	500

- (1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示しており、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- (2) 電圧は、互いに接続されたGNDとPGNDを基準とします。

### 定格消費電力

PACKAGE	THERMAL RESISTANCE		T <sub>A</sub> ≤ 25°C
	R <sub>θJA</sub>	R <sub>θJB</sub>	
RGW	42°C/W	14°C/W	2.4 W

### 推奨動作条件

動作温度範囲内 (特に記述のない限り)

	MIN	NOM	MAX	単位
V <sub>IN</sub> Supply voltage at IN	1.8		5.25	V
V <sub>START</sub> Supply voltage at IN for start-up	2.2			V
Enable voltage at EN, ENUSB1, ENUSB2, ENLDO	0		5.25	V
T <sub>A</sub> Operating free air temperature range	-40		85	°C
T <sub>J</sub> Operating junction temperature range	-40		125	°C

### 推奨外部部品

動作温度範囲内 (特に記述のない限り)

	MIN	NOM	MAX	単位
Inductor	2.2		4.7	μH
Boost input capacitance (ceramic capacitor, X5R, 10V, 0805)		10		μF
Boost output capacitance (ceramic capacitor, X5R, 10V, 1210)		22		μF
LDO input capacitance (ceramic capacitor, X5R)		4.7		μF
LDO output capacitance (ceramic capacitor, X5R)	0.7	1		μF
R <sub>ILIM</sub> Current-limit set resistor from ILIM to GND	20		220	kΩ

## 電気的特性 (ブースト、LDO、USB共有)

推奨動作条件範囲内での動作 (特に記述のない限り)

パラメータ		テスト条件	MIN	TYP	MAX	単位
<b>BIAS</b>						
Bias Current	$V_{IN}$	$V_{IN} = 3.3\text{ V}, V_{AUX} = 5.2\text{ V}, V_{EN} = V_{IN}, V_{ENUSB1} = V_{AUX}, I_{AUX} = I_{USB} = 0\text{ A}$	15	25		$\mu\text{A}$
	$V_{AUX}$		500	600		
Shutdown current	$V_{IN}$	$V_{IN} = 3.3\text{ V}, V_{EN} = V_{ENUSB} = 0\text{ V}, \text{AUX and USB OPEN}, -40^\circ\text{C} \leq T_J \leq 85^\circ\text{C}$	5			$\mu\text{A}$
<b>UVLO</b>						
Undervoltage lockout threshold on IN for boost converter	$V_{IN}$ rising		2.08		2.20	V
	$V_{IN}$ falling, $V_{AUX} = 5.2\text{ V}$	Threshold	1.69		1.85	
		Hysteresis		0.4		
	$V_{IN}$ falling, $V_{AUX} = \text{OPEN}$	Threshold	1.93		2.05	
Hysteresis			0.15			
Undervoltage lockout threshold on AUX for USB switches	$V_{AUX}$ rising		4.18		4.45	V
	$V_{AUX}$ falling	Threshold	4.1		4.37	
		Hysteresis		0.09		
<b>THERMAL SHUTDOWN</b>						
Full thermal shutdown threshold			150			$^\circ\text{C}$
Hysteresis				10		$^\circ\text{C}$
USB only thermal shutdown			130			$^\circ\text{C}$
Hysteresis				10		$^\circ\text{C}$

## 電気的特性 (ブーストのみ)

推奨動作条件範囲内での動作 (特に記述のない限り)

パラメータ		テスト条件	MIN	TYP	MAX	単位
<b>APPLICATION SPECIFICATIONS</b>						
$V_{AUX}$	AUX regulation voltage	Includes ripple and line/load regulation USB1/2 enabled $C_{USB1/2} = 100\ \mu\text{F}$	4.75	5.1	5.25	V
$V_{RIPPLE}$	AUX ripple voltage	PFM, $I_O = 100\text{ mA}$ USB1/2 enabled $C_{USB1/2} = 100\ \mu\text{F}$			250	mV
		PWM, $I_O = 1100\text{ mA}$ USB1/2 enabled $C_{USB1/2} = 100\ \mu\text{F}$			75	
	Load regulation <sup>(1)</sup>	$I_O = 0\text{ mA to }1100\text{ mA}$ (PWM operation only)			50	mV
	Line regulation	$I_O = 1100\text{ mA}$ (PWM operation)			50	mV
		$I_O = 1100\text{ mA}, V_{IN} = 3.6\text{ V to }5.25\text{ V}$			300 <sup>(2)</sup>	
$V_{REF}$	Internal reference voltage			1.35		V
<b>OSCILLATOR</b>						
freq	Switching frequency, normal mode	$V_{IN} < V_{LFM}$	850	1000	1150	kHz
	Switching frequency, low-frequency mode	$V_{IN} > V_{LFM}$	225	250	275	kHz
$V_{LFM}$	Low-frequency mode input voltage threshold		4.25	4.35	4.45	V

(1) 無周波数またはバススルーでの負荷レギュレーションは、SWPスイッチ抵抗でのIRの降下によって与えられます。

(2) 無周波数またはバススルーモードへの遷移時の電圧降下を含みます。このとき、 $V_{AUX}$ は閉ループレギュレーション電圧ではなく、 $V_{NFM} - I_{LOADR_{SWP}}$ へと降下します。無周波数またはバススルーの場合、 $\Delta V_{AUX} / \Delta V_{IN} = 1$ です。

## 電気的特性 (ブーストのみ)

推奨動作条件範囲内での動作 (特に記述のない限り)

パラメータ	テスト条件	MIN	TYP	MAX	単位	
Hysteresis			200		mV	
$V_{NFM}$	No-frequency mode input voltage threshold (Boost SYNC MOSFET always on)	$V_{IN}$ rising	4.9	5.05	5.17	V
Hysteresis			75		mV	
Maximum duty cycle			85		%	
Minimum controllable on-time			85		ns	
<b>PULSE FREQUENCY MODE (PFM)</b>						
$I_{IND,LOW}$	Demanded peak current to enter PFM mode	Peak inductor current, falling		420		mA
$AUX_{LOW}$	AUX too low comparator threshold	Resume switching due to AUX, falling		0.98 * $V_{AUX}$		V
<b>POWERSTAGE</b>						
	Switch on resistance (SWN)			120		m $\Omega$
$I_{SW}$	Peak switch current limit (SWN MOSFET)		3	4.5	6	A
	Switch on resistance (SWP)	$V_{sg} = V_{MAX}$		125		m $\Omega$
	Switch on resistance (SWP + USB)	$V_{IN} > V_{NFM}$		125	185	m $\Omega$
<b>START UP<sup>(3)</sup></b>						
$I_{START}$	Constant current			0.1		A
$V_{EXIT}$	Constant current exit threshold ( $V_{IN} - V_{AUX}$ )			700		mV
$t_{startup}$	Boost startup time	$V_{IN} = 5.1$ V, $C_{OUT} = 150$ $\mu$ F		25	40	ms
<b>BOOST ENABLE (EN)</b>						
	Enable threshold, boost converter		0.7	1		V
$I_{EN}$	Input current	$V_{EN} = 0$ V or 5.5 V	-0.5	0.5		$\mu$ A

(3) スタートアップ中、 $V_{AUX}$ ピンは無負荷とする必要があります。

## 電気的特性 (USB1/2のみ)

推奨動作条件範囲内での動作 (特に記述のない限り)

パラメータ	テスト条件	MIN	TYP	MAX	単位	
<b>USB1, USB2</b>						
$r_{DS(on)}$	USB switch resistance			80	m $\Omega$	
$t_r$	Rise time, output	$V_{AUX} = 5.1$ V, $C_L = 100$ $\mu$ F, $R_L = 10$ $\Omega$		2	3	ms
$t_f$	Fall time, output	$V_{AUX} = 5.1$ V, $C_L = 100$ $\mu$ F, $R_L = 10$ $\Omega$		2.5	3.5	ms
$V_{USB1/2}$	USB1/2 output voltage	Including ripple $C_L = 100$ $\mu$ F	4.75	5.25		mV
<b>USB ENABLE (ENUSB1, ENUSB2)</b>						
	Enables threshold, USB switch		0.7	1		V
$I_{ENUSB}$	Input current	$V_{ENUSB} = 0$ V or 5.5 V	-0.5	0.5		$\mu$ A
	Turnon time	$C_L = 100$ $\mu$ F, $R_L = 10$ $\Omega$		5		ms
	Turnoff time	$C_L = 100$ $\mu$ F, $R_L = 10$ $\Omega$		10		ms
<b>/FAULT1, /FAULT2</b>						
	Output low voltage	$I_{FAULT} = 1$ mA		150		mV
	Off-state current	$V_{FAULT} = 5.5$ V		1		$\mu$ A

## 電気的特性 (USB1/2のみ)

推奨動作条件範囲内での動作 (特に記述のない限り)

パラメータ	テスト条件	MIN	TYP	MAX	単位
$t_{\text{DEG}}$ /FAULT deglitch	/FAULT assertion or deassertion due to over-current condition	6	8	10	ms
<b>ILIM1, ILIM2</b>					
$I_{\text{OS}}$ Short-circuit output current	$R_{\text{ILIM}} = 100 \text{ k}\Omega$	190		380	mA
	$R_{\text{ILIM}} = 40 \text{ k}\Omega$	550		875	
	$R_{\text{ILIM}} = 20 \text{ k}\Omega$	1140		1700	

## 電気的特性 (LDOおよびリセットのみ)

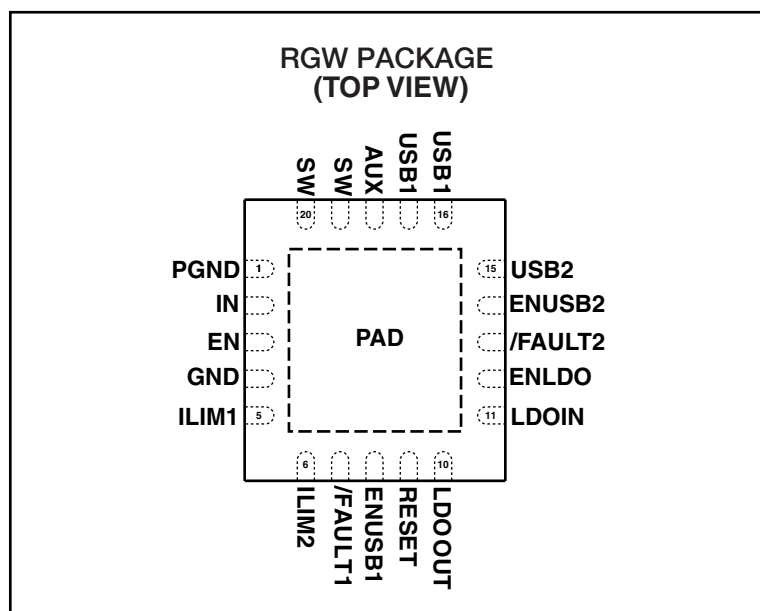
推奨動作条件範囲内での動作 (特に記述のない限り)

パラメータ	テスト条件	MIN	TYP	MAX	単位
<b>LDO SPECIFICATIONS</b>					
Input voltage		3.8	5.1	5.25	V
Output voltage	Including line/load regulation	3.2	3.3	3.4	V
DC accuracy				$\pm 3$	%
Line regulation	$I_{\text{LOAD}}: 200 \text{ mA}$			5	mV
Line transient	500 mV step at 50 mV/ $\mu\text{s}$			15	mV
Load regulation				20	mV
Load transient	$I_{\text{LOAD}}: 0 \text{ mA} - 200 \text{ mA}$ in 1 $\mu\text{s}$			120	mV
Dropout voltage				300	mV
Output overshoot				3	%
$t_r$ Rise time, output	$V_{\text{AUX}} = 5.1 \text{ V}, C_L = 1 \mu\text{F}$			200	$\mu\text{s}$
$t_f$ Fall time, output	$V_{\text{AUX}} = 5.1 \text{ V}, C_L = 1 \mu\text{F}$			1	ms
$I_{\text{OS}}$ Short-circuit output current		350		800	mA
PSRR	20 Hz < f < 20 kHz, $I_L = 100 \text{ mA}$		40		dB
<b>RESET SPECIFICATIONS</b>					
Threshold voltage	$V_{\text{LDOOUT}}$ rising	3.09	3.1	3.11	V
	$V_{\text{LDOOUT}}$ falling	2.91	2.975	3.03	
Deglitch timing	Low to high transition	150	175	200	ms
Internal pull-up resistance		8	10	12	k $\Omega$

## 端子機能

端子		タイプ <sup>(1)</sup>	説明
名前	番号		
PGND	1	P	内部ローサイド・ブースト・コンバータ電源スイッチのソース接続。入力および出力コンデンサに対して低インピーダンス接続を使用し、GNDに接続します。
IN	2	I	ブースト・コンバータの入力電源電圧。
EN	3	I	ブースト・コンバータのイネーブル入力。INに接続するとイネーブルになります。
GND	4	P	制御/ロジック・グラウンド。外部でICに近い場所でPGNDに接続する必要があります。
ILIM1	5	I	GNDとの間に抵抗を接続して、USB1スイッチの公称電流制限をプログラミングします。
ILIM2	6	I	GNDとの間に抵抗を接続して、USB2スイッチの公称電流制限をプログラミングします。
/FAULT1	7	O	アクティブ・ローのUSB1障害インジケータ(オープン・ドレイン)。
ENUSB1	8	I	USB1スイッチのイネーブル入力。INまたはAUXに接続するとイネーブルになります。
RESET	9	O	アクティブ・ローのLDO出力パワーグッド・インジケータ(オープン・ドレイン)。
LDOOUT	10	O	固定3.3V LDO出力。LDOOUTとGNDの間に、低ESRのセラミック・コンデンサを接続します。
LDOIN	11	I	LDOの入力電源電圧。AUXに接続します。
ENLDO	12	I	LDOのイネーブル入力。AUXに接続するとイネーブルになります。
/FAULT2	13	O	アクティブ・ローのUSB2障害インジケータ(オープン・ドレイン)。
ENUSB2	14	I	USB2スイッチのイネーブル入力。INまたはAUXに接続するとイネーブルになります。
USB2	15	O	USB2電源スイッチの出力。USB2ポートに接続します。
USB1	16	O	USB1電源スイッチの出力。USB1ポートに接続します。
USB1	17	O	USB1電源スイッチの出力。USB1ポートに接続します。
AUX	18	O	固定5.1Vブースト・コンバータ出力。AUXとPGNDの間に、低ESRのセラミック・コンデンサを接続します。
SW	19	P	ブーストおよび整流スイッチ入力。このノードは、PGNDとAUXの間で切り替えられます。ブースト・インダクタは、INとSWの間に接続します。
SW	20	P	ブーストおよび整流スイッチ入力。このノードは、PGNDとAUXの間で切り替えられます。ブースト・インダクタは、INとSWの間に接続します。
THERMAL PAD	—	—	内部でPGNDに接続されています。放熱のために、基板上のグラウンドに半田付けする必要があります。

(1) I = 入力、O = 出力、P = 電源



## PGND

PGNDは、ブースト・コンバータ内のローサイドNチャネルMOSFETのソースに対する内部グラウンド接続です。ブースト・コンバータの高いスイッチング電流による寄生効果を最小限に抑えるため、PGNDは、入力および出力コンデンサのグラウンド接続付近で外部プレーンに接続します。PGNDとGNDは、外部の1箇所ですーマル・パッドに接続し、スター・グラウンドを形成します。詳細については、「レイアウトに関する推奨事項」を参照してください。

## IN

INは、ブースト・コンバータの入力電圧です。INとPGNDの間に10 $\mu$ Fのセラミック・コンデンサ(最小)を接続してください。入力コンデンサの選択の詳細については、「部品に関する推奨事項」を参照してください。

## EN

ENは、ブースト・コンバータをイネーブルにする論理レベル入力です。ENを1V以上にすると、デバイスがイネーブルになり、0.7V以下にするとディスエーブルになります。ENは、USBスイッチおよびLDOもディスエーブルにします。

## GND

TPS2505の信号および論理回路はGNDを基準としています。GNDは、デバイスの近くの低雑音グラウンド・プレーンに接続します。ローカル・デカップリングのために、デバイスの近くでVINとGNDの間にオプションの0.1 $\mu$ Fコンデンサを接続します。GNDおよびPGNDは、外部の1箇所ですーマル・パッドに接続し、スター・グラウンドを形成します。詳細については、「レイアウトに関する推奨事項」を参照してください。

## ILIM1/2

ILIM1/2とGNDの間に抵抗を接続して、USBスイッチの電流制限スレッシュホールドをプログラミングします。この抵抗は、できる限りデバイスに近づけて配置し、内部回路へのノイズのカップリングを防ぎます。ILIM1/2は外部ソースで駆動しないでください。電流制限スレッシュホールドは、RILIM抵抗を流れる電流に比例します。電流制限抵抗の選択の詳細については、「電流制限スレッシュホールド抵抗R<sub>ILIM</sub>のプログラミング」を参照してください。

## RESET

RESET出力は、LDO出力が3.1Vに達したことを示します。“Low”から“High”への遷移時に175msのデグリッチ遅延時間があります。LDO出力との間に10k $\Omega$ の内部プルアップ抵抗が接続されています。

## LDOOUT

LDOOUTは、LDO出力です。内部帰還により、LDOOUTは3.3Vにレギュレーションされます。LDOOUTとPGNDの間に、1 $\mu$ Fのセラミック・コンデンサを補償用に接続します。詳細については、「部品に関する推奨事項」を参照してください。

## LDOIN

LDOINは、LDOの入力電圧です。AUXから給電されていないときは、LDOINとPGNDの間に4.7 $\mu$ Fのセラミック・コンデンサを接続します。入力コンデンサの選択の詳細については、「部品に関する推奨事項」を参照してください。

## ENLDO

ENLDOは、3.3V LDOをイネーブルにする論理レベル入力です。ENLDOを1V以上にすると、デバイスがイネーブルになり、0.7V以下にするとディスエーブルになります。LDOをイネーブルにするには、ブースト・コンバータをイネーブルにする必要があります。ブースト・コンバータはENLDOとは独立しているため、ENLDOによってLDOがディスエーブルになっても引き続き動作します。

## FAULT1/2

FAULT1/2は、USBスイッチが過電流または過熱状態になっていることを示すオープン・ドレイン出力です。FAULT1/2には、ノイズや過渡状態による誤トリガを防ぐため、固定内部デグリッチ $t_{DEG}$ があります。時間 $t_{DEG}$ を超えてUSBスイッチが過電流状態に留まると、FAULT1/2が“Low”にアサートされます。過電流状態が解消されると、同じ $t_{DEG}$ 時間だけ待ってからFAULT1/2がデアサートされます。過熱状態では内部遅延時間がバイパスされ、過熱状態になると（または過熱状態が解消されると）すぐに、FAULT1/2出力がアサート/デアサートされます。 $V_{AUX}$ が $V_{TRIP}$ （標準4.6V）を下回ると、FAULT1/2が“Low”にアサートされます。

## ENUSB1/2

ENUSB1/2は、USBスイッチをイネーブルにする論理レベル入力です。ENUSB1/2を1V以上にすると、USBスイッチがイネーブルになり、0.7V以下にするとディスエーブルになります。ENUSB1/2は、USBスイッチだけをイネーブルにします。ブースト・コンバータはENUSB1/2とは独立しているため、ENUSB1/2によってUSBスイッチがディスエーブルになっても引き続き動作します。

## USB1/2

USB1/2は、USBスイッチの出力であり、USB電力を供給するためにUSBコネクタに接続します。デバイスの動作に必須ではありませんが、USBの標準要件を満足するために、USB1/2とPGNDの間にバルク・コンデンサが接続されます。詳細については、最新のUSB 2.0仕様を参照してください。



## AUX

AUXは、ブースト・コンバータ出力であり、USBスイッチ、およびAUXに接続された追加の負荷に電源を供給します。内部帰還により、AUXは5.1Vにレギュレーションされます。ブースト・コンバータ出力のフィルタリングのために、AUXとPGNDの間に22 $\mu$ Fのセラミック・コンデンサを接続します。詳細については、「部品に関する推奨事項」を参照してください。USBスイッチと外部負荷に流れる合計電流がブースト・コンバータに対して過負荷とならない範囲で、AUXには追加の外部負荷を接続できます。詳細については、「AUXとUSB1/2の最大許容電流の決定」を参照してください。

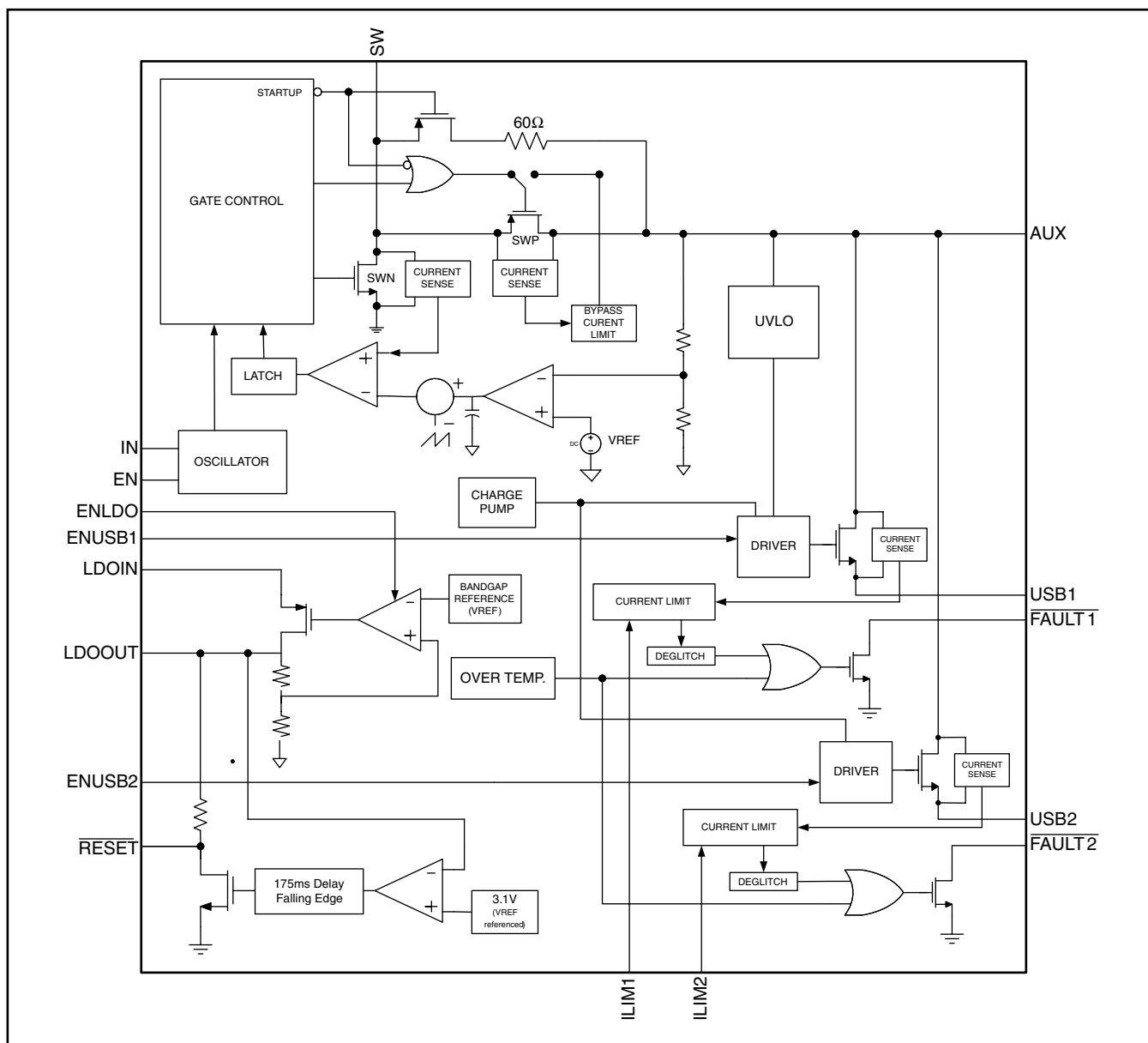
## SW

SWは、ローサイドNチャンネルMOSFETのドレインおよびハイサイドPチャンネル・ドレインの内部ブースト・コンバータ接続です。デバイス動作に対する寄生効果を最小限に抑えるため、デバイスの近くでINとSWの間にブースト・インダクタを接続します。

## サーマル・パッド

サーマル・パッド接続は、デバイスからプリント基板(PCB)へのヒートシンクとして使用されます。サーマル・パッドは内部でGNDに接続されているため、外部でグランド以外の電位に接続することはできません。デバイスを推奨動作範囲内に維持するためには、サーマル・パッドをPCBに半田付けして、熱エネルギーを十分に除去する必要があります。

## 機能ブロック図





# パラメータ測定情報

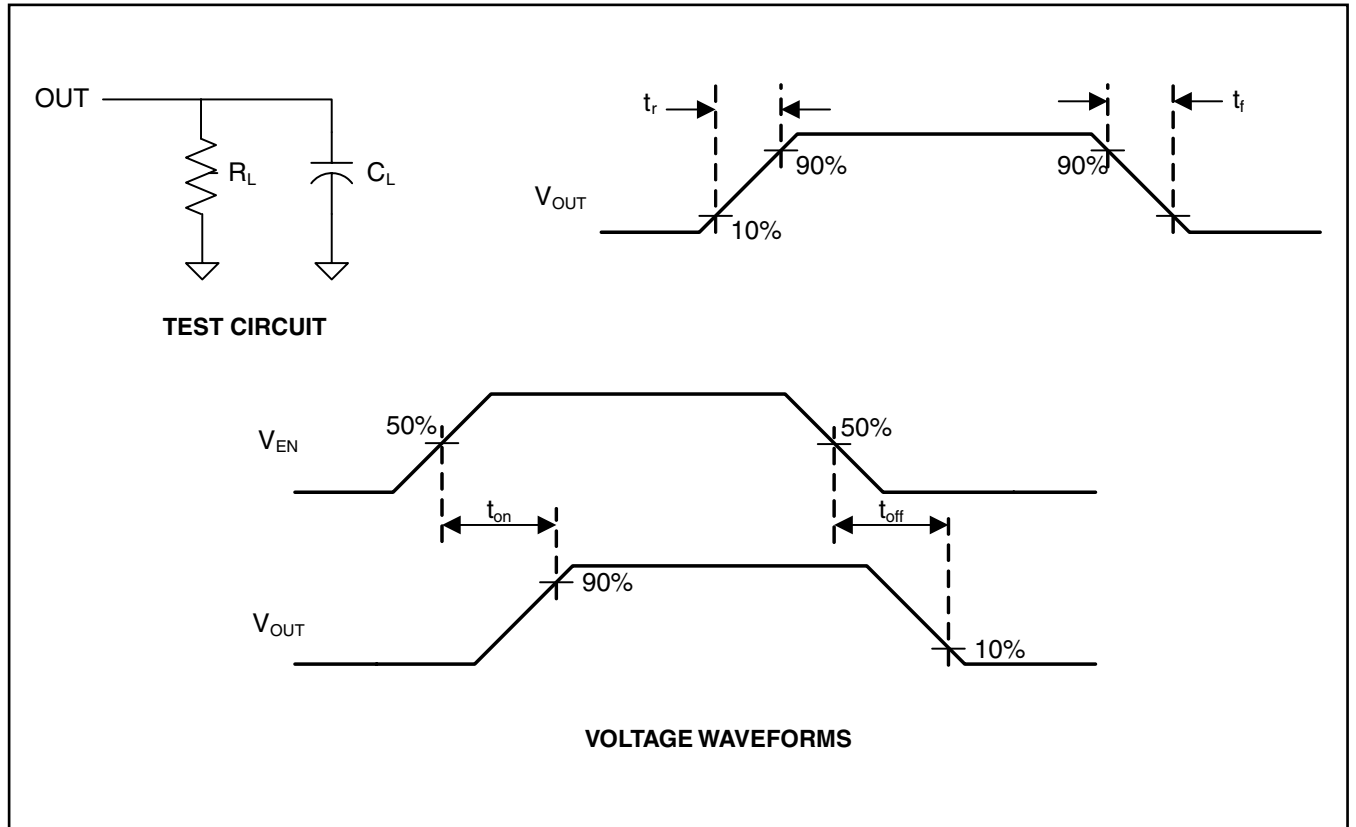


図 1. 測定回路と電圧波形

## 標準的特性

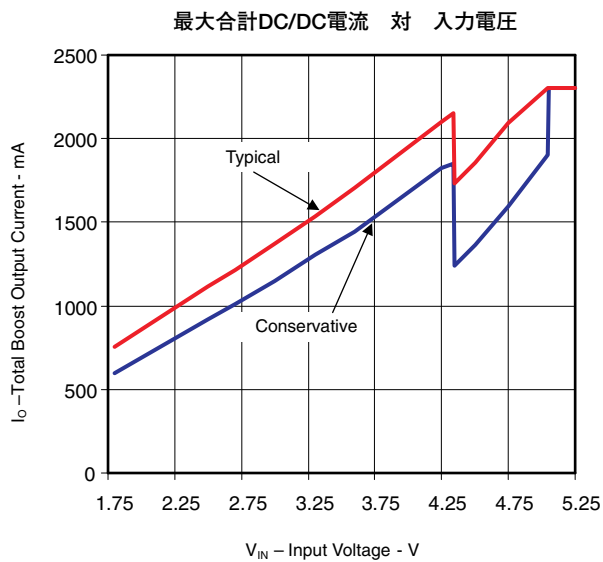


図 2

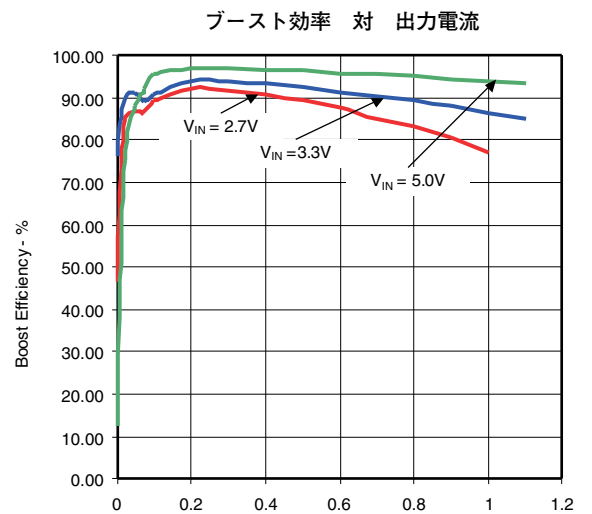


図 3

# 標準的特性

TPS2505の標準オン入力電流(無負荷)

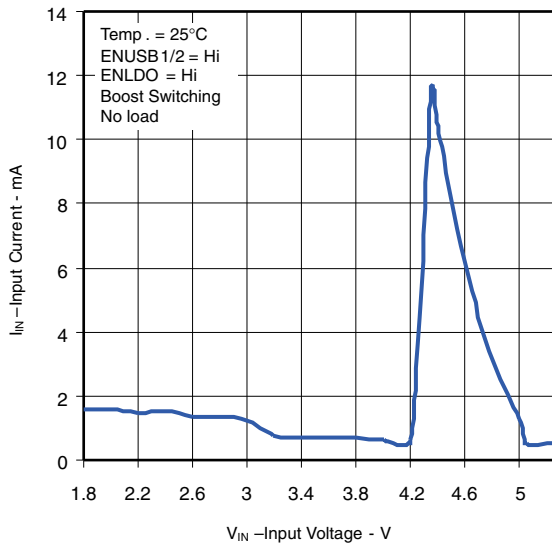


図 4

ブースト出力電圧 対 入力電圧

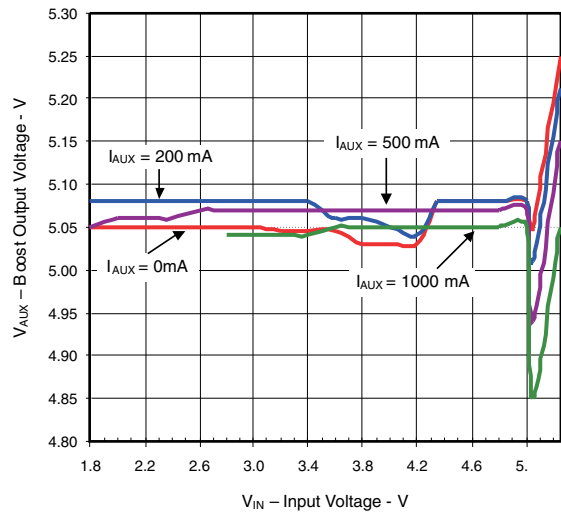


図 5

ブースト出力電圧 対 負荷電流

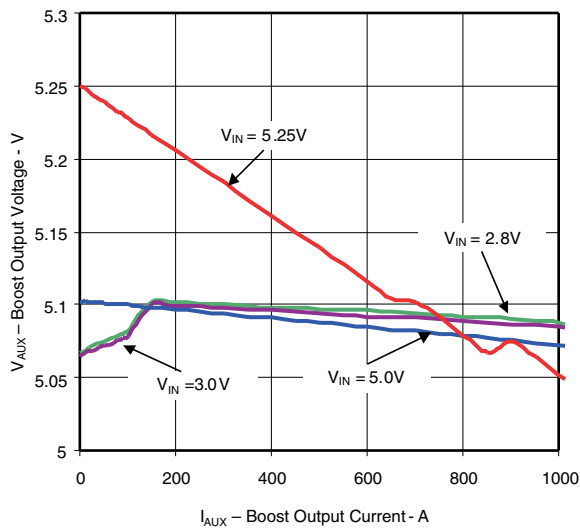


図 6

イネーブル後のブースト・スタートアップ - 無負荷

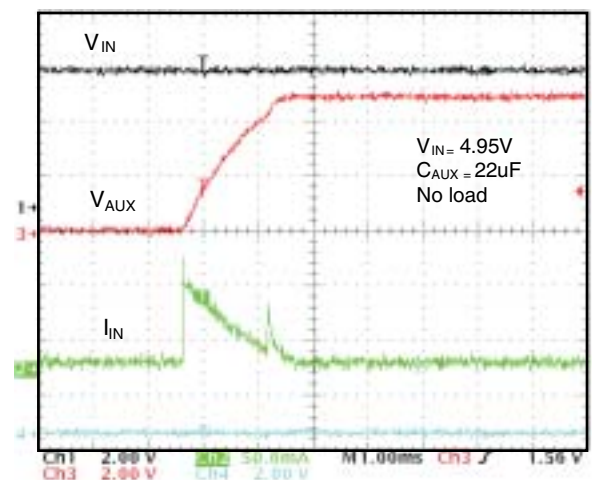


図 7

# 標準的特性

イネーブル後のUSB1スタートアップ - 無負荷

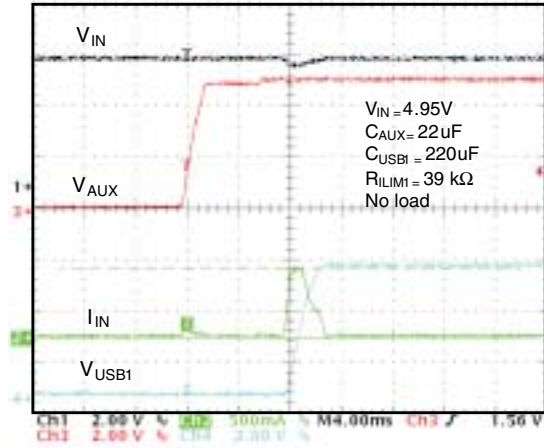


図 8

PFM動作でのブースト出力リップル

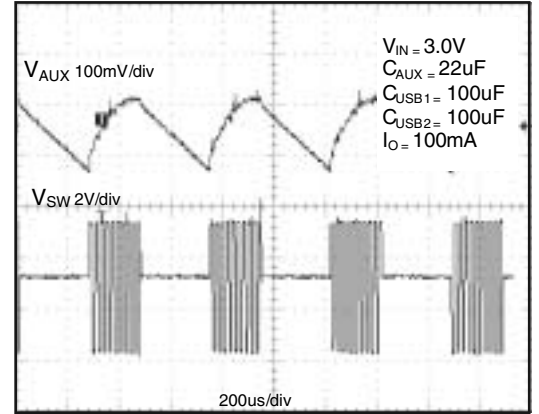


図 9

ブースト負荷過渡応答、  
500mA~1A、USB1/2イネーブル

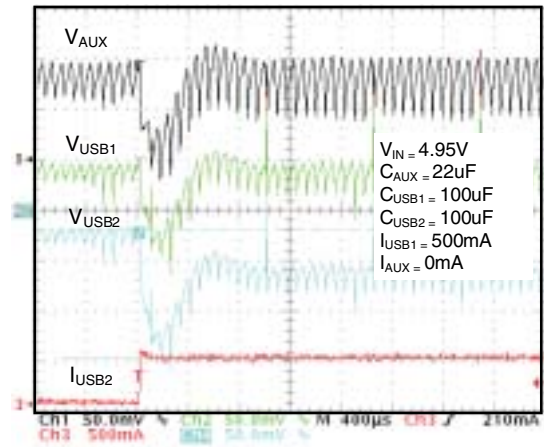


図 10

LDO RESETデグリッチ時間

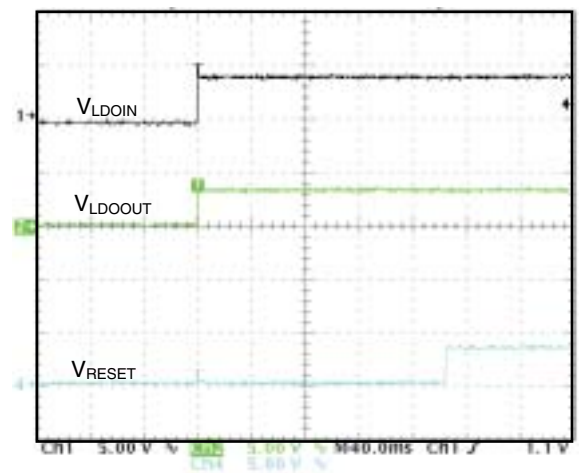


図 11

## 標準的特性

LDO負荷過渡応答0mA ~ 200mA

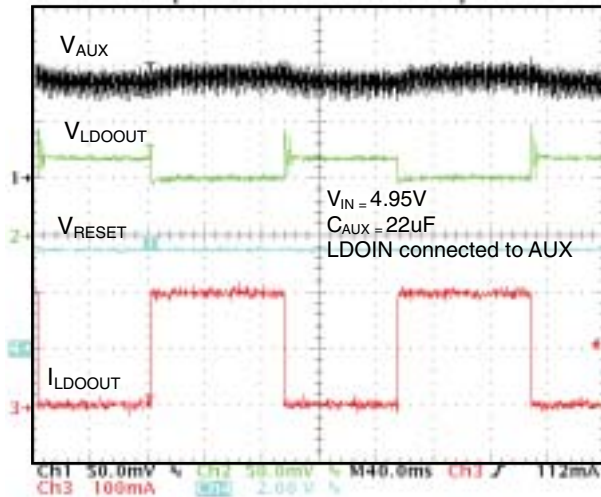


図 12

LDO出力電圧 対 出力電流

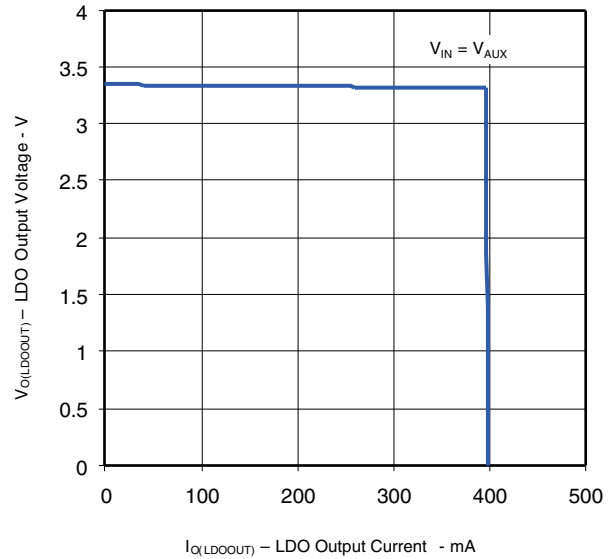


図 13

## 動作原理

### 概要

このデバイスは、USB動作に必要な5V電源レールを持たないホスト側USBデバイスのアプリケーションを対象としています。TPS2505は、同期ブースト・コンバータと、パワーグッドRESET信号を持つ3.3V LDO、およびデュアルUSBスイッチの機能をモノリシックICに統合したものであり、低電圧レールを使用して直接USB電力を供給できます。また、TPS2505は、パワーアップ中の突入電流を100mA未満に制限してUSB 2.0仕様を満足しているため、アップストリームのUSBポートから供給される電力でも動作できます。

ブースト・コンバータには、スイッチングMOSFET(ローサイドNチャネル、ハイサイド同期Pチャネル)、ゲート駆動およびアナログ制御回路、制御ループ補償など、さまざまな機能が内蔵されています。追加機能として、高効率の軽負荷動作、過負荷および短絡保護、制御された単調ソフト・スタートなどがあります。USBスイッチには、バック・ツウ・バック接続の直列NチャネルMOSFET、チャージ・ポンプ・ゲート・ドライバ、アナログ制御回路など、すべての必要な機能が内蔵されています。電流制限保護は、ILIM1/2とGNDの間のRILIM1/2抵抗を選択することにより、ユーザが調整できます。

## ブースト・コンバータ

### スタートアップ

TPS2505の入力電力は、IN - GND間に供給されます。デバイスには、INの電圧が2.15V (typ) を超えるまでデバイスをディスエーブルに保持する低電圧ロックアウト (UVLO) 回路があります。TPS2505は通常のスタートアップ・プロセス終了後、AUX電圧を5.1V (typ) にレギュレーションします。

ブースト・コンバータは、2ステップのスタートアップ・シーケンスを実行します。初期スタートアップ中は、ブースト出力が抵抗性スイッチを介してVINに接続され、スタートアップ電流I<sub>START</sub>が100mA未満に制限されます。それにより、TPS2505はアップストリームUSBポートからの給電時にUSB 2.0準拠となります。スタートアップ中、ブースト出力は無負荷とする必要があります。V<sub>AUX</sub>がV<sub>IN</sub> - V<sub>EXIT</sub>に達するまでの間、I<sub>START</sub>によってV<sub>AUX</sub>の出力容量が充電されます。V<sub>AUX</sub>がV<sub>IN</sub> - V<sub>EXIT</sub>を超えると、コンバータがスイッチングを開始します。デバイスの初期デューティ・サイクルは閉ループ・ソフト・スタートによって制限されます。これは、内部誤差増幅器に対してリファレンス電圧をランプ状に上昇させることで、V<sub>AUX</sub>の制御された単調なスタートアップを実現します。過負荷状態によってV<sub>AUX</sub>の電圧がV<sub>IN</sub> - V<sub>EXIT</sub>を下回ったとき、または通常のシャットダウン後にブースト・コンバータが再イネーブルされたときに、ブースト・コンバータはこのサイクルを実行します。

USBスイッチのUVLO条件が満足されると(4.3V, typ)、USBスイッチに直接V<sub>AUX</sub>から電源が供給され、USBスイッチがオンになります。このスイッチのターンオンを内部で制御することにより、VUSB1/2の単調なスタートアップが実現されます。

## 通常動作

ブースト・コンバータは1MHzの固定周波数で動作し、サイクル毎にローサイドNチャネルMOSFETのデューティ・サイクルを調整するパルス幅変調 (PWM) トポロジを使用して、出力電圧VAUXのレギュレーションを行います。各クロック・サイクルの先頭でPWMラッチがセットされ、ゲート・ドライバにローサイドMOSFETのオンが指示されます。ローサイドMOSFETは、PWMラッチがリセットされるまでオンに保持されます。

電圧レギュレーションは、ピーク電流モード制御のアーキテクチャによって制御されます。電圧ループによってVAUXの電圧がセンスされ、内部補償および分圧抵抗によって、内部のトランスコンダクタンス誤差増幅器へと負帰還がかけられます。トランスコンダクタンス誤差増幅器の出力は、スロープ補償ブロックの出力と加算されて誤差信号となり、PWMコンパレータの反転入力に供給されます。スロープ補償は、デューティ・サイクルが50%を超えるピーク電流モード制御アーキテクチャで発生する可能性のある、低調波発振を防ぐために必要です。PWMコンパレータの非反転入力に供給されるPWMランプは、ローサイドNチャネルMOSFETを流れるインダクタ電流をセンスすることで生成されます。PWMランプが誤差信号と交差してそのクロック周期のパルス幅が終了すると、PWMラッチがリセットされます。誤差増幅器からのピーク要求電流信号がデバイスのゼロ・デューティ・サイクル・スレッシュホールドを下回ると、TPS2505はスイッチングを停止します。

## 低周波数モード

TPS2505は、DC/DCコンバータ周波数を1MHz (typ) から250kHz (typ) に下げることにより、 $V_{IN} = V_{LFM}$  (4.35V, typ) 以上で低周波数モードに入ります。電流モード制御のトポロジでは、PWM制御MOSFETの無用なトリップを防ぐため、電流センス信号のリーディング・エッジ・ブランキングが内部で必要となります。このリーディング・エッジ・ブランキングの結果、PWMコントローラの制御可能オン時間が最小 (85ns, typ) となり、制御可能デューティ・サイクルも最小となります。ブースト・コンバータでは、入力電圧が増加すると、要求されるデューティ・サイクルが小さくなります。要求されるデューティ・サイクルが、最小制御可能オン時間によって許容される値より小さい場合、ブースト・コンバータはパルス・スキップを行います。これは、スイッチング・リップルが過度に増加するため、望ましくありません。 $V_{IN} = V_{LFM}$  以上でTPS2505が低周波数モードに入ると、スイッチング周期全体に対する最小制御可能オン時間の割合が小さくなるため、最小制御可能デューティ・サイクルが増加します。低周波数モードは、 $V_{LFM}$  を超える電圧でのパルス・スキップを防止します。 $V_{IN}$  が低下して $V_{LFM}$  を下回ると、TPS2505は通常の1MHzスイッチング動作を再開します。

スイッチング周波数を低くする影響の1つとして、インダクタおよび出力AUXコンデンサのリップル電流が増加します。ピーク・インダクタ電流がピーク・スイッチ電流制限 $I_{SW}$  (4.5A, typ) を超えないこと、および低周波数モード中にAUXリップルの増加を許容できることを確認する必要があります。

## 無周波数モード

TPS2505は、発振回路をディスエーブルにし、ハイサイド同期PMOSを100%の時間にわたってオンにすることにより、 $V_{IN} = V_{NFM}$  (5.05V, typ) 以上で無周波数モードに入ります。この場合、入力電圧は、インダクタおよびハイサイドPMOSを通してAUX出力に直接接続されます。無周波数モードでは、デバイスの消費電力が低減されます。これは、スイッチング損失が発生せず、ローサイド制御NMOSを流れるRMS電流がゼロとなって、システム・レベルの効率が高まるためです。 $V_{IN}$  が $V_{NFM}$  を下回ると、ブースト・コンバータはスイッチングを再開します。

## パルス周波数モード (PFM) の軽負荷動作

TPS2505は、軽負荷ではPFM制御方式を使用して効率を向上させます。PFMに入ると、デバイスはゲート・ドライバとパワーMOSFETをディスエーブルにしてパルス周波数モード (PFM) に入ることによって、消費電力を低減します。PFMは、PFMラッチのセット時にゲート・ドライバをディスエーブルにすることで動作します。この期間中は、スイッチングが行われず、負荷電流は出力コンデンサによってのみ供給されます。2つのコンパレータによって、デバイスがPFM制御に入るかどうかが決まります。最初のコンパレータは、PFM-enterコンパレータです。PFM-enterコンパレータは、インダクタのピーク要求電流を監視し、インダクタ電流が $I_{INDLow}$  (420mA, typ) を下回ると、デバイスをPFM制御にします。2番目のコンパレータは、AUX-lowコンパレータです。AUX-lowコンパレータは、AUXを監視し、AUXの電圧がAUXLOW (5V, typ) を下回ると、コンバータのPFM制御を強制的に終了させ、通常動作を再開します。 $V_{IN} > V_{LFM}$  (4.35V, typ) のときの低周波数モード中は、PFM制御がディスエーブルになります。

## 過電圧保護

TPS2505には、ダウストリームのデバイスを保護するため、VAUXの過電圧保護機能があります。過電圧保護は、過電圧状態の検出時にゲート・ドライバとパワーMOSFETをディスエーブルにすることで行われます。TPS2505では、1つのAUX-highコンパレータを使用し、誤差増幅器に供給される内部帰還ノード上の電圧をセンスすることで、AUX電圧を監視します。AUX-highコンパレータは、AUXの電圧がレギュレーション点を5% (typ) 上回ったときに、ゲート・ドライバをディスエーブルにします。AUX電圧が5%のOVPスレッシュホールドを下回るまで、ゲート・ドライバはディスエーブルのままです。不要なシャットダウンを防ぐため、 $V_{IN} > V_{NFM}$  (5.05V, typ) のときには、過電圧保護機能はディスエーブルとなります。



## 過負荷状態

TPS2505ブースト・コンバータは、複数の過電流保護機能を使用して、過負荷または短絡状態の発生時に電流を制限します。最初の機能は、サイクル毎に動作するローサイド電流制限コンパレータです。このコンパレータは、ローサイドMOSFETを流れる電流が4.5A (typ)を超えたときに、PWMラッチをリセットすることでローサイドMOSFETをオフにします。ローサイドMOSFETは、次のスイッチング・サイクルまでオフのままです。2つ目の機能は、ハイサイド電流制限コンパレータであり、ローサイドMOSFETの電流が6.7A (typ)を超えたときに、スイッチングを8スイッチング・サイクルの間ディスエーブルにします。8スイッチング・サイクル後、ブースト・コンバータは通常動作を再開します。3つ目の機能は、定電流スタートアップ I<sub>START</sub>コンパレータであり、V<sub>AUX</sub>の電圧が入力電圧よりV<sub>EXIT</sub> (700mV、typ)だけ下回ったときに、スイッチングをディスエーブルにし、ハイサイドMOSFETを流れる電流のレギュレーションを行います。この機能は、V<sub>AUX</sub>に出力短絡が発生した場合にブースト・コンバータを保護します。I<sub>START</sub>電流制限もまた、V<sub>IN</sub> > V<sub>NFM</sub> (5.05V、typ)のときの無周波数モードで、同期MOSFETを保護します。短絡状態が解消されると、コンバータは通常のスタートアップ動作を行います。4つ目の機能は、85% (typ)の最大デューティ・サイクル・クランプであり、インダクタへの過度の電流の蓄積を防ぎます。

## AUXとUSB1/2の最大許容電流の決定

AUXから流れるブースト・コンバータの最大出力電流は、入力電圧、インダクタ値、スイッチング周波数、周囲温度など、いくつかのシステム・レベルの要素に依存します。TPS2505ではピーク・インダクタ電流が制限要素となり、これはI<sub>SW</sub> (3A、min)を超えることができません。インダクタ電流がI<sub>SW</sub>を超えた場合、保護機能として、サイクル毎の電流制限によってローサイドNMOSがオフになります。図2は、さまざまな入力電圧での最大合計電流を決定するガイドラインとして使用できます。標準的なプロットでは通常条件を仮定しています (2.2μHのインダクタ、1MHz/250kHzのスイッチング周波数、公称値のMOSFETオン抵抗)。保守的なプロットでは、それよりも多少厳しい条件を仮定しています (1.7μHのインダクタ、

925kHz/230kHzのスイッチング周波数、最大のMOSFETオン抵抗)。このグラフは、V<sub>IN</sub> > V<sub>LFM</sub> (4.35V、typ)のときの1MHzから250kHzへの周波数変化、およびV<sub>IN</sub> > V<sub>NFM</sub> (5.05V、typ)のときの無周波数モードに対応しており、グラフに不連続があるのはそのためです。

## USBスイッチ

### 概要

TPS2505は、NチャネルMOSFETを使用した電流制限パワー・ディストリビューション・スイッチであり、大きな容量性負荷や短絡が発生するアプリケーション向けに設計されています。電流制限スレッシュホールドは、外付け抵抗の選択により130mA~1.4A (typ)の範囲でユーザ・プログラミング可能です。NチャネルMOSFETを完全にエンハンスするために必要な内部チャージ・ポンプおよびゲート駆動回路を内蔵しています。内部ゲート・ドライバは、内蔵のソフト・スタート機能によって大きな電流/電圧サージを制限するようにMOSFETのオンを制御します。

電源スイッチには、AUXの電圧が4.3V (typ)に達するまで電源スイッチをディスエーブルに保持する、独立した低電圧ロックアウト (UVLO) 回路があります。内蔵ヒステリシスにより、電源スイッチの出力での電流サージによりAUXの入力電圧が降下してオン/オフが繰り返されることを防いでいます。電源スイッチには、独立した論理レベル・イネーブル制御 (ENUSB1/2) があり、これは電源スイッチのオンを制御し、チャージ・ポンプ、ドライバ、および他の制御回路に対するバイアスを制御します。ENUSB1/2に論理“High”を入力すると、ドライバ、制御回路、および電源スイッチがイネーブルになります。このイネーブル入力は、CMOS、TTL、LVTTL、2.5V、1.8Vの各論理レベルと互換性があります。

### 過電流状態

TPS2505電源スイッチは、出力電流をI<sub>OS</sub>レベルに制限することで、過電流状態に対して応答します。過電流状態中、デバイスは定出力電流を維持し、出力電圧をそれに応じて低下させます。発生する可能性のある過負荷状態は2種類あります。1つは、デバイスのオンの前にスイッチの出力に短絡または部分短絡が存在していて、その状態でデバイスをパワーアップまたはイネーブルにした場合です。出力電圧は、グランド基準でゼロ電位付近に保持され、TPS2505は出力電流をI<sub>OS</sub>まで上昇させます。TPS2505電源スイッチでは、過負荷状態が解消されるかデバイスが熱サイクルを開始するまで、電流をI<sub>OS</sub>に制限します。もう1つの状態は、デバイスが既にイネーブルおよびパワーオンされているときに、短絡、部分短絡、または過渡的な過負荷が発生した場合です。電流センス・アンプはこの時間中に過駆動となり、電源スイッチを瞬間的にディスエーブルにします。その後、電流センス・アンプは回復し、出力電流をI<sub>OS</sub>に制限し

入力電圧 (V)	最大合計出力電流 (I <sub>AUX</sub> + I <sub>USB1</sub> + I <sub>USB2</sub> )	
	保守的 (mA)	標準的 (mA)
1.8	599	757
2.5	916	1113
2.7	1008	1216
3	1148	1374
3.3	1308	1536
3.6	1445	1704
4.35	1241	1730
4.5	1364	1858
4.75	1593	2093
5.05	2300	2300
5.25	2300	2300

表 1. 一般的な入力電圧での最大合計DC/DC電流 (I<sub>AUX</sub> + I<sub>USB1</sub> + I<sub>USB2</sub>)

ます。過負荷状態が長く続き、過熱制限が働いた場合、電源スイッチは以下のように動作します。電流制限中に接合部温度が130°Cを超えると、電源スイッチはオフになります。その後、接合部温度が10°C低下すると、電源スイッチは再起動します。過負荷状態が解消されるまで、TPS2505電源スイッチはこのサイクルを繰り返します。ブースト・コンバータは、電源スイッチとは熱センサが独立しており、ブースト・コンバータの温度が150°C未満に維持されてブースト・コンバータの熱センサがトリガされない限り、動作を継続します。

## FAULT1/2応答

過電流状態で、 $V_{USB}$ が $V_{TRIP}$  (4.6V, typ)を下回るか、または接合部温度がシャットダウン・スレッシュホールド (130°C)を上回ると、オープン・ドレイン出力のFAULT1/2が“Low”にアサートされます。TPS2505では、障害状態が解消されて電源スイッチが通常動作を再開するまで、FAULT1/2信号がアサートされます。FAULT1/2信号は、互いに独立しており、ブースト・コンバータからも独立しています。FAULT1/2信号には、過電流状態時にFAULT1/2信号のアサートを遅延する内部の遅延デグリッチ回路 (8ms, typ)があります。電源スイッチは、デグリッチ時間全体にわたって過電流状態に留まる必要があります。そうしないと、デグリッチ・タイマが再起動されます。これにより、大きな容量性負荷に対する起動時など、通常動作中にFAULT1/2が偶発的にアサートされないようにしています。デグリッチ回路は、障害状態の検出および解除を遅延させます。過熱状態はデグリッチされず、直ちにFAULT1/2信号がアサートされます。

## 低電圧ロックアウト

低電圧ロックアウト (UVLO) 回路によって、AUXの入力電圧が電源スイッチのUVLOターンオン・スレッシュホールドである4.3V (typ)に達するまで、TPS2505電源スイッチはディスエーブルになります。内蔵ヒステリシスにより、大きな電流サージからの入力電圧降下によってオン/オフが繰り返されることを防いでいます。

## 電流制限スレッシュホールド抵抗 $R_{ILIM}$ のプログラミング

低過電流スレッシュホールドは、外付け抵抗を使用してユーザがプログラミングできます。TPS2505は、内部のレギュレーション・ループを使用して、レギュレーションされた電圧をILIM1/2ピンに提供します。電流制限スレッシュホールドは、ILIM1/2からソースされる電流に比例します。内部レギュレーション・ループの安定性を確保するための、 $R_{ILIM}$ の推奨1%抵抗範囲は $16.1k\Omega \leq R_{ILIM} \leq 200k\Omega$ です。多くのアプリケーションでは、最小電流制限が特定の電流レベルより上であることや、最大電流制限が特定の電流レベルより下であることが求められるため、 $R_{ILIM}$ の値を選択する際には、過電流スレッシュホールドの許容差を考慮することが重要です。以下の式および図14を使用して、特定の外部抵抗値 ( $R_{ILIM}$ ) による結果の過電流スレッシュホールドを計算できます。図14には、温度およびプロセスによる変動に対する電流制限の許容差が含まれています。ただ

し、式では外部抵抗の変動による許容差は考慮されていないため、 $R_{ILIM}$ 1/2を選択する際にはこの許容差を考慮することが重要です。電流制限の精度に対する寄生成分の影響を低減するために、TPS2505に対して $R_{ILIM}$ 1/2を配線するパターンはできる限り短くする必要があります。 $R_{ILIM}$ 1/2は、電流制限スレッシュホールドが、1) 最小負荷電流より高く、または 2) 最大負荷電流より低くなるように選択できます。

最小電流制限スレッシュホールドより高く設計するには、 $I_{OS(min)}$ 曲線上で $R_{ILIM}$ と最大目標負荷電流の交点を求め、その値よりも小さい $R_{ILIM}$ 値を選択します。最小スレッシュホールドより高く電流制限をプログラミングすることは、全負荷または大きな容量性負荷に対する起動を確実にするために重要です。結果の最大電流制限スレッシュホールドは、 $R_{ILIM}$ 1/2の選択値と $I_{OS(max)}$ 曲線の交点です。最大電流制限スレッシュホールドより低く設計するには、 $I_{OS(max)}$ 曲線上で $R_{ILIM}$ と最大目標負荷電流の交点を求め、その値よりも大きな $R_{ILIM}$ 1/2値を選択します。最大スレッシュホールドよりも低く電流制限をプログラミングすることは、アップストリーム電源への電流制限による入力電圧バスのドループを避けるために重要です。結果の最小電流制限スレッシュホールドは、 $R_{ILIM}$ 1/2の選択値と $I_{OS(min)}$ 曲線の交点です。電流制限スレッシュホールドの式 ( $I_{OS}$ ) :

$$I_{OS(max)} (mA) = \frac{27,570V}{R_{ILIM1/2}^{0.93} k\Omega} \quad (1)$$

$$I_{OS(typ)} (mA) = \frac{28,235V}{R_{ILIM1/2}^{0.998} k\Omega} \quad (2)$$

$$I_{OS(min)} (mA) = \frac{32,114V}{R_{ILIM1/2}^{1.114} k\Omega} \quad (3)$$

USB電流制限スレッシュホールド対  $R_{ILIM}$ 、温度/プロセス込み ( $V_{IN} = 3.3V$ 、 $I_{AUX} = 0A$ 、第2のUSBスイッチはディスエーブル)

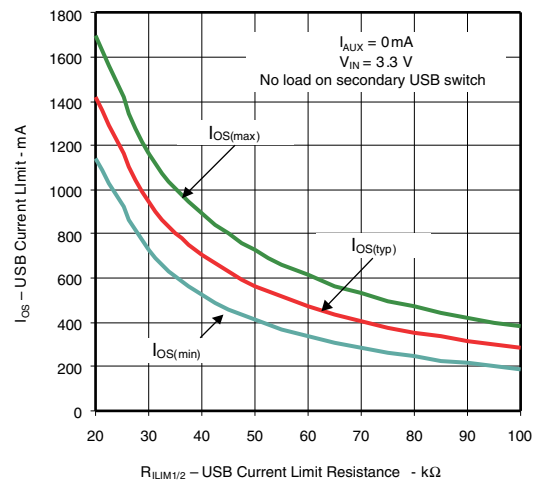


図 14



## 3.3V LDO

TPS2505には、最大負荷能力200mAの3.3V LDOが内蔵されています。このLDOは、AUXブースト出力から電源供給することで、アルカリ電池などの低電圧電源しかない場合でも動作できるようになっています。LDOは、 $V_{AUX}$ がUVLOスレッシュホールドに達するまでオンになりません。AUXに負荷を追加したくない場合や、消費電力を低減する場合（電源が5.1Vブースト出力より低い場合）には、LDOへの給電に外部電源を接続することもできます。ただし、別個の電源に接続した場合でも、LDOが動作するにはブーストをイネーブルしておく必要があります。

## リセット・コンパレータ

TPS2505のリセット・コンパレータは、LDO出力が3.1Vスレッシュホールドに達したことを示すパワーグッド信号を提供します。コンパレータには、LDOのパワーアップ中のグリッチを防ぐため、“Low”から“High”への遷移時に175msのデグリッチ遅延時間があります。ノイズ耐性を高め、LDOの過渡事象中に出力でのグリッチを避けるために、コンパレータにはヒステリシスが追加されています。

## 過熱シャットダウン

TPS2505は、ブースト・コンバータと電源スイッチの動作温度をそれぞれ監視する2つの独立した熱センス回路によって自身を保護し、温度が推奨動作条件を超えた場合には動作をディスエーブルにします。ブースト・コンバータと電源スイッチにはそれぞれ温度センサがあり、各回路で測定された接合部温度が150°Cを超えた場合、動作をディスエーブルにします。電源スイッチが過熱状態でディスエーブルになった場合でも、ブースト・コンバータは動作を継続します。

## 部品に関する推奨事項

TPS2505では、主要な機能が集積されており、幅広い範囲の外部部品で推奨動作条件を満足します。以降の節では、外部部品の選択に関するガイドラインとトレードオフについて説明します。ここで示す推奨値は保守的なものであり、推奨動作条件の範囲全体を考慮したものです。

## ブースト・インダクタ

ブースト・インダクタは、INとSWの間に接続します。このインダクタンスによって、インダクタのリプル電流が制御されます。2.2 $\mu$ Hのインダクタが推奨され、最小および最大のインダクタ値は、TPS2505の内蔵機能によって制限されます。最小インダクタンスは、ピーク・インダクタ電流値によって制限されます。インダクタのリプル電流はインダクタンス値に反比例するため、ピーク・インダクタ電流がサイクル毎の電流制限コンパレータ（最小3A）を超えた場合、出力電圧がレギュレーションから外れる可能性があります。2.2 $\mu$ Hのインダクタを使用することで、部品のばらつきによってインダクタンスが20%低い（1.76 $\mu$ H）場合でも、完全な推奨電流動作が可能になります。最大インダクタンス値は、ブースト・コンバータの電流ループ

の内部補償によって制限されます。推奨動作条件の範囲全体にわたって十分な位相マージンを確保するために、最大4.7 $\mu$ H（typ）のインダクタ値が推奨されます。

## IN容量

INとリファレンス・グランド・プレーンとの間に、入力容量を接続します（グランド・プレーンへのPGNDおよびGNDの接続については、「レイアウトに関する推奨事項」を参照）。この入力容量により、ブースト・コンバータのスイッチング電流に低インピーダンスのパスが提供されるため、入力レールのAC電圧リップルが減少します。TPS2505の動作には、最小または最大入力容量の要件はありませんが、適切な入力電圧リップル性能のために、ほとんどのアプリケーションでは、10 $\mu$ FのX7RまたはX5Rセラミック・コンデンサを推奨します。追加の入力容量の使用が推奨される状況もいくつかあります。

- アップストリーム電源の出力インピーダンスが高いか、または電源がTPS2505から離れて配置されている。
- TPS2505が、ラボ環境で入力に長い誘導性ケーブルを接続した状態でテストされ、過渡電圧スパイクがデバイスの絶対最大電圧定格を超える可能性がある。
- $V_{IN}$  = 1.8V付近でデバイスがPFM制御で動作し、入力容量が不十分だと入力リップル電圧がUVLO回路の最小値1.75V（typ）を下回り、デバイスがオフになる可能性がある。

また、不要な高周波ノイズがデバイスにカップリングされるのを防ぐため、ICの近くに0.1 $\mu$ Fのセラミック・デカップリング・コンデンサを追加することを推奨します。

## AUX容量

AUXとリファレンス・グランド・プレーンとの間に、ブースト・コンバータの出力容量を接続します。このAUX容量により、AUXレールのリップル電圧が制御され、ブースト・コンバータのスイッチング電流および負荷過渡電流に低インピーダンスのパスが提供されます。また、ブースト・コンバータの制御ループの出力極の位置も設定されます。AUXの最小および最大容量には制限があります。AUXの推奨最小容量は、22 $\mu$ FのX5RまたはX7Rセラミック・コンデンサです。コンデンサに印加されるDCバイアスによる容量ディレーティング損失を最小限に抑えるため、10V定格のセラミック・コンデンサを推奨します。このセラミック・コンデンサはESRが低いいため、ブースト・コンバータの大きなパルス電流によるリップル電圧および消費電力が最小限に抑えられ、すべての推奨動作条件で十分な位相マージンが得られます。アプリケーションによっては、追加のAUX容量が必要な場合があります。追加のAUX容量を使用すると、負荷ステップによる過渡アンダーシュート/オーバーシュート電圧が抑えられ、PFM制御でのAUXリップルが減少します。AUX容量を追加すると制御ループが変化して位相マージンが減るため、22 $\mu$ Fのセラミック・コンデンサと並列に追加されるコンデンサは220 $\mu$ F以下の容量を推奨します。AUXとUSBの合計出力容量は、500 $\mu$ Fを超えないようにしてください。

## USB容量

USB1/2とリファレンス・グランド・プレーンとの間に、USB1/2容量を接続します。USB1/2容量は、電源スイッチの出力に位置し、負荷過渡ステップの際にエネルギーを供給します。TPS2505の動作には、USB容量は必須ではありません。USB1/2出力にはさらに容量を追加できますが、ブースト・コンバータの制御ループに対して十分な位相マージンを確保するため、220 $\mu$ Fを超えないことを推奨します。AUXとUSBの合計出力容量は、500 $\mu$ Fを超えないようにしてください。USBアプリケーションでは、ダウストリーム側のポートに最小120 $\mu$ Fの容量が必要となります。

## ILIM1/2およびFAULT1/2抵抗

ILIM1/2とリファレンス・グランド・プレーンとの間に、ILIM1/2抵抗を接続します。ILIM1/2抵抗は、USB電源スイッチの電流制限スレッシュホールドをプログラミングします（「電流制限スレッシュホールド抵抗RILIMのプログラミング」を参照）。ILIM1/2ピンは、内部リニア・レギュレータの出力であり、400mVの固定出力を提供します。ILIM1/2に1%抵抗を使用した場合の推奨公称抵抗値は、 $16.1\text{k}\Omega \leq \text{RILIM} \leq 200\text{k}\Omega$ です。1%抵抗を使用しない場合は、この範囲を適宜調整する必要があります。ILIM1/2を外部電圧でオーバードライブしたり、直接GNDに接続したりしないでください。デバイス動作に対する寄生成分の影響を最小限にするため、ILIM1/2抵抗はできる限りTPS2505に近づけて接続します。ILIM1/2ピンには外部容量を追加しないでください。また、ILIM1/2ピンをフローティングにすることは避けてください。FAULT1/2ピンと外部電圧源（ $V_{\text{AUX}}$ 、 $V_{\text{IN}}$ など）との間に、FAULT1/2抵抗を接続します。FAULT1/2ピンは最大10mAの電流を連続してシンクできるオープン・ドレイン出力です。FAULT1/2抵抗は、電流を連続して10mA未満に制限するために十分大きな値とする必要があります。FAULT1/2は、外部電圧源に直接は接続しないでください。FAULT1/2の最大推奨電圧は6.5Vです。FAULT1/2ピンは、未使用時にはフローティングにできます。

## レイアウトに関する推奨事項

ブースト・コンバータはスイッチング周波数が高いため、レイアウトは設計上重要な手順となります。デバイスが適切に機能し、仕様の性能が得られるためには、PCBのレイアウトに十分な注意を払う必要があります。レイアウトが不適切であると、ライン/負荷レギュレーションの公差が大きくなったり、EMIノイズの問題、安定性の問題、USB電流制限のシフトが生じたりします。寄生インダクタンスが最小限になるよう低インピーダンスのグランド・パスを用意することが重要です。高電流パスでは広くて短いパターンを使用し、各部品はデバイスにできる限り近づけて配置する必要があります。グランドは、レイアウトで重要な部分の一つです。デバイスには、PGNDおよびGNDピンがあります。GNDピンは、デバイスの低雑音アナログ・グランドであり、独自のグランド・パターンを個別に持つ必要があります。GNDパターンとの間に配置されるRILIM1/2抵抗および入力デカップリング・コンデンサを含め、GNDには低雑音の信号を接続します。電流制限スレッシュホールドの意図しないシフトを避けるため、RILIM1/2抵抗は低雑音グランドに接続することが重要です。PGNDピンは、高電流の電源段グランドです。出力（AUX）およびバルク入力コンデンサのグランド・パターンは、PGNDに接続する必要があります。PGNDおよびGNDは、ICサーマル・パッド上の1つの箇所を互いに接続し、スター・グランドを形成します。

ブースト・コンバータの出力フィルタも、レイアウトにとって重要な要素です。インダクタおよびAUXコンデンサは、AUX-PGND-SWの電流ループの面積が最小となるように配置する必要があります。図15に、TPS2505EVM評価ボードのレイアウトを示します。最高の性能を得るためには、このレイアウトにできる限り従う必要があります。

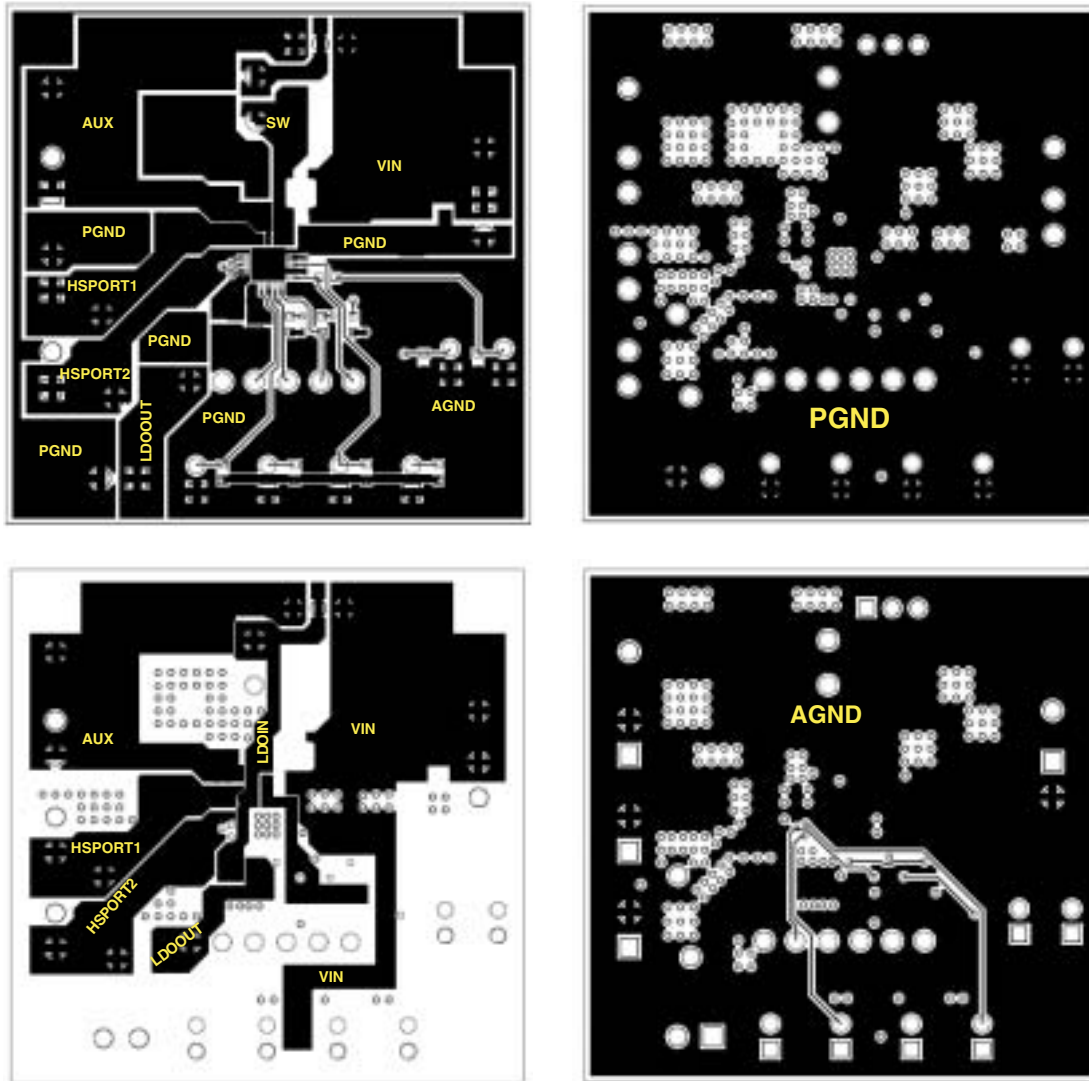


図 15. TPS2505アプリケーションのレイアウト例-4層基板

## アプリケーション情報

### ステップ毎の設計手順

以下の設計手順に、TPS2505の部品値を選択する例を示します。  
設計プロセスへの入力として、以下の設計パラメータが必要です。

- 入力電圧範囲
- AUXの出力電圧
- 入力リップル電圧
- AUXの出力リップル電圧
- AUXレールの出力電流定格
- USBレールの出力電流定格
- 公称効率目標
- 動作周波数

TPS2505ブースト・コンバータの設計を完了させるために必要な外部部品は、パワー・インダクタ、入力および出力フィルタ・コンデンサ、および電流制限スレッシュホールド抵抗だけです。これらの部品の選択は、入力リップル電圧、AUXリップル電圧、および合計出力電流によって影響を受けます。

この設計例では、以下の入力仕様を仮定しています。

パラメータ	例での値
入力電圧範囲 ( $V_{IN}$ )	2.7 V ~ 4.2 V
AUX電圧 ( $V_{AUX}$ )	5.1V (内部で固定)
入力リップル電圧 ( $\Delta V_{IN}$ )	15 mV
AUXリップル電圧 ( $\Delta V_{AUX}$ )	50 mV
AUX電流 ( $I_{AUX}$ )	0.3 A
LDO電流 ( $I_{LDO}$ ) (AUXから電源供給)	0.1 A
USB1電流 ( $I_{USB1}$ )	0.5 A
USB2電流 ( $I_{USB2}$ )	0.1 A
合計電流 ( $I_{TOTAL} = I_{AUX} + I_{LDO} + I_{USB1} + I_{USB2}$ )	1 A
効率目標、公称	90%
スイッチング周波数 ( $f_{sw}$ )	1 MHz

### スイッチング周波数

TPS2505のスイッチング周波数は、仕様 $V_{IN}$ 範囲に対して内部で1MHzに固定されています。

### AUX電圧

TPS2505のAUX電圧は、内部で5.1Vに固定されています。

### 最大合計電流 ( $I_{AUX} + I_{LDO} + I_{USB1} + I_{USB2}$ ) の決定

図2で、保守的な直線を使用すると、 $V_{IN} = 2.7V$ での最大合計電流は1Aとなります。このアプリケーションでは、設計要件が満足されています。

### パワー・インダクタ

ピーク電流モードPWMコントローラの不安定な動作を避けるため、インダクタのリップル電流 $\Delta i$ は、平均インダクタ電流の20%以上とする必要があります。インダクタ・リップル電流 $\Delta i$ を平均インダクタ電流の30%と仮定し、電力変換効率 $\eta$ を90%と仮定します。最小入力電圧を使用して、 $V_{IN} = 2.7V$ での平均インダクタ電流は次のようになります。

$$I_{IN} = \frac{V_{AUX} \times I_{TOTAL}}{V_{IN} \times \eta} = \frac{5.1V \times 1A}{2.7V \times 0.9} = 2.1A \quad (4)$$

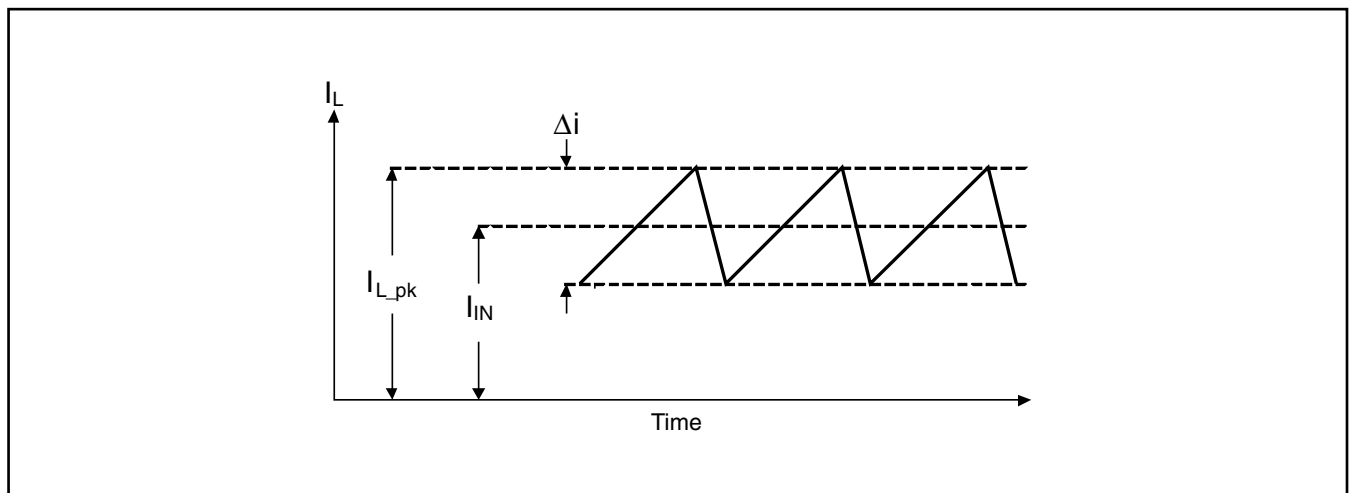


図 16. ブースト・インダクタの電流波形

対応するインダクタ・リップル電流は、次のようになります。

$$\Delta i = 0.3 \times I_{IN} = 0.3 \times 2.1A = 630mA \quad (5)$$

ピーク・インダクタ電流が、3Aのピーク・スイッチ電流よりも低いことを確認します。

$$I_{L\_pk} = I_{IN} + \frac{\Delta i}{2} = 2.42A < 3A \quad (6)$$

ローサイドSWN MOSFETのデューティ・サイクルを次の式で見積もります。

$$D = \frac{t_{on}}{t_{on} + t_{off}} = \frac{V_{AUX} - V_{IN} + I_{IN} \times (R_{SWP} + R_L)}{V_{AUX} + I_{IN} \times (R_{SWP} + R_{SWN})}$$

$$= \frac{5.1V - 2.7V + 2.1A \times (0.1\Omega + 0.07\Omega)}{5.1V + 2.1A \times (0.1\Omega + 0.1\Omega)} = 0.54 \quad (7)$$

ここで、 $R_{SWN}$ はローサイド制御MOSFETのオン抵抗、 $R_{SWP}$ はハイサイド同期MOSFETのオン抵抗、 $R_L$ はインダクタDC抵抗の見積もり値です。

この設計の推奨インダクタンスは次の式で求められます。

$$L = \frac{V_{IN} \times D}{f \times \Delta i} = \frac{2.7V \times 0.54}{1 \times 10^6 \text{ Hz} \times 0.63A} = 2.31\mu\text{H} \quad (8)$$

RMSインダクタ電流は次のようになります。

$$I_{L\_RMS} = \sqrt{I_{IN}^2 + \left(\frac{\Delta i}{2\sqrt{3}}\right)^2} = \sqrt{(2.1A)^2 + \left(\frac{0.63A}{2\sqrt{3}}\right)^2}$$

$$= 2.11A \quad (9)$$

CoilcraftのLPS4018-222MLインダクタを選択します。この2.2μHインダクタの飽和電流定格は2.7A、RMS電流定格は2.3Aです。具体的な詳細情報については、「部品に関する推奨事項」を参照してください。

## 出力AUXコンデンサの選択

AUX出力コンデンサ $C_{AUX}$ は、PWM MOSFETのオン時間中に放電し、出力リップル電圧が $\Delta V_{AUX}$ となります。 $\Delta V_{AUX}$ は、最大負荷電流のときに最大となります。

$$C_{AUX} = \frac{D \times I_{TOTAL}}{f \times \Delta V_{AUX}} \quad (10)$$

$$C_{AUX\_min} = \frac{0.54 \times 1A}{1 \times 10^6 \text{ Hz} \times 50mV} = 10.8\mu\text{F} \quad (11)$$

セラミック・コンデンサを使用するとDCバイアス効果が見られ、バイアス電圧が上昇すると容量が低下します。コンデンサのケース・サイズが小さく、電圧定格が低いほど、この影響は大きくなります。X5RおよびX7Rコンデンサでは、Y5VおよびZ5Uコンデンサと比較してDCバイアス効果が小さくなります。

DCバイアス効果による50%の容量低下を見込んで、TDKのC3225X5R1A226M 22μF、10V X5Rセラミック・コンデンサを選択します。具体的な詳細情報については、「部品に関する推奨事項」を参照してください。

## 出力USB1/2コンデンサの選択

USB1/2出力コンデンサは、USB出力での負荷ステップ中に、エネルギーを供給します。TPS2505では、USB出力コンデンサは必須ではありませんが、多くのUSBアプリケーションでは、ダウストリーム側のポートを120μFの低ESR容量でバイパスする必要があります。

PanasonicのEEVFK1A151P 150μF、10Vコンデンサを選択します。



## 入力コンデンサの選択

入力フィルタ・コンデンサを流れるリップル電流は、インダクタのリップル電流と等しくなります。入力フィルタ・コンデンサのESLおよびESRを無視すると、必要な入力フィルタ容量は次のようになります。

$$C_{IN} = \frac{\Delta i}{8 \times f \times \Delta V_{IN}} = \frac{630 \text{ mA}}{8 \times 1 \times 10^6 \text{ Hz} \times 15 \text{ mV}} = 5.25 \mu\text{F} \quad (12)$$

TDKのC2012X5R1A106K 10 $\mu$ F、10V、X5R、サイズ805セラミック・コンデンサを選択します。容量は3.3Vバイアスで20%低下するため、実効容量は8 $\mu$ Fとなります。

入力コンデンサを物理的にデバイスの近くに配置できない場合は、デバイスへのノイズのカップリングを防ぐために、INとGNDの間に0.1 $\mu$ Fのローカル・セラミック・コンデンサを追加します。

入力電源とデバイスを長い誘導性ケーブルで接続しているアプリケーションでは、電圧のオーバーシュートを最小限に抑えるために、追加のバルク入力容量が必要になる場合があります。具体的な詳細情報については、「部品に関する推奨事項」を参照してください。

## 電流制限スレッシュヨルド抵抗 $R_{ILIM}$

電源スイッチの電流制限スレッシュヨルド $I_{OS}$ は、 $R_{ILIM1/2}$ 抵抗の選択によって外部で調整できます。誤トリップの可能性を防ぐために、 $R_{ILIM1/2}$ は、電流制限スレッシュヨルドの最小許容値がUSB負荷の最大仕様値 $I_{USB}$ よりも大きくなるように選択する必要があります。

また、VINおよび $I_{AUX}$ の変動による $I_{OS}$ のシフトを考慮することも重要です。「電流制限スレッシュヨルド抵抗 $R_{ILIM}$ のプログラミング」に従って計算すると、AUXの追加負荷によるこのシフトは、 $I_{OS}$ に最大 $\pm 75 \text{ mA}$ の変動を加える可能性があります。 $I_{USB1}$ の最小電流制限スレッシュヨルド525mAを確保するため、 $R_{ILIM1}$ は、最小電流制限スレッシュヨルドが600mAに等しくなるよう選択します。同様に、 $I_{USB2}$ の最小電流制限スレッシュヨルド125mAを確保するため、 $R_{ILIM2}$ は、最小電流制限スレッシュヨルドが200mAに等しくなるよう選択します。

$$R_{ILIM1/2} = \left( \frac{32,114}{I_{OSmin}} \right)^{\frac{1}{1.114}} \quad (13)$$

$$R_{ILIM1} = \left( \frac{32,114}{600 \text{ mA}} \right)^{\frac{1}{1.114}} = 35.62 \text{ k}\Omega \quad (14)$$

$$R_{ILIM2} = \left( \frac{32,114}{200 \text{ mA}} \right)^{\frac{1}{1.114}} = 95.49 \text{ k}\Omega \quad (15)$$

次に小さい1%抵抗として、 $R_{ILIM1}$ には34.8k $\Omega$ 、 $R_{ILIM2}$ には95.3k $\Omega$ を選択します。

# パッケージ情報

## 製品情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>	Samples (Requires Login)
TPS2505B1RGWR	ACTIVE	VQFN	RGW	20	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR	Request Free Samples

<sup>(1)</sup> マーケティング・ステータスは次のように定義されています。

**ACTIVE**：製品デバイスが新規設計用に推奨されています。

**LIFEBUY**：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBSOLETE**：TIによりデバイスの生産が中止されました。

<sup>(2)</sup> エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

**TBD**：Pb-Free/Green変換プランが策定されていません。

**Pb-Free (RoHS)**：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

**Pb-Free (RoHS Exempt)**：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンブ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

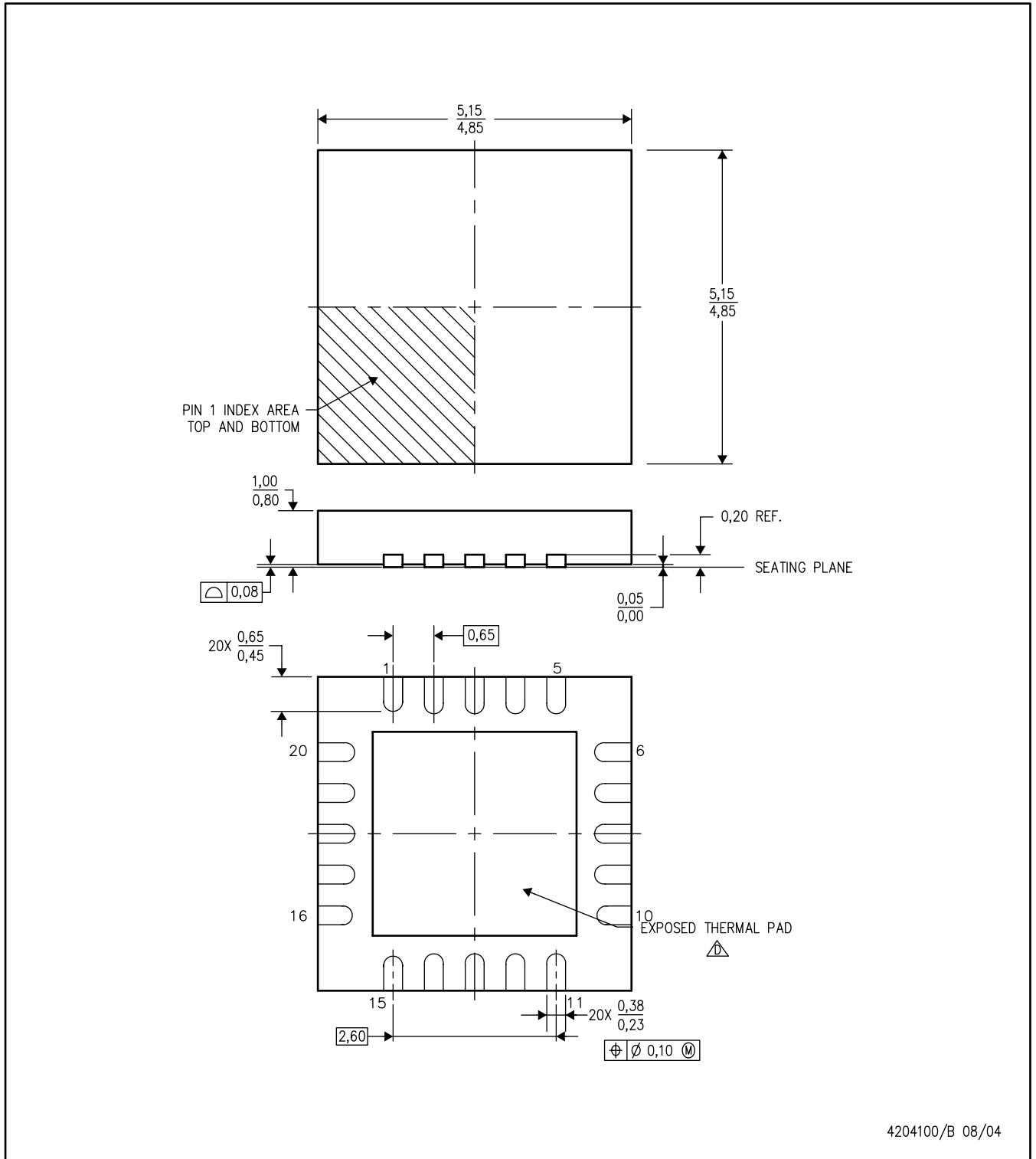
**Green (RoHS & no Sb/Br)**：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

<sup>(3)</sup> MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

**重要な情報および免責事項**：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行わないものとさせていただきます。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。





4204100/B 08/04

- 注： A. 直線寸法はすべてミリメートル単位です。寸法および許容誤差は、ASME Y14.5M-1994によります。  
 B. 本図は予告なしに変更することがあります。  
 C. QFN(クワッド・フラットバック・ノーリード)パッケージ構造。  
 △ パッケージのサーマルパッドは、熱的および機構的特性を得るために基板に半田付けする必要があります。  
 露出サーマルパッドの寸法に関する詳細は、製品データシートをご覧ください。  
 E. JEDEC MO-220に準拠します。

# サーマルパッド・メカニカル・データ

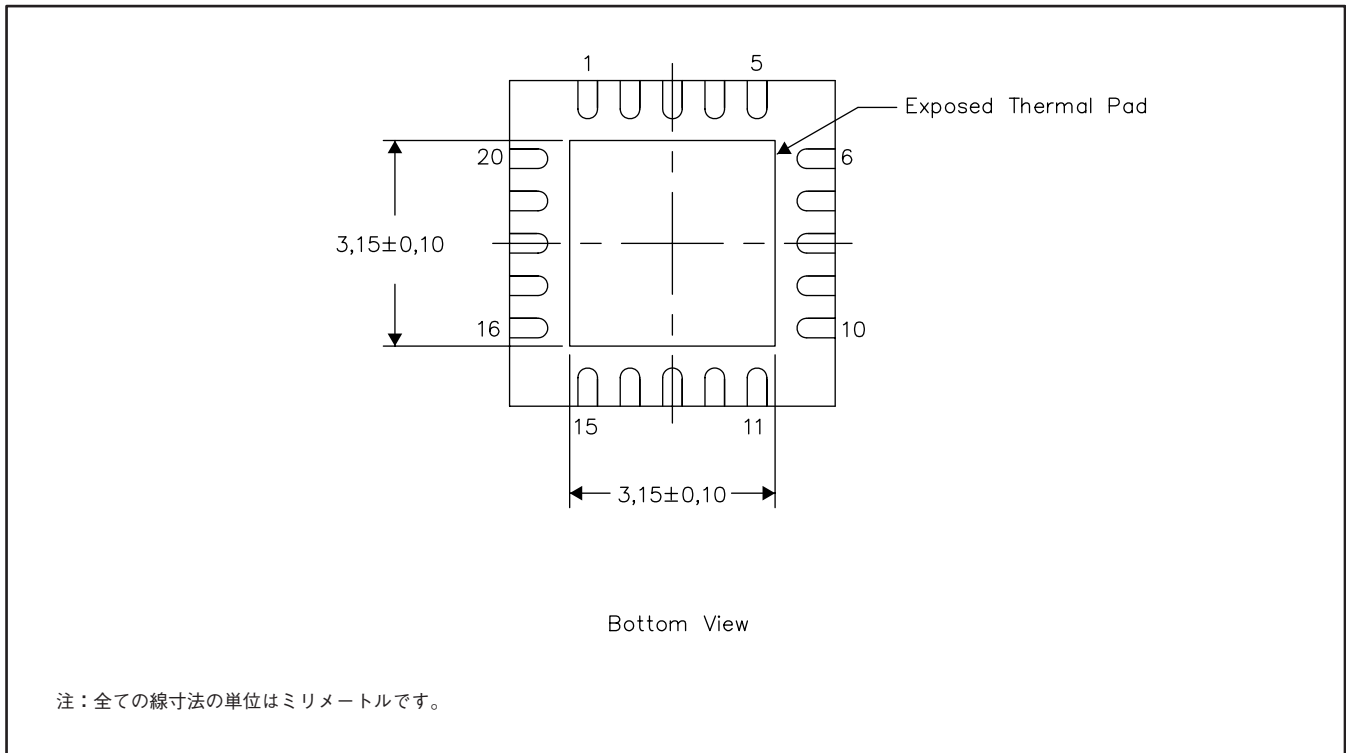
## RGW (S-PVQFN-N20)

### 熱的特性に関する資料

このパッケージは外部のヒートシンクに直接接続できるように設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けされることにより、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはグランドまたは電源プレーン (どちらか当てはまる方)、またはもう1つの方法としてPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路 (IC) からの熱の移動が最適化されます。

クワッド・フラットパック・ノーリード (QFN) パッケージとその利点についての情報はアプリケーション・レポート “Quad Flatpack No-Lead Logic Packages” TI文献番号SLUA271を参照してください。この文献はホームページ [www.ti.com](http://www.ti.com) で入手できます。

このパッケージのサーマルパッドの寸法は以下の図に示されています。

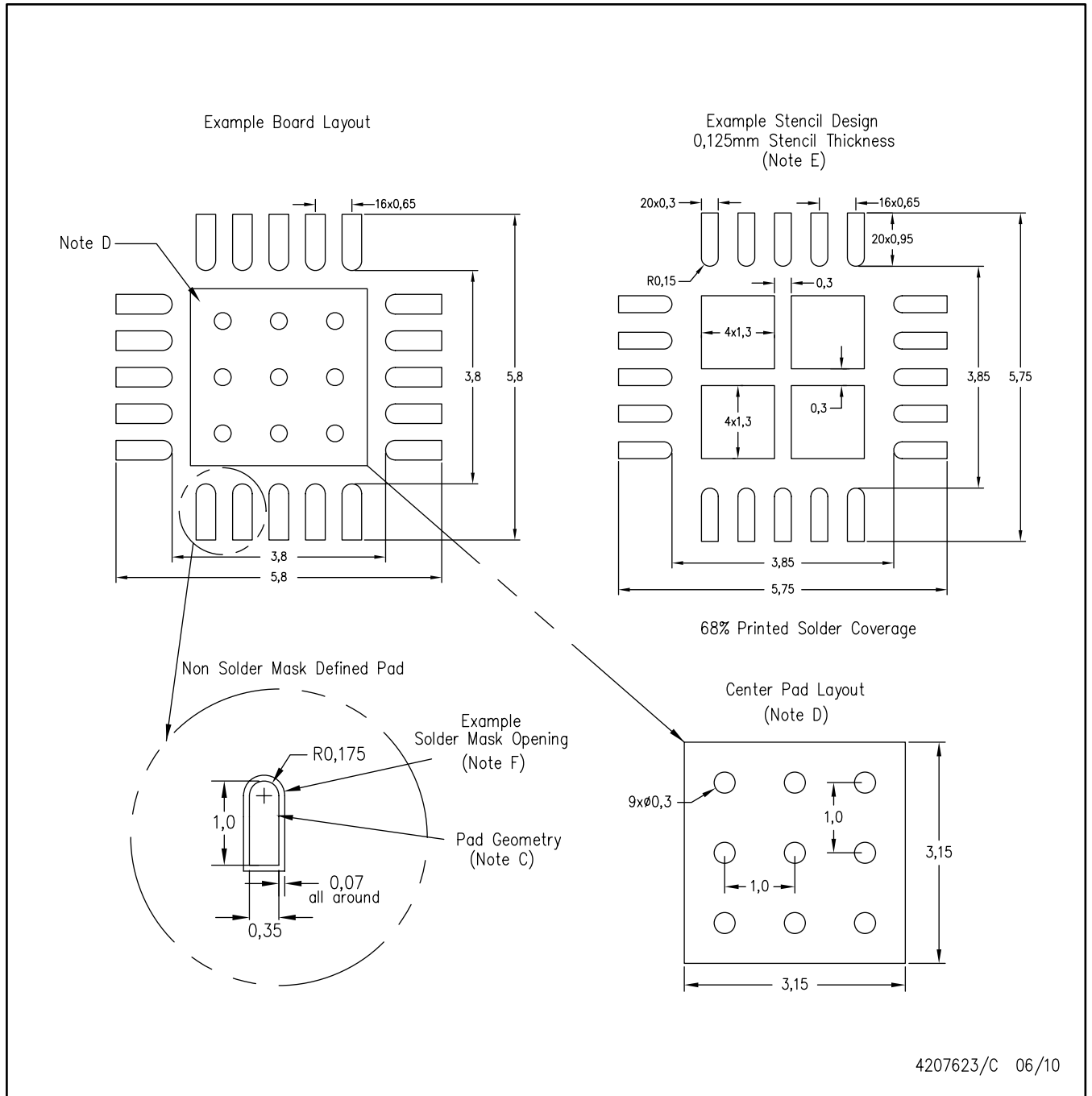


サーマルパッド寸法図

# ランド・パターン

RGW (S-PVQFN-N20)

PLASTIC QUAD FLATPACK NO-LEAD



- 注： A. 全ての線寸法の単位はミリメートルです。  
 B. 図は予告なく変更することがあります。  
 C. 代替設計については、資料IPC-7351を推奨します。  
 D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ「PowerPAD Thermally Enhanced Package」(TI文献番号SLUA271)を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。  
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の推奨事項については、IPC-7525を参照してください。  
 F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

(SPAS093B)

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾することは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認ということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2010, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様の実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上