

LF412

LF412 Low Offset, Low Drift Dual JFET Input Operational Amplifier



Literature Number: JAJSB68



2000 年 8 月

LF412

低オフセット低ドリフト JFET 入力デュアルオペアンプ

概要

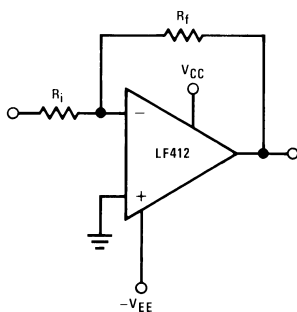
このデバイスは低価格、高速 JFET 入力のオペアンプで非常に低い入力オフセット電圧をもっており、入力オフセット電圧ドリフトは保証されています。また、低消費電流で利得帯域幅積及びスルーレートの高いデバイスです。更にその JFET 入力回路は高耐圧で両入力とも特性がそろっており、非常に低い入力バイアス電流ならびに入力オフセット電流が得られます。デュアルの LF412 は LM358 とピン・コンパチブルとなっており、現行の LM358 を使用した回路の総合特性を容易に向上させる事ができます。

このデバイスは、例えば高速積分器、高速 D/A コンバータ、サンプル&ホールド回路等の、低入力オフセット電圧及びドリフト、低入力バイアス電流、高入力インピーダンス、高スルーレート、及び広帯域幅を必要とするものなど、種々の応用ができます。

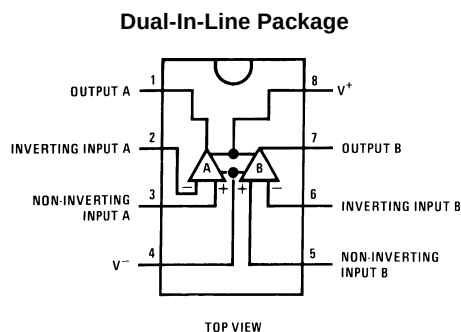
特長

- オフセット電圧、内部調整済み 10mV(最大)
- 入力オフセット電圧ドリフト $10\mu\text{V}/^\circ\text{C}$ (最大)
- 低入力バイアス電流 50pA
- 低入力ノイズ電流 $0.01\text{ pA}/\sqrt{\text{Hz}}$
- 広利得帯域幅 3MHz (最小)
- 高スルーレート $10\text{V}/\mu\text{s}$ (最小)
- 低消費電流 1.8mA/ アンプ当たり
- 高入力インピーダンス $10^{12}\Omega$
- 低高周波歪 $\leq 0.02\%$
- 低 $1/f$ ノイズ・コーナ 50Hz
- 高速セトリング時間 (0.01%) $2\mu\text{s}$

標準回路



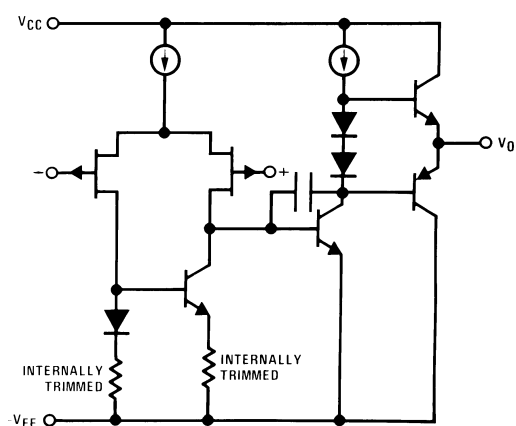
ピン配置図



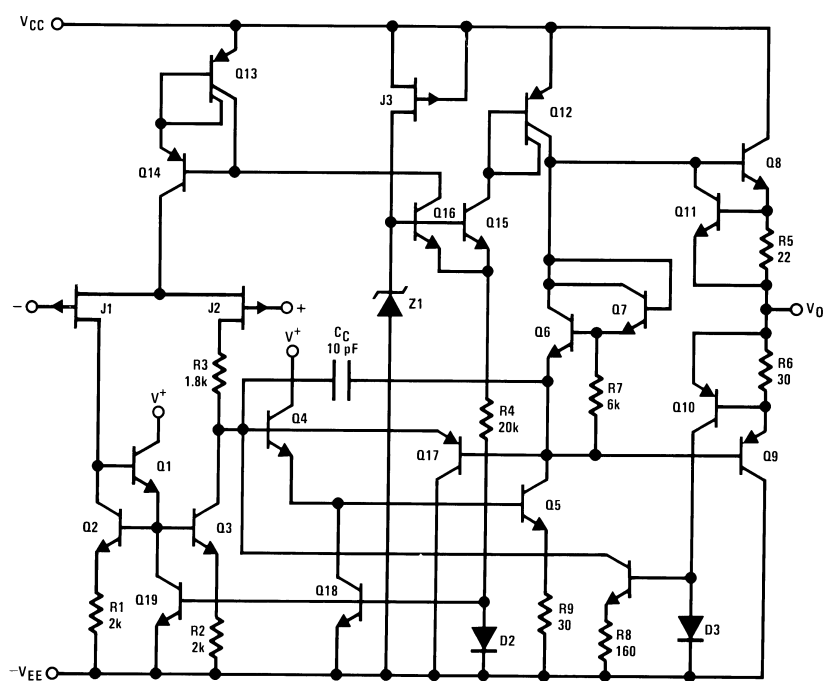
Order Number LF412ACN, LF412CN
See NS Package Number N08E

等価回路

1/2 Dual



Note 1: (省略)



絶対最大定格 (Note 2)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電氣的信頼性試験方法の規格を参照下さい。

	LF412A	LF412	電力消費 (Note 12)	N パッケージ
電源電圧	± 22V	± 18V	T_j max	670mW
差動入力電圧	± 38V	± 30V	θ_{JA} (代表値)	115 °C
入力電圧範囲			動作温度範囲	115 °C /W
(Note 3)	± 19V	± 15V	保存温度範囲	(Note 6)
出力短絡時間			リード温度	− 65 °C ≤ T_A ≤ 150 °C
(Note 4)	連続	連続	(ハンダ付け、10 秒)	260 °C
			ESD 耐圧 (Note 13)	1700V

DC 電氣的特性 (Note 7)

Symbol	Parameter	Conditions		LF412A			LF412			Units
				Min	Typ	Max	Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S = 10\text{ k}\Omega$, $T_A = 25\text{ }^\circ\text{C}$			0.5	1.0		1.0	3.0	mV
$\Delta V_{OS} / \Delta T$	Average TC of Input Offset Voltage	$R_S = 10\text{ k}\Omega$ (Note 8)			7	10		7	20	$\mu\text{V}/^\circ\text{C}$
I_{OS}	Input Offset Current	$V_S = \pm 15\text{V}$ (Note 7, 9)	$T_j = 25\text{ }^\circ\text{C}$		25	100		25	100	pA
			$T_j = 70\text{ }^\circ\text{C}$			2			2	nA
			$T_j = 125\text{ }^\circ\text{C}$			25			25	nA
I_B	Input Bias Current	$V_S = \pm 15\text{V}$ (Note 7, 9)	$T_j = 25\text{ }^\circ\text{C}$		50	200		50	200	pA
			$T_j = 70\text{ }^\circ\text{C}$			4			4	nA
			$T_j = 125\text{ }^\circ\text{C}$			50			50	nA
R_{IN}	Input Resistance	$T_j = 25\text{ }^\circ\text{C}$			10^{12}			10^{12}		Ω
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15\text{V}$, $V_O = \pm 10\text{V}$, $R_L = 2\text{ k}\Omega$, $T_A = 25\text{ }^\circ\text{C}$		50	200		25	200		V/mV
		Over Temperature		25	200		15	200		V/mV
V_O	Output Voltage Swing	$V_S = \pm 15\text{V}$, $R_L = 10\text{ k}\Omega$		± 12	± 13.5		± 12	± 13.5		V
V_{CM}	Input Common-Mode Voltage Range			± 16	+ 19.5		± 11	+ 14.5		V
					− 16.5			− 11.5		V
CMRR	Common-Mode Rejection Ratio	$R_S \leq 10\text{ k}\Omega$		80	100		70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 10)		80	100		70	100		dB
I_S	Supply Current	$V_O = 0\text{V}$, $R_L = \infty$			3.6	5.6		3.6	6.5	mA

Note 2: 「絶対最大定格」とはデバイスが損傷する可能性がある限界値のことです。「動作定格」とは、デバイスは機能するが、規定の性能限界値は保証されない条件のことです。

AC 電氣的特性 (Note 7)

Symbol	Parameter	Conditions	LF412A			LF412			Units
			Min	Typ	Max	Min	Typ	Max	
	Amplifier to Amplifier Coupling	$T_A = 25\text{ }^\circ\text{C}$, $f = 1\text{ Hz-20 kHz}$ (Input Referred)		− 120			− 120		dB
SR	Slew Rate	$V_S = \pm 15\text{V}$, $T_A = 25\text{ }^\circ\text{C}$	10	15		8	15		V/ μs
GBW	Gain-Bandwidth Product	$V_S = \pm 15\text{V}$, $T_A = 25\text{ }^\circ\text{C}$	3	4		2.7	4		MHz

AC 電気的特性 (Note 7) (つづき)

Symbol	Parameter	Conditions	LF412A			LF412			Units
			Min	Typ	Max	Min	Typ	Max	
THD	Total Harmonic Dist	$A_V = +10$, $R_L = 10k$, $V_O = 20\text{ Vp-p}$, $BW = 20\text{ Hz-}20\text{ kHz}$		≤ 0.02			≤ 0.02		%
e_n	Equivalent Input Noise Voltage	$T_A = 25^\circ\text{C}$, $R_S = 100\Omega$, $f = 1\text{ kHz}$		25			25		$\text{nV}/\sqrt{\text{Hz}}$
i_n	Equivalent Input Noise Current	$T_A = 25^\circ\text{C}$, $f = 1\text{ kHz}$		0.01			0.01		$\text{pA}/\sqrt{\text{Hz}}$

Note 3: 特記のない限り、絶対最大負入力電圧は印加されている負電源電圧と同一レベルになります。

Note 4: オペアンプ出力はどちらも連続的にグラウンドと短絡可能ですが、最高接合部温度を超過させないためにそれらの出力を同時に短絡してはいけません。

Note 5: (省略)

Note 6: 動作温度範囲 $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$ が適用されます。すべての場合において、最大定格温度は、デバイス内部の最大接合部温度 T_{jmax} によって制限されます。

Note 7: 特記のない限り、これらの規格は定格温度範囲をカバーするほか、LF412A については $V_S = \pm 20\text{V}$ 、LF412 については $V_S = \pm 15\text{V}$ の場合に適用されます。また V_{OS} 、 I_B 、及び I_{OS} は $V_{CM} = 0$ において測定されるものとします。

Note 8: LF412A は本規格に従って全数検査されています。LF412 は少なくとも 85% が本規格を満足する様に抜き取り検査されています。

Note 9: 入力バイアス電流は接合部の漏れ電流であり、接合部温度 T_j が 10°C 上昇する度に約 2 倍になります。生産時には試験時間が限られているために測定された入力バイアス電流は接合部温度に対する換算値になっています。通常動作時でも接合部温度は内部電力損失 P_D によって周囲温度より上昇しています。接合部から周囲大気への熱抵抗を θ_{JA} とすると、 $T_j = T_A + \theta_{JA} \cdot P_D$ となるので、入力バイアス電流を最低に抑えるためには放熱器の使用を推奨します。

Note 10: 電源電圧除去比は一般慣習に従い、±両電源電圧を同時に上昇または下降させて測定します。 $V_S = \pm 6\text{V} \sim \pm 15\text{V}$ です。

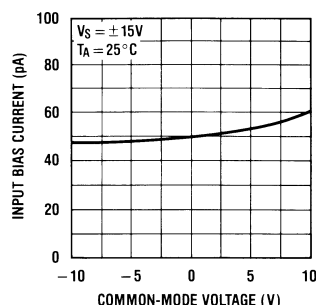
Note 11: (省略)

Note 12: 最大電力消費はそのパッケージの特性により規定されており、最大電力消費近辺でデバイスを動作させると保証値外でデバイスを動作させる原因となります。

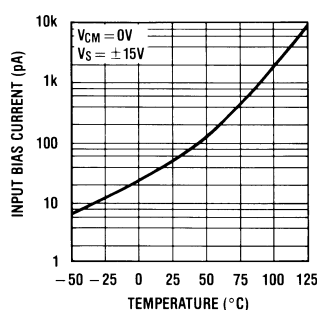
Note 13: 人体モデルに基づき、 $1.5k\Omega$ の抵抗と 100pF のコンデンサを直列に接続した回路を使用します。

代表的な性能特性

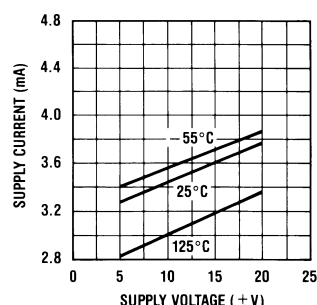
Input Bias Current



Input Bias Current

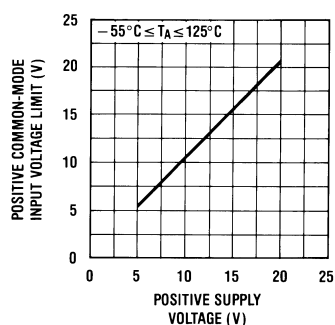


Supply Current

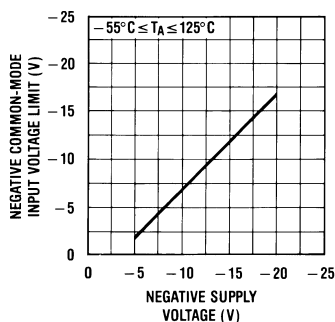


代表的な性能特性 (つづき)

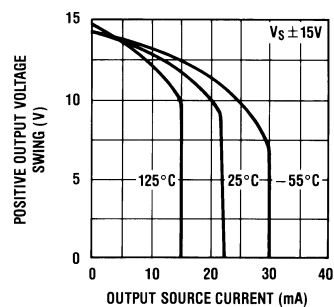
Positive Common-Mode Input Voltage Limit



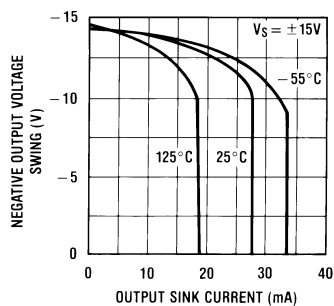
Negative Common-Mode Input Voltage Limit



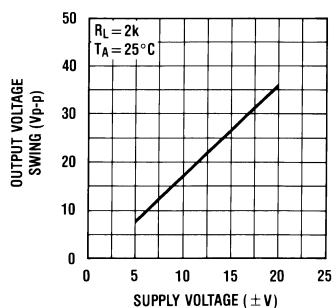
Positive Current Limit



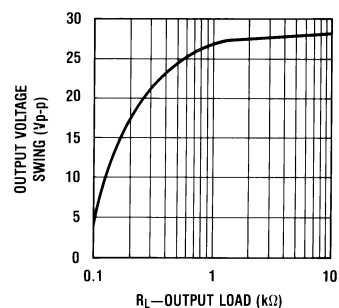
Negative Current Limit



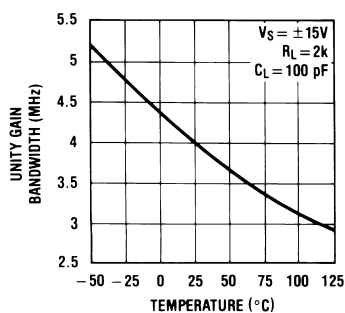
Output Voltage Swing



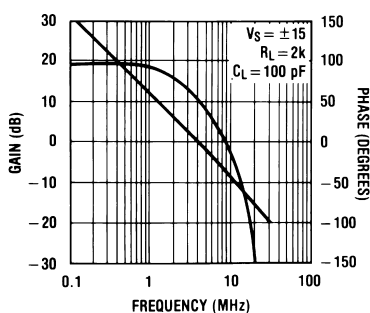
Output Voltage Swing



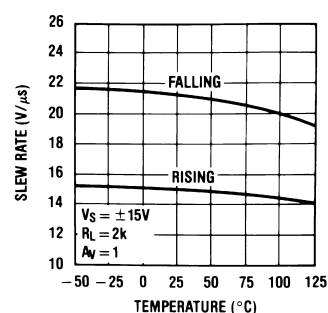
Gain Bandwidth



Bode Plot

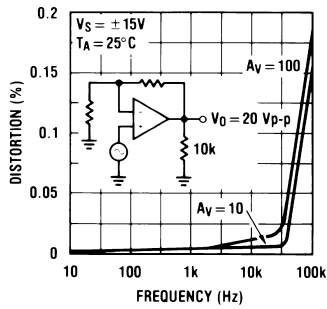


Slew Rate

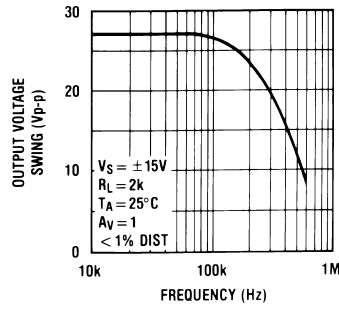


代表的な性能特性 (つづき)

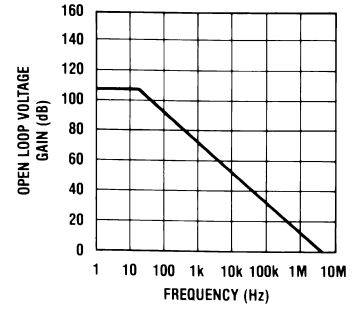
Distortion vs Frequency



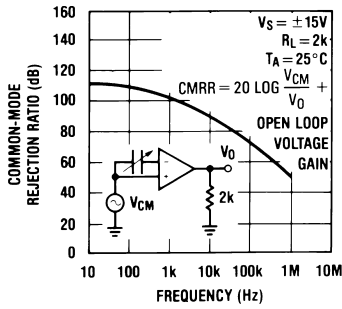
Undistorted Output Voltage Swing



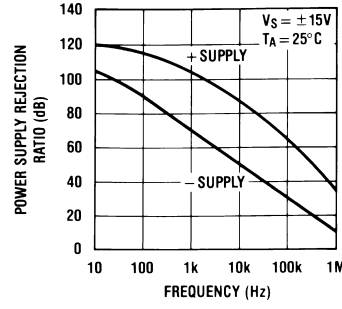
Open Loop Frequency Response



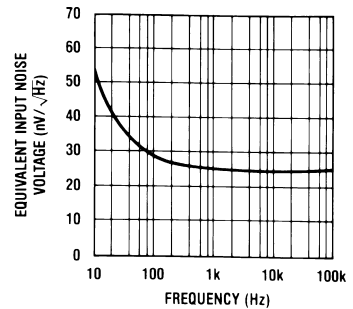
Common-Mode Rejection Ratio



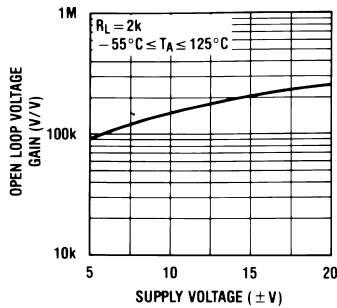
Power Supply Rejection Ratio



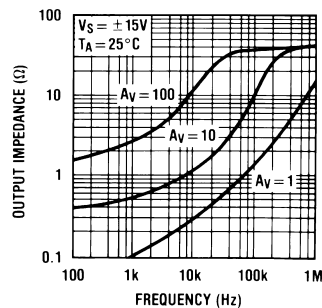
Equivalent Input Noise Voltage



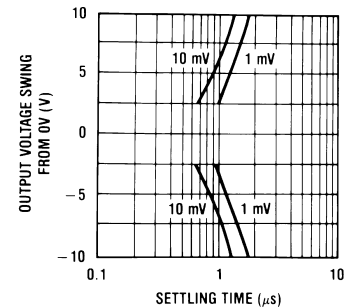
Open Loop Voltage Gain



Output Impedance

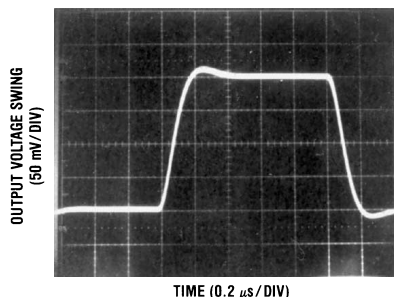


Inverter Settling Time

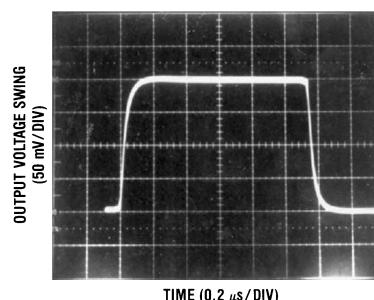


Pulse Response $R_L = 2k\Omega$, $C_L = 10pF$

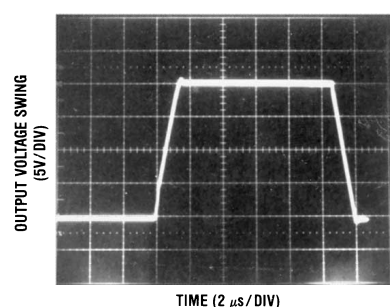
Small Signal Inverting



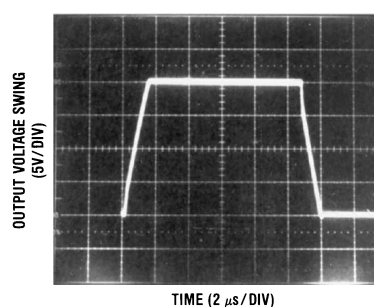
Small Signal Non-Inverting



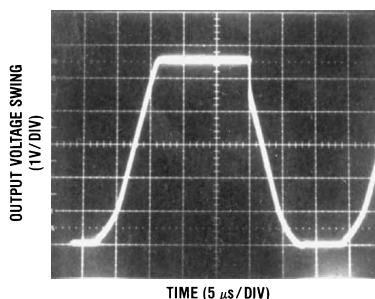
Large Signal Inverting



Large Signal Non-Inverting



Current Limit ($R_L = 100\Omega$)



アプリケーション・ヒント

LF412は、入力オフセット電圧が内部調整済みとなっている JFET 入力デュアルオペアンプです。(BI-FET IITM 技術)。デバイス内の各 JFET は、ゲート〜ソース間及びゲート〜ドレイン間の逆方向降伏電圧が大きく、入力クランプの必要が無いようになっています。従って、入力電流を増加させずに大差動入力電圧を印加する事が可能となっています。この最大差動入力電圧は、また、電源電圧とは無関係となっていますが、入力電圧は、いずれも負の電源電圧を超えてはいけません。この場合には、大電流が流れ、デバイスを焼損してしまうからです。

また、どちらか一方の入力に負同相電圧の限界値を超える負電圧が印加されると、この段の出力の位相は反転し、オペアンプ出力はそれに対応して High または Low となってしまいます。

更に、両入力にともに負同相電圧の限界値を超える負電圧が与えられると、オペアンプ出力は High となってしまいます。上記いずれの場合でも、入力電圧を同相電圧範囲内に戻せば正常動作に復帰してくるので、ラッチ・アップが発生することはありません。

ある一方の入力に正の同相電圧限界値を超える正電圧が加わっても出力位相は変化しませんが、両入力にともにこの電圧が印加されると、オペアンプ出力は強制的に High となってしまいます。

このオペアンプでは、同相電圧入力として正電源電圧に等しい値を印加できますが、この場合には利得帯域幅積ならびにスルーレートがそれぞれ低下してしまいます。また、負の同相入力電圧が負電源電圧の 3V 以内にまでスイングする場合には、入力オフセット電圧が増加します。

アプリケーション・ヒント (つづき)

デバイス内の各オペアンプは、それぞれ、ツェナー・ダイオードによって基準バイアスが与えられているので、 $\pm 6.0V$ でも正常な動作を可能としています。但し、電源電圧がこの値以下の場合には、利得帯域幅ならびにスルーレートが低下します。この LF412 では、定格温度範囲内で、 $2k\Omega$ 負荷抵抗を $\pm 10V$ で駆動する事が可能です。ただし、大負荷電流での駆動時には、どうしても負入力電圧振幅によって入力オフセット電圧が増加してしまい、終局的には出力での正負電圧振幅でアクティブ電流制限の領域に入ります。

注意しておかなければならないのは、IC 上での電源電圧の逆接続ならびにデバイスのソケット逆挿入等であって、もしこれらを誤まるとデバイス内のダイオード類が順方向にバイアスされ無制限にサージ電流が流れてしまい、ついにはデバイス内部導体が焼失し破壊に至ってしまうからです。

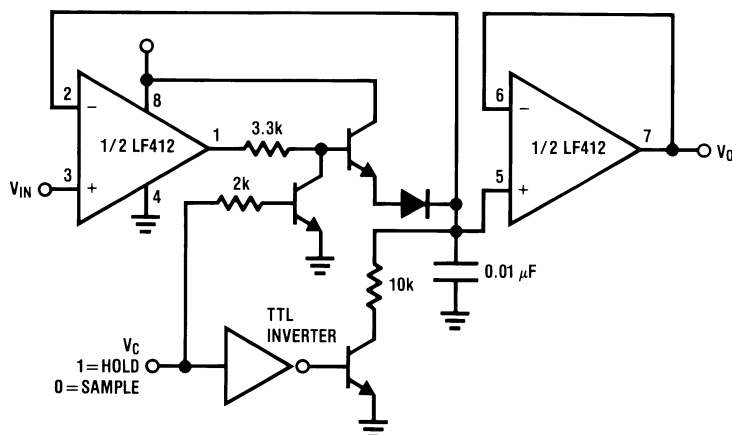
他のほとんどのオペアンプの場合と同様に、安定度向上のため、配線、部品配置及び電源のデカップリング等に注意する必要があります。

例えば、出力から入力に接続される抵抗類はできるだけデバイス本体に近い位置に配置するようにし、不要信号の“ピック・アップ”を防止し、更には、入力及びグラウンド間容量を減じてフィードバック・ポール周波数を可能な限り高くする事が必要です。

このフィードバック・ポールは、オペアンプ帰還回路が抵抗性である時には、どうしても発生してしまいます。デバイス入力 (通常は反転入力端子) 端子での対交流グラウンド容量ならびに入力並列抵抗が、このポール周波数を決定します。多くの場合、このポール周波数は閉ループ利得が $3dB$ 低下する周波数よりも高くなっているため、安定性余裕度上、これを無視できます。ただし、このフィードバック・ポールが予想の $3dB$ 周波数よりもおよそ 6 倍以内となっている時には、オペアンプ出力から入力に対し、進相用のコンデンサを追加する必要があります。このコンデンサは、それと並列に接続される抵抗との RC 時定数がフィードバック・ポール時定数の値より大きい、または、同一値となる様な値に、選定しなければなりません。

代表的なアプリケーション

Single Supply Sample and Hold



生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社／〒 135-0042 東京都江東区木場 2-17-16

TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。



0120-666-116

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上