

LM80

*LM80 Serial Interface ACPI-Compatible Microprocessor System Hardware
Monitor*



Literature Number: JAJ557

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2001年6月

LM80

ACPI 対応シリアルインタフェース、マイクロプロセッサシステム・ハードウェアモニタ

概要

LM80 は正アナログ入力 (× 7)、温度センサ (× 1)、ファン速度計測入力 (× 2) を持ち、ハードウェアの監視が I²C バスを介して行えます。LM80 は WATCHDOG レジスタの値と全ての測定値を比較しオープン・ドレインの割り込み出力を発生させる事ができます。また防犯用のケース開閉 (Chassis Intrusion) 検出回路入力は外付け検出回路の監視とそのリセットが可能です。

LM80 はリニア温度センサやデジタル温度センサとインタフェースする上で適しています。10mV/LSB の分解能と 2.56V までの電圧入力範囲は LM50 のようなリニア温度センサの出力を受けるためには最適です。また BTI 割り込み入力は LM56、LM75 のようなサーモスタットやデジタル温度センサの出力を受けるために最適です。

LM80 は 2.8V から 5.75V の電源電圧範囲、低消費電流、I²C バスインタフェースを備えているため、多くのアプリケーションに使用できます。LM80 の機能は主にパーソナルコンピュータ、電氣的計測機器、事務用機器等のハードウェア監視とその保護に適しています。

特長

- 温度監視
- 7 つの正アナログ入力を装備
- 2 つのプログラム可能ファン速度監視用入力装備
- LM50 のようなリニア温度センサの出力を受けるために最適な 10mV/LSB の分解能と 2.56V までの入力範囲
- 防犯用のケース開閉状態検出回路入力を装備

全ての測定値と比較可能な WATCHDOG レジスタ内蔵
LM56、LM75 のような外付け温度センサから割り込み用入力を装備
I²C シリアル・バス・インタフェースに対応
消費電力を最小限に抑えるためのシャットダウンモード付き
プログラム可能な RST_OUT/OS 端子：
RST_OUT はリセット出力モード用、OS は過温度シャットダウンイベント時の割り込み出力モード用

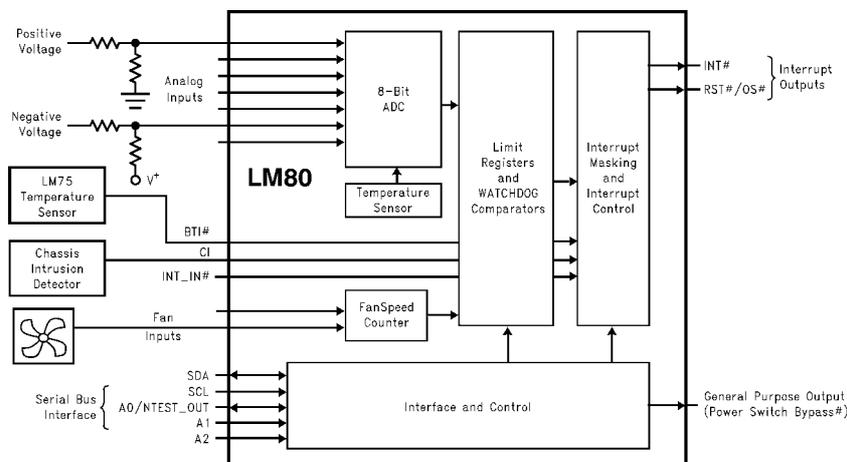
主な仕様

電圧監視精度		± 1%
温度検出精度		± 3%
- 25 ~ + 125		
電源電圧範囲		2.8V ~ 5.75V
消費電流	通常動作時	0.2mA (代表値)
	シャットダウン時	15µA (代表値)
ADC 分解能		8bit
温度検出分解能		0.5

アプリケーション

- サーバやパーソナルコンピュータの温度監視及びハードウェアモニタリング
- 事務用機器
- 電氣的計測機器

代表的なアプリケーション



はアクティブ low ("Not") を示します。

I²C® はフィリップス社の登録商標です。

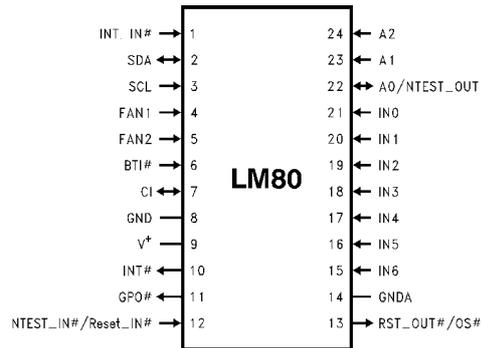
LM80 ACPI 対応シリアルインタフェース、マイクロプロセッサシステム・ハードウェアモニタ

製品情報

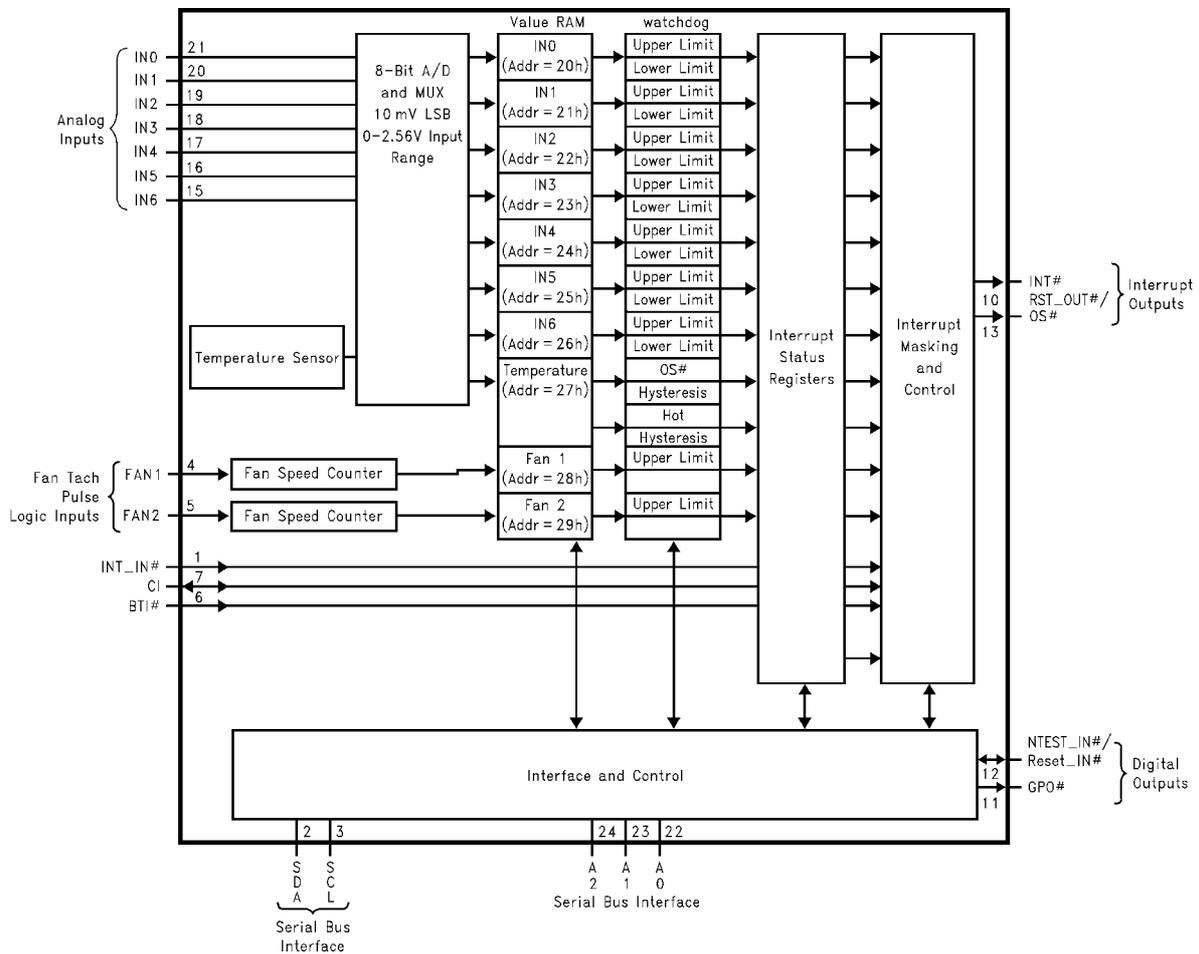
配置図

Temperature Range - 25 T _A + 125		NS Package Number	Specified Power Supply Voltage
Order Number	Device Marking		
LM80CIMT-3 ¹ LM80CIMTX-3 ²	LM80CIMT-3	MTC24B	3.3V
LM80CIMT-5 ¹ LM80CIMTX-5 ²	LM80CIMT-5	MTC24B	5.0V

Note : ¹- レール輸送形態では、1 レールにつき 62 個の部品が含まれます。
²- テープ&リール輸送形態では、1 レールにつき 3400 個の部品が含まれます。



ブロック図



端子説明

端子名	端子番号	端子数	タイプ	説明
INT_IN	1	1	デジタル入力	割り込みマスク・レジスタ1のビット7、および構成レジスタのINT_INイーネーブル・ビット1を介してINT_IN信号を、LM80のINT出力へ送るためのアクティブ low 入力端子です。
SDA	2	1	デジタルI/O	シリアル・バス双方向データ。オープン・ドレイン出力。
SCL	3	1	デジタル入力	シリアル・バス・クロック入力端子

端子説明 (つづき)

端子名	端子番号	端子数	タイプ	説明
FAN1-FAN2	4-5	2	デジタル入力	0 ~ V ⁺ までの範囲を備えたファン速度計入力端子。
BTI	6	1	デジタル入力	LM75 などの増設温度センサの O.S. 出力により駆動される基板温度割り込み入力端子。内部で 10k Ω によりプルアップされています。
CI (Chassis Intrusion)	7	1	デジタル I/O	ケース開閉イベントをラッチする外付け回路からのアクティブ high 入力端子。このラインは、LM80 の動作状態に関係なく high にできます。このラインは LM80 内部でオープン・ドレインになっており、構成レジスタのビット 5 によって制御されます。このラインのリセットには最小で 10ms が必要です。
GND	8	1	グラウンド	すべてのデジタル回路に内部接続されています。
V ⁺ (+ 2.8V to + 5.75V)	9	1	電源	+ 3.3V または + 5V の正電圧電源端子。10 μ F(電解またはタンタル)と 0.1 μ F(セラミック) バイパス・コンデンサを並列にしたものでバイパスしてください。
INT	10	1	デジタル出力	Non-Maskable Interrupt (オープン・ソース) / Interrupt Request (オープン・ドレイン)。構成レジスタのビット 5 でモードを選択し、構成レジスタのビット 1 を 1 にセットすると出力がイネーブルになります。デフォルトの状態はディスエーブルです。
GPO (Power Switch Bypass)	11	1	デジタル出力	外付けの p チャネル型パワー MOSFET を駆動し、ソフトウェアによる電源制御を可能にするアクティブ low のオープン・ドレイン出力端子。
NTEST_IN/ RESET_IN	12	1	デジタル入力	NAND ツリーのボード・レベルでの接続性テストを可能にするアクティブ low 入力端子。NAND ツリー・テストについては 10.0 項を参照してください。NAND ツリーの接続性がイネーブルになると、LM80 は必ず電源オン状態にリセットされます。
RST_OUT/OS	13	1	デジタル出力	5mA(オープン・ドレイン)をドライブできるアクティブ low 出力マスタ・リセット端子。そのアクティブ low パルス幅は最小で 10ms。構成レジスタのビット 4 と、ファン除数 /RST_OUT/OS レジスタのビット 7 によってイネーブルすることで利用可能になります。ファン除数 /RST_OUT/OS レジスタのビット 6 によって、この出力はアクティブ low の過温度シャットダウン (OS) としてイネーブルになります。
GNDA	14	1	グラウンド	すべてのアナログ回路に内部接続されています。すべてのアナログ入力の基準グラウンドです。性能を最適化するには、この端子を低ノイズのアナログ・グラウンド・プレーンに接続する必要があります。
IN6-IN0	15-21	7	アナログ入力	フルスケールが 0 ~ 2.56V のアナログ入力端子。
A0/NTEST_OUT	22	1	デジタル I/O	シリアル・バス・アドレスの最下位ビット。NAND ツリー試験中、この端子は出力として機能します。
A1-A2	23-24	2	デジタル入力	シリアル・バス・アドレス・バイトの最上位の 2 ビットを決める端子。
端子数合計		24		

絶対最大定格 (Note 1、2)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

正電源電圧 (V^+)	6.5V
任意の入出力端子における電圧	- 0.3V ~ ($V^+ + 0.3V$)
グラウンド間電位差 (GND-GNDA)	$\pm 300mV$
任意の端子における入力電流 (Note 3)	$\pm 5mA$
パッケージ入力電流 (Note 3)	$\pm 20mA$
最大接合部温度 (T_J max)	+ 150
ESD 耐圧 (Note 5)	
人体モデル	2000V
マシン・モデル	125V

ハンダ付け温度

MTC24B パッケージ (Note 6) :

ペーパ・フェーズ (60 秒)	215
赤外線 (15 秒)	235
保存温度範囲	- 65 ~ + 150

動作定格 (Note 1、2)

動作温度範囲	T_{MIN}	T_A	T_{MAX}
LM80CIMT-3、LM80CIMT-5	- 25	T_A	+ 125
推奨温度範囲	T_{MIN}	T_A	T_{MAX}
LM80CIMT-3、LM80CIMT-5	- 25	T_A	+ 125
接合部 - 周囲間熱抵抗 (θ_{JA} (Note 4))			
NS パッケージ番号 : MTC24B	95	/W	
電源電圧 (V^+)	+ 2.8V ~ + 5.75V		
グラウンド間電位差 ((GND - GNDA))	100mV		
V_{IN} 電圧範囲	- 0.05V ~ $V^+ + 0.05V$		

DC 電気的特性

特記のない限り下記の規格は LM80CIMT-3 では + 2.8V_{DC} V^+ + 3.8V_{DC}、LM80CIMT-5 では + 4.25V_{DC} V^+ + 5.75V_{DC}、 $IN_0 \sim IN_6$ の $R_S = 25$ の場合に対して適用されます。太字のリミット値は $T_A = T_J = T_{MIN} \sim T_{MAX}$ に対して、その他のリミット値は $T_A = T_J = 25$ に対して適用されます。(Note 7)

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
POWER SUPPLY CHARACTERISTICS					
I^+	Supply Current	Interface Inactive and $V^+ = 5.75V$	0.2	2.0	mA (max)
		Interface Inactive and $V^+ = 3.8V$	0.18	1.5	mA (max)
	Shutdown Mode	15		μA	
TEMPERATURE-to-DIGITAL CONVERTER CHARACTERISTICS					
	Temperature Error	- 25 T_A + 125		± 3	(max)
	Resolution			0.5	(min)
ANALOG-to-DIGITAL CONVERTER CHARACTERISTICS					
	Resolution (8 bits with full-scale at 2.56V)		10		mV
TUE	Total Unadjusted Error	(Note 10)		± 1	% (max)
DNL	Differential Non-Linearity			± 1	LSB (max)
PSS	Power Supply Sensitivity		± 1		%/V
t_C	Total Monitoring Cycle Time	(Note 11) 9-bit Temp resolution	1.0	1.5	sec (max)
		12-bit Temp resolution		2	sec (max)
MULTIPLEXER/ADC INPUT CHARACTERISTICS					
	On Resistance		0.5	10	k (max)
	Input Current (On Channel Leakage Current)		± 1		μA
	Off Channel Leakage Current		± 1		μA

DC 電気的特性 (つづき)

特記のない限り、下記の規格は LM80C1MT-3 では +2.8V_{DC} V⁺ + 3.8V_{DC}、LM80C1MT-5 では +4.25V_{DC} V⁺ + 5.75V_{DC}、IN0 ~ IN6 の R_S = 25 の場合に対して適用されます。太字のリミット値は T_A = T_J = T_{MIN} ~ T_{MAX} に対して、その他のリミット値は T_A = T_J = 25 に対して適用されます。(Note 7)

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
FAN RPM-to-DIGITAL CONVERTER					
	Fan RPM Error	+ 25 T _A + 75		± 10	% (max)
		- 10 T _A + 100		± 15	% (max)
		- 25 T _A + 125		± 20	% (max)
	Full-scale Count			255	(max)
	FAN1 and FAN2 Nominal Input RPM (See Section 6.0)	Divisor = 1, Fan Count = 153 (Note 12)	8800		RPM
		Divisor = 2, Fan Count = 153 (Note 12)	4400		RPM
		Divisor = 3, Fan Count = 153 (Note 12)	2200		RPM
		Divisor = 4, Fan Count = 153 (Note 12)	1100		RPM
	Internal Clock Frequency	+ 25 T _A + 75	22.5	20.2 24.8	kHz (min) kHz (max)
		- 10 T _A + 100	22.5	19.1 25.9	kHz (min) kHz (max)
		- 25 T _A + 125	22.5	18 27	kHz (min) kHz (max)
DIGITAL OUTPUTS: A0/NTEST_OUT, INT					
V _{OUT(1)}	Logical "1" Output Voltage	I _{OUT} = + 5.0 mA at V ⁺ = + 4.25V, I _{OUT} = + 3.0 mA at V ⁺ = + 2.8V		2.4	V (min)
V _{OUT(0)}	Logical "0" Output Voltage	I _{OUT} = - 5.0 mA at V ⁺ = + 5.75V, I _{OUT} = - 3.0 mA at V ⁺ = + 3.8V		0.4	V (max)
OPEN DRAIN OUTPUTS: GPO, RST_OUT/OS, CI					
V _{OUT(0)}	Logical "0" Output Voltage	I _{OUT} = - 5.0 mA at V ⁺ = + 5.75V, I _{OUT} = - 3.0 mA at V ⁺ = + 3.8V		0.4	V (min)
I _{OH}	High Level Output Current	V _{OUT} = V ⁺	0.1	100	μA (max)
	RST_OUT/OS, CI Pulse Width		30	10	ms (min)
OPEN DRAIN SERIAL BUS OUTPUT: SDA					
V _{OUT(0)}	Logical "0" 出力 Voltage	I _{OUT} = - 3.0 mA at V ⁺ = + 5.75V, I _{OUT} = - 3.0 mA at V ⁺ = + 3.8V		0.4	V (min)
I _{OH}	High Level 出力 Current	V _{OUT} = V ⁺	0.1	100	μA (max)
DIGITAL INPUTS: A0/NTEST_Out, A1-A2, BTI, CI (Chassis Intrusion), INT_IN, and NTEST_IN/Reset_IN					
V _{IN(1)}	Logical "1" Input Voltage			2.0	V (min)
V _{IN(0)}	Logical "0" Input Voltage			0.8	V (max)
SERIAL BUS INPUTS (SCL, SDA) and FAN TACH PULSE INPUTS (FAN1, FAN2)					
V _{IN(1)}	Logical "1" Input Voltage			0.7 × V⁺	V (min)
V _{IN(0)}	Logical "0" Input Voltage			0.3 × V⁺	V (max)
ALL DIGITAL INPUTS Except for BTI					
I _{IN(1)}	Logical "1" Input Current	V _{IN} = V ⁺	- 0.005	- 1	μA (min)
I _{IN(0)}	Logical "0" Input Current	V _{IN} = 0 V _{DC}	0.005	1	μA (max)
C _{IN}	Digital Input Capacitance		20		pF

DC 電気的特性 (つづき)

特記のない限り、下記の規格は LM80C1MT-3 では +2.8V_{DC} V⁺ + 3.8V_{DC}、LM80C1MT-5 では +4.25V_{DC} V⁺ + 5.75V_{DC}、IN0 ~ IN6 の R_S = 25 の場合に対して適用されます。太字のリミット値は T_A = T_J = T_{MIN} ~ T_{MAX} に対して、その他のリミット値は T_A = T_J = 25 に対して適用されます。(Note 7)

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
BTI Digital Input					
I _{IN(1)}	Logical "1" Input Current	V _{IN} = V ⁺	- 1	- 10	μA (min)
I _{IN(0)}	Logical "0" Input Current	V _{IN} = 0 V _{DC}	500	2000	μA (max)
C _{IN}	Digital Input Capacitance		20		pF

AC 電気的特性

特記のない限り、下記の規格は LM80C1MT-3 では +2.8V_{DC} V⁺ + 3.8V_{DC}、LM80C1MT-5 では +4.25V_{DC} V⁺ + 5.75V_{DC} の場合に対して適用されます。太字のリミット値は T_A = T_J = T_{MIN} ~ T_{MAX} に対して、その他のリミット値は T_A = T_J = 25 に対して適用されます。(Note 13)

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
--------	-----------	------------	---------------------	--------------------	-------------------

SERIAL BUS TIMING CHARACTERISTICS

t ₁	SCL (Clock) Period			2.5	μs (min)
t ₂	Data In Setup Time to SCL High			100	ns (min)
t ₃	Data Out Stable After SCL Low			0	ns (min)
t ₄	SDA Low Setup Time to SCL Low (start)			100	ns (min)
t ₅	SDA High Hold Time After SCL High (stop)			100	ns (min)

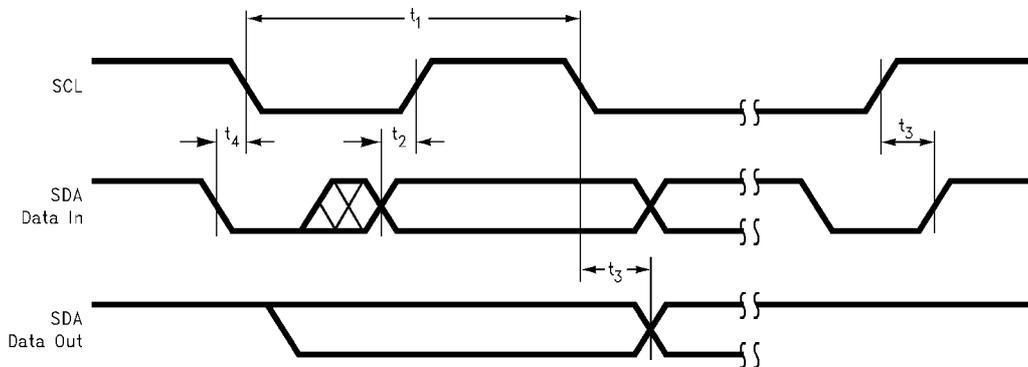
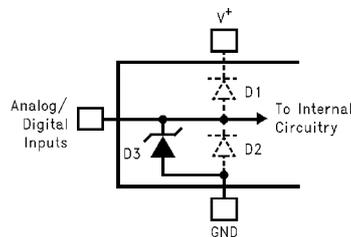


FIGURE 1. Serial Bus Timing Diagram

AC 電气的特性 (つづき)

- Note 1:** 絶対最大定格とは、IC に破壊が発生する可能性のあるリミット値をいいます。動作定格とは、デバイスが機能する条件をいいますが、特定の性能リミット値を示すものではありません。保証された仕様および試験条件については、「電气的特性」を参照してください。保証された仕様は、電气的特性に記載されている試験条件においてのみ適用されます。デバイスが記載の試験条件下で動作しない場合、いくつかの性能特性が低下することがあります。
- Note 2:** 特記のない限り、すべての電圧はグラウンドに対して測定されます。
- Note 3:** いずれかの端子で入力電圧 (V_{IN}) が電源電圧範囲を超えた場合 ($V_{IN} < (\text{GND または GND A})$ あるいは $V_{IN} > V^+$)、その端子の入力電流は 5mA 以下に制限しなければなりません。最大パッケージ入力定格電流 (20mA) により、電源電圧を超えて 5mA の電流を流すことができる端子数は 4 本に制限されます。
- Note 4:** 温度上昇時の動作では最大消費電力の定格を T_{Jmax} (最大接合部温度)、 J_A (接合部・周囲温度間熱抵抗)、および T_A (周囲温度) に従ってデレーティングしなければなりません。任意の温度における最大許容消費電力は、 $P_D = (T_{Jmax} - T_A) / J_A$ となります。
- Note 5:** 人体モデルでは、100pF のコンデンサから 1.5kΩ を通じて各端子へ放電されます。マシン・モデルでは 200pF のコンデンサから各端子へ直接放電されます。
- Note 6:** 表面実装デバイスのその他のハンダ付け方法については、ナショナル セミコンダクター社最新版データ・ブックの「表面実装」の項を参照してください。
- Note 7:** 各入力および出力はグラウンドに対して、ブレイクダウン電圧が公称 6.5V のツェナー・ダイオードによって保護されています。下記のとおり、入力電圧が V^+ より 0.3V 高くなるか、グラウンドより 0.3V 低くても LM80 に損傷を与えません。入力と電源電圧との間には寄生ダイオードが存在します。これらのダイオードが正方向に 50mV 以上バイアスされると、A/D 変換に誤差が発生することがあります。たとえば V^+ が 4.50V のとき、正確な変換を行うためには入力電圧が $4.55V_{DC}$ 以下でなければなりません。



x 印はダイオードが存在することを表します。

Pin Name	D1	D2	D3	Pin Name	D1	D2	D3
INT_IN	x	x	x	NTEST_IN/ Reset_IN			x
CI		x	x	IN0-IN6	x	x	x
GPO		x	x	BTI	x	x	x
FAN1-FAN2			x	INT	x	x	x
SCL			x	A1-A2	x	x	x
SDA		x	x	A0/NTEST_Out	x	x	x
RST_OUT/OS		x					

FIGURE 2. ESD Protection Input Structure

- Note 8:** 代表値 (Typical) は $T_J = T_A = 25^\circ\text{C}$ のときの値で、最も標準的な数値です。
- Note 9:** リミット値はナショナル セミコンダクター社の AOQL (Average Outgoing Quality Level) によって保証されています。
- Note 10:** TUE (Total Unadjusted Error) には、A/D コンバータのオフセット、利得、および直線性誤差が含まれます。
- Note 11:** Total Monitoring Cycle Time には、温度変換、7 つのアナログ入力電圧変換、および 2 つの速度計の読み取りが含まれます。各アナログ入力電圧の変換には 100ms(Typ)、最大で 112ms 要します。8 ビット+サインの温度変換には 100ms(Typ)、最大で 112ms 要します。また、11 ビット+サインの値では 800ms(Typ)、最大で 900ms 要します。ファン速度計の読み取りには 4400rpm で 20ms(Typ)、最大で 200ms 要します。
- Note 12:** 総ファン・カウント値は、ファン速度計出力の分解能あたり 2 パルス (2ppr) を基準とした値です。
- Note 13:** タイミング仕様は、シリアル・バス入力のロジック・レベルが立ち下がりエッジで $V_{IN(0)} = 0.3 \times V^+$ 、立ち上がりエッジで $V_{IN(1)} = 0.7 \times V^+$ の条件で試験されています。

テスト回路

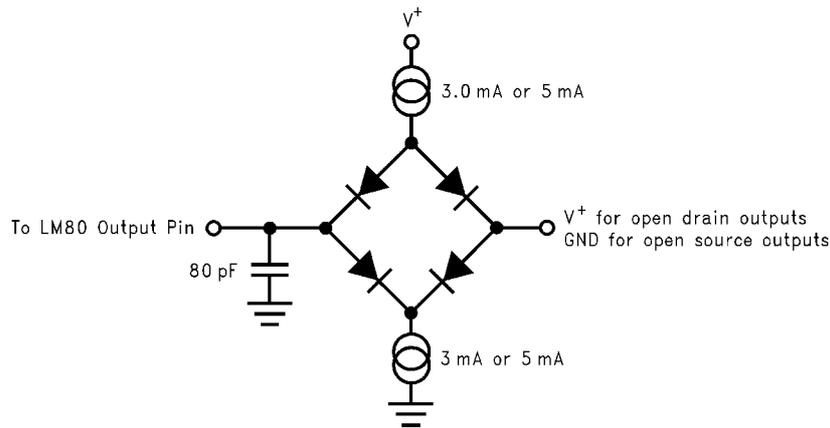


FIGURE 3. Digital Output Load Test Circuitry

機能説明

1.0 概要

LM80は、7チャンネルのアナログ入力、温度センサ、デルタ-シグマ型 A/D コンバータ、2つのファン速度カウンタ、WATCHDOG レジスタ、さまざまな入出力を1つのチップに搭載しています。2線式シリアル・バス・インタフェースも備えています。LM80はパーソナル・コンピュータの電源と温度の監視、ファン制御、ファン監視を行います。

LM80はアナログ入力から8ビットデジタル・データへの変換を常に行い、LSB(最下位ビット)の重み付けが10mVであるため、入力範囲は0~2.56Vになります。LM80のアナログ入力端子により、一般的なコンピュータに内蔵されている数種類の電源電圧の測定が可能です。温度は9ビットまたは12ビットの2の補数に変換され、分解能はそれぞれ0.5/LSBまたは0.0625/LSBです。

ファン入力は、ファン故障信号とファンからの速度パルス信号のどちらも入力できるようプログラム可能です。さらにファン故障信号は、アクティブ high とアクティブ low のどちらにもプログラム可能です。ファン入力はファンからの速度パルスの間隔を測定するため、ファン速度が遅いほどカウント値が大きくなります。ファン入力はデジタル入力になっており、0~V⁺の範囲の電圧が入力可能で、スレッシュホールド・レベルは約V⁺/2です。ファン・カウンタのフルスケール値は255(8ビット・カウンタ)で、これはファンが停止しているか、ファン速度が非常に遅いことを表します。ファン速度の公称値は、153カウントを基準としており、1100~8800RPMの範囲でプログラム可能です。立ち上がりおよび立ち下がり時間が遅いときに備えて、信号の調整回路も含まれています。

Figure 4に示すとおり、LM80には数多くのレジスタが内蔵されており、次のものがあります。

構成レジスタ: 制御と構成をプログラムします。

割り込みステータス・レジスタ: 各 WATCHDOG のリミット値と割り込みイベントの状態を表す2つのレジスタです。

割り込みマスク・レジスタ: 両方のハードウェア割り込み出力を個別にマスクするだけでなく、個々の入力ソースをマスクすることもできます。

ファン除数/RST_OUT/OS レジスタ: このレジスタのビット0~5には、FAN1 および FAN2 入力の除数ビットが格納されます。ビット6~7は、RST_OUT/OS 出力の機能を制御します。

OS 構成 / 温度検出分解能レジスタ: OS (Overtemperature Shutdown) の構成は、このレジスタの下位3ビットで制御されます。ビット3により、12ビット温度変換をイネーブルします。ビット4~7は、12ビット分解能のときの温度読み取り値の下位4ビットを反映します。

数値 RAM: 温度、電圧、ファン・カウント値、ファン除数/RST_OUT/OS レジスタのリミット値の監視結果はすべてこの数値 RAM に格納されます。数値 RAM は合計で32バイトから成ります。最初の10バイトにはすべての監視結果が格納され、次の20バイトにはファン除数/RST_OUT/OS レジスタのリミット値が格納されており、20h~3Fhに配置されて、最上位の2バイトは使用されません。

LM80は、起動すると各測定を順に実行し、約1サイクル/秒で動作し続けます。各測定値はWATCHDOGまたはリミット・レジスタに格納された値と比較されます。測定値がLM80にプログラムされたリミット値を超えると、割り込みステータス・レジスタ内の対応する割り込みがセットされます。ハードウェア割り込みラインは、INTとRST_OUT/OSの2つが用意されています。INTは、各割り込みソースのマスクと各出力のマスクとで完全なプログラムが可能です。RST_OUT/OSは、温度読み取り専用のWATCHDOGレジスタです。また、ファン除数レジスタには、ハードウェア割り込みをイネーブルまたはディスエーブルするための制御ビットがあります。

さらに複数の外付け温度センサ LM75 の出力を接続するためのBTI (Board Temperature Interrupt) 入力とケース開閉状態検出入力用のCI (Chassis Intrusion) 入力を介して、INTにチェーン結合可能なデジタル入力も備えています。ケース開閉状態検出入力は、コンピュータのケースが開けられたときにラッチする外付け回路からアクティブ high 信号を入力するように設計されています。

機能説明 (つづき)

2.0 インタフェース

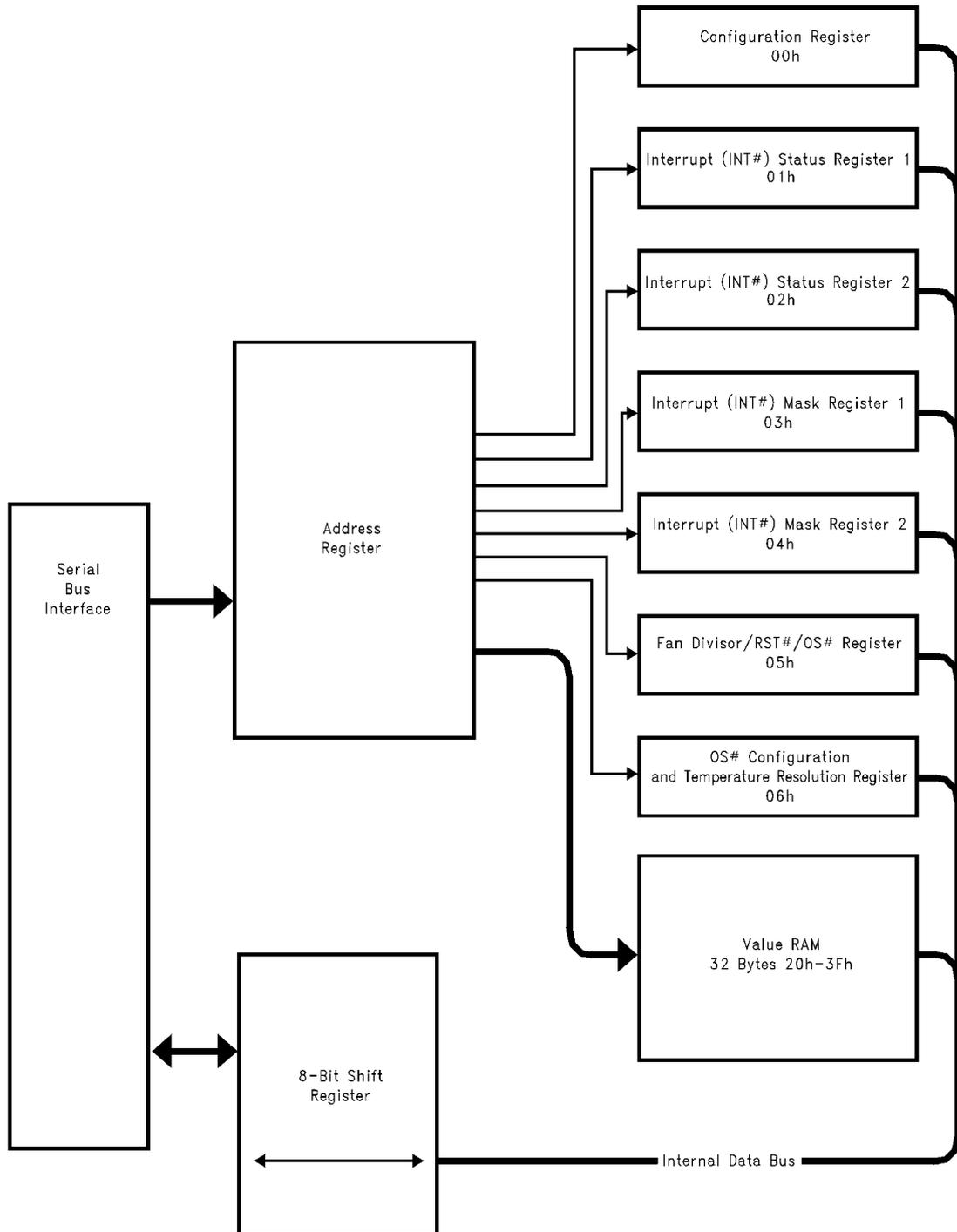


FIGURE 4. LM80 Register Structure

機能説明 (つづき)

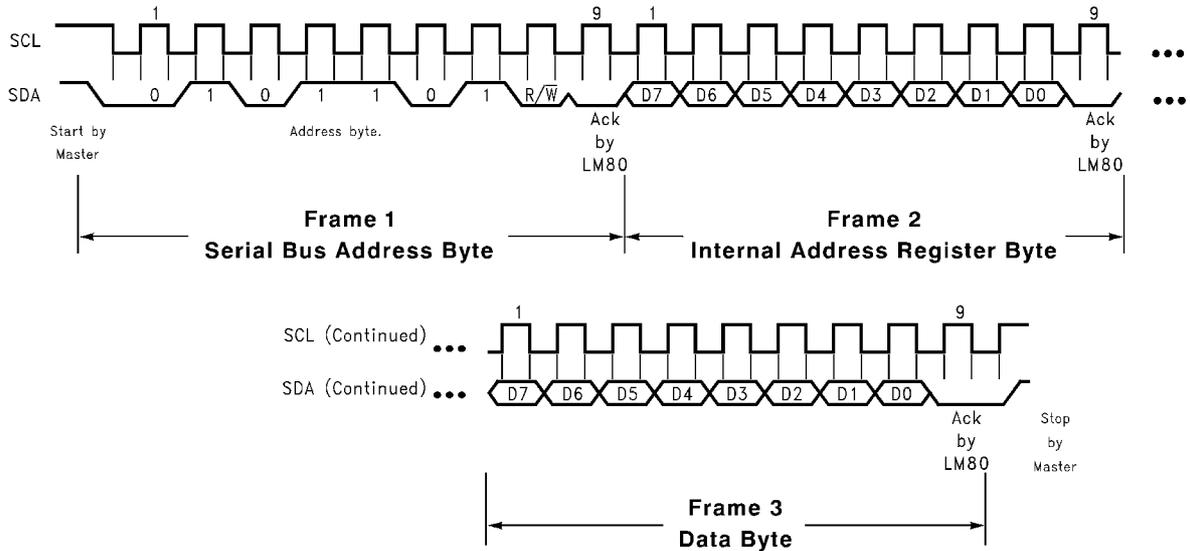
2.1 LM80 の内部レジスタ

TABLE 1. 内部レジスタおよび対応する LM80 の内部アドレス

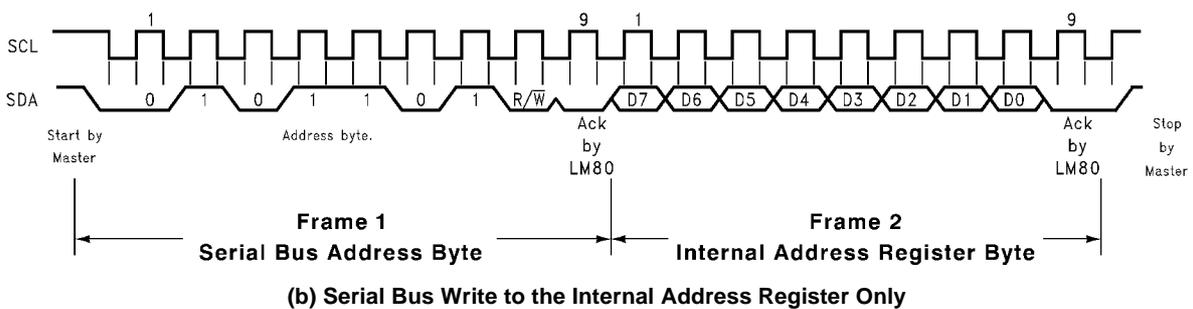
レジスタ	LM80 内部の 16 進アドレス (アドレス・レジスタに書き込まれるデータ)	電源投入時の値	説明
構成レジスタ	00h	0000 1000	
割り込みステータス・レジスタ 1	01h	0000 0000	
割り込みステータス・レジスタ 2	02h	0000 0000	
割り込みマスク・レジスタ 1	03h	0000 0000	
割り込みマスク・レジスタ 2	04h	0000 0000	
ファン除数 /RST_OUT/OS レジスタ	05h	0001 0100	FAN1 および FAN2 の除数 = 2 (カウント値 153 = 4400RPM)
OS/ 構成および温度検出分解能レジスタ	06h	0000 0001	
数値 RAM	20h-3Fh		

機能説明 (つづき)

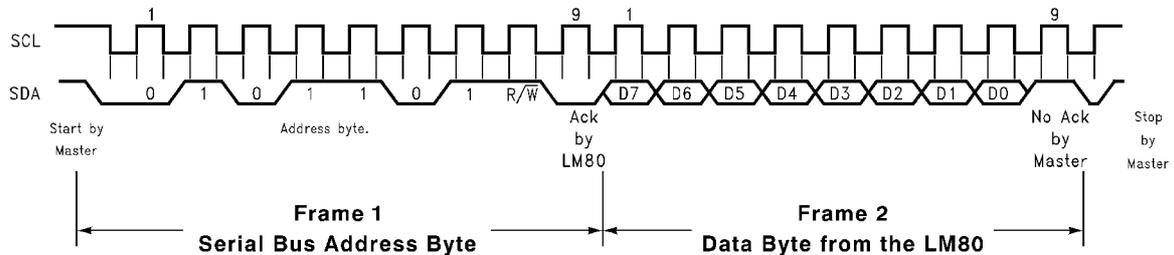
2.2 シリアル・バス・インタフェース



(a) Serial Bus Write to the Internal Address Register followed by the Data Byte



(b) Serial Bus Write to the Internal Address Register Only



(c) Serial Bus Read from a Register with the Internal Address Register Preset to Desired Location

FIGURE 5. Serial Bus Timing

シリアル・バスの制御ラインは、SDA(シリアル・データ)、SCL(シリアル・クロック)、A0 ~ A2(アドレス)の各端子から構成されます。LM80はスレーブとしてのみ動作します。SCLラインはシリアル・インタフェースのみを制御し、LM80内部のA/Dコンバータやファン・カウンタなどのクロック機能はすべて、別の非同期内部クロックによって動作します。

シリアル・バス・インタフェースを使用する場合、書き込みは、必ずLM80のシリアル・バス・インタフェース・アドレス・バイトに続いて内部アドレス・レジスタ・バイト、次にデータ・バイトという順で行われます。読み出しには次の2つの場合があります。

1. 内部アドレス・レジスタがあらかじめ所望のアドレスであることがわかっている場合、LM80はシリアル・バス・インタフェース・アドレス・バイトに続いて、LM80から読み出されたデータ・バイトの順に読み出されます。(Figure 5(c)を参照)

2. 内部アドレス・レジスタの値が不明な場合、シリアル・バス・インタフェース・アドレス・バイト、内部アドレス・レジスタ・バイトの順でLM80に書き込みます。その後、シリアル通信が再開され、シリアル・バス・インタフェース・アドレス・バイトに続いて、LM80から読み出されたデータ・バイトの順に読み出しが行われます。(Figure 5の(a)のFrame 1、2に続き、(c)のFrame 1、2と続く一連の制御)

LM80に電源投入直後のシリアル・バス・アドレスデフォルト値は、2進数で0101(A2)(A1)(A0)です。ここで、A0 ~ A2は同じ名前前で定義された端子の状態を表します。

これらすべてのデータ通信を、Figure 5のシリアル・バス・インタフェース・タイミング図に示します。

機能説明 (つづき)

3.0 LM80 の使用法

3.1 電源投入

最初の電源投入時には、LM80 はその一部のレジスタに対して「パワーオン・リセット」を実行します。電源投入時の各レジスタの状態を Table 1 に示します。電源投入時の値が示されていないレジスタは、電源投入時の状態が不定です (数値 RAM と WATCHDOG のリミット値も含む)。A/D コンバータは動作していません。ほとんどのアプリケーションでは、電源投入後の最初の動作として WATCHDOG のリミット値を数値 RAM に書き込みます。

3.2 リセット

構成レジスタの INITIALIZATION では、パワーオン・リセットと同じ動作が行われます。電源投入直後は数値 RAM の変換結果と WATCHDOG のリミット値は初期値が存在しないためリセットが行われず、これらの値は不定になっています。一方、数値 RAM に正しい変換結果があらかじめ格納されているか、WATCHDOG リミット値がすでに設定されている場合には、それらは構成レジスタの INITIALIZATION の影響を受けず、保護されます。パワーオン・リセットおよび構成レジスタの INITIALIZATION によって、次のレジスタがクリア、または初期化されます (初期値は Table 1 に示します)。

構成レジスタ

割り込みステータス・レジスタ 1

割り込みステータス・レジスタ 2

割り込みマスク・レジスタ 1

割り込みマスク・レジスタ 2

ファン除数 /RST_OUT/OS レジスタ

OS 構成 / 温度検出分解能レジスタ

数値 RAM (アドレス 20h ~ 3Fh のレジスタ、ここには温度の読み出し値、IN0 ~ IN6 の読み出し値、FAN1 および FAN2 の読み出し値、および WATCHDOG リミット値が格納されています)。

構成レジスタの INITIALIZATION は、構成レジスタのビット 7 を high にすることによって実行されます。このビットは、セット後、自動的にクリアされます。

NTEST_IN/Reset_IN 端子を 50ns 以上 low にすることによって、LM80 を「電源投入状態」にリセットできます。

3.3 構成レジスタの使用法

構成レジスタは、LM80 全体の制御を行います。電源投入時には A/D コンバータは停止しており、INT_Clear が実行されて、INT および RST_OUT/OS 割り込み出力がクリアされます。構成レジスタは、LM80 の起動と停止、INT 出力のイネーブルとディスエーブル、CI および GPOI/O 端子のクリアとセット、RST_OUT/OS 端子のリセット・パルスの起動を行い、3.2 章で説明したリセット機能を実行します。

構成レジスタのビット 0 は、LM80 の監視ループを制御します。ビット 0 を low にセットすると LM80 の監視ループが停止し、LM80 がシャットダウン・モードに入って、消費電力が低減します。シリアル・バスの通信は LM80 のどのレジスタとも可能ですが、このラインをアクセスすることによってシャットダウン電流が増加し、活動中は最高で最大定格電源電流まで増大します。ビット 0 を high にセットすると監視ループがスタートします。詳細は以下で説明します。

構成レジスタのビット 1 が high になると、INT 割り込みの結線出力がイネーブルされます。

構成レジスタのビット 2 は、INT 端子をオープン・ソースにするか、オープン・ドレインにするかを定義します。

ビット 3 が high になると INT 出力がクリアされます。LM80 の監視機能は、ビット 3 が low になるまで停止します。割り込み (INT) ステータス・レジスタの内容は変化しません。

ビット 4 が high になると、RST_OUT/OS 出力から 10ms の RESET 信号が出力されます (この端子が RST モードの場合)。

ビット 5 が high になると、CI (Chassis Intrusion) 端子がリセットされます。

構成レジスタのビット 6 は、GPO 出力をセットまたはクリアします。この端子は、外付けの電源制御用 MOSFET を使って、ソフトウェアによる電源制御を行うときに利用します。

3.4 変換の開始

LM80 の監視機能 (アナログ入力、温度、およびファン速度) は、構成レジスタへ書き込みを行い、INT_Clear (ビット 3) を low、Start (ビット 0) を high に設定することによってスタートします。すると、LM80 はすべてのアナログ入力、温度、およびファン速度入力の巡回監視を、およそ 1 秒間に 1 回の周期で実行します。温度検出分解能が 12 ビットに設定されている場合には、監視機能の一巡に約 2 秒かかります。監視する項目の順序は数値 RAM 内の位置で決まり (温度読み出しを除く)、次のようになっています。

1. 温度
2. IN0
3. IN1
4. IN2
5. IN3
6. IN4
7. IN5
8. IN6
9. Fan 1
10. Fan 2

3.5 変換結果の読み出し

変換結果は数値 RAM から得られます。変換結果はいつでも読み出すことができ、最新の変換結果が得られるようになっています。変換結果が読み出されるたびに A/D コンバータが停止し、変換を新規に開始するため、1 つの値の読み出しを 120ms に 1 回以上の割合で行ってはいけません。温度検出分解能を 9 ビットに設定した状態ですべての値を読み出す場合、値のグループの読み出し間隔は 1.5 秒以上必要です。1.5 秒に 1 回以上の頻度で読み出すと、割り込みステータス・レジスタと割り込み出力の更新が正しく実行されない恐れがあります。温度検出分解能を 12 ビットに設定している場合は、値のグループの読み出しに 2.0 秒以上の間隔が必要になります。

LM80 の電源投入時におけるイベントは、通常の場合次の順に行われます。

1. WATCHDOG リミット値の設定
2. 割り込みマスクの設定
3. LM80 の監視機能のスタート

4.0 アナログ入力

8 ビット A/D コンバータの LSB は 10mV に相当するため、入力電圧範囲は 0 ~ 2.55V (2.56 - 1LSB) になります。これは、すべてのアナログ入力端子と同じです。PC の監視用途では、これらの

機能説明 (つづき)

入力には電源に接続されるのが普通です。2.5V、3.3V、± 5V、± 12V の入力は、外付けの抵抗で減衰させて所望の入力範囲内にする必要があります。いずれの場合でも、電源電圧 (V^+) を超えないように注意してください。

Figure 6 に示すアプリケーション例では、LM80 のアナログ入力で 1.9V となるような入力分圧抵抗を選択しています。これは良好な電圧分解能を得るためには十分高い値であると同時に、電源電圧までの上昇に対しても 25% の余裕があります。抵抗の選択を容易にするため、先に R2 の値を決定してください。R2 および R4 の値は、10k ~ 100k の範囲で選択します。これは、入力漏れ電流による誤差を防ぐには十分低い値であると同時に、過電圧から入力を保護し、信号源からみた負荷を最小限に抑えるうえで十分に高い値です。次に、Figure 6 に示すように、入力で 1.9V となるように R1 および R3 を選択します。

入力電圧が正の場合、R1 の計算式は次のようになります。

$$R1 = [(V_S - V_{IN}) / V_{IN}] R2$$

入力電圧が負の場合、R3 の計算式は次のようになります。

$$R3 = [(V_S - V_{IN}) / (V_{IN} - 5V)] R4$$

アナログ入力には、入力が電源電圧以上またはグラウンド以下にならないようにクランプするためのダイオードが内蔵されています。いずれかのアナログ入力に過電圧が加わっても、他のチャネルに悪影響はありません。この入力ダイオードは、電源が供給されていない LM80 の入力に現れる電圧もクランプします。いずれの端子においても入力電流が絶対最大定格に示された値を超えないように外付け抵抗を必ず接続してください。入りに減衰回路網を接続すれば、通常の場合この条件を満たすことができます。LM80 の電源が投入されない状態でアッテネータなしに入力が加えられる可能性のある場合は、10k 程度の抵抗を入力へ直列に挿入し、入力電流を制限してください。

5.0 レイアウトとグラウンド

アナログ入力は、GNDA 端子か、低ノイズの電源グラウンドを基準にしたときに最高の精度が得られます。アナログ・グラウンドには、独立した低インピーダンスのグラウンド・プレーンを用意して、分圧器とアナログ部品の接地点とすれば最高の性能が得られますが、それは必須条件ではありません。分圧器などのアナログ部品は、可能な限り LM80 の近くに配置する必要があります。

端子 9 とグラウンド間に 10μF (電解またはタンタル) と 0.1μF (セラミック) のバイパス・コンデンサを並列接続した電源のバイパス・コンデンサも、可能な限り LM80 に近接した場所に配置してください。

Voltage Measurements (V_S)	R1 or R3	R2 or R4	Voltage at Analog Inputs (ADC code 190)
+ 2.5V	23.7 k	75 k	+ 1.9V
+ 3.3V	22.1 k	30 k	+ 1.9V
+ 5.0V	24 k	14.7 k	+ 1.9V
+ 12V	160 k	30.1 k	+ 1.9V
- 12V	160 k	35.7 k	+ 1.9V
- 5V	36 k	16.2 k	+ 1.9V

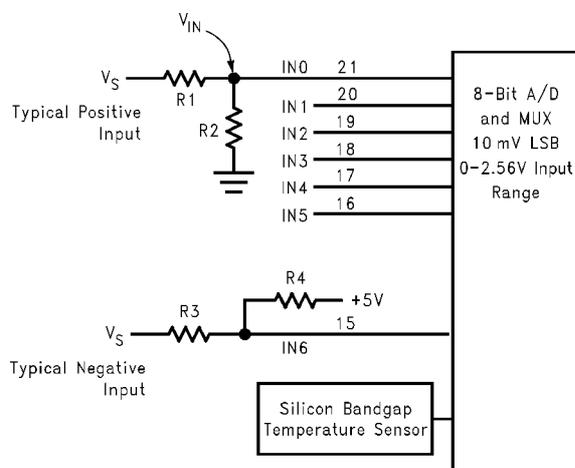


FIGURE 6. Input Examples. Resistor values shown in table provide approximately 1.9V at the analog inputs.

機能説明 (つづき)

6.0 ファン入力

速度計出力を備えたファンからの信号を受ける入力を用意されています。これは、スレッシュホールドが約 $V^+ / 2$ のロジック・レベル入力です。LM80 の信号調整回路は、ファンの速度計出力によく見られる遅い立ち上がりおよび立ち下がり時間にも対応します。最大入力信号範囲は $0 \sim V^+$ です。これらの入力に $0 \sim V^+$ を超える出力が加わる場合は、Figure 7 に示すように抵抗による分圧またはダイオードによるクランプする回路を使用して、入力が許容範囲内に収まるようにしてください。R2 は、入力漏れ電流による過大な誤差電圧が発生しないように選択してください。R1 は R2 を基に、入力が最小で 2V、最大で V^+ となるよう選択します。ノイズ耐性を高めるために、R1 を可能な限り小さくして入力電圧が V^+ にできるだけ近づくようにします。あるいは、シャント基準電圧またはツェナー・ダイオードを使用して、入力レベルをクランプしてください。

LM80 の電源がオフの状態でもファンを回すことができますが、この場合は、LM80 の入力はダイオード・クランプとして働きます。絶対最大定格に示されている各端子の入力電流を超えないように入力電流を制限してください。ほとんどの場合、プルアップ抵抗付きのオープン・コレクタ出力では、構造上この電流を制限できません。この最大電流を超える恐れがある場合は、プルアップ抵抗を大きくするか、ファン入力に直列に抵抗を挿入してください。

ファン入力は、ファン信号の 1 周期の間、内蔵の 22.5kHz 発振器の出力を 8 ビット・カウンタ (最大カウント値 = 255) ヘゲートします。ファン除数 /RST_OUT#/OS# レジスタに格納されているデフォルトの除数は 2 (1、2、4、8 の中から選択) に設定されているため、1 回転あたり 2 パルス (2ppr) を発生する 4400rpm のファンに対して、定格カウント値が 153 になります。実用的な例として、ファンの回転数が通常の 70% に低下した場合を考えてみます。このときのカウント値は 219 になります。

ファンのカウント値は次式から得られます。

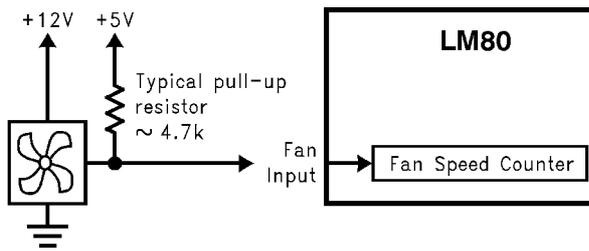
$$\text{カウント数} = \frac{1.35 \times 10^6}{\text{RPM} \times \text{除数}}$$

ファン 1 およびファン 2 の除数は、ファン除数 /RST_OUT#/OS# レジスタによってプログラム可能です。

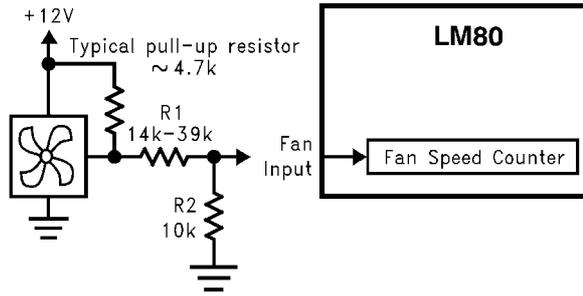
また FAN1 と FAN2 の入力はプログラムにより、デジタル入力として使用することも可能です。(レベルセンス入力モード) この時のレベルセンス (アクティブ High/Low の選択) もプログラムにより可能です。

1 回転につき 1 パルス (1ppr) しか発生しないファンの場合には、除数を 2 パルス発生するファンの 2 倍にして、ファンの定格カウント値が 153 になるようにします。すなわち、定格回転数が 4400RPM で 1 回転につき 1 パルス (1ppr) 発生するファンでは除数を 4 に設定します。

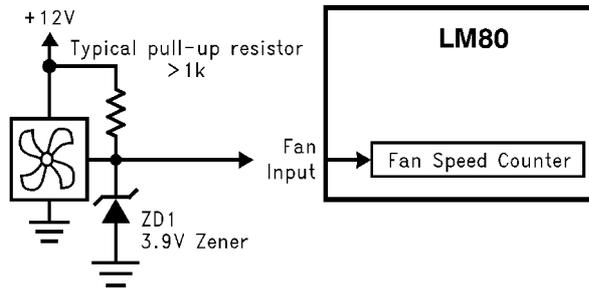
機能説明 (つづき)



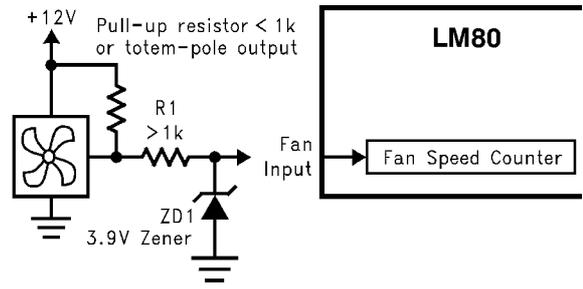
(a) Fan with Tach Pull-Up to + 5V



(b) Fan with Tach Pull-Up to + 12V, or Totem-Pole Output and Resistor Attenuator



(c) Fan with Tach Pull-Up to + 12V and Diode Clamp



(d) Fan with Strong Tach Pull-Up or Totem Pole Output and Diode Clamp

FIGURE 7. Alternatives for Fan Inputs

カウント数は、1回転あたり2パルス(2ppr)出力する速度計を基準にしています。

RPM	Time per Revolution	Counts for " Divide by 2 " (Default) in Decimal	Comments
4400	13.64 ms	153 counts	Typical RPM
3080	19.48 ms	219 counts	70% RPM
2640	22.73 ms	255 counts	60% RPM
		(maximum counts)	

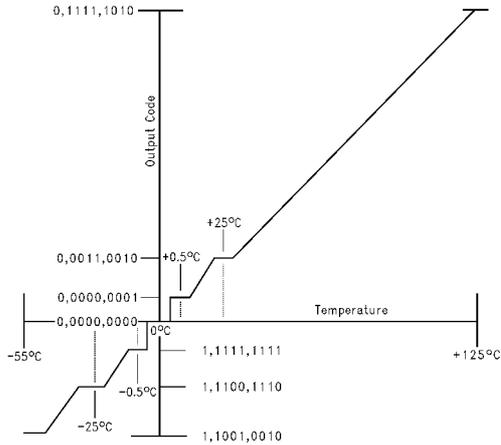
Mode Select	Nominal RPM	Time per Revolution	Counts for the Given Speed in Decimal	70% RPM	Time per Revolution for 70% RPM
Divide by 1	8800	6.82 ms	153	6160	9.74 ms
Divide by 2	4400	13.64 ms	153	3080	19.48 ms
Divide by 4	2200	27.27 ms	153	1540	38.96 ms
Divide by 8	1100	54.54 ms	153	770	77.92 ms

$$\text{カウント数} = \frac{1.35 \times 10^6}{\text{RPM} \times \text{除数}}$$

機能説明 (つづき)

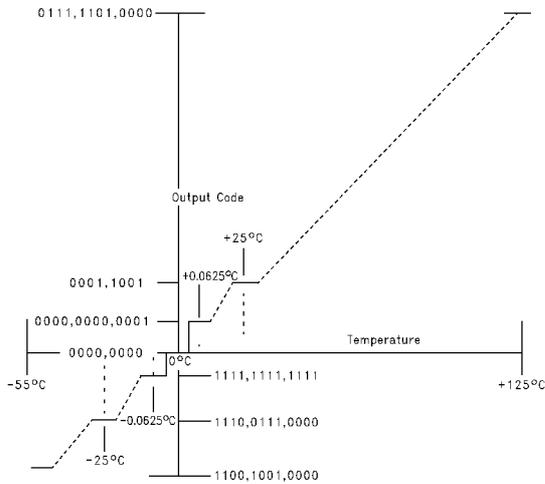
7.0 温度測定システム

LM80 のバンドギャップ・タイプ温度センサと A/D コンバータは、温度を 9 ビットまたは 12 ビットの 2 の補数表示のデジタル・ワードに変換します。また、ユーザがプログラムできる高温セットポイント、過温度セットポイント、ヒステリシス値の各読み取り値を比較する 8 ビット・デジタル・コンパレータも内蔵されています。



(Non-Linear Scale for Clarity)

FIGURE 8. 9-bit Temperature-to-Digital Transfer Function



(Non-Linear Scale for Clarity)

FIGURE 9. 12-bit Temperature-to-Digital Transfer Function

7.1 温度データの形式

温度データは温度の T_{hot} 、 $T_{hot\ hyst}$ 、 T_{os} 、 $T_{os\ hyst}$ セットポイント・レジスタから読み出すことができ、 T_{hot} 、 $T_{hot\ hyst}$ 、 T_{os} 、 $T_{os\ hyst}$ セットポイント・レジスタへ書き込むことができます。 T_{hot} セットポイント、 $T_{hot\ hyst}$ セットポイント、 T_{os} セットポイント、および $T_{os\ hyst}$ 温度データは LSB(最下位ビット)が 1 に相当する、8 ビットの 2 の補数で表現されます。

Temperature	Digital Output	
	Binary	Hex
+ 125	0111 1101	7Dh
+ 25	0001 1001	19h
+ 1.0	0000 0001	01h
+ 0	0000 0000	00h
- 1.0	1111 1111	FFh
- 25	1110 0111	E7h
- 55	1100 1001	C9h

機能説明 (つづき)

デフォルトでは、温度レジスタのデータは LSB が 0.5 の分解能を持つ、9 ビットの 2 の補数のデジタル・データで表現されます。

Temperature	Digital Output	
	Binary	Hex
+ 125	0 1111 1010	0 FAh
+ 25	0 0011 0010	0 32h
+ 1.5	0 0000 0011	0 03h
+ 0	0 0000 0000	0 00h
- 0.5	1 1111 1111	1 FFh
- 25	1 1100 1110	1 CEh
- 55	1 1001 0010	1 92h

温度レジスタのデータは、LSB が 0.0625 となる 12 ビットの 2 の補数のデジタル・データでも表現できます。

Temperature	Digital Output	
	Binary	Hex
+ 125	0111 1100 0000	7 D0h
+ 25	0001 1001 0000	1 90h
+ 1.0	0000 0001 0000	0 10h
+ 0.0625	0000 0000 0001	0 01h
0	0000 0000 0000	00h
- 0.0625	1111 1111 1111	F FFh
- 1.0	1111 1111 0000	F F0h
- 25	1110 0111 0000	E 70h
- 55	1100 1001 0000	C 90h

温度読み取り値の上位 8 ビットは、数値 RAM のアドレス 28h に格納されます。温度データの残りのビットは、OS 構成 / 温度検出分解能レジスタのビット 4 ~ 7 に格納されます。9 ビット・フォーマットでは、ビット 7 のみが有効なビットです。

7.2 温度割り込み

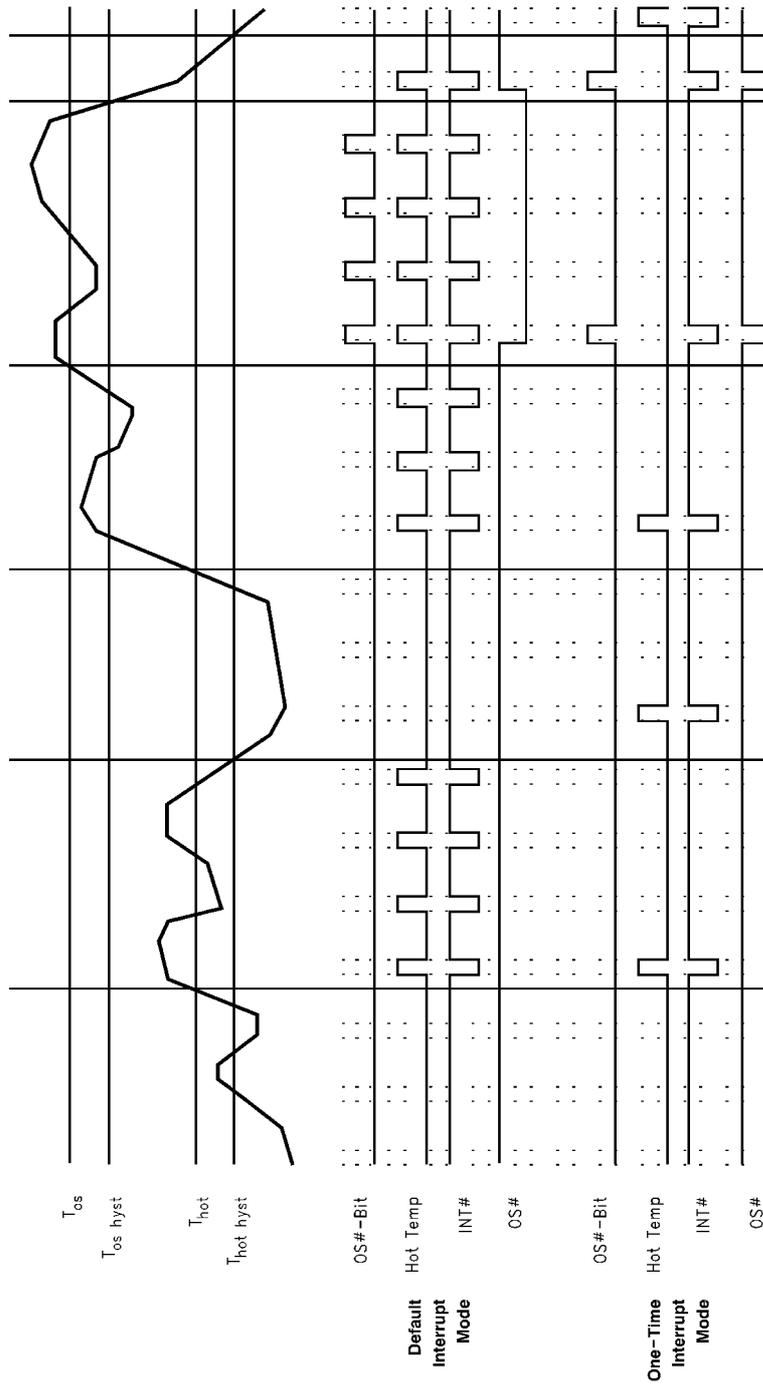
温度読み出し値に対しては、LM80 の $\overline{\text{INT}}$ および $\overline{\text{OS}}$ 出力に影響を与える数値 RAM の WATCHDOG リミット値が 4 つあります。この 4 つとは、高温リミット値、高温ヒステリシス・リミット値、OS リミット値、OS ヒステリシス・リミット値です。動作割り込みモードには、「ワンタイム割り込み」モード、「デフォルト割り込み」モード、「コンパレータ」モードの 3 種類があります。LM80 の OS 出力は、「ワンタイム割り込み」モードと「コンパレータ」モードにプログラムできます。 $\overline{\text{INT}}$ は、「デフォルト割り込み」モードと「ワンタイム割り込み」モードにプログラムできます。

「デフォルト割り込み」モードの動作は次のようになります： T_{hot} を超えると割り込みが発生し、この割り込みは、割り込みステータス・レジスタ 1 を読み出してリセットするか、構成レジスタの $\overline{\text{INT_Clear}}$ ビットでクリアするまで、アクティブ状態が続きます。 T_{hot} を超えることによって割り込みイベントがいったん発生すると、リセットしても、次の温度変換が完了すると再び割り込みが発生します。この割り込みは温度が $T_{\text{hot hyst}}$ 以下になるまで繰り返され、 $T_{\text{hot hyst}}$ 以下になった時点で割り込み出力は自動的にクリアされます。

「ワンタイム割り込み」モードの動作は次のようになります： T_{hot} を超えると割り込みが発生し、この割り込みは割り込みステータス・レジスタ 1 を読み出してリセットするか、構成レジスタの $\overline{\text{INT_Clear}}$ ビットでクリアするまで、アクティブ状態が続きます。 T_{hot} を超えることによって割り込みイベントがいったん発生した場合、リセットすると、温度が $T_{\text{hot hyst}}$ 以下に下がるまで割り込みは発生しなくなります。

「コンパレータ」モードの動作は次のようになります： T_{os} を超えると OS 出力が low になります (デフォルト)。OS は、温度が T_{os} 以下になるまで low 状態を維持します。温度が T_{os} 以下になると、OS は high になります。(次ページ参照)

機能説明 (つづき)



Temperature Interrupt Response Diagram. This diagram does not reflect all the possible variations in the operation of the OS and INT outputs nor the OS and Hot Temp bits. The interrupt outputs are cleared by reading the appropriate Interrupt Status Register.

機能説明 (つづき)

8.0 LM80 の割り込みの構成

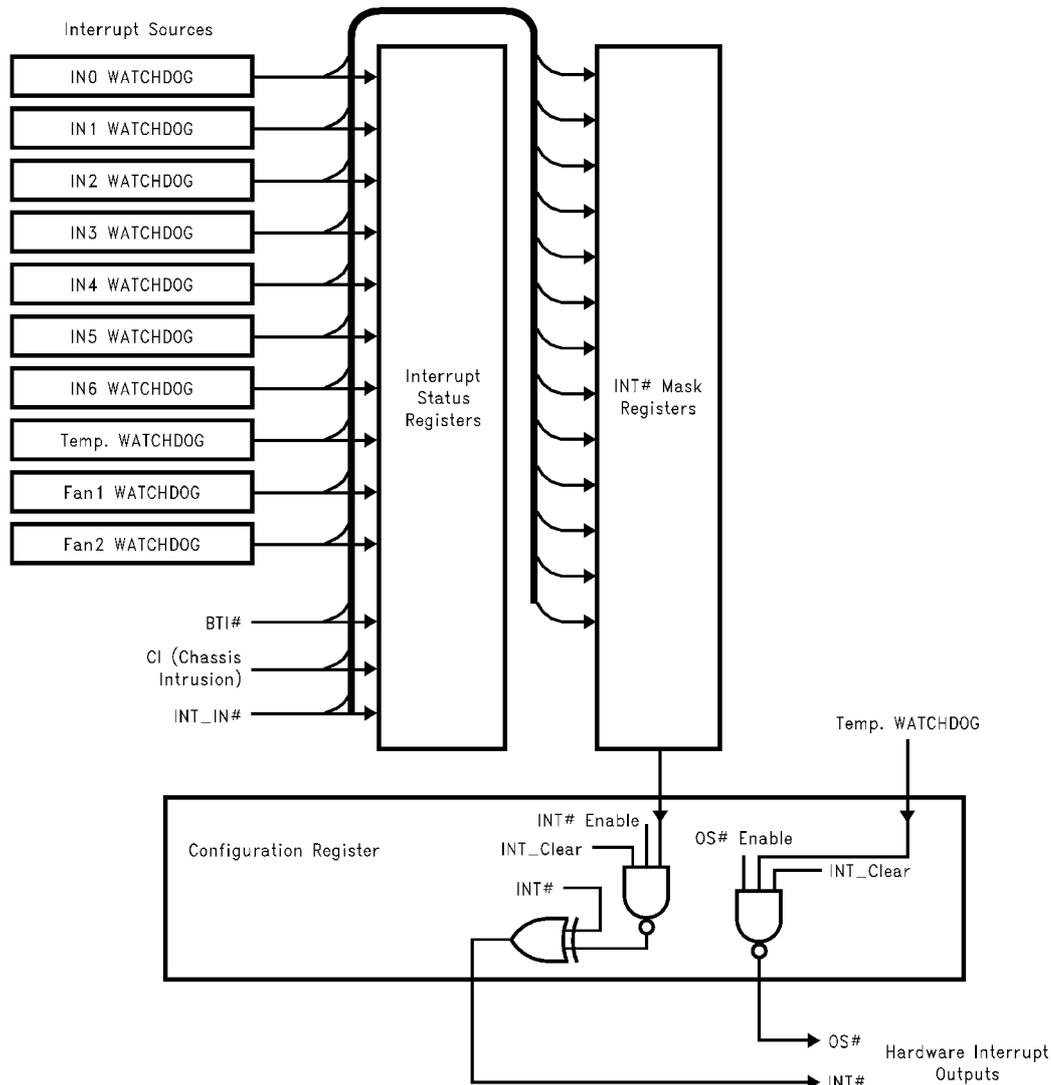


FIGURE 10. Interrupt Structure

LM80 の割り込みの構成を Figure 10 に示します。LM80 は、アナログ、温度、ファン入力にある内蔵の各 WATCHDOG レジスタの結果を受けて割り込みを発生します。

8.1 割り込み入力

以下に示す信号源からの外部割り込みの入力が可能です。またその名称は、割り込みのタイプまたはその信号を示していますが、名称にかかわらず使用することができ、どのような信号源からの割り込み入力も可能です。

- **BTI** - LM75 温度センサの O.S. 出力からのアクティブ low の割り込み入力です。LM75 の O.S. 出力は、プログラムされたスレッシュホールドを温度が超えるとアクティブになります。LM75 の O.S. 出力をワイアード OR 接続して 1 つのシリアル・バスに接続することにより、最大 8 つまでの LM75 を LM80 の BTI 入力に接続できます。いずれかの LM75 でプログラムされたリミット値を温度が超えると、BTI が low になります。このようにすることで、過温度の原因を示す割り込みを発生させることができます。BTI 端子は、内部で 10k の抵抗でプルアップされています。

- **CI (Chassis Intrusion)** - ケース開閉状態を検出するためのデバイスからのアクティブ high 割り込み入力です。この検出は、機械的でも、光学的でも、電子的な方法でも可能ですが、LM80 に外付けされた回路がイベントをラッチすることが前提です。LM80 は設計上、LM80 に電源が入ってなくてもこの入力を high にすることが可能で、入力はクランピングや他の干渉の影響を受けません。このラインを LM80 で 10ms 以上 low にすることで、一般のケース開閉状態検出回路をリセットできます。このリセットは、構成レジスタのビット 5 を high に設定することで行います。構成レジスタのこのビットは、自動的にクリアされます。

機能説明 (つづき)

- **INT_IN** - このアクティブ low の割り込みは、他のデバイスからの INT (割り込み) を LM80 を経由してプロセッサへ送るためのものです。

8.2 割り込み出力

すべての割り込みは、2 つの割り込みステータス・レジスタに格納されます。

INT 出力には 2 つのマスク・レジスタがあり、それぞれの割り込みを別個にマスクできます。3.3 項で説明したように、このハードウェア割り込みラインは構成レジスタからもイネーブル / ディスエーブルが可能です。構成レジスタは、INT 割り込みラインのモード設定にも使用できます。

OS は、温度読み取り WATCHDOG 専用です。RST_OUT/OS 端子の OS 機能をイネーブルするには、「ファン除数 /RST_OUT/OS レジスタ」において、OS のイネーブル・ビット (ビット 6) を high に設定し、RST のイネーブル・ビット (ビット 7) は low に設定する必要があります。OS 端子には、「ワントタイム割り込み」と「コンパレータ」の 2 つのモードがあります。「ワントタイム割り込み」モードを選択するには、「OS 構成 / 温度検出分解能レジスタ」のビット 2 を high にします。ビット 2 を low にすると、「コンパレータ」モードが選択されます。OS 端子とは異なり、「割り込み状態レジスタ 2」の OS ビットは「デフォルト割り込み」または「ワントタイム割り込み」モードで動作します。「割り込みマスク・レジスタ 2」のビット 5 を low にすると、OS ビットを INT 端子でマスクできます。「コンパレータ」、「デフォルト割り込み」、「ワントタイム割り込み」の各モードの説明は、7.1 項を参照してください。

8.3 割り込みのクリア

割り込みステータス・レジスタを読み出すと、そのレジスタの内容が出力され、レジスタがリセットされます。アナログの「巡回」監視ループが完了する前に次の読み出しを行うと、レジスタはクリアされた状態になっています。すべてのレジスタが更新される余裕を確保するために、読み出し間隔は 1.5 秒以上にしてください。すなわち、割り込みステータス・レジスタは読み出しのたびにクリアされ、更新に 1.5 秒以上必要とします。割り込みステータス・レジスタをクリアすると、監視ループによってレジスタが更新されるまで、結線された割り込みラインもクリアされます。ハードウェア割り込みラインは、割り込み (INT) ステータス・レジスタに影響を与えることなく、INT_Clear ビット、すなわち構成レジスタのビット 3 によってクリアされます。このビットが high になると、LM80 の監視ループは停止し、このビットが low になると再開されます。

9.0 RST および GPO 出力

PC 用アプリケーションでは、オープン・ドレインの GPO が、外付けの P チャネル型 MOSFET パワー・スイッチのゲート・ドライブ信号として機能します。ソフトウェア電源制御を使用する場合、この外付け MOSFET は、フロント・パネルの電源スイッチの状態に関係なく電源オン状態を保ちます。アプリケーションによっては、この信号はその名称が示す以外の機能にも使用できます。たとえば、LM80 には温度センサ機能が内蔵されているため、GPO 出力を冷却ファンの電源制御にも利用できます。構成レジスタのビット 6 を low にすると、GPO はアクティブ low になります。

RST は、このラインに接続されたデバイスのマスタ・リセットとして機能させるためのものです。この機能をイネーブルするには、ファン除数 /RST_OUT/OS レジスタの RST_OUT/OS 制御ビットであるビット 7 を high に設定します。構成レジスタのビット 4 を high にセットすると、このラインから 10ms 以上の low 信号が出力され、その信号の終了時に構成レジスタのビット 4 が自動的にクリアされません。この端子も、その名称が示す以外の機能にも使用できます。RST 機能を必要としないアプリケーションでは、この端子を使って、10ms 以上のオープン・ドレイン出力によるアクティブ low を必要とするさまざまなタイプのデジタル制御を行うことができます。

10.0 NAND ツリー試験

自動試験機器 (ATE) のボード・レベルの接続性試験用として、LM80 には NAND ツリーが用意されています。ユーザが NTEST_IN/Reset_IN 入力端子にロジックの 0 を加えると、LM80 は NAND ツリー試験モードになります。A0/NTEST_OUT は、NAND ツリー出力端子になります。NAND 試験を行うためには、NAND ツリーに含まれるすべての端子をロジックの 1 にドライブする必要があります。IN0 から始めて、チップの周りを時計回りに回りながら各端子の 1/0 が切り替わり、その切り替え結果が A0/NTEST_OUT に現れます。GNDA (アナログ・グラウンド)、GND (デジタル・グラウンド)、V⁺ (電源)、A0/NTEST_OUT、NTEST_IN/Reset_IN、RST_OUT/OS の各端子は、NAND ツリー試験に含まれません。伝搬遅延は 500ns (代表値) あります。

機能説明 (つづき)**11.0 ファン製造メーカー**

速度計出力付き冷却ファンの構造メーカーを下記に示します。

NMB Tech

9730 Independence Ave.

Chatsworth, California 91311

818 341-3355

818 341-8207

Model Number	Frame Size	Airflow CFM
2408NL	2.36 in sq. X 0.79 in (60 mm sq. X 20 mm)	9-16
2410ML	2.36 in sq. X 0.98 in (60 mm sq. X 25 mm)	14-25
3108NL	3.15 in sq. X 0.79 in (80 mm sq. X 20 mm)	25-42
3110KL	3.15 in sq. X 0.98 in (80 mm sq. X 25 mm)	25-40

Mechatronics Inc.

P.O. Box 20

Mercer Island, WA 98040

800 453-45698

Various sizes available with tach output option.

SANYO DENKI CO., LTD.

1-15-1 KITAOTSUKA TOSHIMA-KU TOKYO, JAPAN

03-3917-5151

Sanyo Denki America, Inc.

468 Amapola Ave.

Torrance, CA 90501

310 783-5400

Model Number	Frame Size	Airflow CFM
109P06XXY601	2.36 in sq. X 0.79 in (60 mm sq. X 20 mm)	11-15
109R06XXY401	2.36 in sq. X 0.98 in (60 mm sq. X 25 mm)	13-28
109P08XXY601	3.15 in sq. X 0.79 in (80 mm sq. X 20 mm)	23-30
109R08XXY401	3.15 in sq. X 0.98 in (80 mm sq. X 25 mm)	21-42

機能説明 (つづき)

12.0 レジスタおよび RAM

12.1 アドレス・レジスタ

メイン・レジスタはアドレス・レジスタです。各ビットの割り付けは、次のようになっています。

Bit	名称	Read/ Write	説明				
7-0	アドレス・ポインタ	Read/Write	RAM およびレジスタのアドレス。詳しくは下表を参照。				
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
アドレス・ポインタ (電源投入時のデフォルトは 00h)							
A7	A6	A5	A4	A3	A2	A1	A0

12.2 アドレス・ポインタ一覧 (A7 ~ A0)

レジスタおよび RAM	A6 - A0(16 進数)	レジスタの電源投入時の値 < 7:0 > (2 進数)
構成レジスタ	00h	0000 1000
割り込みステータス・レジスタ 1	01h	0000 0000
割り込みステータス・レジスタ 2	02h	0000 0000
割り込みマスク・レジスタ 1	03h	0000 0000
割り込みマスク・レジスタ 2	04h	0000 0000
Fan Divisor/RST_OUT/OS	05h	0001 0100
OS 構成 / 温度検出分解能レジスタ	06h	0000 0001
数値 RAM	20h-3Fh	

機能説明 (つづき)

12.3 構成レジスタ - アドレス 00h

電源投入時のデフォルト < 7:0 > = 0000 1000 (2 進数)

Bit	名称	Read/Write	説明
0	Start	Read/Write	1 のときは監視動作を起動し、0 のときはデバイスをスタンバイ・モードにします。 Note: 「INT_Clear」ビットとは異なり、割り込み発生後にユーザがこの位置へ 0 を書き込んでも、割り込み端子出力はクリアされません。スタートアップ時には、リミット値チェック機能とスキャンが開始されます。このビットを high にして監視動作を起動する前に、すべてのリミット値を数値 RAM に設定しておかなければなりません。
1	$\overline{\text{INT}}$ イネーブル	Read/Write	1 のとき、 $\overline{\text{INT}}$ 割り込み出力がイネーブルになります。
2	$\overline{\text{INT}}$ 極性選択	Read/Write	1 のときはアクティブ high のオープン・ソース出力が選択され、0 のときはアクティブ low のオープン・ドレイン出力が選択されます。
3	INT_Clear	Read/Write	1 のとき、割り込みステータス・レジスタの内容に影響を与えずに、 $\overline{\text{INT}}$ と $\overline{\text{RST_OUT/OS}}$ の出力がディセーブルされます。LM80 は監視動作を停止します。このビットがクリアされると再開します。
4	RESET	Read/Write	1 のとき、ファン除数 / $\overline{\text{RST_OUT/OS}}$ レジスタが <7> = 1 および <6> = 0 であるならば、RESET 端子に 10ms 以上のアクティブ low のリセット信号が出力されます。出力パルスが終了すると、このビットはクリアされます。
5	Chassis Clear	Read/Write	1 のとき、CI (Chassis Intrusion) 端子がクリアされます。CI 端子がクリアされると、このビットも自動的にクリアされます。
6	$\overline{\text{GPO}}$	Read/Write	このビットが 1 になると、 $\overline{\text{GPO}}$ (General Purpose Output) 端子が 1 になります。
7	INITIALIZATION	Read/Write	1 のとき、構成レジスタ、割り込みステータス・レジスタ、割り込みマスク・レジスタ、ファン除数 / $\overline{\text{RST_OUT/OS}}$ レジスタ、OS 構成 / 温度検出分解能レジスタが電源投入時のデフォルト値に戻ります。このビットの電源投入時のデフォルト値は 0 であるため、このビットは自動的にクリアされます。

機能説明 (つづき)

12.4 割り込みステータス・レジスタ1 - アドレス 01h

電源投入時のデフォルト値は < 7:0 > = 0000 0000 (2進数)

Bit	名称	Read/Write	説明
0	IN0	Read Only	上限値または下限値を超えると1になります。
1	IN1	Read Only	上限値または下限値を超えると1になります。
2	IN2	Read Only	上限値または下限値を超えると1になります。
3	IN3	Read Only	上限値または下限値を超えると1になります。
4	IN4	Read Only	上限値または下限値を超えると1になります。
5	IN5	Read Only	上限値または下限値を超えると1になります。
6	IN6	Read Only	上限値または下限値を超えると1になります。
7	INT_IN	Read Only	INT_IN が low の入力を検出すると1になります。

12.5 割り込みステータス・レジスタ2 - アドレス 02h

電源投入時のデフォルト値は < 7:0 > = 0000 0000 (2進数)

Bit	名称	Read/Write	説明
0	Hot Temperature	Read Only	上限値または下限値を超えると1になります。「ワンタイム割り込み」および「デフォルト割り込み」モードのみをサポートしています。モードは、割り込みマスク・レジスタ2のビット6で設定します。
1	BTI	Read Only	基板温度割り込み (BTI) 入力端子に割り込みが入力されると1になります。BTIには、複数の LM75 チップの O.S. 出力を接続できます。
2	FAN1	Read Only	ファン・カウン트의リミット値を超えると1になります。
3	FAN2	Read Only	ファン・カウン트의リミット値を超えると1になります。
4	CI (Chassis Intrusion)	Read Only	CI (Chassis Intrusion) が high になると1になります。
5	OS bit	Read Only	OS 温度の上限または下限を超えると1になります。「ワンタイム割り込み」と「デフォルト割り込み」のモードのみをサポートします (7.2 および 8.2 項を参照)。モードは、割り込みマスク・レジスタ2のビット7で設定します。
6	予備	Read Only	
7	予備	Read Only	

12.6 割り込みマスク・レジスタ1 - アドレス 03h

電源投入時のデフォルト値は < 7:0 > = 0000 0000 (2進数)

Bit	名称	Read/Write	説明
0	IN0	Read/Write	1 のとき、INT 割り込みレジスタの対応する割り込みステータス・ビットがディセーブルされます。
1	IN1	Read/Write	1 のとき、INT 割り込みレジスタの対応する割り込みステータス・ビットがディセーブルされます。
2	IN2	Read/Write	1 のとき、INT 割り込みレジスタの対応する割り込みステータス・ビットがディセーブルされます。
3	IN3	Read/Write	1 のとき、INT 割り込みレジスタの対応する割り込みステータス・ビットがディセーブルされます。
4	IN4	Read/Write	1 のとき、INT 割り込みレジスタの対応する割り込みステータス・ビットがディセーブルされます。
5	IN5	Read/Write	1 のとき、INT 割り込みレジスタの対応する割り込みステータス・ビットがディセーブルされます。
6	IN6	Read/Write	1 のとき、INT 割り込みレジスタの対応する割り込みステータス・ビットがディセーブルされます。
7	INT_IN	Read/Write	1 のとき、INT 割り込みレジスタの対応する割り込みステータス・ビットがディセーブルされます。

機能説明 (つづき)

12.7 割り込みマスク・レジスタ 2 - アドレス 04h

電源投入時のデフォルト値は < 7:0 > = 0000 0000 (2 進数)

Bit	名称	Read/Write	説明
0	Hot Temperature	Read/Write	1 のとき、 $\overline{\text{INT}}$ 割り込みレジスタの対応する割り込みステータス・ビットがディスエーブルされます。
1	$\overline{\text{BTI}}$	Read/Write	1 のとき、 $\overline{\text{INT}}$ 割り込みレジスタの対応する割り込みステータス・ビットがディスエーブルされます。
2	FAN1	Read/Write	1 のとき、 $\overline{\text{INT}}$ 割り込みレジスタの対応する割り込みステータス・ビットがディスエーブルされます。
3	FAN2	Read/Write	1 のとき、 $\overline{\text{INT}}$ 割り込みレジスタの対応する割り込みステータス・ビットがディスエーブルされます。
4	CI (Chassis Intrusion)	Read/Write	1 のとき、 $\overline{\text{INT}}$ 割り込みレジスタの対応する割り込みステータス・ビットがディスエーブルされます。
5	OS ビット	Read/Write	1 のとき、 $\overline{\text{INT}}$ 割り込みレジスタの対応する割り込みステータス・ビットがディスエーブルされます。
6	Hot Temperature 割り込みモード選択	Read/Write	<p>0 のときはデフォルト割り込みモードが選択され、温度が上限を超えたときに割り込みが発生します。ステータス・レジスタが読み出されると割り込みはクリアされますが、次回の変換が完了すると再び割り込みが発生します。温度がヒステリシス・リミット値を下回るまで、この状態が繰り返されます。</p> <p>1 のときはフタタイム割り込みモードが選択され、温度が上限を超えたときに 1 回だけ割り込みが発生します。ステータス・レジスタが読み出されると割り込みはクリアされます。温度がヒステリシス・リミット値を下回るまで、新しい割り込みは発生しません。ステータス・レジスタが読み出されたとき、この割り込みはクリアされますが、温度が再び上限を超えるまで、これ以上の割り込みは発生しません。ステータス・レジスタが読み出されるたびに、ステータス・レジスタの対応するビットがクリアされますが、次回の変換が完了するまでセットされません (7.0 項参照)。</p>
7	OS ビット割り込みモード選択	Read/Write	<p>0 のときはデフォルト割り込みモードが選択され、温度が上限を超えたときに割り込みが発生します。ステータス・レジスタが読み出されると割り込みはクリアされますが、次回の変換が完了すると再び割り込みが発生します。温度がヒステリシス・リミット値を下回るまで、この状態が繰り返されます。</p> <p>1 のときはフタタイム割り込みモードが選択され、温度が上限を超えたときに 1 回だけ割り込みが発生します。ステータス・レジスタが読み出されると割り込みはクリアされます。温度がヒステリシス・リミット値を下回るまで、新しい割り込みは発生しません。ステータス・レジスタが読み出されたとき、この割り込みはクリアされますが、温度が再び上限を超えるまで、これ以上の割り込みは発生しません。ステータス・レジスタが読み出されるたびに、ステータス・レジスタの対応するビットがクリアされますが、次回の変換が完了するまでセットされません (7.0 項参照)。</p>

機能説明 (つづき)

12.8 ファン除数 /RST_OUT/OS レジスタ - アドレス 05h

電源投入時 - < 7:4 > は 0101 であり、 < 3:0 > は VID < 3:0 > にマッピングされます。

Bit	名称	Read/Write	説明
0	FAN1 モード設定	Read/Write	1 のときはレベル・センス入力モードが、0 のときはファン・カウント・モードが、FAN1 入力端子に対してそれぞれ選択されます。
1	FAN2 モード設定	Read/Write	1 のときはレベル・センス入力モードが、0 のときはファン・カウント・モードが、FAN2 入力端子に対してそれぞれ選択されます。
2-3	FAN1 RPM 制御	Read/Write	FAN1 の速度制御。 < 3:2 > = 00 : 1 で除算する。 < 3:2 > = 01 : 2 で除算する。 < 3:2 > = 10 : 4 で除算する。 < 3:2 > = 11 : 8 で除算する。 レベル・センス入力を選択されている場合 : > 2 < = 1 ではアクティブ low 入力を選択され (FAN2 入力が low のとき割り込みが発生します)、 > 2 < = 0 ではアクティブ high 入力を選択されます (FAN2 入力が high のとき割り込みが発生します)。
4-5	FAN2 RPM 制御	Read/Write	FAN2 の速度制御。 < 5:4 > = 00 : 1 で除算する。 < 5:4 > = 01 : 2 で除算する。 < 5:4 > = 10 : 4 で除算する。 < 5:4 > = 11 : 8 で除算する。 レベル・センス入力を選択されている場合 : < 2 > = 1 ではアクティブ low 入力を選択され (FAN2 入力が low のとき割り込みが発生します)、 < 2 > = 0 ではアクティブ high 入力を選択されます (FAN2 入力が high のとき割り込みが発生します)。
6	OS 端子イネーブル	Read/Write	1 にセットすると、RST_OUT/OS 出力端子で OS モードがイネーブルになり、このレジスタのビット 7 が 0 にセットされます。このレジスタのビット 6 と 7 が 0 に設定されると、RST_OUT/OS 端子はディスエーブルになります。
7	RST イネーブル	Read/Write	1 にセットすると、RST_OUT/OS 端子が RST モードに設定されます。RST モードでは、ファン除数 /RST_OUT/OS レジスタのビット 7 を 1 に設定する必要があります。このレジスタのビット 6 と 7 が 0 に設定されると、RST_OUT/OS 端子はディスエーブルになります。

12.9 OS 構成 / 温度検出分解能レジスタ - アドレス 06h

シリアル・バス・アドレスの電源投入時のデフォルト値は < 7:0 > = 0000 0001 (2 進数)

Bit	名称	Read/Write	説明
0	OS ステータス	Read only	OS のステータスを表します。OS モードでは、このビットは RST_OUT/OS 端子の状態を反映します。
1	OS 極性	Read/Write	0 のときは OS がアクティブ low になり、1 のときは OS がアクティブ high になります。OS はオープン・ドレイン出力です。
2	OS モード選択	Read/Write	1 のときは OS はワンタイム割り込みモードになり、0 のときは OS はコンパレータ・モードになります (7.0 章参照)。
3	温度検出分解能制御	Read/Write	0 のときはデフォルト値の 8 ビット+サインの分解能の温度変換が選択され、1 のときは 11 ビット+サインの分解能の温度変換が選択されます。8 ビット+サインの変換時間は約 100ms、11 ビット+サインの変換時間は約 2 秒です。
4-7	温度 [3:0]	Read/Write	11 ビット+サインの温度データの下位ニブル (LSB 側の 4 ビット) です。 < 4 > = Temp[0] (ニブル LSB が 0.0625)、 < 5 > = Temp[1]、 < 6 > = Temp[2]、 < 7 > = Temp[3] (ニブル MSB が 0.5)。8 ビット+サインの温度検出分解能では、 < 7 > = Temp[0] (ニブル LSB が 0.5) であり、 < 4:6 > は定義されません。

機能説明 (つづき)

12.10 数値 RAM- アドレス 20 ~ 3Fh

アドレス A7 - A0	説明
20h	IN0 の読み取り値
21h	IN1 の読み取り値
22h	IN2 の読み取り値
23h	IN3 の読み取り値
24h	IN4 の読み取り値
25h	IN5 の読み取り値
26h	IN6 の読み取り値
27h	温度読み取り値
28h	FAN1 の読み取り値 Note: この位置には、1 回転あたりの内部クロックのカウント値が格納されます。
29h	FAN2 の読み取り値 Note: この位置には、1 回転あたりの内部クロックのカウント値が格納されます。
2Ah	IN0 の上限値
2Bh	IN0 の下限値
2Ch	IN1 の上限値
2Dh	IN1 の下限値
2Eh	IN2 の上限値
2Fh	IN2 の下限値
30h	IN3 の上限値
31h	IN3 の下限値
32h	IN4 の上限値
33h	IN4 の下限値
34h	IN5 の上限値
35h	IN5 の下限値
36h	IN6 の上限値
37h	IN6 の下限値
38h	温度の上限値
39h	温度ヒステリシス下限値
3Ah	OS の温度上限値
3Bh	OS のヒステリシス下限値
3Ch	FAN1 のカウント・リミット値 Note: ファン速度の下限における内部クロックのカウント数です。
3Dh	FAN2 のカウント・リミット値 Note: ファン速度の下限における内部クロックのカウント数です。
3Eh-3Fh	予備

Note: 電圧およびファンの上限としてすべて 1 に設定すると (温度の場合は 2 進数で 0111 1111)、電圧が下限を下回った場合を除き、割り込みがまったく発生しなくなります。

電圧入力の上限については、比較する値を超えているかどうかを調べ、下限については比較する値以下であるかどうかを調べます。

代表的なアプリケーション

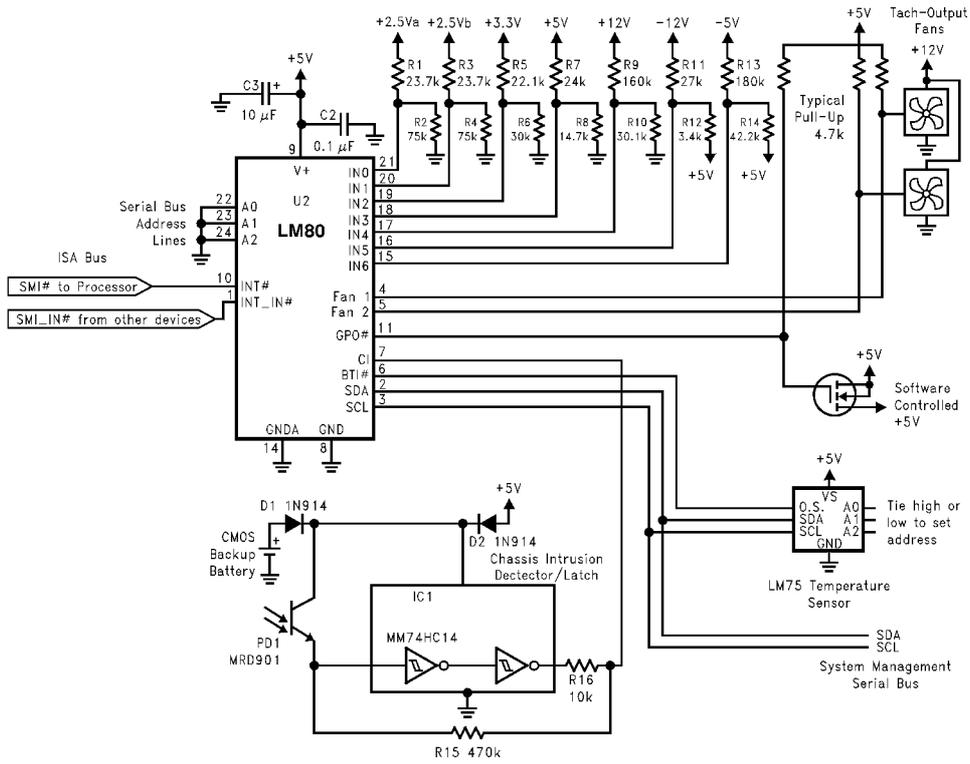
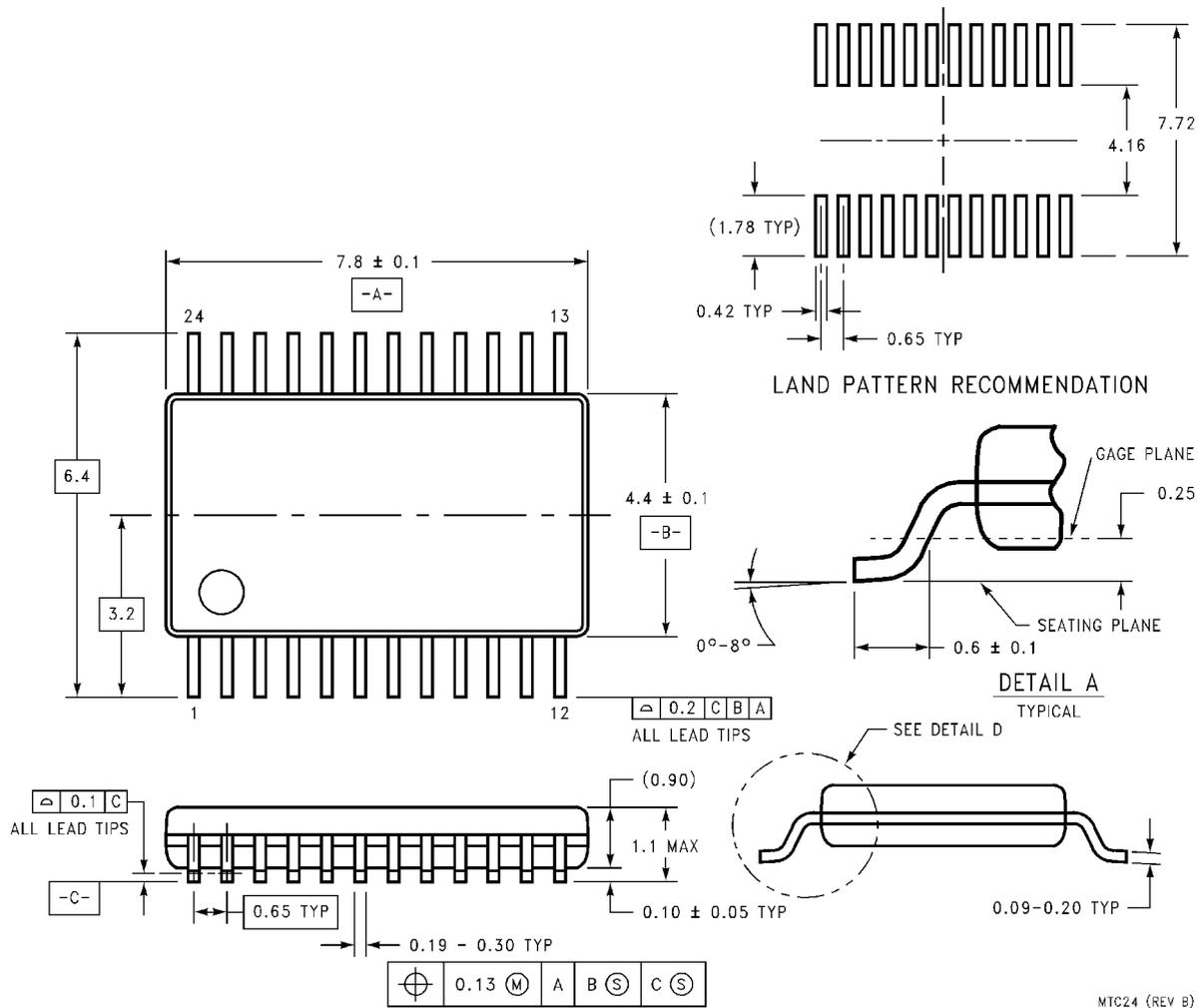


FIGURE 11. In this PC application the LM80 monitors temperature, fan speed for 2 fans, and 7 power supply voltages. It also monitors an optical chassis intrusion detector.

外形寸法図 特記のない限り inches (millimeters)



24-Lead Molded Plastic TSSOP
Order Number LM80CIMT-3, LM80CIMTX-3, LM80CIMTX-5 or LM80CIMT-5
NS Package Number MTC24B

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

その他のお問い合わせはフリーダイヤルをご利用下さい。

<http://www.national.com/JPN/>

フリーダイヤル **0120-666-116**

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上