

LMH6555

LMH6555 Low Distortion 1.2 GHz Differential Driver



Literature Number: JAJ SAB2



2007 年 12 月

LMH6555

1.2GHz、低歪み、差動ドライバ

概要

LMH6555 は 750MHz で 53dB という SFDR 性能を備えた超高速差動ライン・ドライバです。LMH6555 のゲインは 13.7dB 固定です。差動入力的高速 A/D コンバータと直接インタフェースできるように、出力コモンモード電圧を入力コモンモード電圧とは独立して設定する入力ピンを備えています。独自のアーキテクチャを採用しているので、完全な差動ドライバとして動作させることができるほか、シングルエンド信号を差動信号に変換する回路として使用することもできます。

卓越したリニアリティとドライブ能力 (100Ω 差動負荷) を備えたこのデバイスは、高速アナログ・デジタル・コンバータの駆動に最適です。超高速の A/D コンバータ (ADC081000/ADC08D1000/ADC081500/ADC08D1500 など) と組み合わせる場合、750MHz を超えるアナログ帯域を備えた優れた 8 ビット・データ・アキュイジション・システムを構築することができます。

LMH6555 は小型の 16 ピン LLP パッケージで供給されます。

特長

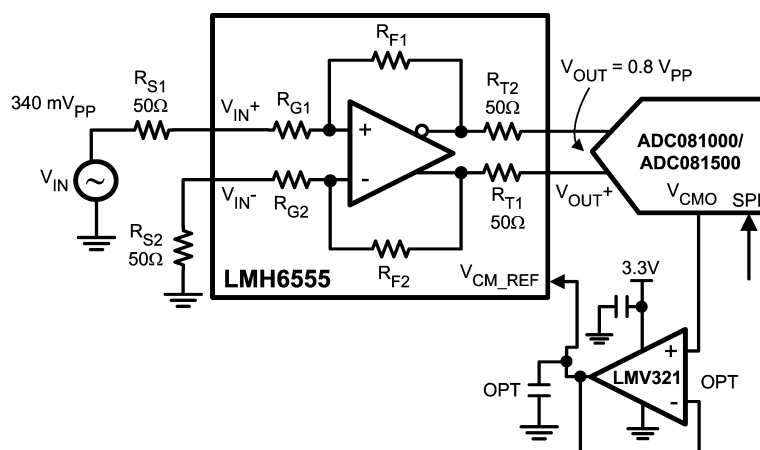
特記のない限り代表値。

- - 3dB 帯域幅 ($V_{OUT} = 0.80V_{PP}$) 1.2 GHz
- $\pm 0.5dB$ 帯域幅 ($V_{OUT} = 0.80V_{PP}$) 330 MHz
- スルーレート 1300 V/ μ s
- 2 次 / 3 次高調波歪み (750MHz) - 53/ - 54dBc
- 固定ゲイン 13.7dB
- 消費電流 120 mA
- 単一電源動作 $3.3V \pm 10\%$
- コモンモード出力電圧を設定可能

アプリケーション

- 差動 A/D コンバータ用ドライバ
- ナショナル セミコンダクターの超高速 A/D コンバータ (ADC081000/ADC08D1000/ADC081500/ADC08D1500 など) の差動ドライバ
- シングルエンド入力差動出力コンバータ
- 中間周波数 (IF) アンプ
- 通信機器
- オシロスコープ・フロント・エンド

代表的なアプリケーション



Single Ended to Differential Conversion

LMH6555 1.2GHz、低歪み、差動ドライバ

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電氣的信頼性試験方法の規格を参照ください。

ESD 耐圧 (Note 5)

人体モデル	2000V
マシン・モデル	200V

V_S	4.2V
出力短絡時間 (1本のピンをグラウンドへ)	無制限
コモンモード入力電圧範囲	- 0.4V ~ 3V
最大接合部温度	+ 150

保存周囲温度範囲

- 65 ~ + 150

ハンダ付け情報

赤外線または対流方式 (20 秒)	235
流動ハンダ付け (10 秒)	260

動作定格 (Note 1)

温度範囲 (Note 4)	- 40 ~ + 85
電源電圧範囲	+ 3.3V $\pm$ 10%
パッケージ熱抵抗 (θ_{JA}) (Note 4)	
16ピン LLP	65 /W

3.3V 電氣的特性 (Note 2)

特記のない限り、すべてのリミット値は、 $T_A = 25^\circ\text{C}$ 、 $V_{CM_REF} = 1.2\text{V}$ 、両方の入力をそれぞれ 50 Ω 抵抗 (R_{S1} と R_{S2}) を介して 0.3V に接続 (Note 11)、 $V_S = 3.3\text{V}$ 、 $R_L = 100\Omega$ 差動、 $V_{OUT} = 0.8V_{PP}$ の各条件で保証されています。データシートで使用されている用語の定義については「用語と仕様項目の定義」セクションを参照してください。太字は温度範囲に対するリミット値です。

Symbol	Parameter	Conditions	Min (Note 8)	Typ (Note 7)	Max (Note 8)	Units
AC/DC Performance						
SSBW	-3 dB Bandwidth	$V_{OUT} = 0.25 V_{PP}$		1200		MHz
LSBW		$V_{OUT} = 0.8 V_{PP}$		1200		
Peak	Peaking	$V_{OUT} = 0.8 V_{PP}$		1.4		dB
GF_0.1 dB	Gain Flatness	$\pm 0.1 \text{ dB}$		180		MHz
GF_0.5 dB		$\pm 0.5 \text{ dB}$		330		
Ph_Delta	Phase Delta	Output Differential Phase Difference $f \leq 1.2 \text{ GHz}$		$< \pm 0.8$		deg
Lin_Ph	Linear Phase Deviation	Each Output $f \leq 2 \text{ GHz}$		$< \pm 30$		deg
GD	Group Delay	Each Output $f \leq 2 \text{ GHz}$		0.75		ns
P_1 dB	1 dB Compression	1 GHz		1		V_{PP}
TRS/TRL	Rise/ Fall Time	$V_{OUT} = 0.2 V_{PP}$ Each Output		320		pS
OS	Overshoot	$V_{OUT} = 0.2 V_{PP}$ Each Output		14		%
SR	Slew Rate	0.8V Step, 10% to 90%, (Note 6)		1300		V/ μs
t_s	Settling Time	$\pm 1\%$		2.2		ns
A_{V_DIFF}	Insertion Gain (IS_{21})	DC, $\frac{\Delta V_{OUT}}{\Delta V_{IN}}$	13.2 13.1	13.7	14.0 14.1	dB
TC A_{V_DIFF}	Temperature Coefficient of Insertion Gain			-0.9		mdB/ $^\circ\text{C}$
ΔA_{V_DIFF1}	Insertion Gain Variation with V_{CM_REF}	V_{CM_REF} Input Varied from 0.95V to 1.45, $V_{OUT} = 0.8 V_{PP}$		-0.04	± 0.50 ± 0.58	dB
ΔA_{V_DIFF2}	Insertion Gain Variation with V_{I_CM}	$-0.3 \leq V_{I_CM} \leq 2.0\text{V}$		± 0.03	± 0.48 ± 0.55	dB
Distortion And Noise Response						
HD2_L	2 nd Harmonic Distortion	250 MHz (Note 12)		-60		dBc
HD2_M		500 MHz (Note 12)		-62		
HD2_H		750 MHz (Note 12)		-53		
HD3_L	3 rd Harmonic Distortion	250 MHz (Note 12)		-67		dBc
HD3_M		500 MHz (Note 12)		-61		
HD3_H		750 MHz (Note 12)		-54		

3.3V 電氣的特性 (Note 2) (つづき)

特記のない限り、すべてのリミット値は、 $T_A = 25^\circ\text{C}$ 、 $V_{CM_REF} = 1.2\text{V}$ 、両方の入力をそれぞれ 50Ω 抵抗 (R_{S1} と R_{S2}) を介して 0.3V に接続 (Note 11)、 $V_S = 3.3\text{V}$ 、 $R_L = 100\Omega$ 差動、 $V_{OUT} = 0.8V_{PP}$ の各条件で保証されています。データシートで使用されている用語の定義については「用語と仕様項目の定義」セクションを参照してください。太字は温度範囲に対するリミット値です。

Symbol	Parameter	Conditions	Min (Note 8)	Typ (Note 7)	Max (Note 8)	Units
OIP3	Output 3 rd Order Intermodulation Intercept	$f = 1\text{ GHz}$ P_{OUT} (Each Tone) $\leq 8.5\text{ dBm}$ (Notes 12, 13)		27.5		dBm
OIM3	3 rd Order Intermodulation Distortion	$f = 1\text{ GHz}$ P_{OUT} (Each Tone) $= -6\text{ dBm}$ (Notes 12, 13)		-67		dBc
e_{no}	Output Referred Voltage Noise	$\geq 1\text{ MHz}$		19		$\text{nV}/\sqrt{\text{Hz}}$
NF	Noise Figure	Relative to a Differential Input $\geq 10\text{ MHz}$		15.0		dB

Input Characteristics

R_{IN}	CM Input Resistance	Each Input to Ground	45	50	55	Ω
R_{IN_DIFF}	Differential Input Resistance	Differential	66	78	100	Ω
C_{IN}	Input Capacitance	Each Input to GND		0.3		pF
CMRR	Common Mode Rejection Ratio	$-0.3 \leq \text{CMVR} \leq 2.0\text{V}$	40 36	68		dB

Output Characteristics

V_{OOS}	Output Offset Voltage	Differential Mode		15	± 50 ± 55	mV
TCV_{OOS}	Output Offset Voltage Average Drift	(Note 9)		± 100		$\mu\text{V}/^\circ\text{C}$
R_O	Output Resistance	R_{T1} and R_{T2}	43	50	53	Ω
BAL_Error_DC	Output Gain Balance Error	DC, $\frac{\Delta V_{O_CM}}{\Delta V_{OUT}}$		-57	-38	dB
BAL_Error_AC		$f = 750\text{ MHz}$, $\frac{V_{O_CM}}{V_{OUT}}$		-48		
BAL_Error_AC_Phase	Output Phase Balance Error	$f = 750\text{ MHz}$, $V_{OUT+} - V_{OUT-}$ Phase		± 0.6		deg
$ \Delta V_{O_CM}/\Delta V_{L_CM} $	Output Common Mode Gain	DC		-26	-22 -21	dB

V_{CM_REF} Characteristics

V_{OS_CM}	Output CM Offset Voltage	$V_{OS_CM} = V_{O_CM} - V_{CM_REF}$		-4	± 60 ± 85	mV
$TC_{V_{OS_CM}}$	CM Offset Voltage Temp Coefficient			-0.2		$\text{mV}/^\circ\text{C}$
I_{B_CM}	V_{CM_REF} Bias Current	$0.95\text{V} \leq V_{CM_REF} \leq 1.45\text{V}$ (Note 10)		-25	± 390 ± 415	μA
R_{IN_CM}	V_{CM_REF} Input Resistance		3.5	5.8		$\text{k}\Omega$
Gain_ V_{CM_REF}	V_{CM_REF} Input Gain to Output	$\Delta V_{O_CM}/\Delta V_{CM_REF}$	0.97	0.99	1.00	V/V

Power Supply

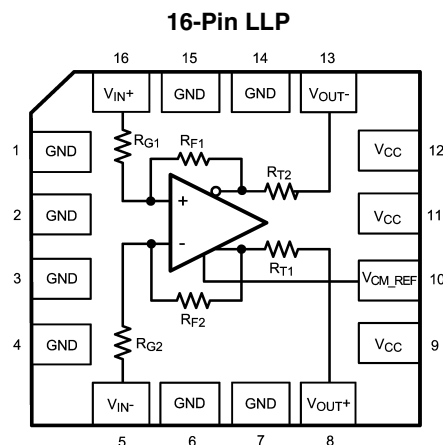
I_S	Supply Current	R_{S1} & R_{S2} Open (Note 3)		120	150 156	mA
PSRR	Differential Power Supply Rejection Ratio	DC, $\Delta V_S = \pm 0.3\text{V}$, $\Delta V_{OUT}/\Delta V_S$	-27 -25	-44		dB
PSRR_CM	Common Mode PSRR	DC, $\Delta V_S = \pm 0.3\text{V}$, $\Delta V_{O_CM}/\Delta V_S$	-29 -27	-39		dB

- Note 1:** 絶対最大定格とは、デバイスに破壊が発生する可能性のあるリミット値をいいます。動作定格とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様および試験条件の保証値に関して「電気的特性」を参照してください。
- Note 2:** 「電気的特性」の値は、記載温度の工場出荷試験条件にのみ適用されます。工場試験条件で生じる自己発熱は、 $T_J = T_A$ となる程度にきわめてわずかです。「電気的特性」には、自己発熱により $T_J > T_A$ となる条件下で保証されるパラメータ性能値は記載されていません。
- Note 3:** 総消費電流は R_{S1} と R_{S2} を介して与えられる入力電圧の影響を受けます。消費電流は入力電圧がない状態で測定しています。
- Note 4:** 最大消費電力は、最大接合部温度 $T_{J(MAX)}$ 、接合部・周囲温度間熱抵抗 θ_{JA} 、および周囲温度 T_A により決まります。任意の周囲温度での最大許容電力損失は、 $P_D = (T_{J(MAX)} - T_A)/\theta_{JA}$ です。すべての値は、パッケージが 2 層 PC ボードに直接ハンダ付けされ、エアフローがゼロの状態に適用されます。パッケージはパッケージ図の「推奨ランド・パターン」に示した 6.8mm^2 の銅箔領域にハンダ付けしなければなりません。
- Note 5:** 人体モデル適用規格 MIL-STD-883、Method 3015.7、マシン・モデル適用規格 JESD22-A115-A (ESD MM std. of JEDEC)、電場 (界) 誘導帯電モデル適用規格 JESD22-C101-C (ESD FICDM std. of JEDEC)
- Note 6:** スレーレートは立ち上がり / 立ち下がりエッジの平均値です。
- Note 7:** 代表 (typ) 値は特性評価時におけるパラメータの標準値 (norm) を表します。実際の代表値は、経時的に変化するとともに、アプリケーションや構成にも依存します。この代表値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。
- Note 8:** リミット値は 25 °C において全数試験を行っています。動作温度範囲全域にわたるリミット値は統計的品質管理 (SQC) 法を用いた相関によって保証されます。
- Note 9:** ドリフトは、2 点の温度間で生じたパラメータの変化量を、2 点の温度間の温度差で除算したものです。
- Note 10:** 正の電流値は、デバイスへ流れ込む電流に対応します。
- Note 11:** 待機時のデバイスのコモンモード入力電圧は 0.3V です。
- Note 12:** 歪みデータはシングルエンド入力条件で取得しています。
- Note 13:** 0dBm は 100Ω 差動負荷の両端で 894mV_{pp} に相当します。

製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
16-Pin LLP	LMH6555SQ	L6555SQ	1k Units Tape and Reel	SQA16A
	LMH6555SQE		250 Units Tape and Reel	
	LMH6555SQX		4.5k Units Tape and Reel	

ピン配置図



用語と仕様項目の定義 (アルファベット順)

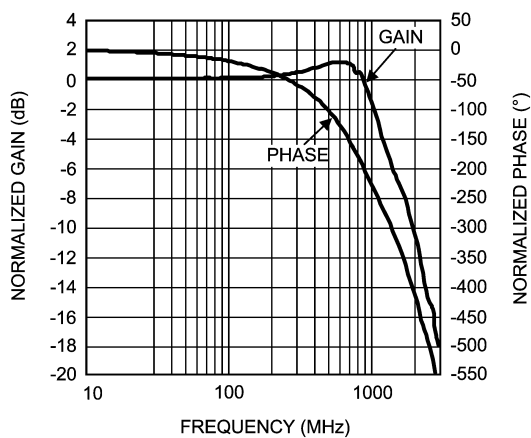
特記のない限り $V_{CM_REF} = 1.2V$

1.	A_{V_CM} (dB)	入力コモンモード電圧の変化 (ΔV_{I_CM}) に対する差動出力電圧の変化 (ΔV_{OUT})
2.	A_{V_DIFF} (dB)	シングルエンド 50 Ω (または差動 100 Ω) ソースから差動出力 (ΔV_{OUT}) に至る挿入ゲイン
3.	ΔA_{V_DIFF} (dB)	挿入ゲイン (A_{V_DIFF}) のばらつき
4.	BAL_ERR_DC & BAL_ERR_AC	平衡誤差 $\left(\frac{\Delta V_{O_CM}}{\Delta V_{OUT}} \right)$ 参照
5.	CM	コモンモード
6.	CMRR (dB)	A_{V_DIFF} (dB) - A_{V_CM} (dB) として定義されるコモンモード除去
7.	CMVR (V)	入力コモンモード電圧 (V_{I_CM}) の範囲
8.	Gain_ V_{CM_REF} (V/V)	差動出力が最大 のとき、 V_{CM_REF} 入力の変化 (ΔV_{CM_REF}) に対する出力コモンモード電圧の変動 (ΔV_{O_CM})
9.	PSRR (dB)	差動出力が公称値のとき、電源電圧の変化 (ΔV_S) に対する差動出力の変化 (ΔV_{OUT})
10.	PSRR_CM (dB)	電源電圧の変化 (ΔV_S) に対する出力コモンモード電圧の変化 (ΔV_{O_CM})
11.	R_{IN} (Ω)	グラウンドから見たシングルエンド入力インピーダンス
12.	R_{IN_DIFF} (Ω)	差動入力インピーダンス
13.	R_L (Ω)	差動出力負荷
14.	R_O (Ω)	R_{T1} と R_{T2} に等価なデバイス出力インピーダンス
15.	R_{S1} , R_{S2} (Ω)	V_{IN+} と V_{IN-} - それぞれから見たソース・インピーダンス
16.	R_{T1} , R_{T2} (Ω)	各出力から見た出力インピーダンス
17.	V_{CM_REF} (V)	出力コモンモードを制御する入力ピン
18.	ΔV_{CM_REF} (V)	V_{CM_REF} 入力の変化
19.	V_{I_CM} (V)	入力 (V_{IN+} , V_{IN-}) における平均 DC レベルまたはコモンモード信号
20.	ΔV_{I_CM} (V)	入力コモンモード電圧の変動幅 (V_{I_CM})
21.	V_{IN+} , V_{IN-} (V)	デバイス入力ピン電圧
22.	ΔV_{IN} (V)	終端 (シングルエンドで 50 Ω 、差動で 100 Ω) されたジェネレータ電圧
23.	V_{O_CM} (V)	出力コモンモード電圧 (V_{OUT+} と V_{OUT-} の DC 平均)
24.	ΔV_{O_CM} (V)	出力コモンモード電圧 (V_{O_CM}) のばらつき
25.	$\frac{\Delta V_{O_CM}}{\Delta V_{OUT}}$ (dB)	平衡誤差。 V_{OUT+} と V_{OUT-} の出力振幅平衡度で、出力コモンモード電圧 (V_{O_CM}) に反映され、差動出力振幅 (V_{OUT}) との比で表す。出力コモンモード電圧の変化 (ΔV_{O_CM}) を出力差動電圧変化 (公称で 800mV _{pp} となる ΔV_{OUT}) で除して求めた値。
26.	$\frac{V_{O_CM}}{V_{OUT}}$ (dB)	$\left(\frac{\Delta V_{O_CM}}{\Delta V_{OUT}} \right)$ が DC 平衡誤差テストであるのに対して AC 平衡誤差
27.	V_{OOS} (V)	DC オフセット電圧。両方の入力を 50 Ω を介してグラウンドに接続した状態で測定した差動出力電圧
28.	V_{OS_CM} (V)	許容 V_{CM_REF} 範囲における、出力コモンモード電圧 (V_{O_CM}) と V_{CM_REF} 入力電圧との差
29.	V_{OUT} (V)	差動出力電圧 (V_{OUT+} - V_{OUT-}) (DC オフセット (V_{OOS}) で補正)
30.	ΔV_{OUT} (V)	差動出力電圧の変動幅 (DC オフセット (V_{OOS}) で補正)
31.	V_{OUT+} , V_{OUT-} (V)	デバイス出力ピン電圧
32.	V_S	電源電圧 (V^+ - V^-)
33.	ΔV_S (V)	V_{CC} 電源電圧の変動

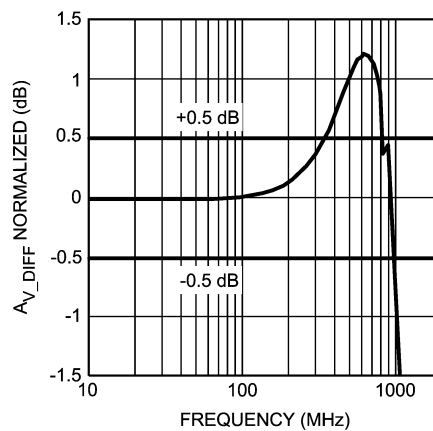
代表的な性能特性

特記のない限り、 $V_{S1} = R_{S2} = 50\Omega$ 、 $V_S = +3.3V$ 、 $R_L = 100\Omega$ 、差動 $V_{OUT} = 0.8V_{PP}$ 。本データシートで使用している用語の定義については「用語と仕様項目の定義」セクションを参照してください。

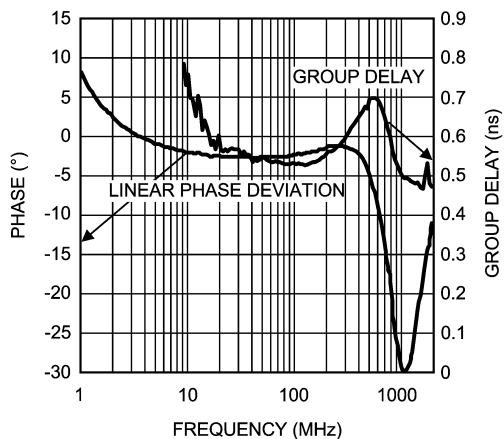
Frequency Response



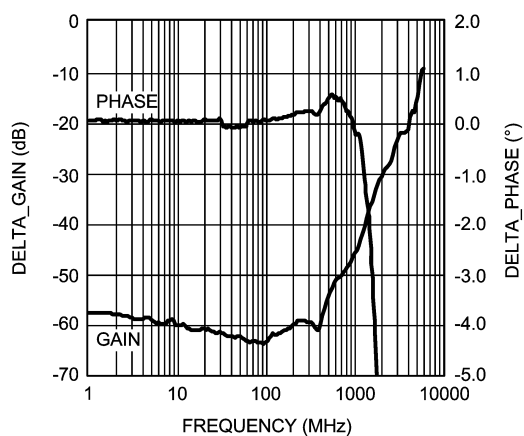
± 0.5 dB Gain Flatness



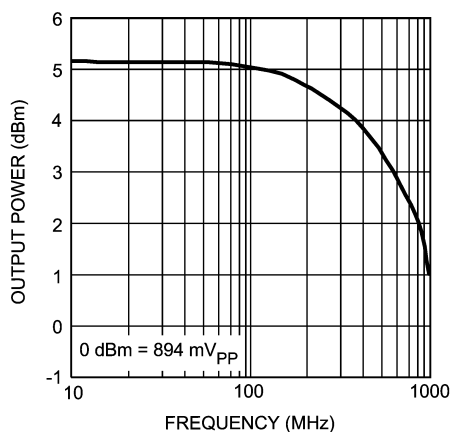
Linear Phase Deviation & Group Delay



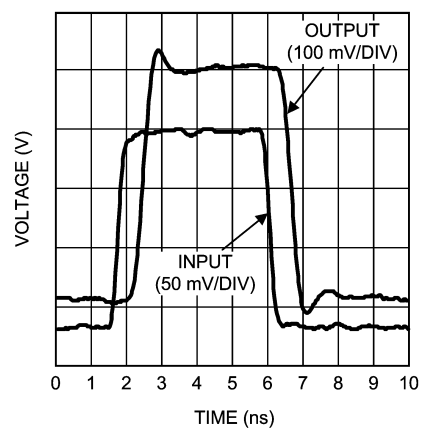
Bal_Error vs. Frequency



- 1 dB Compression vs. Frequency



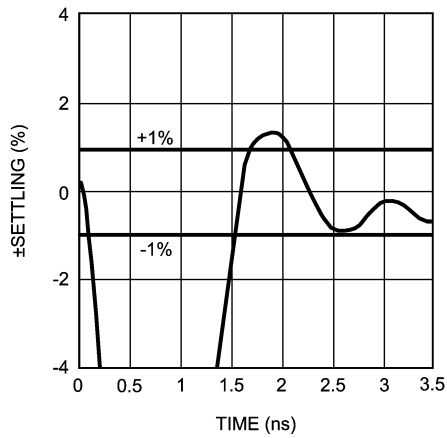
Step Response (V_{OUT}^+)



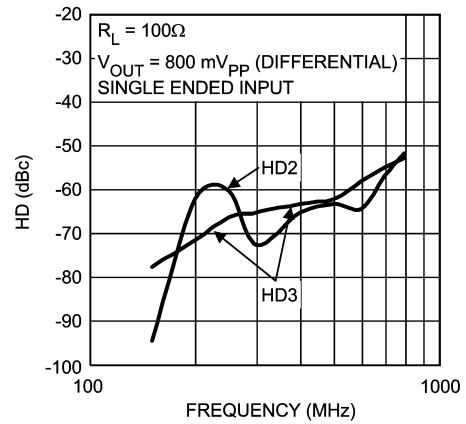
代表的な性能特性 (つづき)

特記のない限り、 $V_{S1} = R_{S2} = 50\Omega$ 、 $V_S = +3.3V$ 、 $R_L = 100\Omega$ 、差動 $V_{OUT} = 0.8V_{PP}$ 。本データシートで使用している用語の定義については「用語と仕様項目の定義」セクションを参照してください。

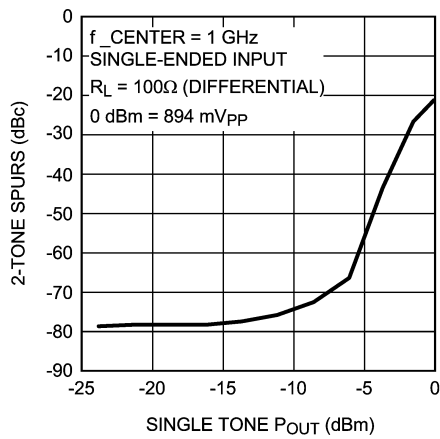
Step Response Settling Time



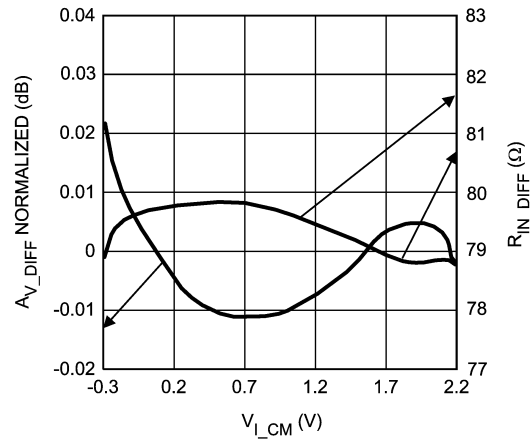
Harmonic Distortion vs. Frequency



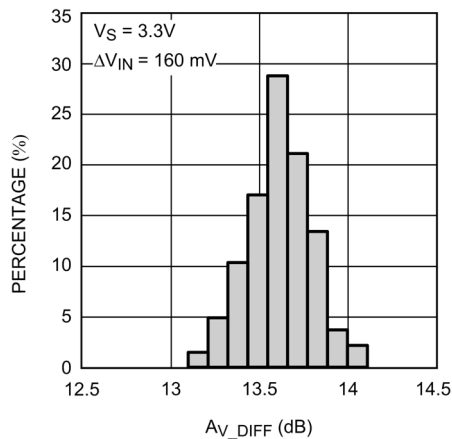
3rd Order Intermodulation Distortion



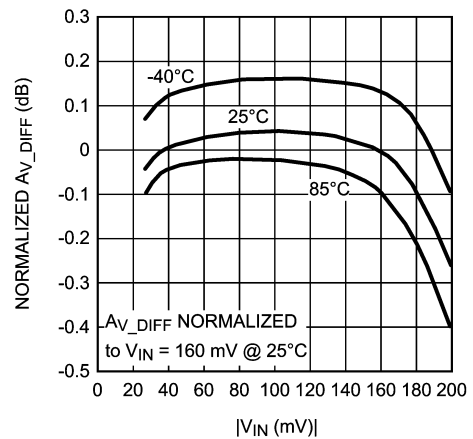
A_{V_DIFF} & R_{IN_DIFF} vs. V_{I_CM}



Insertion Gain Distribution



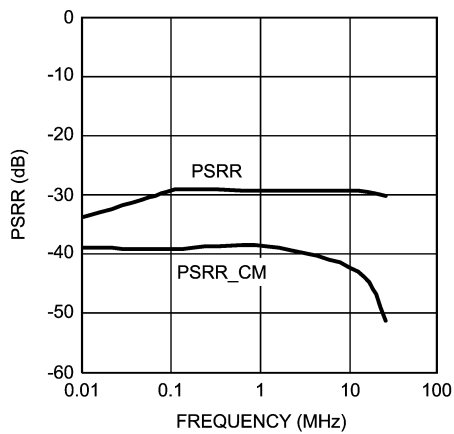
Insertion Gain Variation vs. Input Amplitude



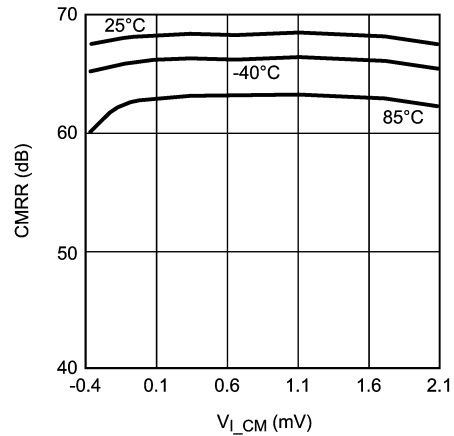
代表的な性能特性 (つづき)

特記のない限り、 $V_{S1} = R_{S2} = 50\Omega$ 、 $V_S = +3.3V$ 、 $R_L = 100\Omega$ 、差動 $V_{OUT} = 0.8V_{PP}$ 。本データシートで使用している用語の定義については「用語と仕様項目の定義」セクションを参照してください。

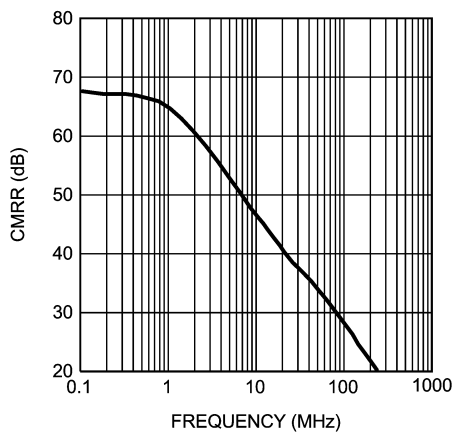
PSRR & PSRR_CM vs. Frequency



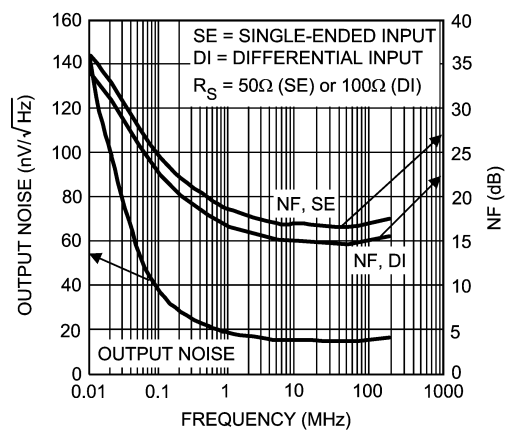
CMRR vs. V_{I_CM}



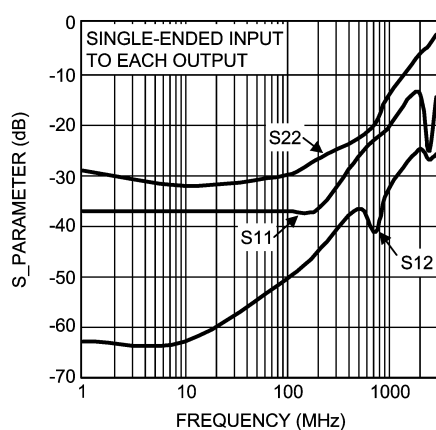
CMRR vs. Frequency



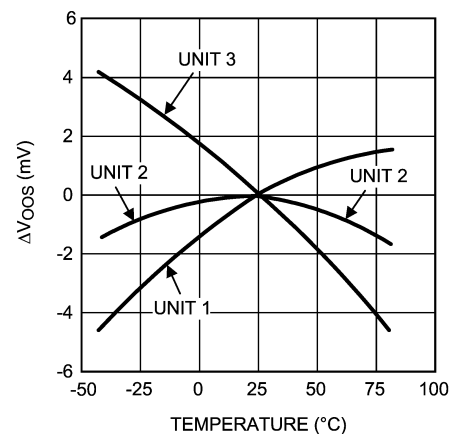
Noise Density & Noise Figure



S_Parameters vs. Frequency



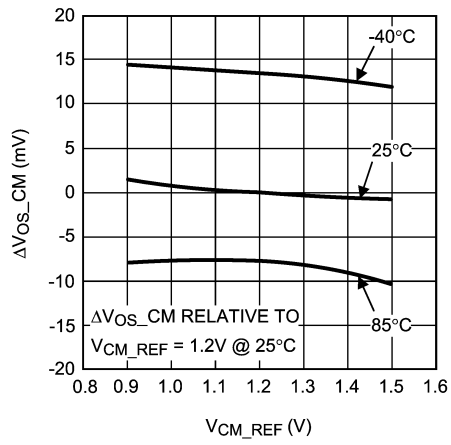
Differential Output Offset Variation for 3 Representative Units



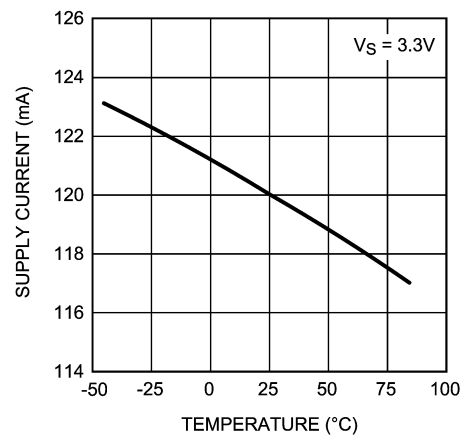
代表的な性能特性 (つづき)

特記のない限り、 $V_{S1} = R_{S2} = 50\Omega$ 、 $V_S = +3.3V$ 、 $R_L = 100\Omega$ 、差動 $V_{OUT} = 0.8V_{PP}$ 。本データシートで使用している用語の定義については「用語と仕様項目の定義」セクションを参照してください。

Common Mode Offset Voltage Variation vs. V_{CM_REF}



Supply Current vs. Temperature



アプリケーション情報

本データシートで使用している用語の定義については「用語と仕様項目の定義」セクションを参照してください。

概要

LMH6555 は、 V_{OUT+} ドライバ、 V_{OUT-} ドライバ、およびコモンモード・アンプからなる、3 個の独立したアンプで構成されています。LMH6555 は差動アンプなので、入力がコモンモード範囲にある限り、コモンモード電圧には反応しません。その代わり出力コモンモード電圧は、 V_{CM_REF} を入力とする内蔵コモンモード・ア

ンプによって強制的に与えられます。下の Figure 1 に示すように、差動入力高速 A/D コンバータのほとんどが備える V_{CMO} 出力を LMH6555 の V_{CM_REF} 入力に接続して、出力コモンモードを直接制御することができます。A/D コンバータの V_{CMO} 出力の駆動能力が不足する場合は、図に示すように、外付けバッファを用いて V_{CM_REF} ピンの駆動に必要な電流を確保する必要があります。LMH6555 の「電気的特性」の表に、 V_{CM_REF} 入力からデバイス出力コモンモードに至るゲイン ($Gain_{V_{CM_REF}}$) とオフセット電圧 (V_{OS_CM}) を示します。

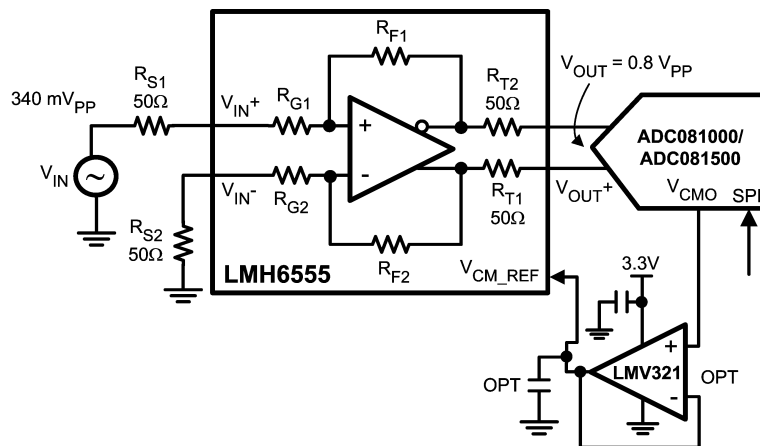


FIGURE 1. Single Ended to Differential Conversion

LMH6555 の入出力ピンのシングルエンド入力と出力インピーダンスは、「電気的特性」の表に規定されているとおり、それぞれ約 50Ω です (R_{IN} と R_O)。差動入力で使用した場合の差動入力インピーダンスは約 78Ω です (R_{IN_DIFF})。

デバイスの公称入力コモンモード電圧 (V_{I_CM}) は、Figure 1 に示した R_{S1} と R_{S2} が開放の場合、約 $0.3V$ です。ゆえに、入力が $0V$ の場合に、入力ソースには DC 電流が流れます。このため、差動出力オフセット電圧は R_{S1} と R_{S2} の整合度に影響されます。したがって、入力がシングルエンドのとき、一方の入力に信号ソースを AC 結合で接続した場合は、出力オフセット電圧 (V_{OOS}) を打ち消すために、駆動していない入力も AC 結合する必要があります。

低出力オフセットを必要とするアプリケーションでは、LMH6555 の出力オフセット電圧をトリミングする効果的な方法として、適当な入力 (V_{IN+} か V_{IN-}) にある程度の電流を注入する方法もあります。詳細は後述します。 R_{S1} と R_{S2} の公称値も挿入ゲイン (A_{V_DIFF}) に影響を与えます。LMH6555 は、 V_{IN+} と V_{IN-} に等しい容量の DC ブロッキング・コンデンサを直列に接続することで、入力 AC 結合としても使えます。この場合、低周波成分をブロックしないように十分な結合容量が必要です。下側のカットオフ周波数は

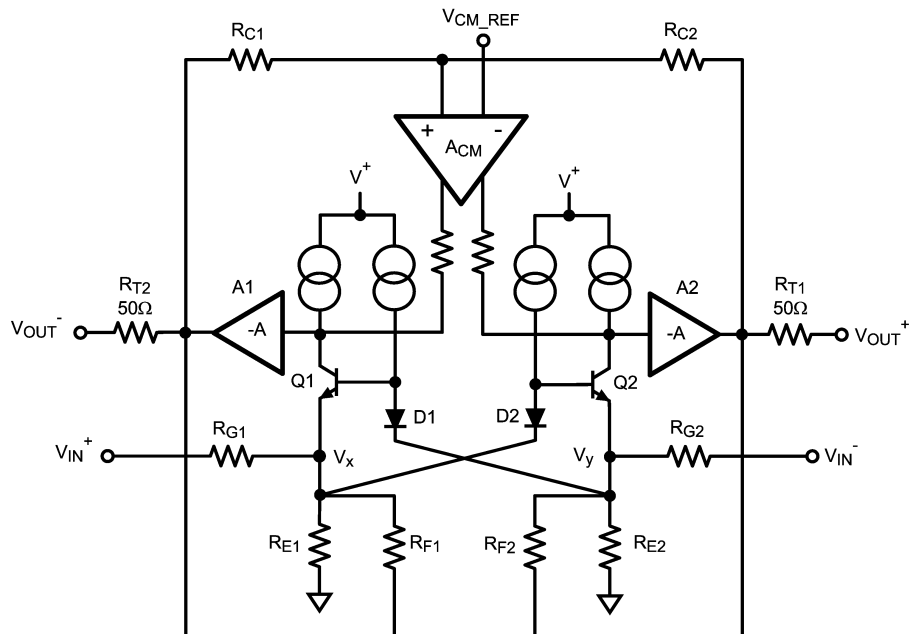
$R_{EQ} = R_{S1} + R_{S2} + R_{IN_DIFF}$ として $1/(\pi R_{EQ}C)$ Hz です。ここで R_{IN_DIFF} はおよそ 78Ω です。

LMH6555 をシングルエンドで見ると出力インピーダンスは 50Ω です。LMH6555 の「電気的特性」は、超高速 A/D コンバータ (ADC081000/ADC08D1000/ADC081500/ADC08D1500) などをドライブした場合を想定して、 100Ω 差動負荷でのデバイス性能を示しています。

アプリケーション情報 (つづき)

回路の解析

LMH6555 のブロック図を Figure 2 に示します。



$$R_{G1} = R_{G2} = R_G = 39\Omega$$

$$R_{E1} = R_{E2} = R_E = 25\Omega$$

$$R_{F1} = R_{F2} = R_F = 430\Omega$$

$$I_{CQ1} = I_{CQ2} = 12.6 \text{ mA}$$

FIGURE 2. Block Diagram

差動入力段はクロス結合されたベース・コモン・パイポーラ NPN 段、Q1 と Q2 で構成されています。この回路段がデバイスの差動入力特性を決めています。内部ノード V_X と V_Y (Q1 と Q2 のエミッタ) から出力に至る内部ループ・ゲインは、それらノードが仮想グラウンドとして作用するほど大きな値を示します。クロス結合によって、アンプが通常範囲で動作している限りにおいて、これらのノードは同一電圧になることが保証されます。出力コモンモード

電圧は " A_{CM} " の働きによって " V_{CM_REF} " 入力電圧になるように制御されます。

以下のセクションで、シングルエンド・アプリケーションおよび差動入力アプリケーションの解析に必要な式を説明します。導出過程など詳細な説明については、データシート末尾の「付録」セクションを参照してください。

アプリケーション情報 (つづき)

シングルエンド入力

シングルエンド・アプリケーションのデバイス動作条件を求める手順を以下に示します。この例では Figure 3 に示す回路を用います。

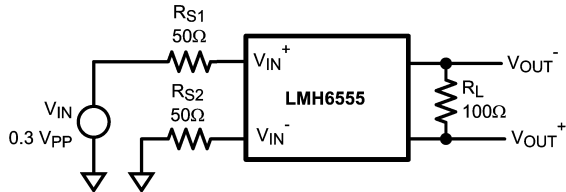


FIGURE 3. Single-Ended Input Drive

1. グラウンドに対する各入力コモンモード・インピーダンス (R_{IN}) を 50Ω として、駆動される入力 (V_{IN+} か V_{IN-}) の振幅を求めます。

$$V_{IN+} \text{ (または } V_{IN-} \text{)} = V_{IN} \cdot R_{IN} / (R_{IN} + R_S)$$

Figure 3 の場合

$$V_{IN+} = 0.3 \text{ V}_{pp} \cdot 50 / (50 + 50) = 0.15 \text{ V}_{pp}$$

2. 挿入ゲイン (A_{V_DIFF}) から V_{OUT} を計算します。

$$V_{OUT} = (V_{IN}/2) \cdot A_{V_DIFF}$$

$$A_{V_DIFF} = 2 \cdot R_F / (2R_S + R_{IN_DIFF})$$

ここで $R_F = 430\Omega$ 、 $R_{IN_DIFF} = 78\Omega$

Figure 3 の場合

$$R_S = 50\Omega \rightarrow A_{V_DIFF} = 4.83 \text{ V/V}$$

$$V_{OUT} = (0.3 \text{ V}_{pp}/2) \cdot 4.83 \text{ V/V} = 724.5 \text{ mV}_{pp}$$

3. ステップ 2 の V_{OUT} 計算で求めたデバイスの差動入力インピーダンス (R_{IN_DIFF}) を流れる差動電流 (I_{IN_DIFF}) のピーク・ツー・ピーク値を求めます。

$$I_{IN_DIFF} = V_{OUT} / R_F$$

Figure 3 の場合

$$I_{IN_DIFF} = 724.5 \text{ mV}_{pp} / 430\Omega = 1.685 \text{ mA}_{pp}$$

4. 上のステップ 3 で計算した I_{IN_DIFF} を生む入力端子間の振幅 (V_{IN_DIFF}) を求めます。

$$V_{IN_DIFF} = I_{IN_DIFF} \cdot R_{IN_DIFF}$$

Figure 3 の場合

$$V_{IN_DIFF} = 1.685 \text{ mA}_{pp} \cdot 78\Omega = 131.4 \text{ mV}_{pp}$$

5. 駆動されていない側の入力の振幅を、ステップ 4 で求めた V_{IN_DIFF} とステップ 1 で求めた V_{IN+} から計算します。

$$V_{IN-} = V_{IN+} - V_{IN_DIFF}$$

Figure 3 の場合

$$V_{IN-} = 150 \text{ mV}_{pp} - 131.4 \text{ mV}_{pp} = 18.6 \text{ mV}_{pp}$$

6. 2つの入力の DC 平均レベル (V_{L_CM}) を次の式を用いて計算します。

$$V_{L_CM} = 12.6 \text{ mA} \cdot R_E \cdot R_S / (R_S + R_G + R_E)$$

ここで $R_E = 25\Omega$ 、 $R_G = 39\Omega$ (両方とも LMH6555 内蔵)。

Figure 3 の場合

$$R_S = 50\Omega \rightarrow V_{L_CM} = 15.75 / (R_S + 64)$$

$$V_{L_CM} = 15.75 / (50 + 64) = 138.2 \text{ mV}$$

以上の概略手順で求めた値を Figure 4 に示します。

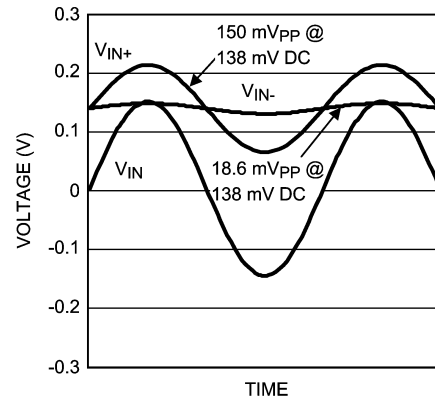
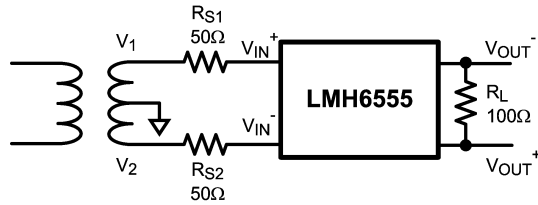


FIGURE 4. Input Voltage for FIGURE Schematic

アプリケーション情報 (つづき)

差動入力

差動入力アプリケーションのデバイス動作条件を決定する手順を、Figure 5 の回路を例として以下に説明します。



トランスの二次側と仮定すると V_{IN} 、300 mV_{pp}

FIGURE 5. Differential Input Drive

1. 差動ソース(V_{IN})から差動入力インピーダンスが R_{IN_DIFF} のLMH6555 入力端子に至る分圧を考慮しながら、入力端子間の振幅 (V_{IN_DIFF}) を計算します。

$$V_{IN_DIFF} = V_{IN} \cdot R_{IN_DIFF} / (2R_S + R_{IN_DIFF})$$

Figure 5 の場合、

$$V_{IN_DIFF} = 300 \text{ mV}_{pp} \cdot 78 / (100 + 78) = 131.5 \text{ mV}_{pp}$$

2. それぞれの入力ピンの振幅をステップ 1 で求めた振幅の 1/2 として計算します。

$$V_{IN+} = V_{IN-} = V_{IN_DIFF} / 2$$

Figure 5 の場合、

$$V_{IN+} = V_{IN-} = 131.5 \text{ mV}_{pp} / 2 = 65.7 \text{ mV}_{pp}$$

3. 2 つの入力の DC 平均レベル (V_{I_CM}) を次の式を用いて求めます。

$$V_{I_CM} = 12.6 \text{ mA} \cdot R_E \cdot R_S / (R_S + R_G + R_E)$$

ここで $R_E = 25\Omega$ 、 $R_G = 39\Omega$ (両方とも LMH6555 内蔵)。

Figure 5 の場合、

$$R_S = 50\Omega \rightarrow V_{I_CM} = 15.75 / (R_S + 64)$$

$$V_{I_CM} = 15.75 / (50 + 64) = 138.2 \text{ mV}$$

4. 挿入ゲイン (A_{V_DIFF}) から V_{OUT} を計算します。

$$V_{OUT} = (V_{IN} \cdot / 2) \cdot A_{V_DIFF}$$

$$A_{V_DIFF} = 2 \cdot R_F / (2R_S + R_{IN_DIFF})$$

ここで $R_F = 430\Omega$ & $R_{IN_DIFF} = 78\Omega$

Figure 5 の場合、

$$R_S = 50\Omega \rightarrow A_{V_DIFF} = 4.83 \text{ V/V}$$

$$V_{OUT} = (0.3 \text{ V}_{pp}/2) \cdot 4.83 \text{ V/V} = 724.5 \text{ mV}_{pp}$$

以上の概略手順で求めた値を Figure 6 に示します。

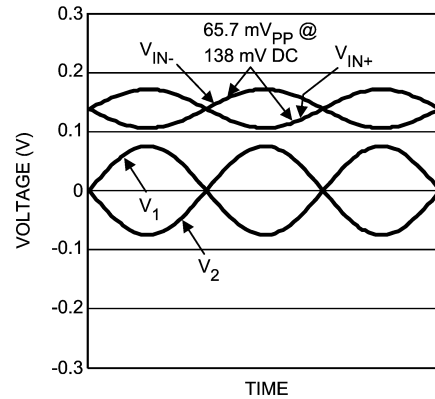


FIGURE 6. Input Voltage for FIGURE 5 Schematic

ソース・インピーダンスと、ゲインおよびオフセットに対するその影響

Figure 3 および Figure 5 に示すソース・インピーダンス R_{S1} と R_{S2} は、ゲインと出力オフセットに影響を与えます。データシートの「電気的特性」表と「代表的な性能グラフ」は、特記のない限り、等しい値のソース・インピーダンス R_{S1} と R_{S2} を用いて作成されています。これらの 2 つのインピーダンス間に不整合があると、ゲインとオフセット電圧が変化することがあります。

出力オフセットの制御と調整

アプリケーションによっては LMH6555 の差動出力電圧をユーザーが設定しなければならない場合があります。例えば、ユニポーラ信号を LMH6555 で差動出力に変換するアプリケーションが該当します。A/D コンバータの入力範囲全域を活用するには、最小信号条件時において、LMH6555 の出力を A/D コンバータのアナログ入力範囲の下限にシフトをすると効果的です。すなわち、LMH6555 の一方の出力が A/D コンバータのアナログ負入力のリミットに近くなるように、もう一方の出力が A/D コンバータのアナログ正入力の正のリミットに近くなるようにシフトします。次に、最大信号に対して適切なゲインを与え、A/D コンバータの入力フルスケールの全域を使うようにすれば、A/D コンバータの入力ダイナミックレンジを十分に活用することができます。オフセットを強制的に与えなければ、A/D コンバータが出力するコードは A/D コンバータが本来生成できるコードの一部にとどまり、ENOB は大きく劣化するでしょう。シフトの方向は必要な信号の極性によって決まります。

規定されている出力オフセット電圧 (差動モード) " V_{OOS} " を改善しなければならないアプリケーションでも、LMH6555 の出力オフセット電圧のシフトが必要となります。ADC081000/ADC08D1000/ADC081500/ADC08D1500 など一部の A/D コンバータは、ドライバ (この場合 LMH6555) の V_{OOS} を補正する内部レジスタを内蔵しています。LMH6555 の V_{OOS} 定格がこれらのレジスタに書き込める許容最大値を超える場合、A/D コンバータ性能を引き出すために出力のシフトが必要となります。

一方の入力抵抗値をもう一方に対して操作して、出力オフセット電圧を調整することも可能です (例えば R_{S2} に対する R_{S1} 、あるいはその逆)。しかしこの方法ではゲインも変化してしまいます。 V_{IN+} に R_{S1} を介してソース信号が印加されると仮定した場合、 R_{S1} の変化によって全体ゲインと出力オフセット電圧が変わる様子を Figure 7 (A) に示します。Figure 7 (B) も同様の变化を示していますが、これは駆動していない側のインピーダンス R_{S2} を変えた場合です。

アプリケーション情報 (つづき)

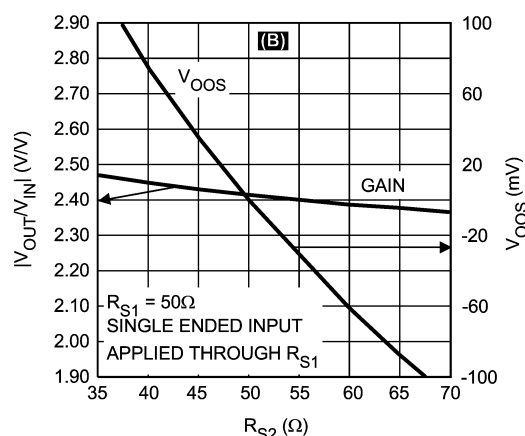
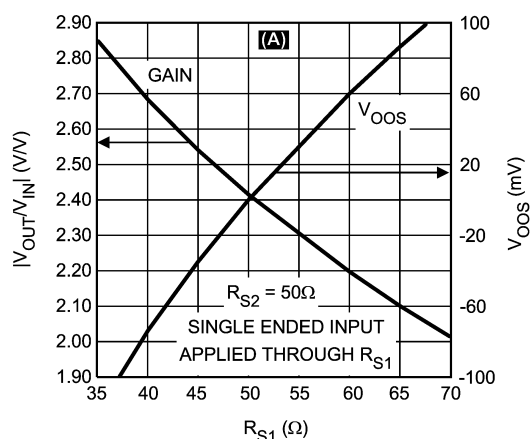


FIGURE 7. Gain & Output Offset Voltage vs. Source Impedance Shift for Single Ended Input Drive

Figure 7 から、駆動される入力側のソース・インピーダンスのほうが、駆動されていないソース・インピーダンスに比べて、ゲインに対する影響度合いが大きいたことがわかります。 R_{S1} と R_{S2} は出力オフセットに反対に作用します。 R_{S2} でオフセットを調整すると、 R_{S1} で調整したときとは違って、入力終端に影響が及ばないというメリットがあります。 伝送線路を介して信号が LMH6555 に印加されるアプリケーションでは、反射を抑えるために特性インピーダンスで終端する必要があることから、特に重要です。

参考のために、ソース・インピーダンスの不整合が差動入力駆動の場合に全体ゲインと出力オフセットに影響を与える様子を、Figure 8 に示します。

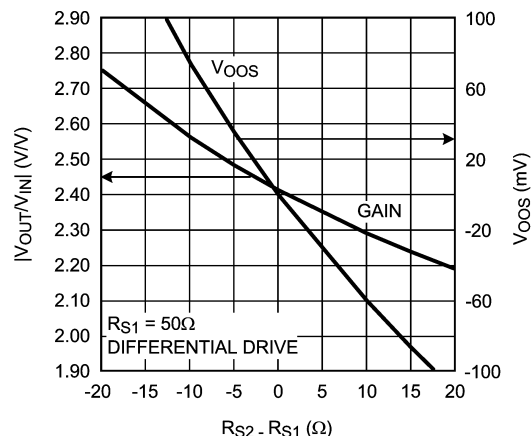
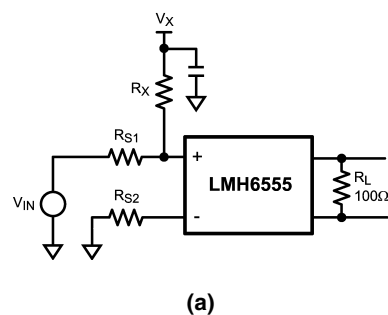
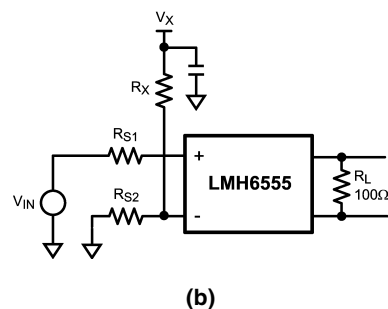


FIGURE 8. Gain & Output Offset Voltage vs. Source Impedance Shift for Differential Input Drive

出力オフセットを、ソース抵抗の平衡度、ゲイン、あるいはケーブル終端に影響をほとんど、あるいはまったく与えずに、調整する方法もあります。



(a)



(b)

FIGURE 9. Differential Output Shift Circuits

Figure 9(a) と Figure 9(b) では R_X を介して入力に電流を注入し必要な出力シフトを得ています。 正のシフトが必要な場合は V_{IN}^{+} 端子に正の電流を注入し (Figure 9(a))、 負のシフトが必要な場合は V_{IN}^{-} に注入します (Figure 9(b))。 Figure 10 に、 $V_X = 3.3V$ または $5V$ で、 $R_{S1} = R_{S2} = 50\Omega$ の場合の出力に対する R_X の作用を示します。

アプリケーション情報 (つづき)

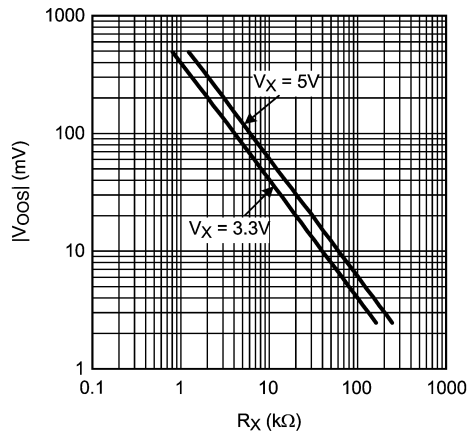


FIGURE 10. LMH6555 Differential Output Shift Due to R_X in FIGURE

LMH6555 差動出力をおよそ 100mV 負にシフトするには、Figure 10 のグラフから、 R_X は Figure 9(b) の回路でおおよそ 3.9kΩ と選択されます ($V_X = V_S = 3.3V$ を使用)。

V_{IN} の内蔵オフセットがゼロではないアプリケーション、あるいは R_{S1} と R_{S2} が 50Ω ではない場合、Figure 10 のグラフは R_X に必要な値を推定する目的には使えません。

より一般的なオフセット補正アプリケーションを Figure 11 に示します。ここで $R_{S1} = R_{S2} = 75\Omega$ で、 V_{IN} の内蔵オフセットは -50mV です。LMH6555 の差動出力オフセット電圧を 0mV にシフトしなければなりません。Figure 11(b) は $R_X \gg R_{S2}$ と仮定したときのテブナン等価回路です。

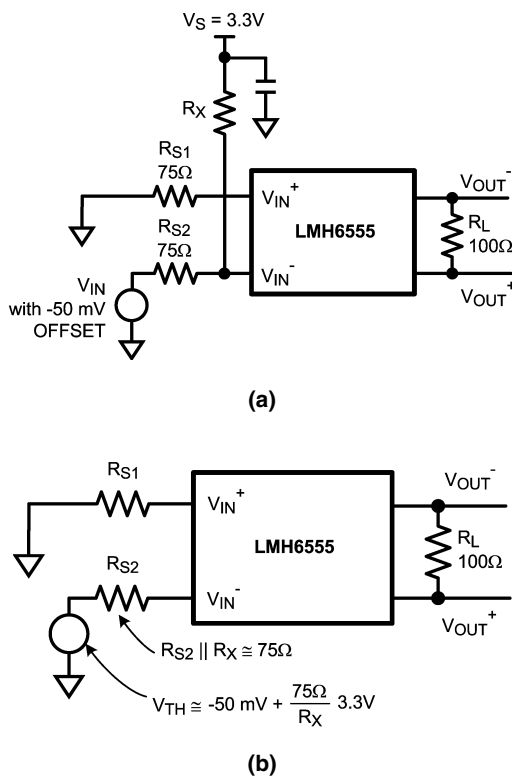


FIGURE 11. Offset Correction Example ($R_S = 75\Omega$)

式 4 (付録参照) のゲイン式から (V_{TH} が V_{IN} に印加されているため極性は逆) :

$$\frac{V_{OUT}}{V_{TH}} = \frac{-R_F}{2R_S + 78} \Rightarrow$$

$$V_{OUT} = \frac{-430\Omega}{(150 + 78)\Omega} \times \left(-50 \text{ mV} + \frac{75}{R_X} 3.3V \right) \quad (1)$$

式 1 の V_{OUT} をゼロに設定して R_X について解くと $R_X = 4.95k\Omega$ が得られます。差動出力オフセット電圧 V_{OOS} も既知の場合、 V_{OUT} を $-V_{OOS}$ に等しく設定してもかまいません。例えば、LMH6555 のある個体の V_{OOS} が +30mV とした場合、次の式によって差動出力はゼロになります。

$$V_{OUT} = -30 \text{ mV} = (-1.89) \left(-50 \text{ mV} + \frac{248}{R_X} \right)$$

$$\Rightarrow R_X = 3.76 \text{ k}\Omega \quad (2)$$

$R_X \gg R_{S2}$ となって導出での仮定が正しいことを示しています。Figure 9(b) の構成に基づいて得られた式 2 は、以下が成立した場合にのみ、正しい答えを導出します。

$$V_{OOS} \geq (V_{IN_OFFSET} \times 1.89)$$

(for Figure 11(b) and with $R_S = 75\Omega$) (3)

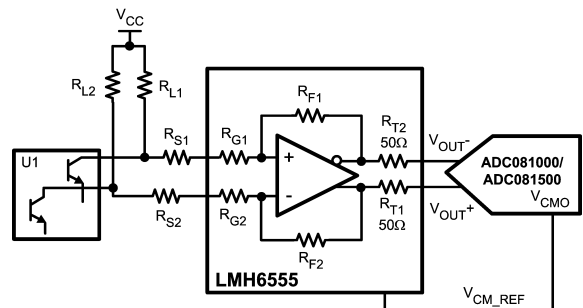
ここで V_{IN_OFFSET} は、Figure 11(a) で -50mV として示されるソース・オフセットです。

式 3 が満足されない場合、代わりに R_X が V_{IN} に側に接続される Figure 9(a) のオフセット補正を採用します。

または、 V_X と R_X の組み合わせを、ディスクリートの電流ソースまたは電流シンクに置き換えます。電流ソースは出力インピーダンスが高いため、ゲインの不整合はわずかです。ただし、電流ソースは大きな出力容量を持つ傾向があるため、高周波性能が悪化する恐れがあります。

インタフェース回路の例

下の Figure 12 に示すように、LMH6555 は、オープンコレクタ出力デバイス (U1) を高速 A/D コンバータにインタフェースする目的にも使えます。このアプリケーションで LMH6555 は、信号増幅と 100Ω 差動入力インピーダンスを駆動する役割を担います。



V_{CM_REF} バッファは示されていません。

FIGURE 12. Differential Amplification and ADC Drive

アプリケーション情報 (つづき)

Figure 12 と同様のアプリケーションでは以下の条件を満たさなければなりません。

1. LMH6555 差動出力電圧が A/D コンバータのフルスケール電圧 (この場合は 800mV_{pp}) に適合していなければなりません。
2. LMH6555 の入力コモンモード電圧範囲を観測します。「電気的特性」の表に規定されているとおり、「CMVR」は、規定された CMRR で -0.3V から 2.0V の範囲です。
3. U1 出力トランジスタが飽和していないことを確認するため、U1 コレクタ電圧振幅を観測します。出力トランジスタの見込まれる動作範囲は、U1 の仕様および動作条件によって定義されています。

数値例を検討してください (R_L は R_{L1} と R_{L2} を指し、 R_S は R_{S1} と R_{S2} を指します)。

仮定:

$V_{CC} = 10V$, U1 ピーク・ツー・ピーク・コレクタ電流 (I_{pp}) = 15mA_{pp} で待機時電流 (I_{cQ}) は 10mA、最小動作 U1 コレクタ電圧 = 6V。

この回路を設計する一連の手順を以下に示します。

- a. U1 コレクタ電圧 (この例では 6V) に LMH6555 負荷を 1V のマージンとして加えて、この電圧に適合する R_L 値を選択します。

$$R_L = [10 - (6+1)] V / (10 + 7.5) \text{ mA} = 171\Omega$$

169Ω の 1% 抵抗を R_L に選択します。

- b. 出力に適切な振幅 (800mV_{pp}) を得る R_S 値を求めます。そのために入力段を Figure 13 に示すようにノートン等価回路に変換します。

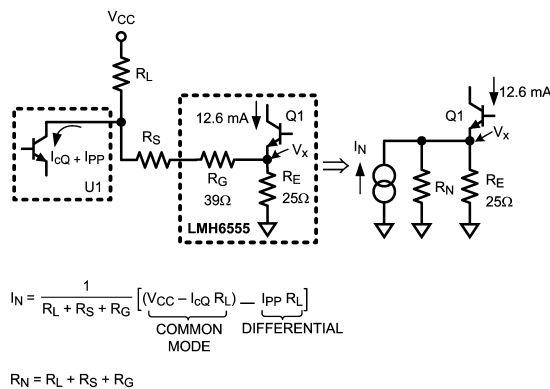


FIGURE 13. Norton Equivalent of the Input Circuitry Tied to Q1 within the LMH6555 in FIGURE

$$I_N = I_N (\text{コモンモード}) + I_N (\text{差動})$$

$$I_N (\text{コモンモード}) = (V_{CC} - I_{cQ} * R_L) / (R_L + R_S + R_G)$$

$$I_N (\text{差動}) = I_{pp} * R_L / (R_L + R_S + R_G)$$

ノートンの差動ソース成分全体が LMH6555 内部の帰還抵抗を流れて出力を生成します。すなわち、

$$I_N (\text{差動}) * R_F = 800 \text{ mV}_{pp}$$

$$\rightarrow R_S = (R_L * I_{pp} * R_F / 0.8) - R_G - R_L \text{ ここで } R_F = 430\Omega, R_G = 39\Omega (R_F \text{ と } R_G \text{ は LMH6555 内蔵抵抗})$$

したがって、この場合は、

$$R_S = (169 * 15 \text{ mA}_{pp} * 430 / 0.8) - 39 - 169 = 1154\Omega$$

1.15kΩ の 1% 抵抗を R_S に選択します。

- c. R_L と R_S が定義されたら、 R_S を介した LMH6555 の負荷の影響によって U1 の最低コレクタ電圧が仕様違反となっていないか確認してください。また、LMH6555 の CMVR も仕様違反となっていないか確認してください。

LMH6555 内部の " V_x " ノード電圧 (Figure 13) を計算します。上のノートン等価回路のコモンモード成分を使い、 V_x の KCL を次のように書き下します。

$$V_x / R_E + V_x / R_N = 12.6 \text{ mA} + I_N (\text{コモンモード}); R_E = 25\Omega$$

$$V_x / R_E + V_x / R_N = 12.6 \text{ mA} + (V_{CC} - I_{cQ} R_L) / (R_L + R_S + R_G)$$

$$\rightarrow V_x = 0.4595V$$

V_x を計算したら、入力電圧範囲 (高い側と低い側) および U1 コレクタ電圧 (V_C) の下側を、許容範囲内になるように求めます。必要に応じてステップ "a" からステップ "c" を繰り返して、これらの値を調整してください。

$$V_C = V_x R_L / R_N + I_N (R_S + R_G)$$

$I_{N_High} = 7.05 \text{ mA}$, $I_{N_Low} = 5.19 \text{ mA}$ (得られた値に基づく)

$$\rightarrow V_{C_High} = 0.4595 * 169 / 1358 + 7.05 \text{ mA} (1150 + 39) = 8.44V$$

$$\rightarrow V_{C_Low} = 0.4595 * 169 / 1358 + 5.19 \text{ mA} (1150 + 39) = 6.22V$$

$$V_{IN} = V_x (R_N - R_G) / R_N + I_N R_G$$

$$\rightarrow V_{IN_High} = 0.4595 * (1358 - 39) / 1358 + 7.05 \text{ mA} * 39 = 0.721V$$

$$\rightarrow V_{IN_Low} = 0.4595 * (1358 - 39) / 1358 + 5.19 \text{ mA} * 39 = 0.649V$$

アプリケーション情報 (つづき)

Figure 14 に、参考のためにノード電圧と合わせて、上記で得た値で構成した回路を示します。

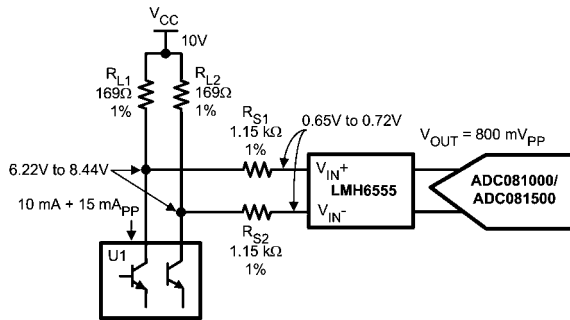


FIGURE 14. Implementation #1 of FIGURE Design Example

LMH6555 の入力側それぞれの抵抗の整合 (R_{S1} と R_{S2} 、 R_{L1} と R_{L2}) は、出力オフセット電圧とゲイン平衡にきわめて重要です。特に R_S が公称値の 50Ω より高いときに顕著です。そのため、この例では 1% 以上の精度の抵抗を規定しています。

LMH6555 の負荷の影響によって U1 コレクタ電圧が低くなりすぎた場合は R_L を小さくします。 R_L を下げると R_S も下げることになり、結果として V_{CC} によるプルアップ動作が強くなるため、LMH6555 の V_{ICM} が大きくなります。 V_{ICM} の上限は 2V です。同じアプリケーションで R_L と R_S を小さくした実装例を Figure 15 に示します。 U1 のコレクタ電圧の低い側と LMH6555 の V_{ICM} の高い側が、1 番目の実装に比べて両方とも電圧が高くなっている点に注意してください。

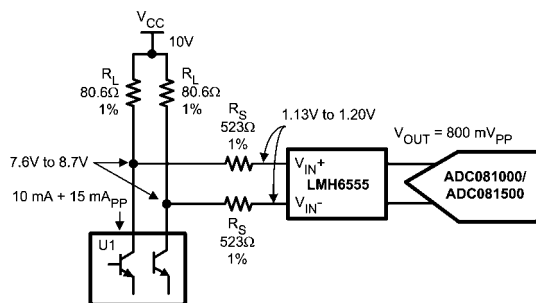


FIGURE 15. Implementation #2 of FIGURE Design Example

LM6555 入力に AC 結合を行う方法もあります。設計のステップは概要を示した方法と同様ですが、LMH6555 と U1 の間でのコモンモードの作用がなく、またいくつかの制約が生じます。

$$V_X / R_E = 12.6 \text{ mA} \rightarrow V_X = 0.3150 \text{ V}$$

Figure 15 に示す部品定数の場合、次を使います。

$$V_{C_High} = V_{CC} - R_L (I_{CQ} + I_{PP} / 2 - I_N (\text{差動}) / 2)$$

$$V_{C_Low} = V_{CC} - R_L (I_{CQ} - I_{PP} / 2 + I_N (\text{差動}) / 2)$$

$$I_N (\text{差動}) = I_{PP} * R_L / (R_L + R_S + R_G) = 1.88 \text{ mA} (\text{使用した値に基づく})$$

$$\rightarrow V_{C_High} = 10 - 80.6 (10 + 15 / 2 - 1.88 / 2) \text{ mA} = 8.67 \text{ V}$$

$$\rightarrow V_{C_Low} = 10 - 80.6 (10 - 15 / 2 + 1.88 / 2) \text{ mA} = 9.72 \text{ V}$$

$$V_{IN} = V_X \pm R_G \cdot I_N (\text{差動}) / 2$$

$$\rightarrow V_{IN_High} = 0.3150 + 39 * 1.88 \text{ mA} / 2 = 0.3517 \text{ V}$$

$$\rightarrow V_{IN_Low} = 0.3150 - 39 * 1.88 \text{ mA} / 2 = 0.2783 \text{ V}$$

Figure 15 の回路を AC 結合で実装した回路を、LMH6555 の V_{ICM} が下がり U1 コレクタ最低電圧が上昇している様子を示すためにノード電圧と合わせて、Figure 16 に示します。

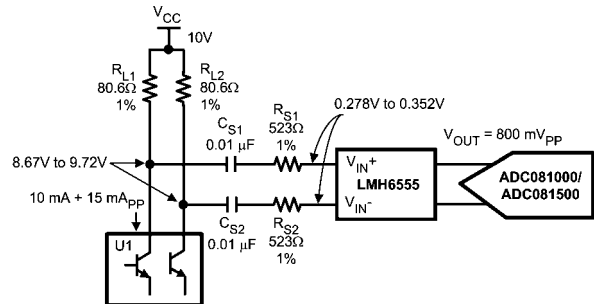


FIGURE 16. AC Coupled Version of FIGURE

下側カットオフ周波数は次のようになります。

$$f_{\text{cut-off}} = 1 / (\pi R_{eq} C_S) \quad \text{ここで } R_{eq} = R_{S1} + R_{S2} + R_{IN_DIFF}$$

$$\text{ここで } R_{IN_DIFF} = 78 \Omega$$

したがって、図の部品定数 ($C_S = 0.01 \mu\text{F}$ 、 $R_{S1} = R_{S2} = 523 \Omega$) の場合、

$$f_{\text{cut-off}} = 28.2 \text{ kHz}$$

データ・アキュイジション・アプリケーション

1.5G サンプル毎秒で動作しているナショナル セミコンダクターの ADC081500 の差動ドライバとして LMH6555 を使用した例を Figure 17 に示します。

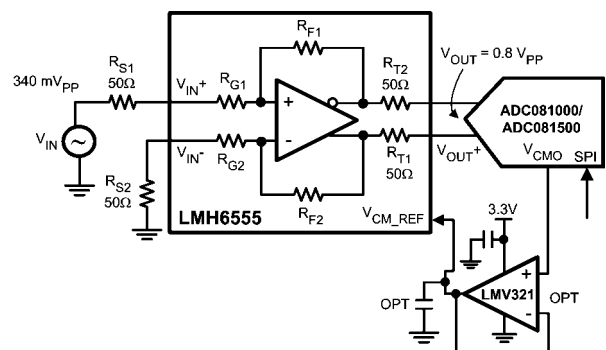


FIGURE 17. Schematic of the LMH6555 Interfaced to the ADC081500

Figure 17 の回路図で LMH6555 は、シングルエンド入力を A/D コンバータの 100Ω 差動入力に直接インタフェースできる差動出力に変換しています。信号変換の目的に LMH6555 を使う代わりに、Figure 18 に示すように、バラン・トランスを使う方法もあります。

アプリケーション情報(つづき)

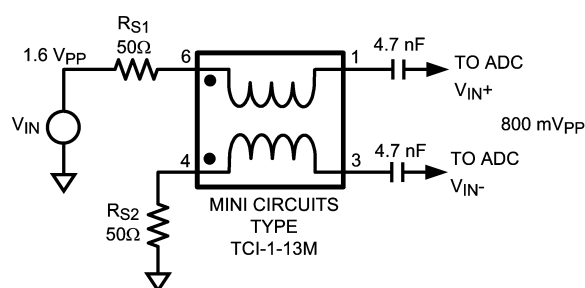


FIGURE 18. Single Ended to Differential Conversion (AC only) with a Balun Transformer

Figure 18 の回路で V_{IN} が $1.6V_{PP}$ のとき、A/D コンバータからは、必要な $800mV_{PP}$ で振幅する 100Ω 差動ドライバとして見えます。ソース (V_{IN}) からは、トランスの動作が規定されている周波数範囲で、 200Ω の総インピーダンスが見えます。この方法ではトランスの最低動作周波数で DC 結合ができないため、A/D コンバータへは AC 結合で信号を与えなければなりません。記載したトランスの下側動作周波数はおよそ $4.5MHz$ です。また、入力ハイパス・フィルタの $-3dB$ 帯域は、図の部品定数の場合におよそ $340kHz$ になります (または $(1/\pi R_{FO}C)Hz$ 、ここで $R_{FO}=200\Omega$)。

LMH6555を使ったソリューション (Figure 17) とパラン・トランス結合によるソリューションを代表的な観点で比較した結果を Table 1 に示します。

TABLE 1. ADC Input Coupling Schemes Compared

Category	Preferred Solution	
	LMH6555	Balun Transformer
Lower Power Consumption		✓
Lower Distortion		✓
Wider Dynamic Range	✓	
DC Coupling & Broadband Applications	✓	
Highest Gain & Phase Balance	✓	
Input/ Output Broadband Impedance Matching (Highest Return Loss)	✓	
Additional Gain	✓	
ADC Input Protection against Overdrive	✓	
Highest SNR	✓	
Ability to Control Gain Flatness	✓ (see below)	

ゲイン平坦性

LMH6555 が持つ 1.2GHz 帯域のすべてを必要としないアプリケーションでは、帯域に代えてゲイン平坦周波数を広く確保することができます。Figure 19 の回路では、LMH6555 の出力端子に C_O を配置し周波数応答のゲイン・ピーキングを抑えることで、 $\pm 0.5\text{dB}$ ゲイン平坦性周波数を上げています。

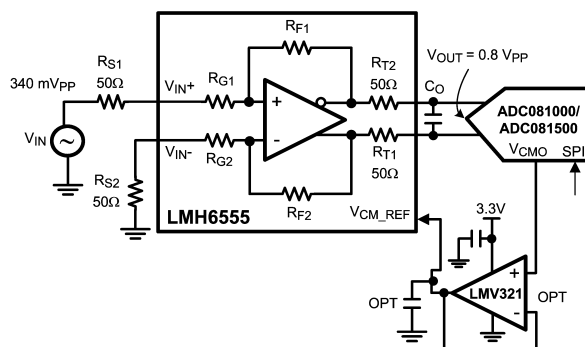


FIGURE 19. Increasing ± 0.5 dB Gain Flatness using External Output Capacitance, C_O

Figure 20、Figure 21、Figure 22 に、Figure 17 に示す手順の FFT 解析結果を示します。

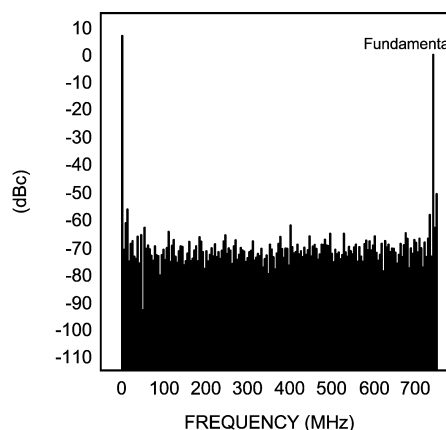


FIGURE 20. LMH6555 FFT Result When Used as the Differential Driver to ADC081500

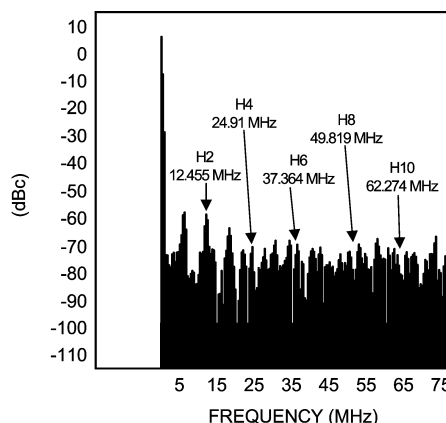


FIGURE 21. LMH6555 FFT Result When Used as the Differential Driver to ADC081500 (Lower Fs/2 Region Magnified)

アプリケーション情報 (つづき)

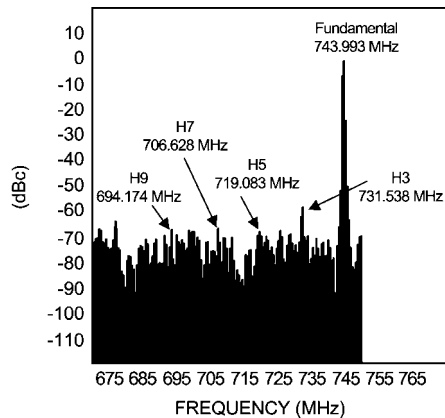


FIGURE 22. LMH6555 FFT Result When Used as the Differential Driver to ADC081500 (Upper $F_s/2$ Region Magnified)

Figure 20、Figure 21、Figure 22 のまとめ：

- 基本テスト周波数 744 MHz
- LMH6555 出力 0.8 V_{pp}
- サンプリング・レート: 1.5G サンプリング毎秒
- 2 次高調波 - 59dBc@ ~ 12MHz または
[1.5 GHz*1 - 744 MHz*2]
- 3 次高調波 - 57 dBc@ ~ 732MHz または
[1.5 GHz*1 - 744 MHz *3]
- 4 次高調波 - 71dBc@ ~ 24MHz または
[1.5 GHz*2 - 744 MHz *4]
- 5 次高調波 - 68dBc@ ~ 720MHz または
[1.5 GHz*2 - 744 MHz*5]
- 6 次高調波 - 68dBc@ ~ 36MHz または
[1.5 GHz*3 - 744 MHz*6]
- THD - 51.8dBc
- SNR 43.4dB
- スプリアス・フリー・ダイナミック
レンジ (SFDR): 57dB
- SINAD 42.8dB
- ENOB 6.8 ビット

LMH6555 はナショナル セミコンダクターのさまざまなアナログ・デジタル・コンバータの駆動に適します。このアンプと A/D コンバータとの組み合わせを網羅したリストを Table 2 に示します。A/D コンバータの駆動に LMH6555 を使用するべきかどうかは、アプリケーションと必要なサンプリング動作から決定します (ナイキスト動作、サブサンプリング、あるいはオーバー・サンプリング)。詳細は、サンプリング動作に関するアプリケーション・ノート AN-236 と、「高速差動アンプによる A/D コンバータの駆動」に関するアプリケーション・ノート AN-1393 を参照してください。特定の A/D コンバータに関する詳細はそれぞれの A/D コンバータのデータシートを参照してください。

TABLE 2. Differential Input ADC's Compatible with the LMH6555 Driver

ADC Part Number	Resolution (bits)	Single/Dual	Speed (MSPS)
ADC08D500	8	S	500
ADC081000	8	S	1000
ADC08D1000	8	D	1000
ADC08D1020	8	D	1000
ADC081500	8	S	1500
ADC08D1500	8	D	1500
ADC08D1520	8	D	1500
ADC083000	8	S	3000
ADC08B3000	8	S	3000

露出パッド LLP パッケージ

LMH6555 は放熱性能の高いパッケージに封止されています。露出パッド (デバイス下面) は GND ピンに接続されています。必須ではありませんが、露出パッドを電源グラウンド層に接続することを推奨します。デバイスの放熱性能はこのパッドの接続に大きく依存します。露出パッドをプリント回路板のできるだけ広い銅箔に、できれば外層に実装してください。ただし、システム基板の設計では高速レイアウトのガイドラインに従うことが重要です。

ナショナル セミコンダクターの 16 ピン LLP パッケージの詳細については次のリンクをアクセスしてください。

<http://www.national.com/packaging/folders/sqal6a.html>

評価ボード

ナショナル セミコンダクターは、高周波レイアウトのガイドラインとして、また、デバイスのテストと特性評価を目的として、以下の評価ボードを提供しています。

デバイス	パッケージ	評価ボード製品型番
LMH6555	16-Pin LLP	LMH6555EVAL

この評価ボードはデバイスのサンプルの要求とともに注文してください。

付録

このセクションでは、アプリケーション情報で使った式の導出を含む、LMH6555 のより詳しい解析を説明します。

入力段

入力ノード電圧 (V_{IN+} と V_{IN-}) および電流値の概算値を求める場合、入力段がクロス結合されていることから、各入力 (V_{IN+} と V_{IN-}) の等価入力段として Figure 23 を使用します。

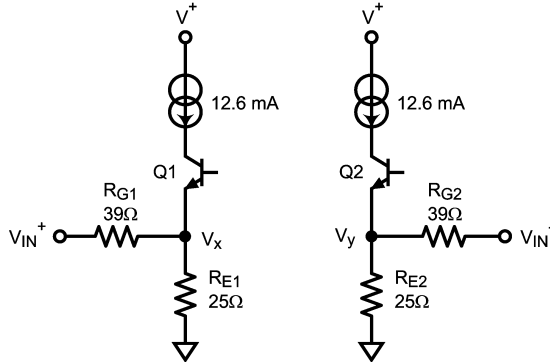


FIGURE 23. Equivalent Input Stage

この簡略回路を使うと一定のコレクタ電流を仮定できるため解析が簡単になります。デバイスの大きな開ループ・ゲインは 2 つのコレクタ電流を相対的に一定に保つため、この回路は近似として有効です。最初に Q1 と Q2 エミッタ電圧を求めます。そこから V_{IN+} と V_{IN-} 電圧を求めます。

Q1 と Q2 のエミッタ電圧を求めるために、図示した部品定数を使って Figure 23 の入力回路を解析します。まず Q1 と Q2 のエミッタ電圧の一次推測値を得ます。Q1 と Q2 のエミッタはクロス結合しているため、得られる電圧は等しくなるはずですが、Figure 2 に示すコモンモード・アンプ "A_{CM}" の動作から、これらの 2 つのエミッタは同等として考えます。したがって、最初に得られたエミッタ電圧の平均に両方のエミッタ電圧が等しいと仮定して計算を繰り返します。新しいエミッタ電圧を使って V_{IN+} と V_{IN-} の電圧を再計算します。この方法で得られた値は測定値の $\pm 10\%$ の範囲に収まります。

シングルエンド入力の解析

手順をより明らかにするために実際の例を次に示します。

LMH6555 が Figure 24 のようにシングルエンド信号を差動信号に変換する目的に使われている場合を考えます。

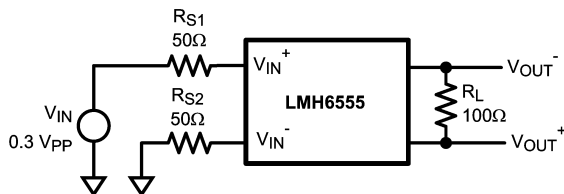


FIGURE 24. Single Ended Input Drive

最初に Figure 23 の回路に基づいて、内部トランジスタのエミッタ電圧を求めます (回路段どうしの相互作用がないと仮定)。 V_X と V_Y の導出は次のとおりです。

$$\frac{V_X}{25} + \frac{V_X \mp 0.15}{89} = 12.6 \text{ mA} \Rightarrow V_X = \begin{cases} 0.279\text{V} \\ 0.213\text{V} \end{cases}$$

$$\frac{V_Y}{25} + \frac{V_Y}{89} = 12.6 \text{ mA} \Rightarrow V_Y = 0.246\text{V}$$

V_X は V_{IN+} とともに変化します (V_{IN} が負の振幅で 0.213V、正の振幅で 0.279V)。上の値は入力回路の各半分は互いに作用しないと仮定して求めています。回路の各半分はコモンモード・アンプおよび入力段のクロス結合を介して互いに作用します。 V_X と V_Y は、 V_X の振幅のいずれの側も V_Y の平均に等しくなります。この値は、新しい平均エミッタ電圧 (V_X と V_Y の平均) に基づいた V_{IN+} と V_{IN-} の導出から計算されます。

$$\frac{V_X + V_Y}{2} = \begin{cases} \frac{0.279 + 0.246}{2} = 0.262\text{V} \\ \frac{0.213 + 0.246}{2} = 0.229\text{V} \end{cases} = \text{Emitter Voltage Swing}$$

$$V_{IN+} = \pm 0.15\text{V} - 50 \frac{\pm 0.15\text{V} - \begin{cases} 0.262\text{V} \\ 0.229\text{V} \end{cases}}{89}$$

$$V_{IN+} = \begin{cases} 0.213\text{V} \\ 63.2 \text{ mV} \end{cases} ; V_{IN-} = \frac{50}{89} \times \begin{cases} 0.262\text{V} \\ 0.229\text{V} \end{cases}$$

$$V_{IN-} = \begin{cases} 0.147\text{V} \\ 0.129\text{V} \end{cases}$$

0.3V_{PP} V_{IN} の場合、計算の過程で V_{IN+} の振幅は 150mV_{PP} (213mV ~ 63.2mV) となり、 V_{IN-} の振幅はおよそ 18.6mV (147mV ~ 129mV) となります。入力電圧を Figure 25 に示します。

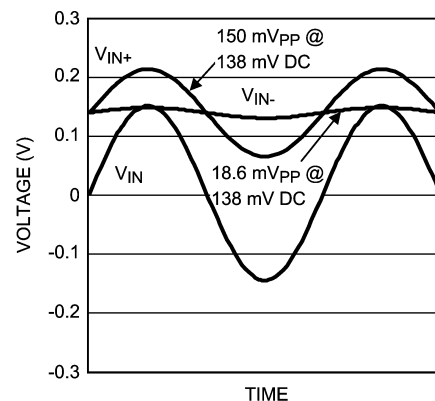


FIGURE 25. Input Voltages for FIGURE Schematic

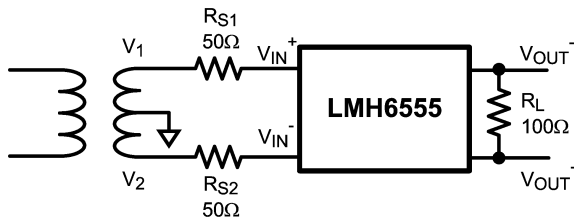
付録 (つづき)

計算した V_{IN+} の振幅と既知の V_{IN-} を使って、入力インピーダンス R_{IN} を次のように求めます。

$$R_{IN} = \frac{\Delta V_{IN+}}{\Delta I_{IN+}} = \frac{150 \text{ mV}}{(-1.26 + 4.26) \text{ mA}} = 50\Omega$$

差動入力解析

LMH6555 は、Figure 26 に示すように、センタータップのトランスとの組み合わせで、差動アンプとして使用されていると仮定します。



トランスの二次側と仮定すると V_{IN-} 、300 mV_{PP}

FIGURE 26. Differential Input Drive

入力電圧 (V_{IN+} と V_{IN-}) は以前に説明した方法で得られます。トランス出力が存在しないと仮定し、Figure 23 の回路図を参照すると、

$$\frac{V_x}{25} + \frac{V_x}{50 + 39} = 12.6 \text{ mA} \Rightarrow V_x = V_y = 0.246 \text{ V}$$

$$V_{IN+} = \frac{50}{50 + 39} \times 0.246 \Rightarrow V_{IN+} = V_{IN-} = 0.138 \text{ V}$$

ピーク V_{IN+} とピーク V_{IN-} 電圧はトランス出力電圧から求めます。トランスの二次側の両端電圧を 0.3V_{PP} と仮定すると、その半分、すなわち 0.15V_{PP} (± 75mV ピーク) が各入力側に現れるはずで (Figure 26 の V_1 または V_2)。ここで LMH6555 の入力端子のピーク電圧を導出します。

$$\frac{V_x}{25} + \frac{V_x \pm 0.075}{89} = 12.6 \text{ mA} \Rightarrow V_x = \begin{cases} 262.4 \text{ mV} \\ 229.5 \text{ mV} \end{cases}$$

V_1 の振幅が正であれば V_2 の振幅は同じで符号だけが負になります。逆も同様です。そのため V_x について上で得られた値は、前述のとおり、平均エミッタ電圧の決定に使えます。

$$\frac{V_x + V_y}{2} = \frac{262.4 \text{ mV} + 229.5 \text{ mV}}{2} = 245.9 \text{ mV} = \text{Emitter Voltage}$$

$$V_{IN+} = \pm 75 \text{ mV} - 50 \frac{\pm 75 \text{ mV} - 245.9 \text{ mV}}{89}$$

$$V_{IN+} = \begin{cases} 171.0 \text{ mV} \\ 105.3 \text{ mV} \end{cases} \text{ and by symmetry: } V_{IN-} = \begin{cases} 105.3 \text{ mV} \\ 171.0 \text{ mV} \end{cases}$$

トランス電圧が 0.3V_{PP} の場合、各入力 (V_{IN+} と V_{IN-}) は 105.3mV から 171.0mV で振幅し、すなわち振幅のピーク・ツー・ピークは 65.7mV になります。入力電圧を Figure 27 に示します。

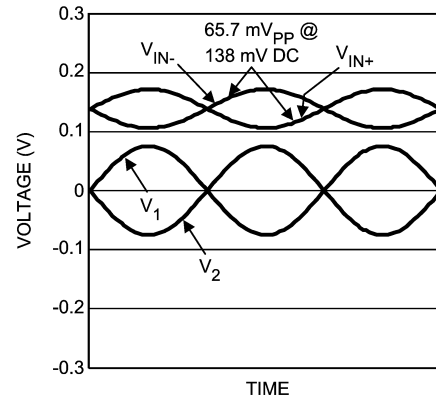


FIGURE 27. Input Voltages for FIGURE Schematic
デバイスの入力端子電圧がわかれば、差動入力インピーダンスは次のように求められます。

$$\frac{R_{IN_DIFF}}{R_{IN_DIFF} + 100} = \frac{0.131 V_{PP}}{0.3 V_{PP}} \Rightarrow R_{IN_DIFF} = 78\Omega$$

この値は電気的特性の表記載の R_{IN_DIFF} にほぼ一致します。

出力段とゲイン解析

差動ゲインは Figure 2 に示す帰還抵抗 R_{F1} と R_{F2} を流れる差動電流フローによって決まります。 R_{F1} (または R_{F2}) を流れる電流によって V_{OUT-} (または V_{OUT+}) 振幅が決まります。これらの抵抗の公称値はおおよそ 430Ω です。

なお LMH6555 の出力段は、Figure 28 に示すように、コモン・エミッタの 2 つのバイポーラ・アンプと、50Ω の内蔵出力抵抗 R_{T1} と R_{T2} で構成されています。

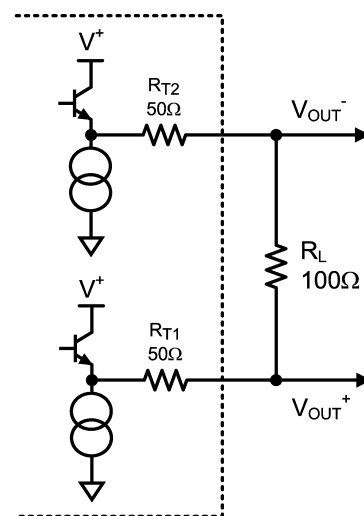


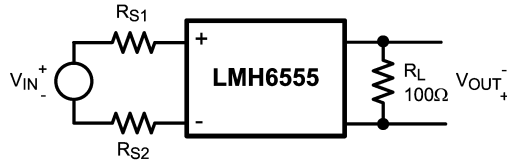
FIGURE 28. Output Stage Including External Load R_L

付録 (つづき)

出力差動負荷 R_L が 100Ω の場合、出力エミッタ間の差動振幅の半分が LMH6555 の出力端子に V_{OUT} として現れます。

Figure 24 と Figure 26 に示す入力ソース・インピーダンス R_{S1} と R_{S2} が良好に整合している場合、ゲインと出力振幅は机上で推測できると考えられます。LMH6555 の差動入力インピーダンス R_{IN_DIFF} はおよそ 78Ω です。

入力が差動で駆動されるアプリケーションの場合、LMH6555 の入力端子 V_{IN+} と V_{IN-} 間には平衡な振幅が存在します。したがって、 R_{IN_DIFF} 値から入力端子を流れる差動電流が分かり、それから出力振幅とゲインがわかります。



$$V_{OUT} = \frac{V_{IN} \times R_F}{2R_S + R_{IN_DIFF}}$$

$$\frac{V_{OUT}}{V_{IN}} = \frac{R_F}{2R_S + 78\Omega} = \frac{430\Omega}{2R_S + 78\Omega}$$

$R_{S1} = R_{S2} = R_S = 50\Omega$ となる特別な場合は、

$$\text{for } R_S = 50\Omega \Rightarrow \frac{V_{OUT}}{V_{IN}} = \frac{430}{178} = 2.42 \text{ V/V} \quad (4)$$

次の式は挿入ゲイン A_{V_DIFF} を表します。

$$A_{V_DIFF} = \frac{V_{OUT}}{V_{IN} \times \frac{100\Omega}{2R_S + 100}}$$

$$= \frac{V_{OUT}/V_{IN}}{100/200} = 2 V_{OUT}/V_{IN} = 4.83 \text{ V/V}$$

$$= 13.7 \text{ dB}$$

上の式は、 $R_{S1} = R_{S2} = 50\Omega$ である限り、シングルエンド入力駆動の場合にも同様に適用されます。シングルエンド入力駆動の場合は、

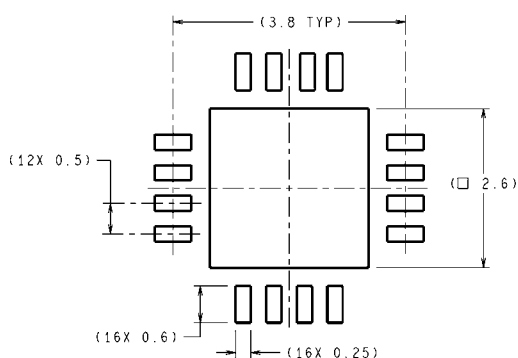
$$A_{V_DIFF} = \frac{V_{OUT}}{V_{IN} \times \frac{50}{R_S + 50}}$$

$$= \frac{V_{OUT}/V_{IN}}{50/100} = 2 V_{OUT}/V_{IN} = 4.83 \text{ V/V}$$

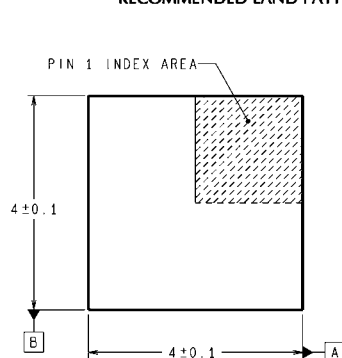
$$= 13.7 \text{ dB}$$

この値は「電気的特性」の表記載の A_{V_DIFF} とほぼ一致します。

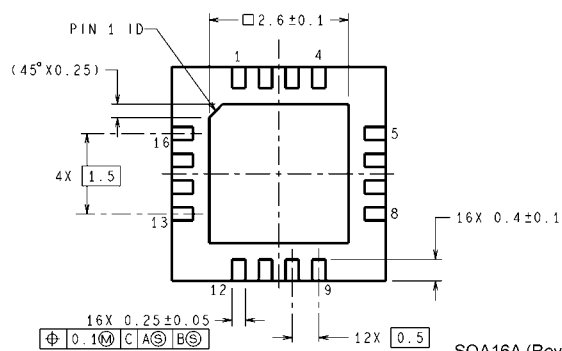
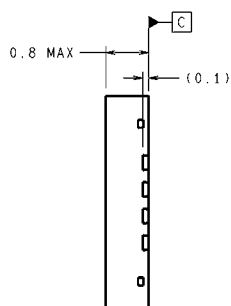
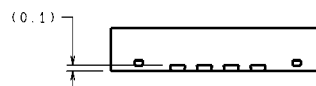
外形寸法図 単位は millimeters



RECOMMENDED LAND PATTERN



DIMENSIONS ARE IN MILLIMETERS
DIMENSIONS IN () FOR REFERENCE ONLY



SQA16A (Rev A)

16-Pin LLP
NS Package Number SQA16A

このドキュメントの内容はナショナル セミコンダクター 社製品の関連情報として提供されます。ナショナル セミコンダクター 社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者（CEO）および法務部門（GENERAL COUNSEL）の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは(a)体内に外科的に使用されることを意図されたもの、または(b)生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation

製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16

TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

www.national.com/jpn/

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。
また掲載内容は予告無く変更されることがありますのでご了承ください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上