LMZ12001

LMZ12001 1A SIMPLE SWITCHER® Power Module with 20V Maximum Input Voltage

Literature Number: JAJSB21

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

2010 年 4 月

LMZ12001

1A 最大入力電圧 20V SIMPLE SWITCHER® 電源モジュール

Easy to use 7 pin package

Top View

Bottom View

TO-PMOD 7 Pin Package
10.16 x 13.77 x 4.57 mm (0.4 x 0.542 x 0.18 in)
θ_{JA} = 20°C/W, θ_{JC} = 1.9°C/W
RoHS Compliant

電気的特性

- 最大合計出力電力 : 6W
- 最大出力電流 : 1A
- 入力電圧範囲 : 4.5V ～ 20V
- 出力電圧範囲 : 0.8V ～ 6V
- 最高 92%の高効率

主な特長

- シールド・インダクタ内蔵
- シンプルな PCB レイアウト
- 外部ソフトスタート・コンデンサと高精度イネーブルを使用した柔軟なスタートアップ・シーケンス
- 突入電流や、入力UVLO、出力短絡などの障害からの保護
- 接合部温度範囲 : － 40 ℃～＋ 125 ℃
- 実装と製造を容易にする単一の露出パッドと標準的なピン配置
- FPGA、 ASIC に電源を供給する高速負荷応答
- 低出力リップル電圧
- 完全ピン互換ファミリ :
  LMZ14203/2/1 (42V max 3A、 2A、 1A)
  LMZ12003/2/1 (20V max 3A、 2A、 1A)
- WEBENCH® Power Designer で完全対応

アプリケーション

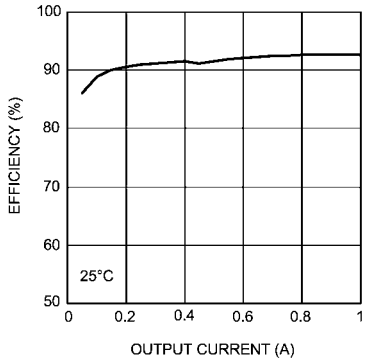
- 5V、12V 入力ラインからの POL (ポイント・オブ・ロード) 変換
- 時間を重視するプロジェクト
- スペースや温度の制約が大きいアプリケーション
- 負電圧出力アプリケーション

性能上の利点

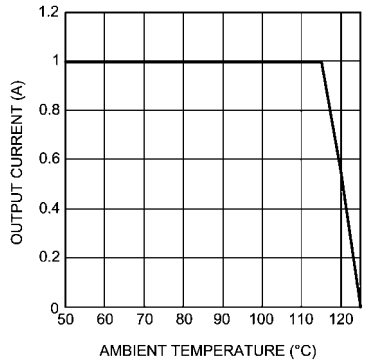
- 周囲温度が高い状態でもディレーティングなしで動作
- 高効率でシステムからの発熱を低減
- 低 EMI 放射 : EN55022 Class B 規格に準拠
- わずかな外付け部品で構成可能

システム性能

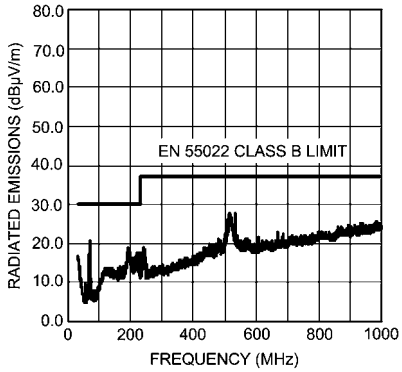
Efficiency V_{IN} = 12V V_{OUT} = 5.0V



Thermal derating curve
V_{IN} = 12V V_{OUT} = 5.0V

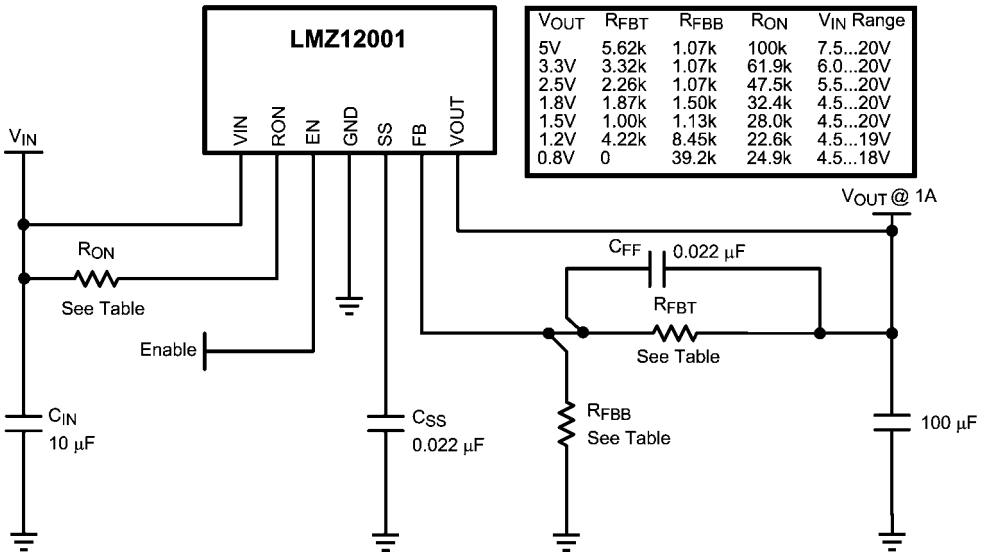


Radiated Emissions (EN 55022 Class B)
from Evaluation Board



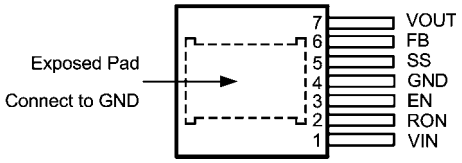
SIMPLE SWITCHER®、WEBENCH® はナショナル セミコンダクターの登録商標です。

等価アプリケーション回路



VOUT	RFBT	RFBB	RON	VIN Range
5V	5.62k	1.07k	100k	7.5...20V
3.3V	3.32k	1.07k	61.9k	6.0...20V
2.5V	2.26k	1.07k	47.5k	5.5...20V
1.8V	1.87k	1.50k	32.4k	4.5...20V
1.5V	1.00k	1.13k	28.0k	4.5...20V
1.2V	4.22k	8.45k	22.6k	4.5...19V
0.8V	0	39.2k	24.9k	4.5...18V

ピン配置図



Top View
7-Lead TO-PMOD

製品情報

Order Number	Package Type	NSC Package Drawing	Supplied As
LMZ12001TZ-ADJ	TO-PMOD-7	TZA07A	250 Units in Tape and Reel
LMZ12001TZX-ADJ	TO-PMOD-7	TZA07A	500 Units in Tape and Reel
LMZ12001TZE-ADJ	TO-PMOD-7	TZA07A	45 Units in a Rail

ピン説明

ピン番号	ピン名	説明
1	VIN	電源入力：公称動作範囲は、 4.5V ～ 20V です。 パッケージ・アセンブリに含まれているのは、 内部コンデンサ容量のごく一部です。 このピンと露出パッドの間で、 追加の外部入力コンデンサが必要です。
2	RON	オン時間抵抗 ：V_{IN} からこのピンへの外部抵抗で、 アプリケーションのオン時間を設定します。 一般的な値は、 25kΩ ～ 124kΩ となります。
3	EN	イネーブル：高精度イネーブル・コンパレータへの入力。 立ち上がりスレッショルドは、 公称 1.18V、 公称ヒステリシス 90mV です。 推奨される最大入力レベルは 6.5V です。
4	GND	グラウンド (接地) : 記載されたすべての電圧の基準点。 EP に外部接続する必要があります。
5	SS	ソフトスタート：内蔵の 8µA の電流源により、 ソフトスタート機能を提供する外部コンデンサを充電します。 このノードは、ディスエーブル、過電流、サーマル・シャットダウン、内部 UVLO 状態の場合、200µA で放電されます。
6	FB	帰還 (フィードバック) : レギュレーション・コンパレータ、 過電圧コンパレータ、 短絡コンパレータに内部で接続されています。 レギュレーションの基準点は、 この内部ピンでは 0.8V です。 出力とグラウンド間に帰還分圧抵抗を接続し、 出力電圧を設定します。
7	VOUT	出力電圧：内蔵インダクタからの出力。 このピンと露出パッドの間に出力コンデンサを接続します。
EP	EP	露出パッド ：4 ピンに内部接続されます。 動作中にパッケージから放熱するために使用します。 パッケージ外で 4 ピンに電気接続する必要があります。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照ください。

VIN、RON ～ GND 間	－ 0.3V ～ 25V
EN、FB、SS ～ GND 間	－ 0.3V ～ 7V
接合部温度	150 ℃
保存温度範囲	－ 65 ℃～ 150 ℃
ESD 耐圧 (Note 2)	± 2kV

ハンダ付け仕様については、www.national.com の製品フォルダと www.national.com/ms/MS/MS-SOLDERING.pdf を参照してください。

動作定格 (Note 1)

V_{IN}	4.5V ～ 20V
EN	0V ～ 6.5V
接合部動作温度範囲	－ 40 ℃～ 125 ℃

電気的特性

標準字体で記載されたリミット値は T_J ＝ 25 ℃の場合に限ります。 太字で記載されたリミット値は－ 40 ℃～＋ 125 ℃の接合部温度 (T_J) 範囲にわたって適用されます。 最小 / 最大リミット値は、試験、設計、または統計的相関によって保証されます。 代表値 (Typ) は T_J ＝ 25 ℃での最も標準的なパラメータ値を表しますが、 参考として示す以外の目的はありません。 特記のない限り、V_{IN} ＝ 12V、 Vout ＝ 1.8V の条件が適用されます。

Symbol	Parameter	Conditions	Min (Note 3)	Typ (Note 4)	Max (Note 3)	Units
SYSTEM PARAMETERS						
Enable Control						
V_{EN}	EN threshold trip point	V_{EN} rising	**1.10**	1.18	**1.25**	V
V_{EN-HYS}	EN threshold hysteresis	V_{EN} falling		90		mV
Soft-Start						
I_{SS}	SS source current	V_{SS} = 0V	**5**	8	**11**	µA
I_{SS-DIS}	SS discharge current			-200		µA
Current Limit						
I_{CL}	Current limit threshold	d.c. average	**1.4**	2.0	**3.0**	A
ON/OFF Timer						
t_{ON-MIN}	ON timer minimum pulse width			150		ns
t_{OFF}	OFF timer pulse width			260		ns
Regulation and Over-Voltage Comparator						
V_{FB}	In-regulation feedback voltage	V_{SS} >+ 0.8V T_J = -40°C to 125°C I_O = 1A	**0.777**	0.798	**0.818**	V
		V_{SS} >+ 0.8V T_J = 25°C I_O = 10 mA	0.786	0.802	0.818	
V_{FB-OV}	Feedback over-voltage protection threshold			0.92		V
I_{FB}	Feedback input bias current			5		nA
I_Q	Non Switching Input Current	V_{FB}= 0.86V		1		mA
I_{SD}	Shut Down Quiescent Current	V_{EN}= 0V		25		µA
Thermal Characteristics						
T_{SD}	Thermal Shutdown	Rising		165		°C
$T_{SD-HYST}$	Thermal shutdown hysteresis	Falling		15		°C
θ_{JA}	Junction to Ambient	4 layer JEDEC Printed Circuit Board, 100 vias, No air flow		19.3		°C/W
		2 layer JEDEC Printed Circuit Board, No air flow		21.5		°C/W
θ_{JC}	Junction to Case	No air flow		1.9		°C/W
PERFORMANCE PARAMETERS						
ΔV_O	Output Voltage Ripple			8		mV_{PP}
$\Delta V_O/\Delta V_{IN}$	Line Regulation	V_{IN} = 8V to 20V, I_O= 1A		.01		%

電気的特性 (つづき)

標準字体で記載されたリミット値は T_J ＝ 25 ℃の場合に限ります。 太字で記載されたリミット値は－ 40 ℃～＋ 125 ℃の接合部温度 (T_J) 範囲にわたって適用されます。 最小 / 最大リミット値は、試験、設計、または統計的相関によって保証されます。 代表値 (Typ) は T_J ＝ 25 ℃での最も標準的なパラメータ値を表しますが、 参考として示す以外の目的はありません。 特記のない限り、 V_{IN} ＝ 12V、 Vout ＝ 1.8V の条件が適用されます。

Symbol	Parameter	Conditions	Min (Note 3)	Typ (Note 4)	Max (Note 3)	Units
$\Delta V_O/\Delta V_{IN}$	Load Regulation	V_{IN} = 12V		1.5		mV/A
η	Efficiency	V_{IN} = 12V V_O = 1.8V I_O = 1A		85		%

Note 1: 絶対最大定格とは、超えるとデバイスが破損する可能性のあるリミット値をいいます。 動作定格はデバイスが機能する条件を示しています。 保証されている仕様および試験条件については「電気的特性」を参照してください。

Note 2: 人体モデルは、 100pF のコンデンサから直列抵抗 1.5kΩ を介して各ピンに放電させます。 テスト方法は JESD-22-114 に従っています。

Note 3: 25 ℃における各 Min/Max リミット値は製造時に 100%テストされます。 全温度範囲におけるリミット値は、 統計的品質管理 (SQC) 手法による相関によって保証されます。 これらのリミット値は、 ナショナル セミコンダクターの平均出荷品質レベル (AOQL) の計算に使用されます。

Note 4: 代表値 (typ) は 25 ℃で得られる最も標準的な数値を表します。

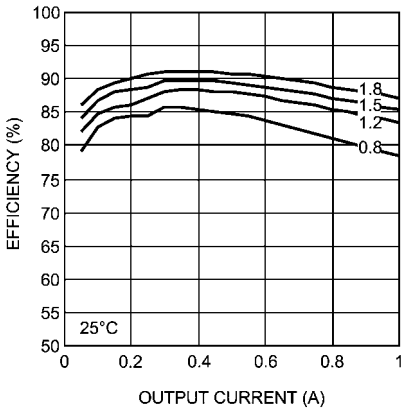
Note 5: EN 55022:2006、 ＋ A1: 2007、 FCC Part 15 Subpart B: 2007。 テスト対象となるデバイスのレイアウトについては、 AN-2024 を参照してください。

Note 6: θJA は、 1 オンスの銅箔、 35 の 12mil サーマル・ビア、 空気流なし、 1W 消費電力により、 1.705 インチ× 3.0 インチの 4 層 PCB で測定。 PCB レイアウト図を参照してください。

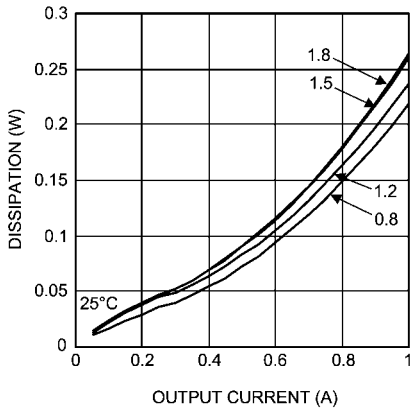
代表的な性能特性

特記のない限り次の条件が適用されます。 V_{IN} ＝ 12V、 Cin ＝ 10μF X7R セラミック、 C_O ＝ 100μF X7R セラミック、 効率曲線と波形は Tambient ＝ 25 ℃です。

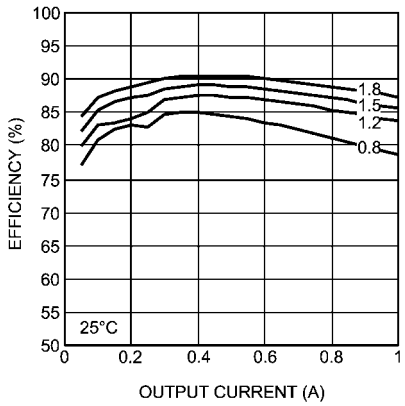
Efficiency 4.5V Input @ 25°C



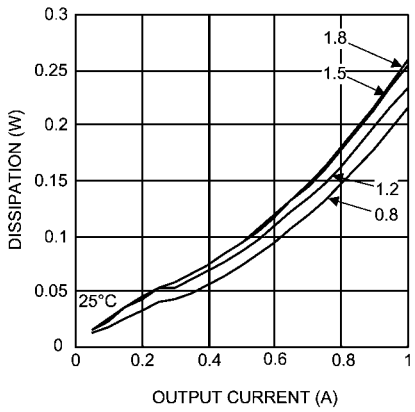
Dissipation 4.5V Input @ 25°C



Efficiency 5V Input @ 25°C



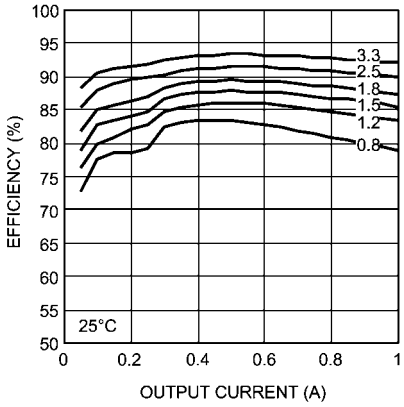
Dissipation 5V Input @ 25°C



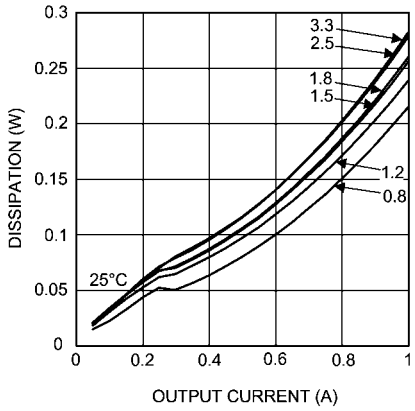
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 V_{IN} = 12V、 Cin = 10 μ F X7R セラミック、 C_O = 100 μ F X7R セラミック、 効率曲線と波形は Tambient = 25 ℃です。

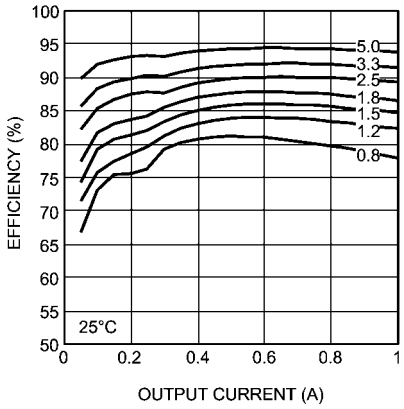
Efficiency 6V Input @ 25°C



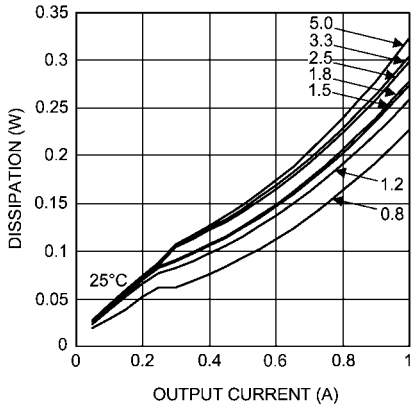
Dissipation 6V Input @ 25°C



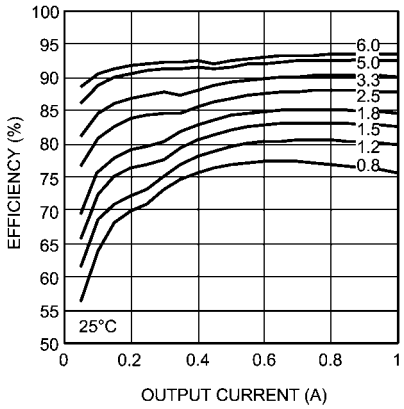
Efficiency 8V Input @ 25°C



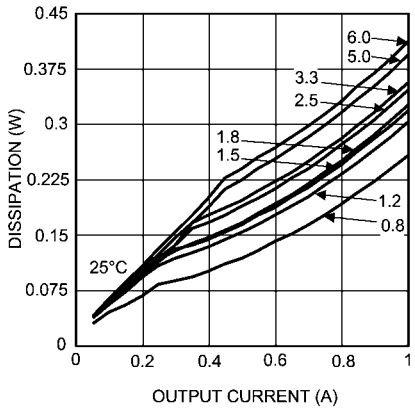
Dissipation 8V Input @ 25°C



Efficiency 12V Input @ 25°C



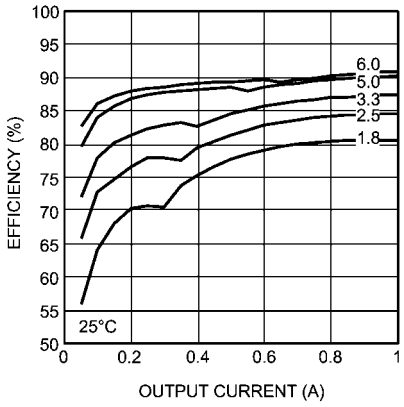
Dissipation 12V Input @ 25°C



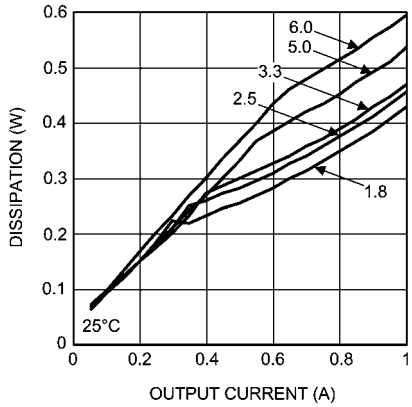
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 V_{IN} = 12V、 Cin = 10 μ F X7R セラミック、 C_O = 100 μ F X7R セラミック、 効率曲線と波形は Tambient = 25 ℃です。

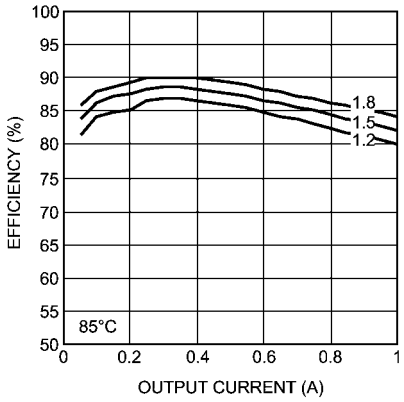
Efficiency 20V Input @ 25°C



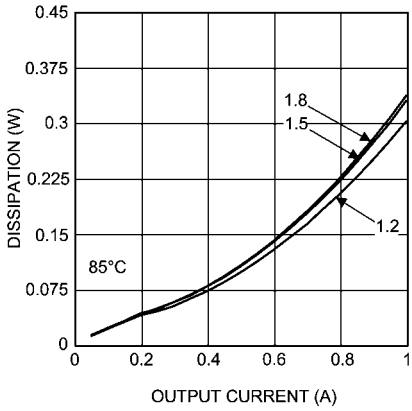
Dissipation 20V Input @ 25°C



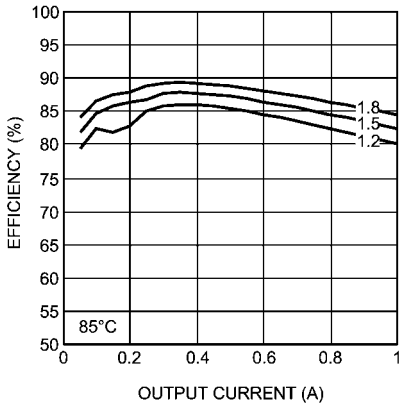
Efficiency 4.5V Input @ 85°C



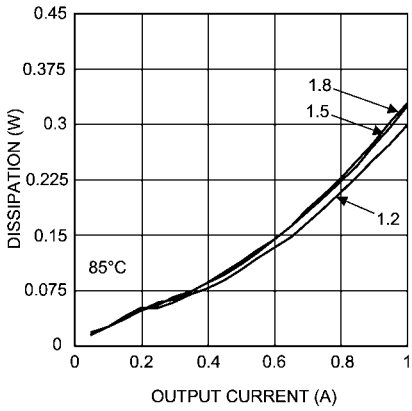
Dissipation 4.5V Input @ 85°C



Efficiency 5V Input @ 85°C



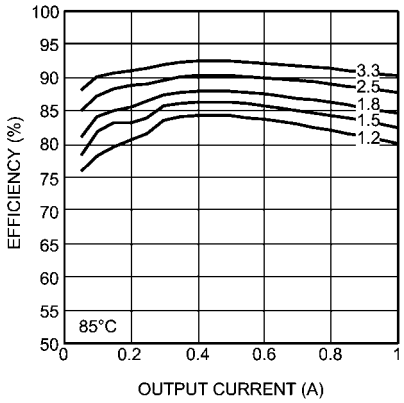
Dissipation 5V Input @ 85°C



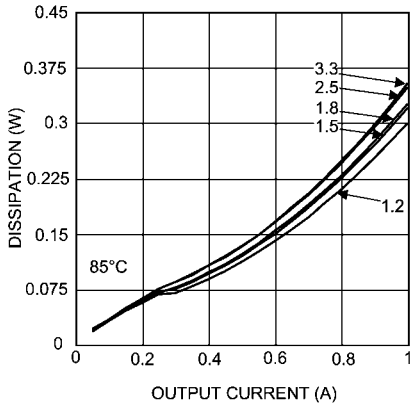
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 V_{IN} = 12V、 Cin = 10 μ F X7R セラミック、 C_O = 100 μ F X7R セラミック、 効率曲線と波形は Tambient = 25 ℃です。

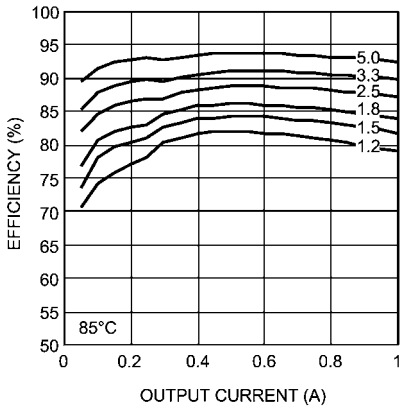
Efficiency 6V Input @ 85°C



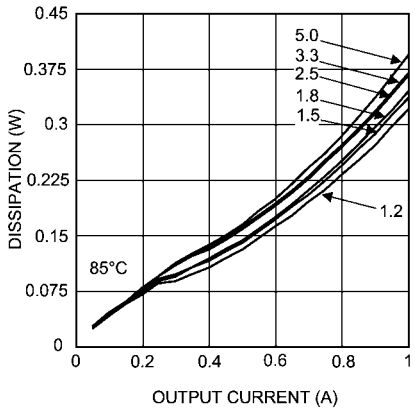
Dissipation 6V Input @ 85°C



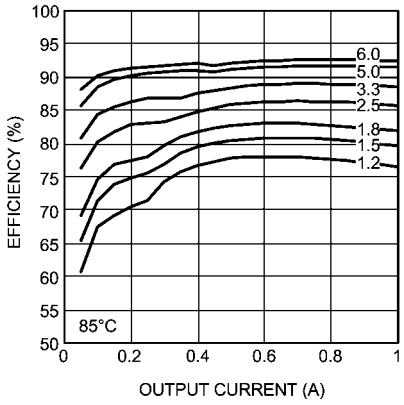
Efficiency 8V Input @ 85°C



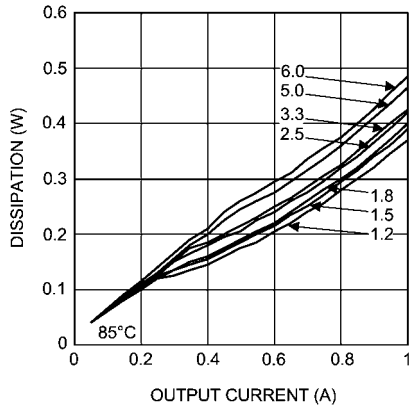
Dissipation 8V Input @ 85°C



Efficiency 12V Input @ 85°C



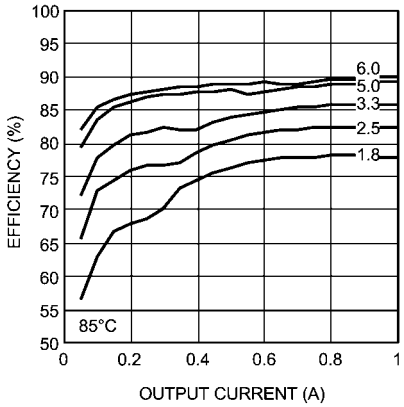
Dissipation 12V Input @ 85°C



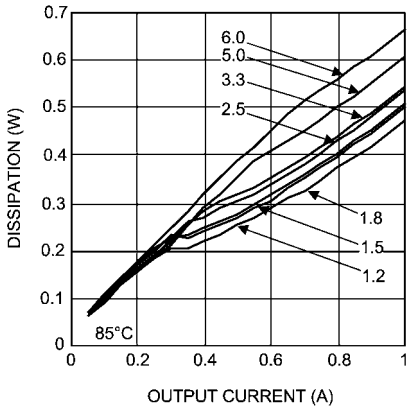
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 V_{IN} = 12V、 Cin = 10 μ F X7R セラミック、 C_O = 100 μ F X7R セラミック、 効率曲線と波形は Tambient = 25 ℃です。

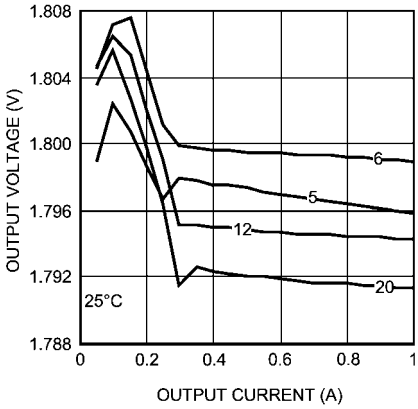
Efficiency 20V Input @ 85°C



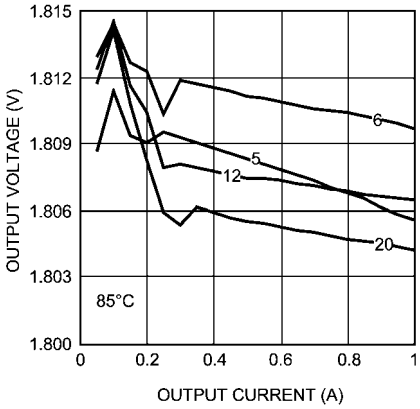
Dissipation 20V Input @ 85°C



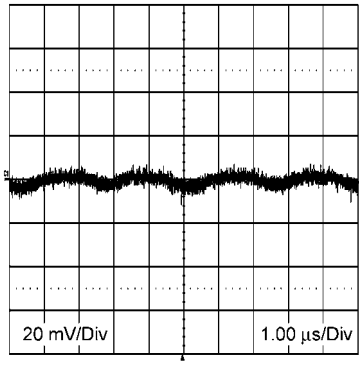
Line and Load Regulation @ 25°C



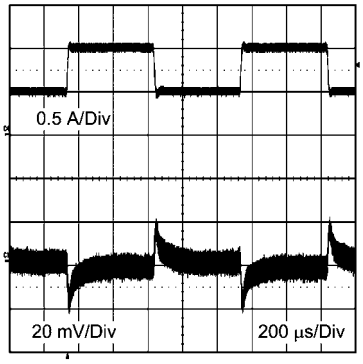
Line and Load Regulation @ 85°C



Output Ripple
$12V_{IN}$ $3.3V_O$ 1A



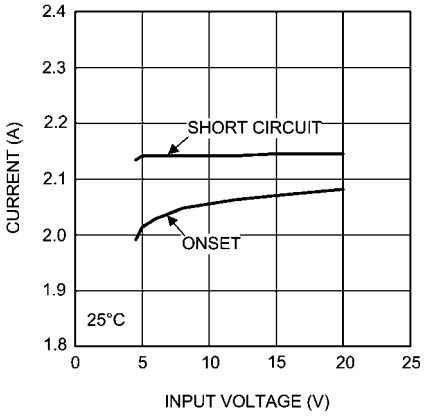
Transient Response
$12V_{IN}$ $3.3V_O$ 0.6A to 1A Step



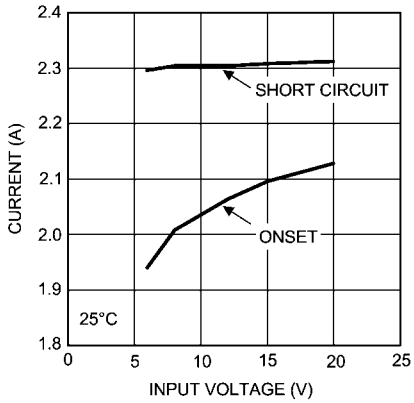
代表的な性能特性 (つづき)

特記のない限り次の条件が適用されます。 V_{IN} = 12V、 Cin = 10 μ F X7R セラミック、 C_O = 100 μ F X7R セラミック、 効率曲線と波形は Tambient = 25 ℃です。

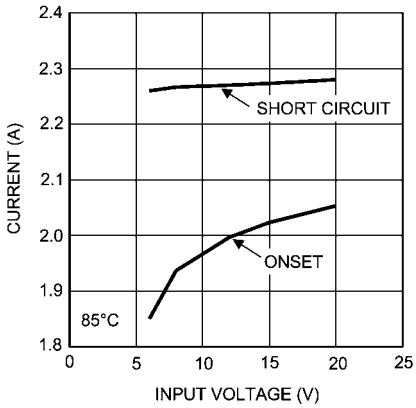
Current Limit 1.8V_{OUT} @25°C



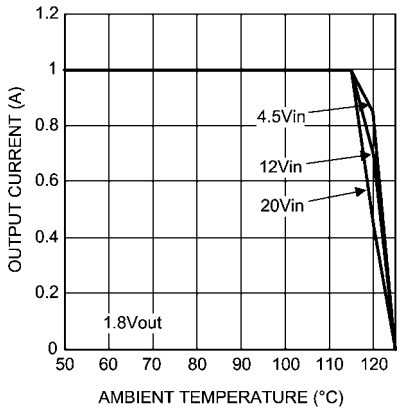
Current Limit 3.3V_{OUT} @25°C



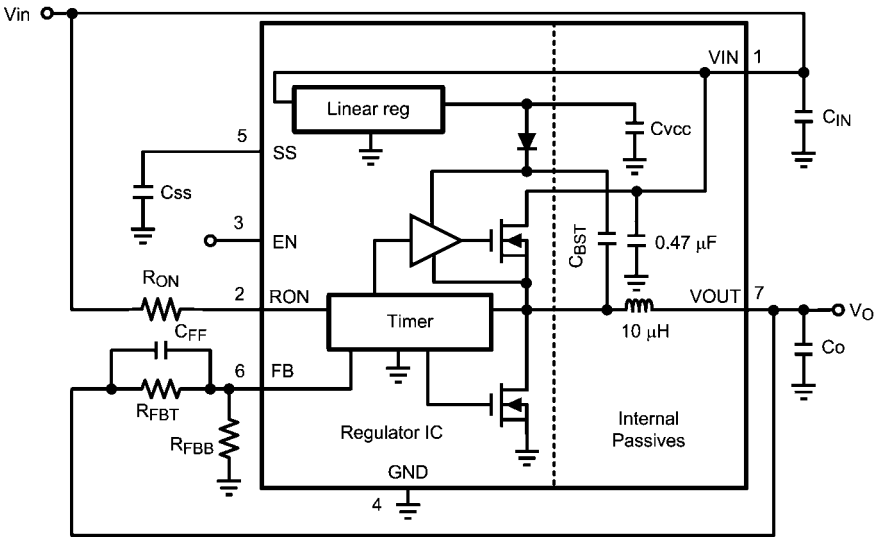
Current Limit 3.3V_{OUT} @85°C



Thermal Derating V_{OUT} = 1.8V



アプリケーション・ブロック図



概要

LMZ12001 SIMPLE SWITCHER® 電源モジュールは、優れた電力変換効率、入力や負荷の変動に対する応答特性、出力精度を備え、最大 1A の負荷を駆動可能な使いやすい降圧型 DC/DC ソリューションです。LMZ12001 は、放熱特性を改善する画期的なパッケージに実装され、手作業または機械によるハンダ付けに対応できます。

LMZ12001 は、4.5V ～ 20V の範囲の入力電圧レールに対応し、最低 0.8V まで調整可能な高精度の出力電圧を供給します。LMZ12001 は、3 つの外部抵抗と 4 つの外部コンデンサだけで電源ソリューションを実現できます。LMZ12001 は、信頼性が高く、堅牢な設計で、以下の機能を装備しています。LMZ12001 は、サーマル・シャットダウン、入力 UVLO (アンダーボルテージ・ロックアウト)、出力過電圧保護、短絡保護、出力電流制限、プリバイアス・スタートアップなどの機能を備えているため、信頼性の高い堅牢な設計が可能です。1 つの抵抗で最大 1MHz までのスイッチング周波数を調整します。

COT 制御回路の概要

コンスタント・オンタイム制御は、内部リファレンスの 0.8V と出力のフィードバック電圧を比較するコンパレータとオンタイマのワンショットが制御の基本になっています。帰還電圧がリファレンス電圧を下回っている場合、プログラム抵抗 R_{ON} で設定されたオン時間の間だけメイン MOSFET がオンになります。R_{ON} は、入力電圧が増加するとオン時間が短くなるように V_{IN} に接続します。このオン時間の後、メイン MOSFET は最小で 260ns の間オフ状態で維持されます。帰還ピンの電圧が再び基準レベルを下回ると、オン時間のサイクルが開始されます。この動作を繰り返すことにより、出力電圧をレギュレートします。

LMZ12001 アプリケーションの設計ステップ

LMZ12001 は、WEBENCH® で完全対応し、回路素子の選択、電気特性および熱特性シミュレーション、設計時間を短縮する Build-It ボード (有償の試作ボード作成サービス) などの機能を装備しています。LMZ12001 アプリケーションをマニュアルで設計する場合、以下の手順で行います。

- イネーブル分圧抵抗により、最小動作 V_{IN} を選択する
- 分圧抵抗の選択により、V_O をプログラムする
- ソフトスタート・コンデンサの選択により、ターンオン時間をプログラムする
- C_O を選択する
- C_{IN} を選択する
- R_{ON} で動作周波数を設定する
- モジュールの消費電力を求める
- 必要な熱特性に基づいて PCB のレイアウトを行なう

イネーブル分圧、R_{ENT} と R_{ENB} の選択

イネーブル入力は、高精度バンドギャップの 1.18V 立ち上がりスレッショルドを持ち、ロジック信号を直接入力したり、V_{IN} のような高い電圧を分圧した電圧を供給することが可能です。また、イネーブル入力は、90mV (typ) のヒステリシスにより、1.09V の立ち下がりスレッショルドを実現します。EN ピンへの推奨最大電圧は 6.5V です。EN ピンの印加電圧 (イネーブル分圧の中点) が 6.5V を超えるアプリケーションの場合、この電圧を制限するため小さいツェナー・ダイオードを追加できます。

この抵抗分圧機能を使用すると、入力電圧が低下した際に回路をディスエーブルすることができます。これにより、UVLO (アンダーボルテージ・ロックアウト) の機能を実現します。この機能は、バッテリ駆動式システムで使用され、システム・バッテリが大幅に放電されるのを防止します。さらに、出力ラインのシーケンシングを行なう場合や、主入力電圧ラインが電源投入時に立ち上がるときに電源の早期ターンオンを防止する場合のシステム設計にも有効です。主入力ラインへのイネーブル分圧の適用は通常、低電圧動作境界を確立する必要がある高入力電圧システムの場合に行います。電源シーケンシングの場合、分圧は、LMZ12001 出力ラインよりも先に電源投入サイクルでアクティブになるラインに接続します。2 つの抵抗は、以下の割合に基づいて選択する必要があります。

$$R_{ENT} / R_{ENB} = (V_{IN\ UVLO} / 1.18V) - 1 \quad (1)$$

LMZ12001 のデモ・ボードと評価ボードでは、R_{ENB} には 11.8kΩ、R_{ENT} には 32.4kΩ を使用し、4.5V の UVLO を実現します。この分圧は、分圧入力が 20V に上昇すると、EN 入力に 5.34V を供給します。

出力電圧の選択

出力電圧は、V_O とグラウンド間に接続された 2 つの分圧抵抗によって決まります。分圧の中点を FB 入力に接続します。FB の電圧は、0.8V の過電圧検出用の内部リファレンス電圧と比較されます。通常の動作では、FB ピンの電圧が 0.8V を下回ると、オン時間サイクルが開始されます。メイン MOSFET のオン時間サイクルにより、出力電圧が上昇し、FB の電圧が 0.8V を上回ります。FB の電圧が 0.8V を上回っている限り、オン時間サイクルは発生しません。

出力電圧は外部分圧抵抗 RFBT と RFBB により設定します。

$$V_O = 0.8V * (1 + R_{FBT} / R_{FBB}) \quad (2)$$

式を整理すると、必要な出力電圧に対する帰還抵抗の割合は、以下のようになります。

$$R_{FBT} / R_{FBB} = (V_O / 0.8V) - 1 \quad (3)$$

これらの抵抗は、1.0 ～ 10.0kΩ の範囲から値を選択する必要があります。

出力電圧を 0.8V に設定する場合は、FB ピンを出力に直結できますが、20μA 以上になるように出力プリロード用の抵抗を出力と GND 間に接続してください。コンバータ動作は、負荷が存在しない場合でも、わずかなインダクタ電流を生成し、適切なレギュレーションを維持するために、この最小負荷が必要です。

フィードフォワード・コンデンサは、負荷ステップ過渡応答を改善するため、R_{FBT} と並列に配置します。その値は通常、DCM および CCM モード間の負荷ステッピングと、最適な過渡応答と最小出力リップルの調整に基づいて経験的に決まります。

R_{FBT}、R_{FBB}、C_{FF}、R_{ON} の値の一覧表は、アプリケーション回路図に含まれています。

ソフトスタート・コンデンサの選択

プログラム可能なソフトスタートにより、レギュレータは、イネーブルの後、安定状態の動作ポイントまでゆっくりと上昇するため、入力電源からの突入電流を低減し、出力電圧立ち上がり時間を延長してオーバーシュートを防止します。

すべての UVLO 条件を満たした後、ターンオン時に内部 8μA 電流源が外部ソフトスタート・コンデンサへの充電を開始します。安定動作に達するまでのソフトスタート時間の長さは、以下の式で求めます。

$$t_{SS} = V_{REF} * C_{SS} / Iss = 0.8V * C_{SS} / 8\mu A \quad (4)$$

この式は、以下のように整理できます。

$$C_{SS} = t_{SS} * 8\mu A / 0.8V \quad (5)$$

0.022μF のコンデンサを使用すると、ソフトスタート時間が 2.2ms (最小値として推奨) となります。

LMZ12001 アプリケーションの設計ステップ

(つづき)

ソフトスタート入力が 0.8V を超えると、 LMZ12001 は出力電圧を設定値にレギュレートします。 ソフトスタート・コンデンサは、 SS ピンがおよそ 3.8V に到達するまで充電を継続します。 0.8V と 3.8V の間の電圧レベルは、他の回路動作に影響を及ぼしません。 以下の条件の場合、 内部 200 μ A 電流シンクにより、 SS 入力をグラウンドに放電し、 ソフトスタート・コンデンサがリセットされます。

- イネーブル入力が「低下している」
- サーマル・シャットダウン
- 過電流異常
- 内部 Vcc UVLO (V_{IN} へ約 4V の入力)

C_O の選択

必要な C_O 出力コンデンサ容量は、モジュール内に含まれていません。 最低でも、 出力コンデンサのワースト・ケースの最小リップル電流定格は式 (19) で導かれる 0.5 × $I_{LR\ P-P}$ を満たさなければなりません (ここで $I_{LR\ P-P}$ は、 インダクタ・リップル電流のピークツーピーク値です)。 さらに、 コンデンサを追加して、 ESR を十分に小さくすれば出力リップル電圧を低減できます。 最小値 10 μ F が通常必要です。 最小値で動作を行なう場合、 実験で確認する必要があります。 セラミック・コンデンサまたは他の低 ESR タイプを推奨します。 詳細については、 AN-2024 を参照してください。

以下の式では、 負荷過渡応答特性から要求される C_O を概算できます。

$$C_O \geq I_{STEP} * V_{FB} * L * V_{IN} / (4 * V_O * (V_{IN} - V_O) * V_{OUT\text{-}TRAN}) \quad (6)$$

解法 :

$$C_O \geq 1A * 0.8V * 10\mu H * 12V / (4 * 3.3V *(12V - 3.3V) * 33mV) \geq 25\mu F \quad (7)$$

LMZ12001 のデモ・ボードと評価ボードには、100 μ F 6.3V X5R 出力コンデンサが搭載されています。 追加の出力コンデンサのスペースも装備されています。

C_{IN} の選択

LMZ12001 モジュールには、 0.47 μ F 入力セラミック・コンデンサが含まれています。 アプリケーションの入力リップル電流を処理するには、 モジュール外部で追加の入力コンデンサが必要です。 この入力コンデンサは、 モジュールのすぐ近くに配置する必要があります。 入力コンデンサの選択は通常、 コンデンサ値よりも、入力リップル電流要件を満たすように行います。入力リップル電流定格のワーストケースは、 以下の式により求められます。

$$I(C_{IN(RMS)}) \cong 1/2 * I_O * \sqrt{(D / 1-D)} \quad (8)$$

$$D \cong V_O / V_{IN}$$

(基準点としてのリップル電流のワーストケースは、 モジュールにフル負荷電流が供給され、 V_{IN} = 2 × V_O の場合に発生します。)

推奨の最小入力コンデンサは、 10 μ F X7R セラミックで、 アプリケーションの最大投入入力電圧よりも少なくとも 25%以上高い電圧定格とします。 また、 選択したコンデンサの電圧と温度のディレーティングにも注意することを推奨します。 セラミック・コンデンサのリップル電流定格がコンデンサのデータシートに記載されていない場合、 この定格をコンデンサのメーカーに問い合わせる必要があります。

システム設計で、入力リップル電圧 Δ V_{IN} の最小値を考慮する必要がある場合、 以下の式を使用します。

$$C_{IN} \geq I_O * D * (1 - D) / f_{SW\text{-}CCM} * \Delta V_{IN} \quad (9)$$

20V 入力から 3.3V 出力のアプリケーションで、Δ V_{IN} が V_{IN} の 1%である場合、 200mV および f_{SW} = 400kHz に相当します。

$$C_{IN} \geqq 1A * 3.3V/20V * (1 - 3.3V/20V) / (400000 * 0.200\ V) \geqq 1.7\mu F$$

さらに、 入力給電ラインの入力容量と寄生インダクタンスによる共振を減衰させるために、 ESR のより大きいバルク・コンデンサが必要になる場合があります。

R_{ON} 抵抗の選択

多くの設計が、 必要なスイッチング周波数に基づいて開始されます。 このため、 以下の式を使用します。

$$f_{SW(CCM)} \cong V_O / (1.3 * 10^{-10} * R_{ON}) \quad (10)$$

これは、 以下のように整理できます。

$$R_{ON} \cong V_O / (1.3 * 10^{-10} * f_{SW(CCM)}) \quad (11)$$

RON と $f_{SW(CCM)}$ の選択は、 COT 制御部のオン時間とオフ時間の制約を考慮する必要があります。

LMZ12001 タイマのオン時間は、 抵抗 R_{ON} と入力電圧 V_{IN} から求めます。 計算は以下のように行います。

$$t_{ON} = (1.3 * 10^{-10} * R_{ON}) / V_{IN} \quad (12)$$

t_{ON} と V_{IN} の反比例関係により、VIN が変動してもスイッチング周波数はほぼ一定になります。 R_{ON} は、 最大 V_{IN} でのオン時間が 150ns より長くなるように選択する必要があります。 オンタイマには、 t_{ON} で最小 150ns のリミッタが含まれます。 このリミッタは、 以下の式で導かれる最大動作周波数を制限します。

$$f_{SW(MAX)} = V_O / (V_{IN(MAX)} * 150ns) \quad (13)$$

この式を使用すると、最小オン時間 150ns が維持される動作周波数を必要とする場合の R_{ON} を選択できます。R_{ON} の限界は、以下の式で求めます。

$$R_{ON} \geq V_{IN(MAX)} * 150ns / (1.3 * 10^{-10}) \quad (14)$$

(11) で計算した R_{ON} が (14) の最小値よりも小さい場合、 低い周波数を選択しなおす必要があります。 あるいは、 $V_{IN(MAX)}$ を制限して、 周波数を変更しないで済ませることもできます。

また、 最小オフ時間 260ns は、 最大デューティ比を制限します。 大きなデューティ比が必要なアプリケーションでは、大きな R_{ON} (小さい F_{SW}) を選択する必要があります。

不連続 / 連続モード

軽負荷時、レギュレータは不連続モード (DCM) で動作します。負荷電流が臨界点を超えると、 レギュレータは連続モード (CCM) で動作します。 DCM で動作している場合、 スイッチング・サイクルは、 ゼロ・アンペアのインダクタ電流から開始し、ピーク値まで上昇した後、 オフ時間の終了までにゼロに戻ります。 インダクタ電流がゼロの期間中、 すべての負荷電流は出力コンデンサから供給されます。 次のオン期間は、 FB ピンの電圧が内部リファレンス電圧を下回ると始まります。CCM と比較して、DCM ではスイッチング周波数が低く、負荷電流で大きく変化します。 導通損失とスイッチング損失は小さな負荷と低いスイッチング周波数で低減されるため、 DCM の変換効率は維持されます。 DCM の動作周波数は、 以下の式で計算できます。

$$f_{SW(DCM)} \cong V_O * (V_{IN}-1) * 10\mu H * 1.18 * 10^{20} * I_O / (V_{IN} - V_O) * R_{ON}^2 \quad (15)$$

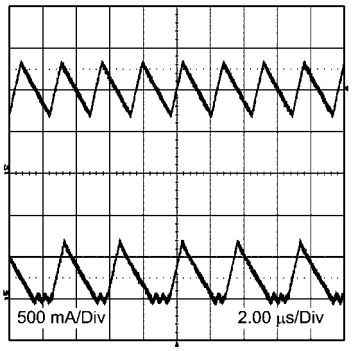
LMZ12001 アプリケーションの設計ステップ

(つづき)

CCM の場合、 スイッチング・サイクル全体を通して電流がインダクタを流れ、 オフ時間中もゼロになりません。 スイッチング周波数は、 負荷電流と入力電圧が変化しても比較的一定となります。 CCM 動作周波数は、 前述の式 7 より計算できます。

以下に、 CCM (上側) と DCM 動作モードの波形の比較を示します。

CCM and DCM Operating Modes
V_{IN} = 12V, V_O = 3.3V, I_O = 3A/0.4A 2 μsec/div

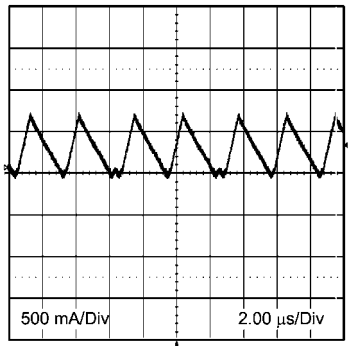


DCM/CCM 境界を求める概算式は、 次のとおりです。

$$I_{DCB} \cong V_O * (V_{IN} - V_O) / (2 * 10\ \mu H * f_{SW(CCM)} * V_{IN}) \quad \textbf{(16)}$$

以下に、 境界状態の一般的な波形を示します。

Transition Mode Operation
V_{IN} = 12V, V_O = 3.3V, I_O = 0.5 A 2 μsec/div



モジュール内部のインダクタは 10 μ H です。 この値は、 低入力電圧と高入力電圧のアプリケーション間でバランスを取るために選択しました。 インダクタの影響を受ける主なパラメータは、 インダクタ・リップル電流の振幅 (I_{LR}) です。 I_{LR} は、 以下のように計算できます。

$$I_{LR\ P\text{-}P} = V_O * (V_{IN} - V_O) / (10\ \mu H * f_{SW} * V_{IN}) \quad \textbf{(17)}$$

V_{IN} は最大入力電圧を示し、 f_{SW} は式 10 から求められます。

$I_O = I_L$ として出力電流 I_O を求めた場合、I_{LR} の上側と下側のピーク値を求めることができます。 CCM 動作が必要な場合、I_{LR} の下側のピーク値は正の値でなければなりません。

消費電力とボードの熱要件

V_{IN} = 12V、 V_O = 1.8V、 I_O = 1A、 $T_{AMB(MAX)}$ = 85 ℃、 $T_{JUNCTION}$ = 125 ℃の設計事例の場合、デバイスでは、ケースから周囲への熱抵抗が以下の値である必要があります。

$$\theta_{CA} < (T_{J\text{-}MAX} - T_{AMB(MAX)}) / P_{IC\text{-}LOSS} - \theta_{JC} \quad \textbf{(18)}$$

接合部からケースへの熱抵抗は標準値 1.9 ℃ /W (typ) です。「代表的な性能特性」に示した 85 ℃での消費電力曲線を使用して、設計中のアプリケーションの $P_{IC\text{-}LOSS}$ を見積もります。このアプリケーションでは 0.4W です。

$$\theta_{CA} < (125 - 85) / 0.4W - 1.9 = 98.1$$

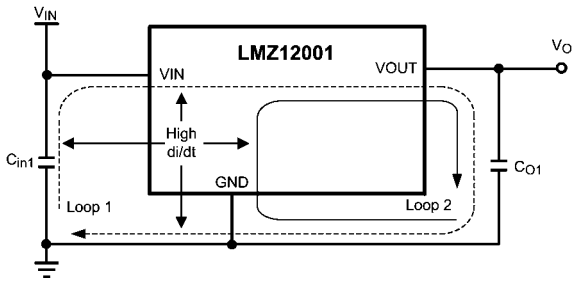
θ_{CA} = 98.1 を実現するには、PCB を効率よく放熱する必要があります。 空気流と外熱がない場合、 上下の金属層が 1oz の銅で被覆された必要ボード面積の正しい見積もりは、 以下のとおりです。

$$\text{Board Area_cm}^2 = 500\ ℃ * \text{cm}^2/W / \theta_{JC} \quad \textbf{(19)}$$

したがって、この PCB 設計では、上下層で約 5 平方 cm の 1oz 銅箔が必要となります。 PCB 銅箔ヒート・シンクは、 露出パッドに接続する必要があります。 概算で、 上側銅箔部分と下側銅箔部分を接続する 10mil (254 μ m) のサーマル・ビアがスペーシング 59mil (1.5mm) で 36 個必要です。 優れた熱特性 PCB レイアウトの例については、評価ボードのアプリケーション・ノート AN-2024 を参照してください。 熱設計の詳細については、AN-2020 と AN-2026 を参照してください。

プリント基板レイアウトのガイドライン

プリント基板のレイアウトはDC/DCコンバータの設計の重要な部分を占めています。 設計が適切ではないプリント基板を使用すると、 EMI、 グラウンド・バウンス、 配線の電圧降下などにより、 DC/DC コンバータの性能と周辺回路の動作に影響を与えます。 不適切な基板では、DC/DC コンバータに不正な信号が入力され、 制御性と安定度が低下します。 次に述べる基本的な設計ルールに従い、 適切なプリント基板設計を行ってください。



1. スイッチングされる電流ループの面積を最小限に抑えます。

EMI低減の観点から、プリント基板のレイアウト設計を行う場合、High di/dt の経路をできるだけ短くすることが必須となります。入力コンデンサ C_{IN1} を LMZ12001 から離して配置すると、 High di/dtの高電流ループに基板トレースのインダクタ成分が加わり、その影響で出力ピンに高周波ノイズが発生する可能性があります。したがって、C_{IN1} は LMZ12001 VIN ピンと GND 露出パッドのできるだけ近くに配置します。 こうすると High di/dt の面積が最小化され、 EMI が低減されます。 また、 入力 / 出力コンデンサのグラウンディング (接地) は、GND 露出パッド (EP) に接続するローカルな最上層にとる必要があります。

2. グラウンドは 1 点とします。

フィードバック (帰還)、ソフトスタート、イネーブル回路素子のグラウンド接続は、デバイスの GND ピンへ配線する必要があります。これにより、スイッチ電流または負荷電流がアナログ・グラウンド配線に流れ込むことを防ぎます。 グラウンド・レイアウトが適切に配置されていないと、ロード・レギュレーション特性が劣化したり、出力電圧リップルの振る舞いが不安定になったりします。 4 ピンから EP へ 1 点でグラウンド接続を行います。

LMZ12001 アプリケーションの設計ステップ

(つづき)

3. FB ピンへの配線は最短にします。

両方の帰還抵抗 R_{FBT} と R_{FBB}、 フィード・フォワード・コンデンサ C_{FF} は FB ピンの近くに配置します。FB ノードは高インピーダンスのため、銅箔部分の面積はできるだけ小さく抑えてください。 R_{FBT}、 R_{FBB}、 C_{FF} のトレースは、 ノイズを最小限に抑えるため、 LMZ12001 のボディから離して配線する必要があります。

4. 入出力バス接続は、 できるだけ広くします。

コンバータ入出力部分での電圧降下を抑え、 効率を最大化するためです。 負荷部分の電圧精度を最適化するには、 フィードバック電圧を検出するための専用の配線を負荷まで走らせます。 この配線により電圧降下を補正し、 最適な出力精度を実現できます。

5. デバイスのヒートシンクを適切に行います。

プリント基板の裏面で露出パッドをグラウンド・プレーンに接続する、 ヒートシンク用のビア配列を設けます。 多層基板の場合は、 これらのサーマル・ビアを中間層に接続して、 中間層を熱を拡散させるためのグラウンド・プレーンとしても使用できます。 サーマル・ビアのスペーシング間隔を 59mil (1.5mm) とした最小径 10mil (254 μ m) のビアを 6 × 6 列配置すると、 最適の結果が得られます。 ヒート・シンクには充分な銅箔部分の面積を確保し、 接合部温度を 125 ℃未満に保ってください。

他のアプリケーション機能

出力過電圧コンパレータ

FB の電圧は、 0.92V の過電圧検出用の内部リファレンス電圧と比較されます。 FB の電圧が 0.92V を超えると、 オン時間は即座に終了します。この状態を過電圧保護 (OVP) と呼びます。 この状態は、 入力電圧が急激に上昇したり、 出力負荷が急激に低下した場合に発生します。 OVP が起動すると、 状態が解消されるまで、 ハイサイド MOSFET のオン時間は強制的に停止します。 また、 同期 MOSFET は、 インダクタ電流がゼロにまるまでオンのままになります。

電流制限

電流制限の検出は、 同期 MOSFET の電流を監視して、 オフ時間中に行われます。 機能ブロック図を参照してください。 ハイサイド MOSFET がオフになった場合、 インダクタ電流が負荷を通って PGND ピンと内部同期 MOSFET に流れます。この電流が 1.5A (typ) を超えると、 電流制限コンパレータが次のオン時間の開始を無効にします。 次のスイッチング・サイクルは、 FB 入力が 0.8V 未満になり、 インダクタ電流が 1.5A 未満に減少した場合にのみ発生します。 インダクタ電流は、 同期 MOSFET の通電期間を通して監視されます。インダクタ電流が 1.5A を上回っている限り、 ハイサイド MOSFET の以降のオン時間は発生しません。 オフ時間が長くなるため、 電流制限中のスイッチング周波数は低くなります。 また、 代表的な性能のグラフに示したように、 電流制限はデューティ・サイクルと温度に左右されます。

過熱保護

LMZ12001 の接合部温度は、 該当する最大定格を超えてはなりません。 過熱保護は、 内部のサーマル・シャットダウン回路によって実行されます。 この回路は、 165 ℃ (typ) で動作し、 デバイスを低電力スタンバイ状態にします。 この状態では、 主 MOSFET がオフのままとなり、 V_O が低下し、 さらに CSS コンデンサがグラウンドへ放電されます。 過熱保護により、 デバイスが誤って過熱され、 致命的な障害が発生するのを防止します。 接合部温度が 145 ℃ (標準的なヒステリシス幅は 20 ℃) 未満に下がると、 SS ピンが解放され、 V_O が滑らかに上昇し、 通常動作が再開されます。

特に高入力電圧で最大出力電流が必要なアプリケーションの場合の高い温度条件では、アプリケーションのディレーティングが必要となることがあります。

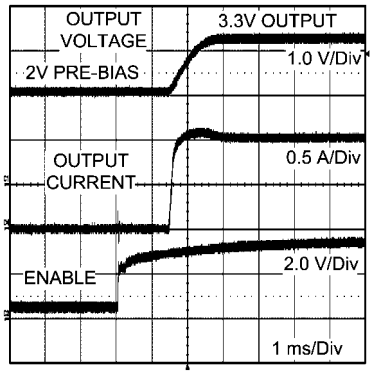
ゼロ・コイル電流検出

ローサイド (同期) MOSFET の電流は、 ゼロ・コイル電流検出回路によって監視されます。この回路は、 電流がゼロに達すると、 次のオン時間まで同期 MOSFET をオフにします。 この回路は、 DCM 動作モードを有効にし、 軽負荷で効率を改善します。

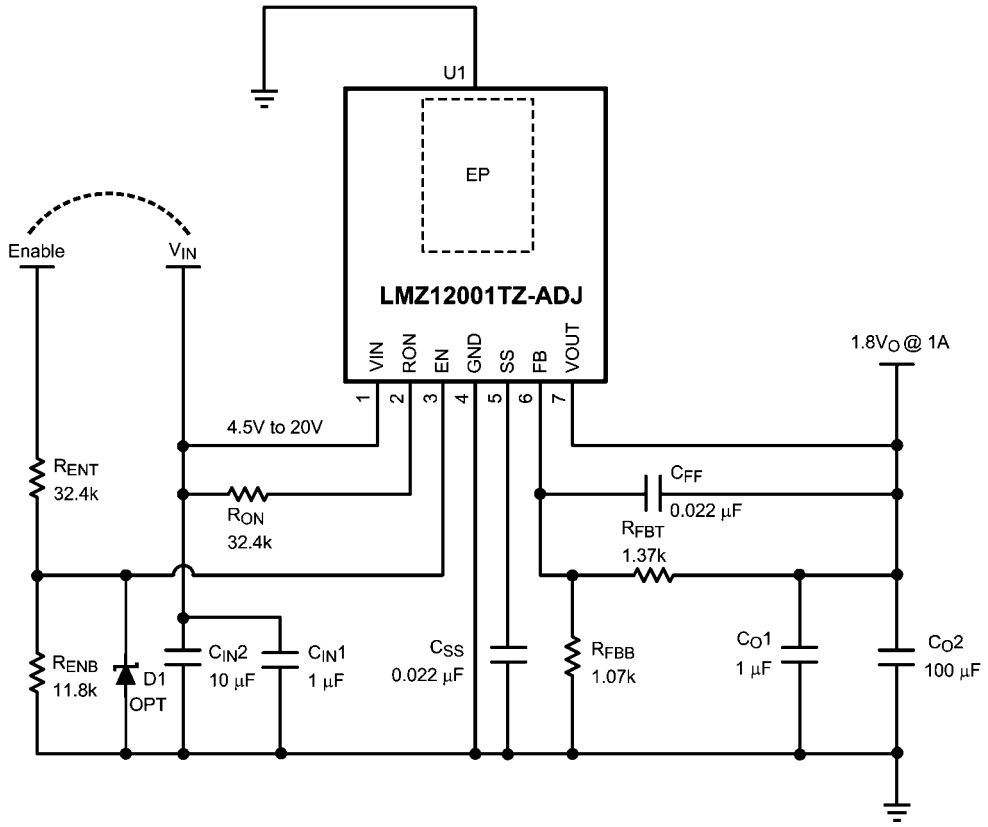
プリバイアス・スタートアップ

LMZ12001 は、 出力がプリバイアスされた状態から正しくスタートアップします。 このようなスタートアップ状態は、 スタートアップ・シーケンス中に異なる電源ライン間に電流経路が存在することがあるマルチ・レール・ロジック・アプリケーションで一般的に見られます。 以下に、 このイベント時の正しい振る舞いを示します。

Pre-biased startup



評価ボード回路図と BOM



Ref Des	Description	Case Size	Case Size	Manufacturer P/N
U1	SIMPLE SWITCHER ®	TO-PMOD-7	National Semiconductor	LMZ12001 TZ-ADJ
C_{in1}	1 µF, 50V, X7R	1206	Taiyo Yuden	UMK316B7105KL-T
C_{in2}	10 µF, 50V, X7R	1210	Taiyo Yuden	UMK325BJ106MM-T
C_{O1}	1 µF, 50V, X7R	1206	Taiyo Yuden	'UMK316B7105KL-T
C_{O2}	100 µF, 6.3V, X7R	1210	Taiyo Yuden	JMK325BJ10CR7MM-T
R_{FBT}	1.37 kΩ	0603	Vishay Dale	CRCW06031K37FKEA
R_{FBB}	1.07 kΩ	0603	Vishay Dale	CRCW06031K07FKEA
R_{ON}	32.4 kΩ	0603	Vishay Dale	CRCW060332K4FKEA
R_{ENT}	32.4 kΩ	0603	Vishay Dale	CRCW060332K4FKEA
R_{ENB}	11.8 kΩ	0603	Vishay Dale	CRCW060311k8FKEA
C_{FF}	22 nF, ±10%, X7R, 16V	0603	TDK	C1608X7R1H223K
C_{SS}	22 nF, ±10%, X7R, 16V	0603	TDK	C1608X7R1H223K
D1	5.1V	SOD-23	—	Optional

評価ボード回路図 (つづき)

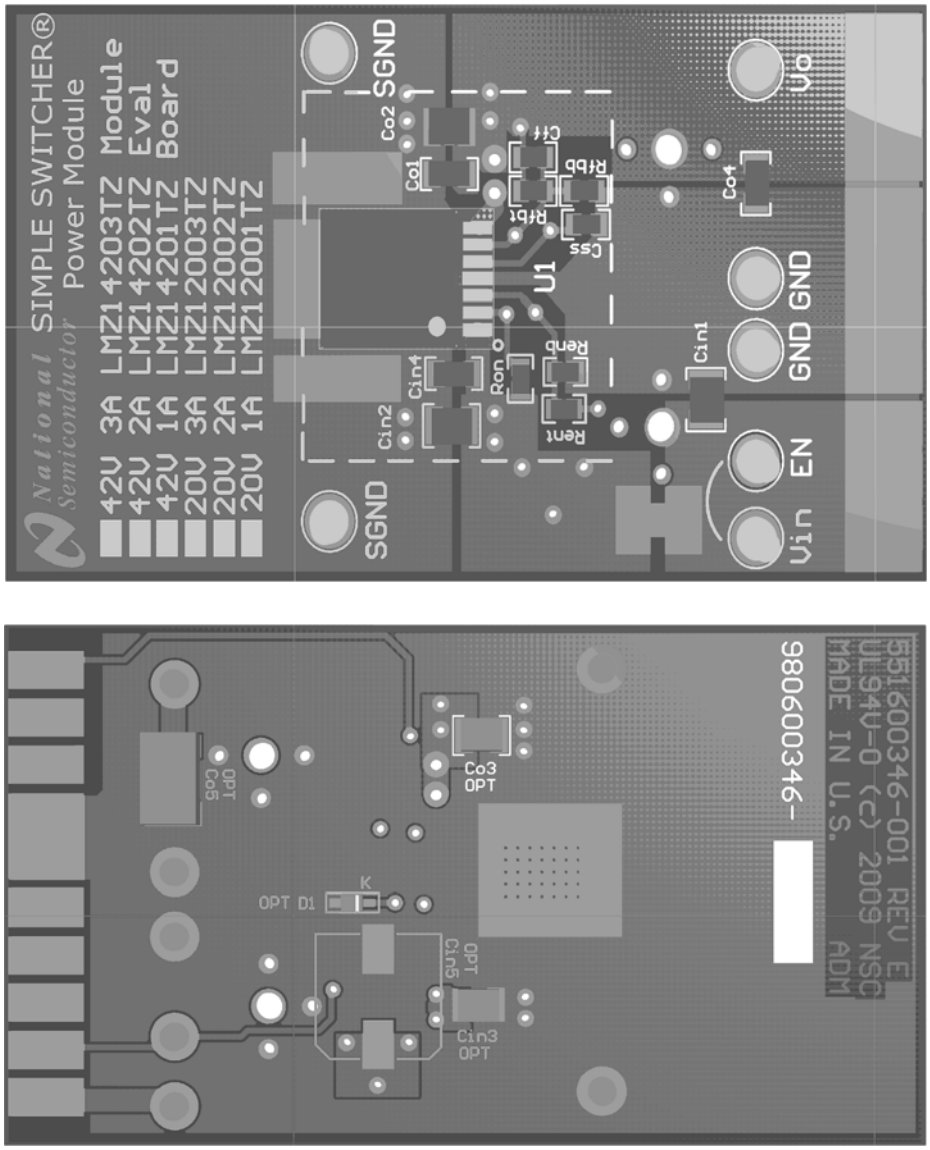
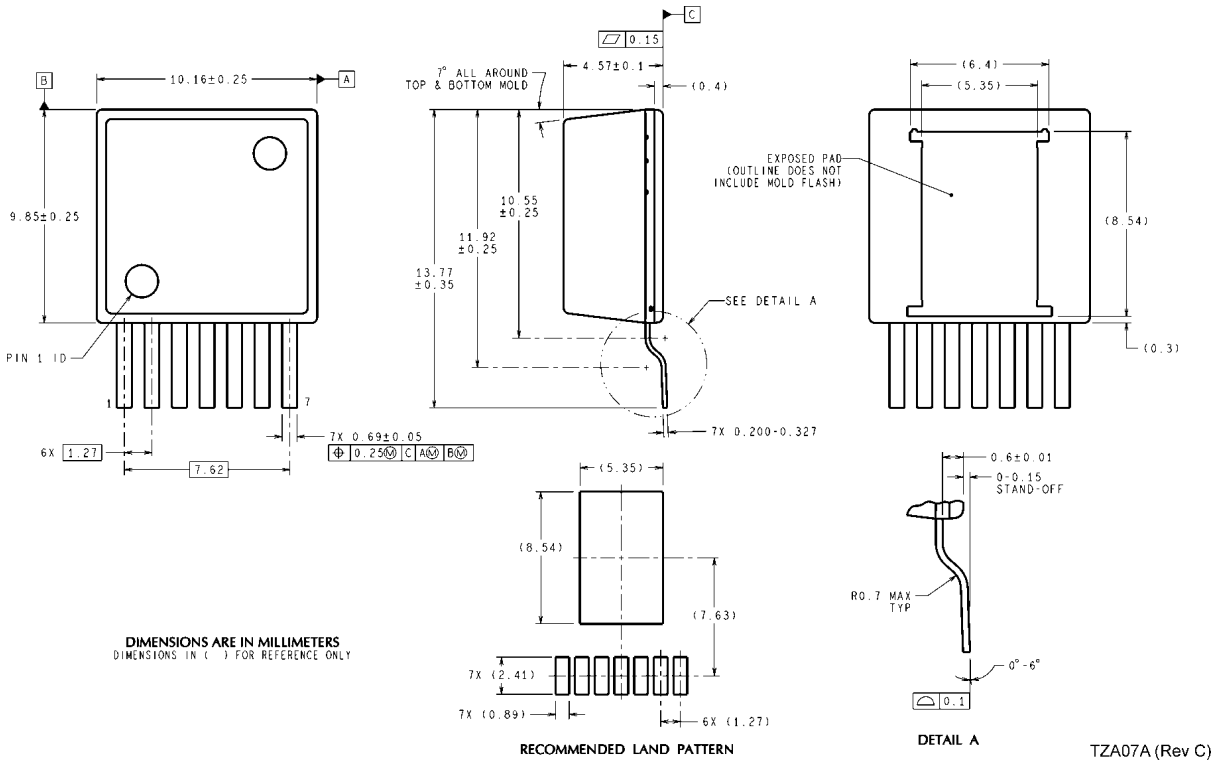


FIGURE 1. Top and bottom view of evaluation PCB

外形寸法図 特記のない限り inches (millimeters)



7-Lead TZA Package
NS Package Number TZA07A

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは（a）体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。
Copyright © 2010 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社／〒 135-0042 東京都江東区木場 2-17-16　　TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。　**www.national.com/jpn/**

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。
また掲載内容は予告無く変更されることがありますのでご了承ください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTI からライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておりません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスティック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておりません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気
   - 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
   - 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
   - マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
   - 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。
2. 温・湿度環境
   - 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）
   - 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
   - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
4. 機械的衝撃
   - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
5. 熱衝撃
   - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
6. 汚染
   - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
   - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上

2001.11