

LP87745-Q1 AWR および IWR レーダー・センサ用、3 個の降圧コンバータおよび 5V 昇圧回路

1 特長

- 下記内容で AEC-Q100 認定済み:
 - デバイス温度グレード 1: -40°C ~ +125°C の動作時周囲温度範囲
- 機能安全に準拠したデバイス
 - 機能安全アプリケーション向けに開発
 - ASIL-C/SIL-2 までの ISO 26262 機能安全システム設計に役立つ資料を入手可能
 - 入力電源過電圧および低電圧の監視
 - レギュレータ出力過電圧および低電圧の監視
 - 1 つの外部レールに対する過電圧および低電圧監視
 - Q&A ウォッチドッグ
 - レベルまたは PWM エラー信号モニタ (ESM)
 - BIST および CRC
- 入力電圧: 公称 3.3V (3V ~ 4V の範囲)
- 3 つの低ノイズの降圧 DC/DC コンバータ:
 - 出力電圧: 0.9V ~ 1.9V, 0.8V (BUCK3), 0.82V (BUCK3)
 - 最大出力電流: 3A/3A/3A
 - スイッチング周波数: 4.4MHz, 8.8MHz, 17.6MHz
- 5V 昇圧コンバータ
 - 最大出力電流: 350mA
- 150mA LDO
 - 1.8V または 3.3V の出力電圧
- 出力短絡および過負荷保護
- 入力過電圧保護 (OVP) および低電圧誤動作防止 (UVLO)
- 過熱警告および保護
- シリアル・ペリフェラル・インターフェイス (SPI)

2 アプリケーション

- 短距離と中距離のコーナー・レーダー
- 長距離フロント・レーダー
- 超短距離レーダー
- 低リップル、低ノイズのアプリケーション

3 概要

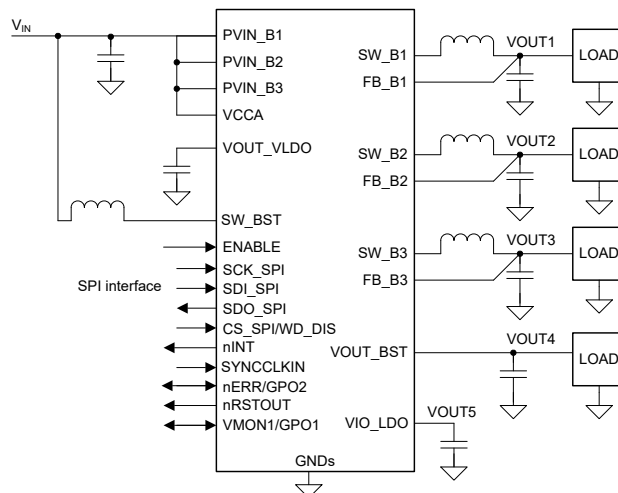
LP87745-Q1 デバイスは、車載用および産業用のさまざまなレーダー・アプリケーションで使用する AWR と IWR の各 MMIC (ミリ波 IC) のパワー・マネージメント要件を満たす設計を採用しています。このデバイスは、3 個の降圧 DC/DC コンバータ、1 個の 5V 昇圧コンバータ、1 個の 1.8V/3.3V LDO を搭載しています。この LDO は昇圧コンバータから電力を受け入れ、xWR I/O に電源を供給するようになっています。SPI シリアル・インターフェイスとイネーブル信号により、デバイスが制御されます。

この降圧型 DC/DC コンバータは、4.4MHz、8.8MHz、17.6MHz のスイッチング周波数をプログラム可能です。スイッチング周波数が高く、また、広い周波数範囲にわたってノイズが低いので、パッシブ・フィルタリングが最小限または不要である LDO フリーの電源ソリューションを実現します。これにより、MMIC RF レールの発熱と過渡セトリングが改善されます。スイッチング・クロックは、RF 性能の最適化のため強制的に PWM モードに設定され、外部クロックと同期することもできます。このデバイスはリモート電圧検出に対応しており、レギュレータ出力とポイント・オブ・ロード (POL) との間の IR 降下を補償して、出力電圧の精度を高めることができます。

製品情報

部品番号 (1)	パッケージ	本体サイズ (公称)
LP87745-Q1	VQFN-HR (28)	4.50mm × 5.00mm

(1) 利用可能なパッケージについては、このデータシートの末尾にある注文情報を参照してください。



簡略化されたアプリケーション



Table of Contents

1 特長.....	1	7.2 Receiving Notification of Documentation Updates.....	6
2 アプリケーション.....	1	7.3 サポート・リソース.....	6
3 概要.....	1	7.4 Trademarks.....	6
4 Revision History.....	2	7.5 Electrostatic Discharge Caution.....	6
5 概要 (続き).....	3	7.6 Glossary.....	6
6 Pin Configuration and Functions.....	4	8 Mechanical, Packaging, and Orderable Information....	6
7 Device and Documentation Support.....	6	8.1 Packaging Option Addendum.....	7
7.1 Documentation Support.....	6	8.2 Tape and Reel Information.....	8

4 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (October 2021) to Revision A (November 2022)

Page

• ドキュメントのステータスを「事前情報」から「量産データ」に変更.....	1
--	---

5 概要 (続き)

LP87745-Q1 デバイスは、プログラム可能なスタートアップとシャットダウンの遅延、および **ENABLE** 信号に同期したシーケンスをサポートしています。このシーケンスには、外部レギュレータ、ロード・スイッチ、プロセッサ・リセットを制御するための **GPO** 信号も含めることができます。デバイスのデフォルト設定は不揮発性メモリ (**NVM**) にプログラムされています。このデバイスは、出力スルー・レートを制御し、デバイスのスタートアップ時に出力電圧のオーバーシュートおよび突入電流を最小化します。

6 Pin Configuration and Functions

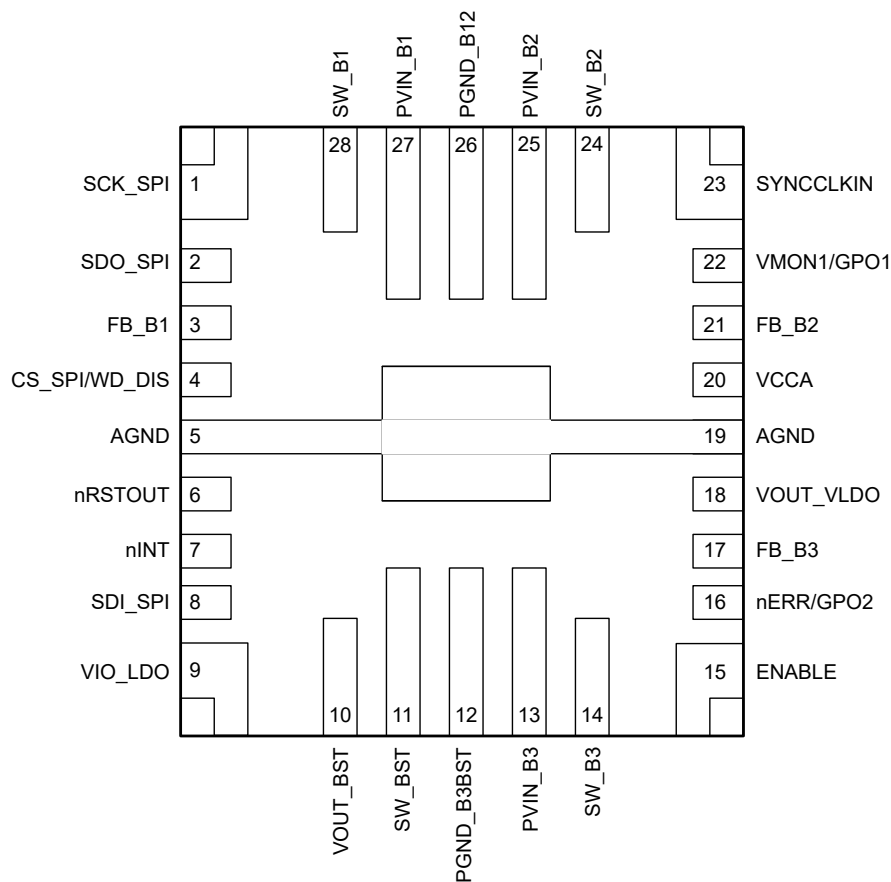


图 6-1. RXV Package, 28-Pin VQFN-HR (Top View)

表 6-1. Pin Functions

PIN		I/O	TYPE	DESCRIPTION	CONNECTION IF NOT USED
NO.	NAME				
1	SCK_SPI	I	Digital	Clock signal for SPI interface.	Ground
2	SDO_SPI	O	Digital	Output data signal for SPI interface.	Floating
3	FB_B1	—	Analog	Output voltage feedback (positive) for BUCK1.	Ground
4	CS_SPI/ WD_DIS	I	Digital	Primary function: Chip select signal for SPI interface.	VCCA
		I	Digital	Alternative programmable function: Watchdog Disable Input.	Not applicable
5	AGND	—	Ground	Ground.	Ground
6	NRSTOUT	O	Digital	Reset output.	Floating
7	nINT	O	Digital	Interrupt output and CAN PHY control or both.	Floating
8	SDI_SPI	I	Digital	Input data signal for SPI interface.	Ground
9	VIO_LDO	—	Analog	IO supply from the internal LDO or from external source. LDO enabled: regulator filter node. LDO disabled: input for connecting to an external IO supply source, with input filtering capacitor placed.	Not applicable
10	VOUT_BST	—	Analog	BOOST enabled: BOOST output (internally connected as VIO_LDO input). BOOST disabled and VIO_LDO disabled: short with VIO_LDO. BOOST disabled and VIO_LDO enabled: input for connecting to an external supply used as VIO_LDO input.	External supply
11	SW_BST	—	Analog	When BOOST enabled: BOOST input. When BOOST disabled: short with VOUT_BST.	VOUT_BST

表 6-1. Pin Functions (continued)

PIN		I/O	TYPE	DESCRIPTION	CONNECTION IF NOT USED
NO.	NAME				
12	PGND_B3BS T	—	Ground	Power ground for BUCK3 and BOOST.	Ground
13	PVIN_B3	—	Power	Power input for BUCK3. The separate power pins PVIN_Bxx are not connected together internally – PVIN_Bxx and VCCA pins must be connected together in the application and be locally bypassed.	System supply
14	SW_B3	—	Analog	BUCK3 switch node.	Floating
15	ENABLE	I	Digital	Programmable ENABLE signal.	Not applicable
16	nERR/GPO2	I	Digital	Primary function: System MCU Error Monitoring Input.	Ground
		O	Digital	Alternative programmable function: General Purpose Output signal (GPO2).	Floating
		O	Digital	Alternative programmable function: Fault Communication Output signal (FAULT2).	Floating
17	FB_B3	—	Analog	Output voltage feedback (positive) for BUCK3.	Ground
18	VOUT_VLDO	—	Power	LDO regulator filter node. LDO is used for internal purposes. No external load allowed.	-
19	AGND	—	Ground	Ground.	Ground
20	VCCA	—	Power	Supply voltage for internal LDO. VCCA and PVIN_Bxx pins must be connected together in the application and be locally bypassed.	System supply
21	FB_B2	—	Analog	Output voltage feedback (positive) for BUCK2.	Ground
22	VMON1/ GPO1	—	Analog	Voltage monitoring input.	Ground
		O	Digital	Alternative programmable function: General Purpose Output signal (GPO1).	Floating
		O	Digital	Alternative programmable function: Fault Communication Output signal (FAULT1).	Floating
		O	Digital	Alternative programmable function: CAN PHY control (CAN_DIS).	Floating
23	SYNCLKIN	I	Digital	External clock input.	Ground
24	SW_B2	—	Analog	BUCK2 switch node.	Floating
25	PVIN_B2	—	Power	Power input for BUCK2. The separate power pins PVIN_Bxx are not connected together internally – PVIN_Bxx and VCCA pins must be connected together in the application and be locally bypassed.	System supply
26	PGND_B12	—	Ground	Power ground for BUCK1 and BUCK2.	Ground
27	PVIN_B1	—	Power	Power input for BUCK1. The separate power pins PVIN_Bxx are not connected together internally – PVIN_Bxx and VCCA pins must be connected together in the application and be locally bypassed.	System supply
28	SW_B1	—	Analog	BUCK1 switch node.	Floating

7 Device and Documentation Support

7.1 Documentation Support

7.2 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on [ti.com](https://www.ti.com). Click on *Subscribe to updates* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

7.3 サポート・リソース

[TI E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の[使用条件](#)を参照してください。

7.4 Trademarks

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

7.5 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

7.6 Glossary

[TI Glossary](#) This glossary lists and explains terms, acronyms, and definitions.

8 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

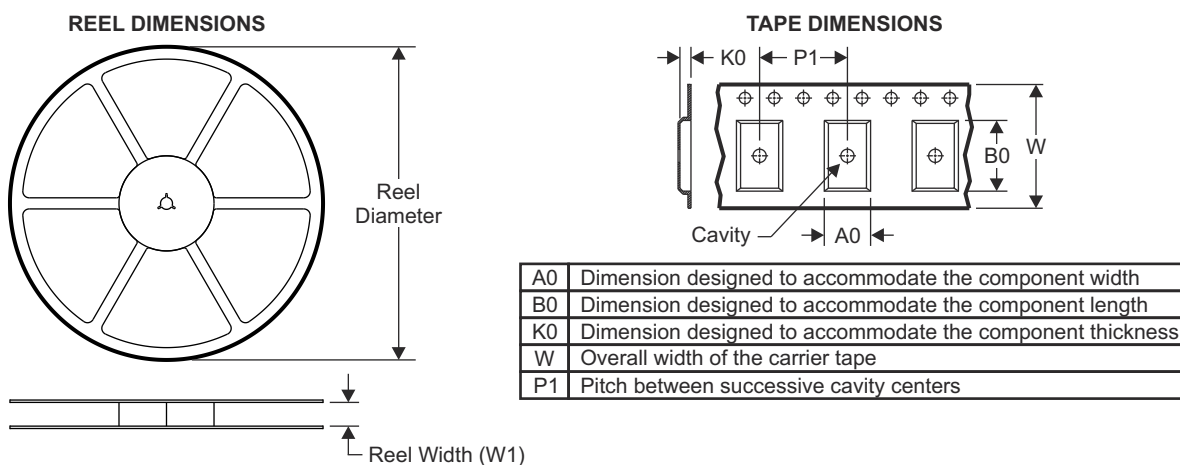
8.1 Packaging Option Addendum

Packaging Information

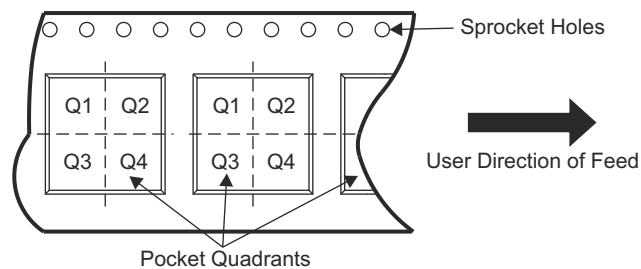
Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish ⁽⁴⁾	MSL Peak Temp ⁽³⁾	Op Temp (°C)	Device Marking ^{(5) (6)}
LP877451A1RXVRQ1	ACTIVE	VQFN-HR	RXV	28	3000	Green (RoHS & no Sb/Br)	NIPDAU SN	Level-2-260C-1 YEAR	-40 to 125	LP8774 51A1-Q1

- (1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PRE_PROD Unannounced device, not in production, not available for mass market, nor on the web, samples not available.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.
- (2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.
TBD: The Pb-Free/Green conversion plan has not been defined.
Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.
Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.
Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)
- (3) MSL, Peak Temp. -- The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.
- (4) Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device
- (6) Multiple Device markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.
Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.
 In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

8.2 Tape and Reel Information

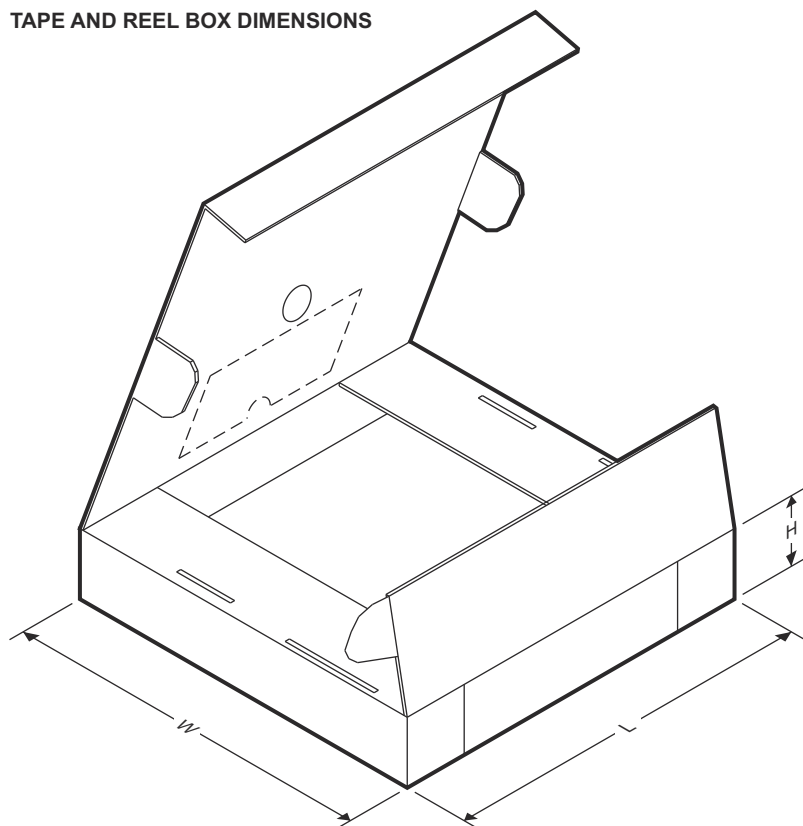


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LP877451A1RXVRQ1	VQFN-HR	RXV	28	3000	330	12.4	4.80	5.30	1.10	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



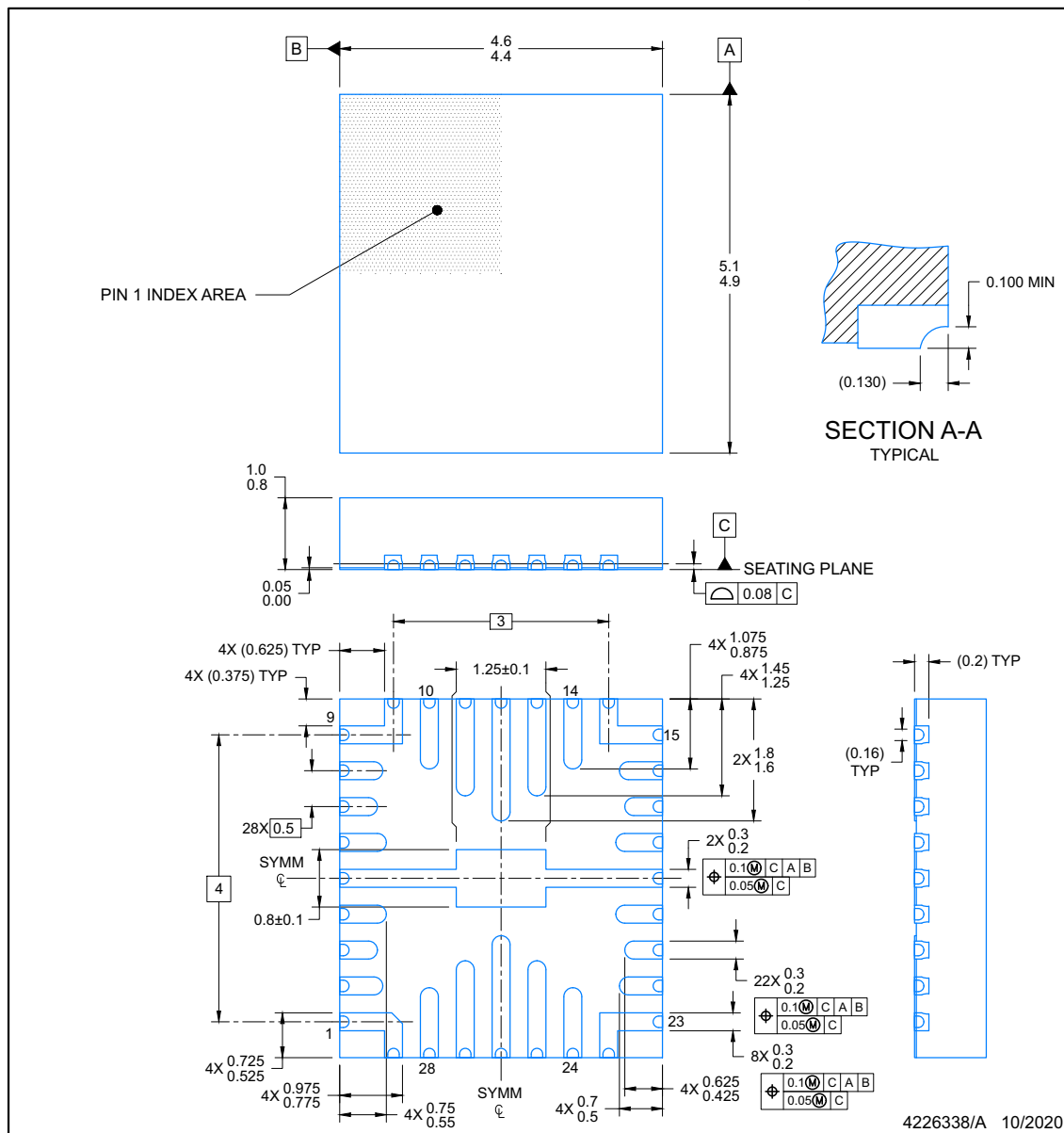
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LP877451A1RXVRQ1	VQFN-HR	RXV	28	3000	367	367	38

RXV0028A

PACKAGE OUTLINE

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD



NOTES:

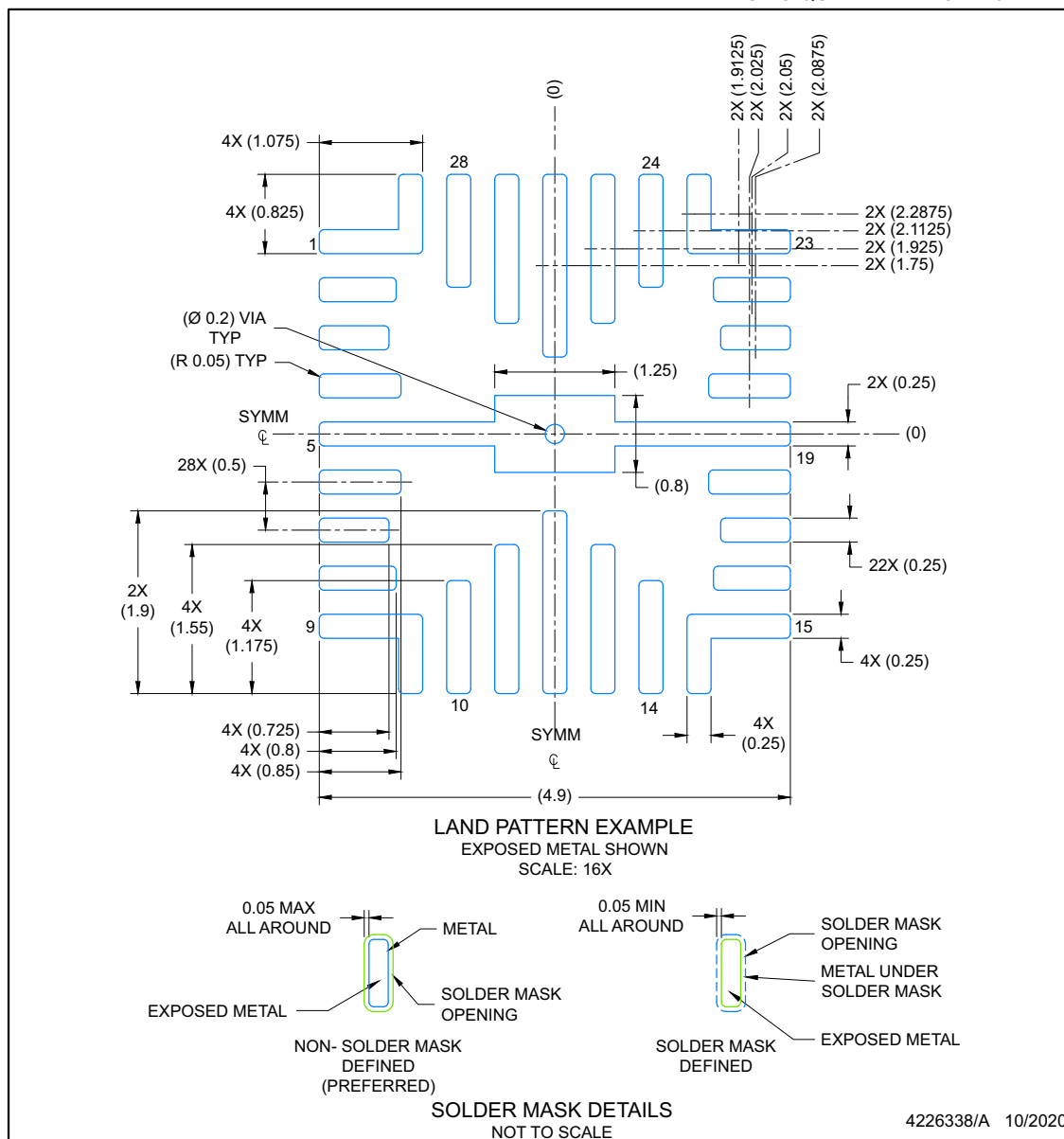
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

RXV0028A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD

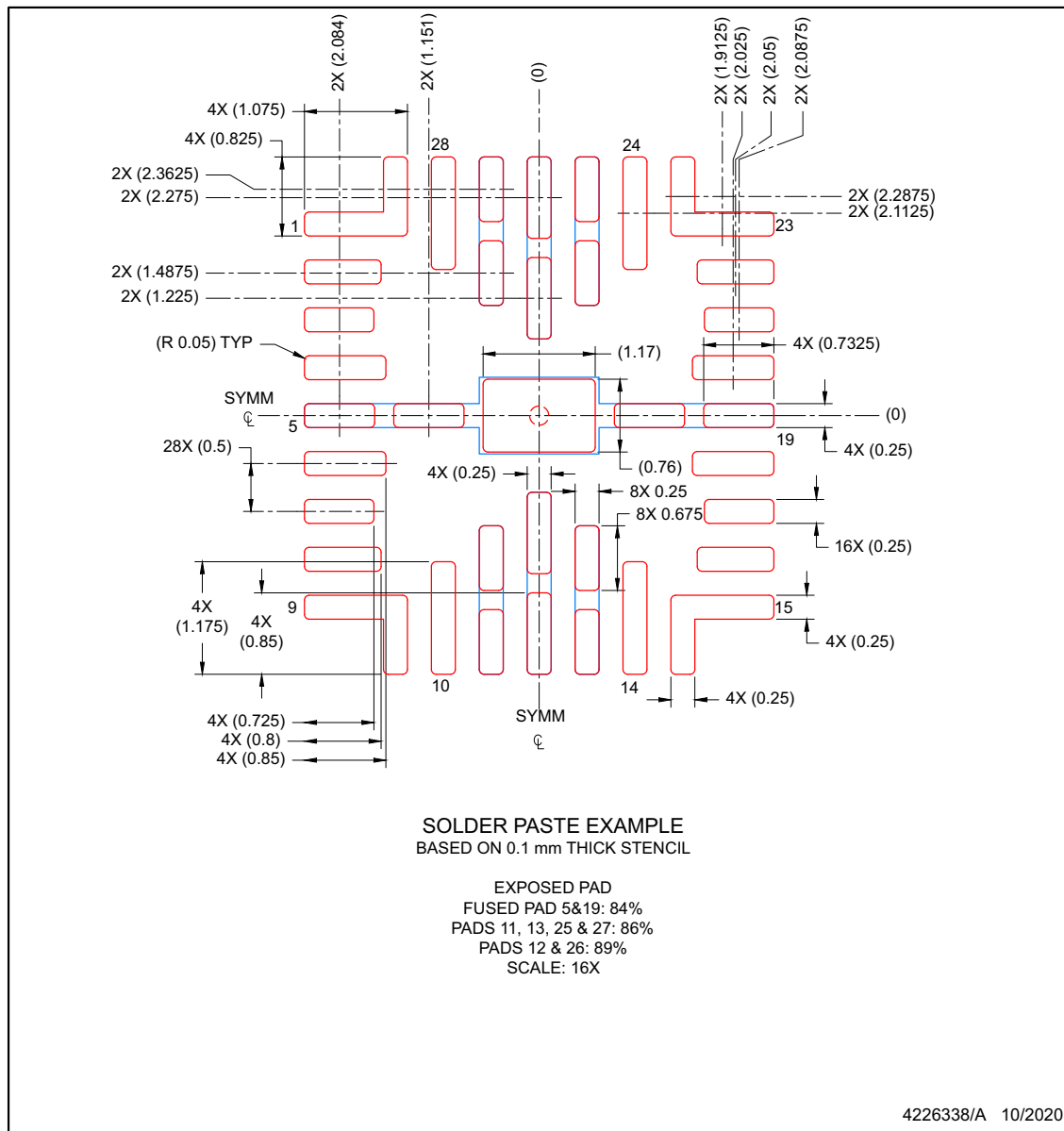


NOTES: (continued)

3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slue271).
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN**RXV0028A****VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



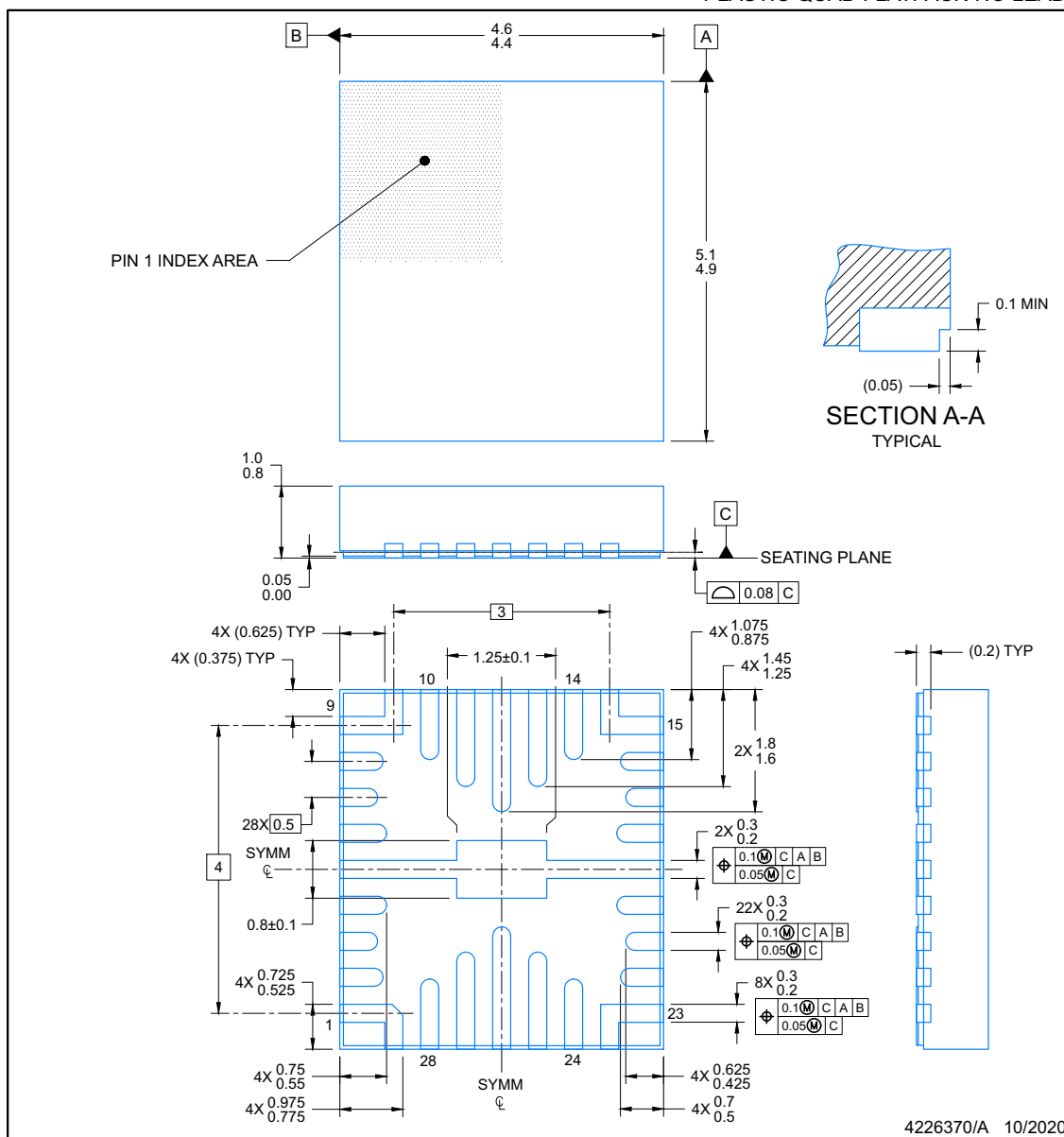
NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

RXV0028B

PACKAGE OUTLINE VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD

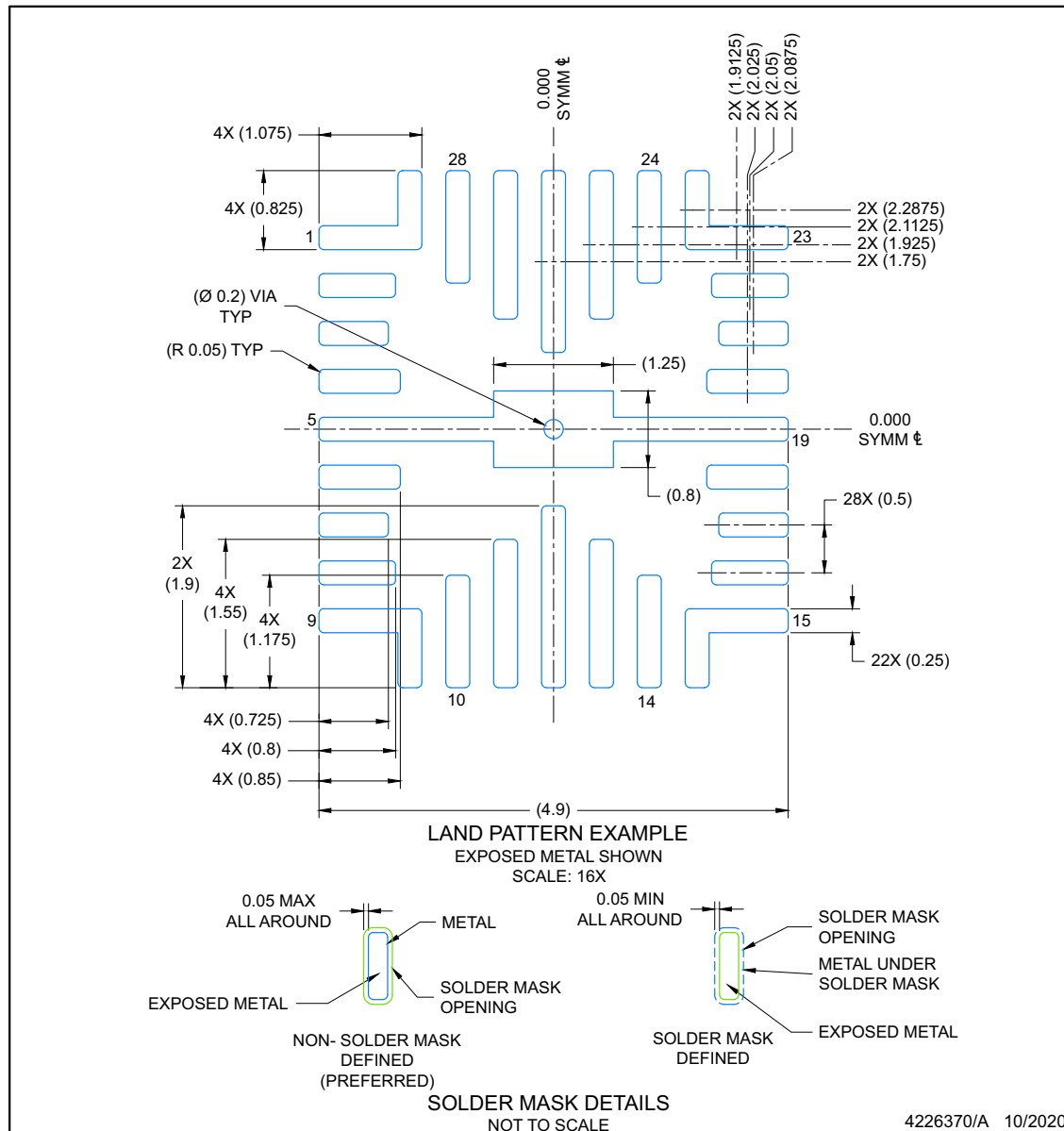


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT**VQFN-HR - 1 mm max height****RXV0028B**

PLASTIC QUAD FLATPACK-NO LEAD



NOTES: (continued)

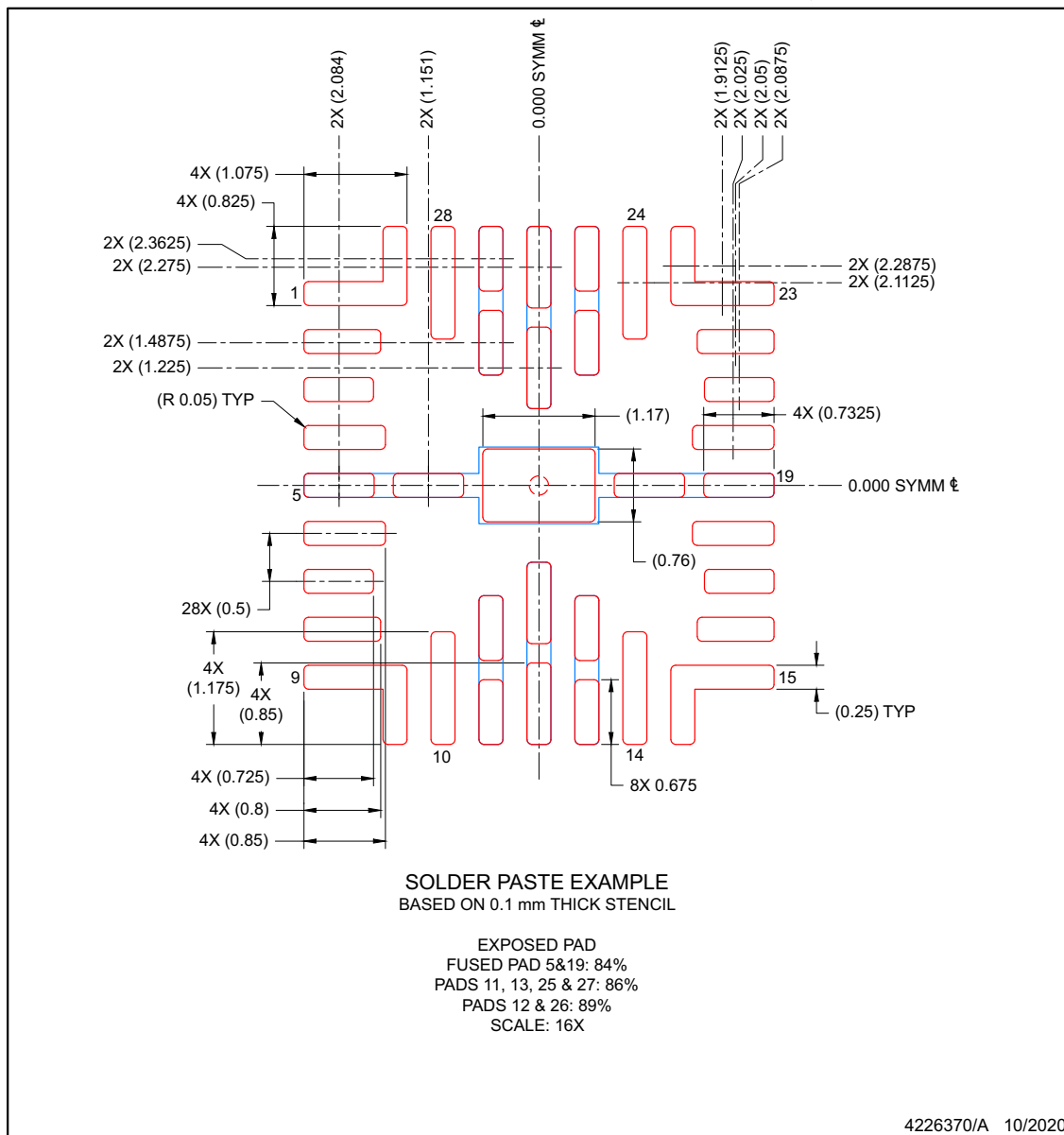
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

RXV0028B

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとしします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated