TEXAS INSTRUMENTS
TMUX4051, TMUX4052, TMUX4053
JAJSLP5B – MAY 2022 – REVISED MARCH 2023

TMUX405x 24-V、8:1、1 チャネル / 4:1、2 チャネル / 2:1、3 チャネル・マルチプレクサ、1.8V ロジック対応

1 特長

- シングル電源電圧範囲:5V～24V
- デュアル電源電圧範囲: 最大 ±12V
- 低い静電容量:3pF
- -55℃～+125℃の動作温度範囲
- 双方向の信号パス
- レール・ツー・レール動作
- 1.8V ロジック互換
- ブレイク・ビフォー・メイクのスイッチング動作
- ESD 保護 (HBM):2000V
- TMUX405x – 以下のデバイスとピン互換:
  - 業界標準の 4051、4052、4053 マルチプレクサ

2 アプリケーション

- アナログ多重化 / 多重分離
- ファクトリ・オートメーション / 制御
- 家電製品
- バッテリ試験装置
- パワー・デリバリー
- 医療用
- ビル・オートメーション
- グリッド・インフラストラクチャ

3 概要

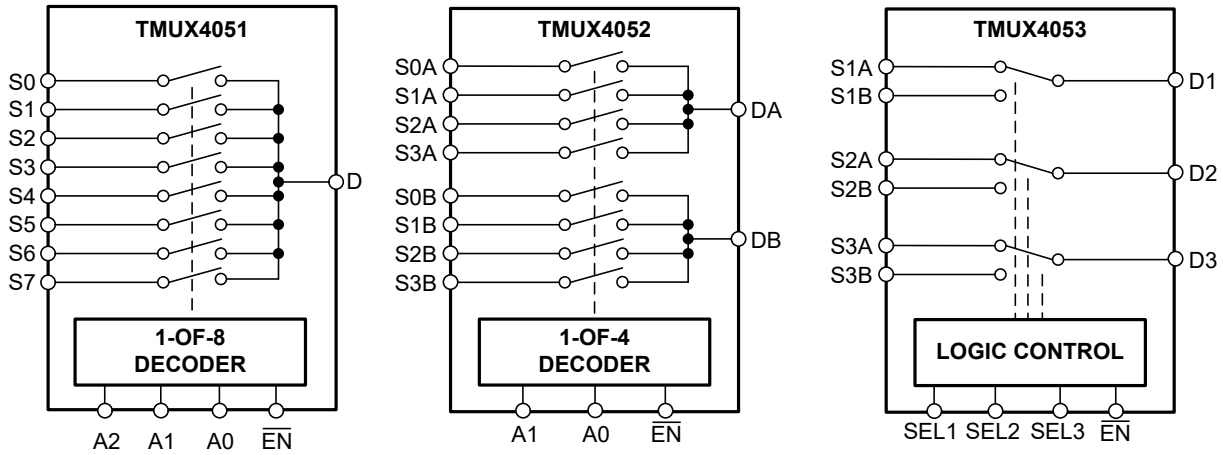
TMUX405x デバイスは、汎用の CMOS (相補型金属酸化膜半導体) マルチプレクサ (MUX) です。TMUX4051 は 8:1、1 チャネル・マルチプレクサ、TMUX4052 は 4:1、2 チャネル・マルチプレクサ、TMUX4053 は 2:1、3 チャネル・スイッチです。これらのデバイスは、単一電源 (5V～24V)、デュアル電源 (最大 ±12V)、または非対称電源 (V_{DD} = 12V、V_{SS} = -5V など) で動作します。電源電圧範囲が広い TMUX405x デバイスは、バッテリ試験装置から家電製品まで、幅広いアプリケーションで使用できます。

TMUX405x デバイスは、ソース (Sx) ピンおよびドレイン (Dx) ピンで、V_{SS} から V_{DD} までの範囲の双方向アナログ信号をサポートします。すべてのロジック入力のスレッショルドは 1.8V ロジック互換で、有効な電源電圧で動作していれば、TTL と CMOS の両方のロジックと互換性があります。

パッケージ情報(1)(2)

部品番号	パッケージ	本体サイズ (公称)
TMUX4051 TMUX4052 TMUX4053	PW (TSSOP、16)	5.00mm × 4.40mm
	DYY (SOT-23-THIN、16)	4.20mm × 2.00mm
	BQB (WQFN、16)	3.50mm × 2.50mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にあるパッケージ・オプションについての付録を参照してください。
(2) デバイス比較表を参照してください。



TMUX4051, TMUX4052, and TMUX4053 のブロック図

英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.com で閲覧でき、その内容が常に優先されます。TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 概要 ... 1
4 改訂履歴 ... 2
5 デバイス比較表 ... 3
6 ピン配置および機能 ... 4
7 仕様 ... 8
7.1 絶対最大定格 ... 8
7.2 ESD 定格 ... 8
7.3 熱に関する情報：TMUX405x ... 9
7.4 推奨動作条件 ... 9
7.5 電気的特性 ... 10
7.6 AC パフォーマンス特性 ... 12
7.7 タイミング特性 ... 13
7.8 代表的特性 ... 15
8 パラメータ測定情報 ... 17
8.1 オン抵抗 ... 17
8.2 オフ・リーク電流 ... 17
8.3 オン・リーク電流 ... 18
8.4 遷移時間 ... 18
8.5 ブレイク・ビフォー・メイク ... 19
8.6 $t_{ON(EN)}$ および $t_{OFF(EN)}$ ... 19
8.7 伝搬遅延 ... 20
8.8 電荷注入 ... 20
8.9 オフ絶縁 ... 21
8.10 クロストーク ... 21
8.11 帯域幅 ... 22
9 詳細説明 ... 23
9.1 概要 ... 23
9.2 機能ブロック図 ... 23
9.3 機能説明 ... 23
10 アプリケーションと実装 ... 25
10.1 アプリケーション情報 ... 25
10.2 代表的なアプリケーション ... 25
10.3 設計要件 ... 26
10.4 詳細な設計手順 ... 26
10.5 アプリケーション曲線 ... 26
10.6 電源に関する推奨事項 ... 26
10.7 レイアウト ... 27
11 デバイスおよびドキュメントのサポート ... 28
11.1 ドキュメントのサポート ... 28
11.2 ドキュメントの更新通知を受け取る方法 ... 28
11.3 サポート・リソース ... 28
11.4 商標 ... 28
11.5 静電気放電に関する注意事項 ... 28
11.6 用語集 ... 28
12 メカニカル、パッケージ、および注文情報 ... 28

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (September 2022) to Revision B (March 2023)	Page
• DYY および BQB パッケージのステータスをプレビューからアクティブに変更	1

Changes from Revision * (May 2022) to Revision A (September 2022)	Page
• ドキュメントのステータスを「事前情報」から *「量産データ」に変更*	1

Copyright © 2023 Texas Instruments Incorporated

5 デバイス比較表

製品名	概要
TMUX4051	8:1、1 Ch マルチプレクサ
TMUX4052	4:1、2 Ch マルチプレクサ
TMUX4053	2:1、3 Ch スイッチ

Copyright © 2023 Texas Instruments Incorporated

6 ピン配置および機能

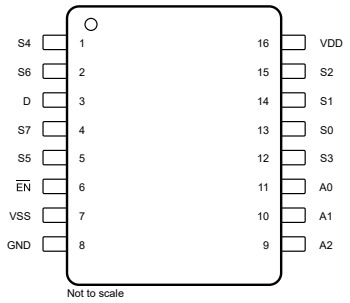


図 6-1. TMUX4051 PW パッケージ 16 ピン TSSOP (上面図)

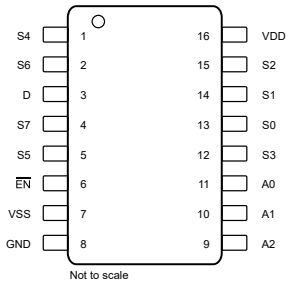


図 6-2. TMUX4051 DYY パッケージ 16 ピン SOT-23-THIN (上面図)

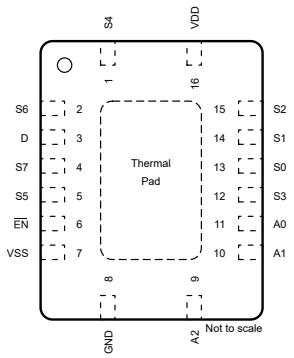


図 6-3. TMUX4051 BQB パッケージ 16 ピン WQFN (上面図)

表 6-1. ピン機能 TMUX4051

ピン		種類[1]	説明[2]
名称	番号		
S4	1	I/O	ソース・ピン 4。信号パスは、入力または出力の両方に使用可能。
S6	2	I/O	ソース・ピン 6。信号パスは、入力または出力の両方に使用可能。
D	3	I/O	ドレイン・ピン (共通)。信号パスは、入力または出力の両方に使用可能。
S7	4	I/O	ソース・ピン 7。信号パスは、入力または出力の両方に使用可能。
S5	5	I/O	ソース・ピン 5。信号パスは、入力または出力の両方に使用可能。
$\overline{EN}$	6	I	アクティブ "Low" ロジックのイネーブル信号。このピンが "High" 状態のとき、すべてのスイッチがオフになる。表 9-1 に、このピンを "Low" 状態にしたときに、A[2:0] のアドレス入力によって、どのスイッチをオンに指定できるかを示す。
V_{SS}	7	P	負電源。このピンは最も負の電源電位になる。確実な動作を保証するため、V_{SS} と GND の間に 0.1µF～10µF の範囲のデカップリング・コンデンサを接続する。
GND	8	P	グランド (0V) リファレンス
A2	9	I	アドレス・ライン 2。表 9-1 に、A2 がスイッチ構成を制御する方法を説明する。
A1	10	I	アドレス・ライン 1。表 9-1 に、A1 がスイッチ構成を制御する方法を説明する。
A0	11	I	アドレス・ライン 0。表 9-1 に、A0 がスイッチ構成を制御する方法を説明する。
S3	12	I/O	ソース・ピン 3。信号パスは、入力または出力の両方に使用可能。
S0	13	I/O	ソース・ピン 0。信号パスは、入力または出力の両方に使用可能。
S1	14	I/O	ソース・ピン 1。信号パスは、入力または出力の両方に使用可能。
S2	15	I/O	ソース・ピン 2。信号パスは、入力または出力の両方に使用可能。
V_{DD}	16	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V_{DD} と GND の間に 0.1µF～10µF の範囲のデカップリング・コンデンサを接続する。

Copyright © 2023 Texas Instruments Incorporated

表 6-1. ピン機能 TMUX4051 (continued)

ピン		種類(1)	説明(2)
名称	番号		
放熱パッド		—	放熱パッドは内部に対し接続されていない。このパッドはフローティングのままにするか、GND に接続することを推奨する。

(1) I: 入力、O: 出力、I/O: 入力および出力、P: 電源。
(2) 未使用ピンの使用方法については、セクション 9.3.4 を参照してください。

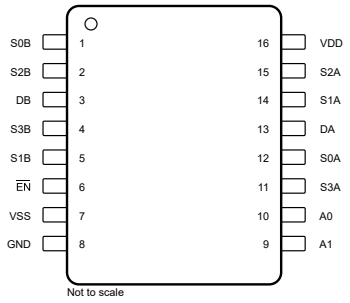


図 6-4. TMUX4052 PW パッケージ 16 ピン TSSOP (上面図)

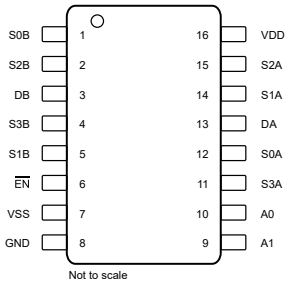


図 6-5. TMUX4052 DYY パッケージ 16 ピン SOT-23-THIN (上面図)

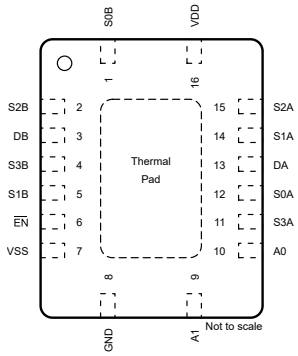


図 6-6. TMUX4052 BQB パッケージ 16 ピン WQFN (上面図)

表 6-2. ピン機能 TMUX4052

ピン		種類(1)	説明(2)
名称	番号		
S0B	1	I/O	マルチプレクサ B のソース・ピン 0。入力または出力として使用が可能。
S2B	2	I/O	マルチプレクサ B のソース・ピン 2。入力または出力として使用が可能。
DB	3	I/O	マルチプレクサ B のドレイン・ピン (共通)。入力または出力として使用が可能。
S3B	4	I/O	マルチプレクサ B のソース・ピン 3。入力または出力として使用が可能。
S1B	5	I/O	マルチプレクサ B のソース・ピン 1。入力または出力として使用が可能。
$\overline{EN}$	6	I	アクティブ "Low" ロジックのイネーブル信号。このピンが "High" 状態のとき、すべてのスイッチがオフになる。このピンを "Low" 状態にすると、A[1:0] のアドレス入力によって、どのスイッチをオンにするか指定できる。
V_{SS}	7	P	負電源。このピンは最も負の電源電位になる。確実な動作を保証するため、V_{SS} と GND の間に 0.1µF～10µF の範囲のデカップリング・コンデンサを接続する。
GND	8	P	グランド (0V) リファレンス
A1	9	I	アドレス・ライン 1。表 9-2 に、A1 がスイッチ構成を制御する方法を説明する。
A0	10	I	アドレス・ライン 0。表 9-2 に、A0 がスイッチ構成を制御する方法を説明する。
S3A	11	I/O	マルチプレクサ A のソース・ピン 3。入力または出力として使用が可能。
S0A	12	I/O	マルチプレクサ A のソース・ピン 0。入力または出力として使用が可能。
DA	13	I/O	マルチプレクサ A のドレイン・ピン (共通)。入力または出力として使用が可能。

Copyright © 2023 Texas Instruments Incorporated

表 6-2. ピン機能 TMUX4052 (continued)

ピン		種類(1)	説明(2)
名称	番号		
S1A	14	I/O	マルチプレクサ A のソース・ピン 1。入力または出力として使用が可能。
S2A	15	I/O	マルチプレクサ A のソース・ピン 2。入力または出力として使用が可能。
V_{DD}	16	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V_{DD} と GND の間に 0.1µF～10µF の範囲のデカップリング・コンデンサを接続する。
放熱パッド		—	放熱パッドは内部に対し接続されていない。このパッドはフローティングのままにするか、GND に接続することを推奨する。

(1) I: 入力、O: 出力、I/O: 入力または出力、P: 電源。
(2) 未使用ピンの使用方法については、セクション 9.3.4 を参照してください。

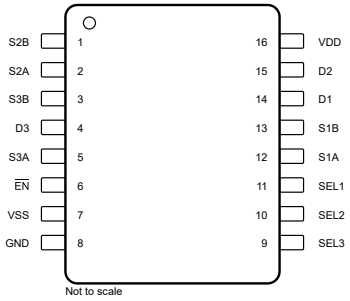


図 6-7. TMUX4053 PW パッケージ 16 ピン TSSOP (上面図)

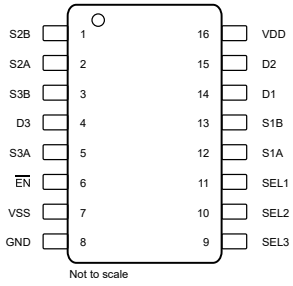


図 6-8. TMUX4053 DYY パッケージ 16 ピン SOT-23-THIN (上面図)

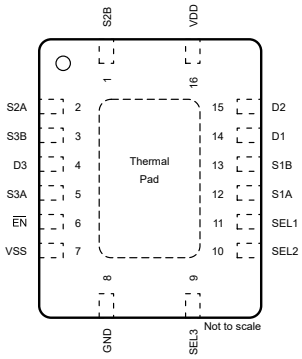


図 6-9. TMUX4053 BQB パッケージ 16 ピン WQFN (上面図)

表 6-3. ピン機能 TMUX4053

ピン		種類(1)	説明(2)
名称	番号		
S2B	1	I/O	スイッチ 2 のソース・ピン B。入力または出力として使用が可能。
S2A	2	I/O	スイッチ 2 のソース・ピン A。入力または出力として使用が可能。
S3B	3	I/O	スイッチ 3 のソース・ピン B。入力または出力として使用が可能。
D3	4	I/O	スイッチ 3 のドレイン・ピン (共通)。入力または出力として使用が可能。
S3A	5	I/O	スイッチ 3 のソース・ピン A。入力または出力として使用が可能。
$\overline{EN}$	6	I	アクティブ "Low" ロジックのイネーブル信号。このピンが "High" 状態のとき、すべてのスイッチがオフになる。このピンを "Low" 状態にすると、SEL[x] ロジック制御入力によって、どのスイッチをオンにするか指定できる。
V_{SS}	7	P	負電源。このピンは最も負の電源電位になる。確実な動作を保証するため、V_{SS} と GND の間に 0.1µF～10µF の範囲のデカップリング・コンデンサを接続する。
GND	8	P	グランド (0V) リファレンス
SEL3	9	I	ロジック制御のセレクト・ピン 3。表 9-3 に、制御スイッチ 3 の設定を示す。

Copyright © 2023 Texas Instruments Incorporated

表 6-3. ピン機能 TMUX4053 (continued)

ピン		種類(1)	説明(2)
名称	番号		
SEL2	10	I	ロジック制御のセレクト・ピン 2。表 9-3 に、制御スイッチ 2 の設定を示す。
SEL1	11	I	ロジック制御のセレクト・ピン 1。表 9-3 に、制御スイッチ 1 の設定を示す。
S1A	12	I/O	スイッチ 1 のソース・ピン A。入力または出力として使用が可能。
S1B	13	I/O	スイッチ 1 のソース・ピン B。入力または出力として使用が可能。
D1	14	I/O	スイッチ 1 のドレイン・ピン (共通)。入力または出力として使用が可能。
D2	15	I/O	スイッチ 2 のドレイン・ピン (共通)。入力または出力として使用が可能。
V_{DD}	16	P	正電源。このピンは最も正の電源電位になる。確実な動作を保証するため、V_{DD} と GND の間に 0.1µF～10µF の範囲のデカップリング・コンデンサを接続する。
放熱パッド		—	放熱パッドは内部に対し接続されていない。このパッドはフローティングのままにするか、GND に接続することを推奨する。

(1) I:入力、O:出力、I/O:入力または出力、P:電源。
(2) 未使用ピンの使用方法については、セクション 9.3.4 を参照してください。

Copyright © 2023 Texas Instruments Incorporated

7 仕様

7.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)(1) (3)

		最小値	最大値	単位
V_{DD} - V_{SS}	電源電圧		28	V
V_{DD}		-0.5	28	V
V_{SS}		-28	0.5	V
V_{SEL} または V_{EN}	ロジック制御入力ピン電圧 ($\overline{EN}$、Ax、SELx)	-0.5	28	V
I_{SEL} または I_{EN}	ロジック制御入力ピン電流 ($\overline{EN}$、Ax、SELx)	-0.5	28	mA
V_S または V_D	ソースまたはドレイン電圧 (Sx、D)	V_{SS}-0.5	V_{DD}+0.5	V
I_{IK}	ダイオード・クランプ電流(2)	-30	30	mA
I_S または I_D (CONT)	ソースまたはドレインでの連続電流 (Sx、D)	-10	10	mA
T_J	接合部温度		150	℃
T_{stg}	保存温度	-65	150	℃

(1) 「絶対最大定格」の範囲を超える動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の範囲内で、一時的に推奨動作条件の範囲を超えた動作をさせる場合、必ずしもデバイスが損傷を受けるものではありませんが、完全には機能しない可能性があります。この方法でデバイスを動作させると、デバイスの信頼性、機能性、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります。
(2) 各入力ピンは、電源レールに対してダイオードでクランプされています。信号として過電圧が加わる場合、その電圧および電流は最大定格の範囲に制限される必要があります。
(3) V_{DD} または V_{SS} に過剰な電流が流れるのを避けるため、双方向スイッチ・パス (ΔV_{switch}) での電圧降下が 1.2V (高温の場合は 600mV) を超えないようにする必要があります。

7.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI / ESDA / JEDEC JS-001 に準拠、すべてのピン(1)	±2000	V
		デバイス帯電モデル (CDM)、ANSI / ESDA / JEDEC JS-002 準拠、すべてのピン((2))	±500	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

Copyright © 2023 Texas Instruments Incorporated

7.3 熱に関する情報：TMUX405x

熱評価基準(1)		TMUX4051 / TMUX4052 / TMUX4053			単位
		PW (TSSOP)	DYY (SOT)	BQB (WQFN)	
		16 ピン	16 ピン	16 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	116.5	138.9	70.5	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	47.2	70.3	67.8	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	63.0	69.1	40.2	°C/W
Ψ_{JT}	接合部から上面への熱特性パラメータ	6.4	5.1	3.9	°C/W
Ψ_{JB}	接合部から基板への熱特性パラメータ	62.1	69.0	40.2	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	該当なし	18.7	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション・レポートを参照してください。

7.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V_{DD} - V_{SS} (1)	電源間の電圧差	5		24	V
V_{DD}	正電源電圧	5		24	V
V_{SS}	負電源電圧	-15		0	V
V_S または V_D	信号パスにおける入出力電圧 (ソースまたはドレイン・ピン) (Sx、D)	V_{SS}		V_{DD}	V
V_{Ax} または V_{EN}	アドレスまたはイネーブル・ピンの電圧	0		V_{DD}	V
I_S または I_D (CONT)	ソースまたはドレインでの連続電流 (Sx、D)	-10		10	mA
T_A	周囲温度	-55		125	℃

(1) 5V ≤ (V_{DD} - V_{SS}) ≤ 24V の範囲内で V_{DD} および V_{SS} の最小値が満たされている限り、V_{DD} および V_{SS} は任意の値で使用できます。

Copyright © 2023 Texas Instruments Incorporated

7.5 電気的特性

自由気流での動作温度範囲内、
代表値 T_A = 25℃ (特に記述のない限り)

パラメータ	テスト条件	V_{DD}	V_{SS}	T_A	最小値	標準値	最大値	単位
電源								
電源電流 I_{DD}	アドレス入力 = 0V、5V、または V_{DD} $\overline{EN}$ = 0V	5V	0V	-55℃			60	μA
				25℃		17	60	
				85℃			80	
				125℃			80	
	アドレス入力 = 0V、5V、または V_{DD} $\overline{EN}$ = 0V	10V	0V	-55℃			60	
				25℃		18	60	
				85℃			80	
				125℃			80	
	アドレス入力 = 0V、5V、または V_{DD} $\overline{EN}$ = 0V	24V	0V	-55℃			60	
				25℃		21	60	
				85℃			80	
				125℃			80	
	アドレス入力 = 0V、5V、または V_{DD} $\overline{EN}$ = 0V	5V	-5V	-55℃			60	
				25℃		18	60	
				85℃			80	
				125℃			80	
	アドレス入力 = 0V、5V、または V_{DD} $\overline{EN}$ = 0V	12V	-12V	-55℃			60	
				25℃		20	60	
				85℃			80	
				125℃			80	
負電源電流 I_{SS}	アドレス入力 = 0V、5V、または V_{DD} $\overline{EN}$ = 0V	5V	-5V	-55℃			20	μA
				25℃		6	20	
				85℃			25	
				125℃			25	
	アドレス入力 = 0V、5V、または V_{DD} $\overline{EN}$ = 0V	12V	-12V	-55℃			22	
				25℃		7	22	
				85℃			26	
				125℃			26	
ディスエーブル時 I_{DD}	$\overline{EN}$ = 5V または V_{DD}	すべて		25℃		8		μA
				-55℃～125℃			20	

Copyright © 2023 Texas Instruments Incorporated

7.5 電気的特性 (continued)

自由気流での動作温度範囲内、
代表値 T_A = 25℃ (特に記述のない限り)

パラメータ	テスト条件	V_{DD}	V_{SS}	T_A	最小値	標準値	最大値	単位
アナログ・スイッチ								
R_{ON} ソース・ドレイン間オン抵抗	V_S = V_{SS}～V_{DD} I_D = -1mA	5V	0V	-55℃			800	Ω
				25℃		75	1050	
				85℃			1200	
				125℃			1300	
	V_S = V_{SS}～V_{DD} I_D = -1mA	10V	0V	-55℃			310	
				25℃		60	400	
				85℃			520	
				125℃			550	
	V_S = V_{SS}～V_{DD} I_D = -1mA	24V	0V	-55℃			200	
				25℃		60	240	
				85℃			300	
				125℃			300	
	V_S = V_{SS}～V_{DD} I_D = -1mA	5V	-5V	-55℃			310	
				25℃		60	400	
				85℃			520	
				125℃			550	
	V_S = V_{SS}～V_{DD} I_D = -1mA	12V	-12V	-55℃			200	
				25℃		60	240	
				85℃			300	
				125℃			300	
ΔR_{ON}	V_S = V_{SS}～V_{DD} I_D = -1mA	すべて		25℃		2		Ω
$R_{ON\ FLAT}$	V_S = V_{SS}～V_{DD} I_D = -1mA	すべて		25℃		60		Ω
				-55℃～85℃			150	
				-55℃～125℃			150	
$I_{S(OFF)}$ $I_{D(OFF)}$	スイッチ状態はオフ V_S = V_{SS} / V_{DD} V_D = V_{DD} / V_{SS}	24V	0V	25℃		±0.3	±100	nA
				-55℃～85℃			±800	
				-55℃～125℃			±1000	
I_{ON}	スイッチ状態はオン V_S = V_D = V_{SS} または V_{DD}	24V	0V	25℃		±0.3	±100	nA
				-55℃～85℃			±800	
				-55℃～125℃			±1000	
ロジック入力 (アドレス・ピン、イネーブル・ピン)								
V_{IH}	入力 High 電圧	すべて		-55℃～125℃	1.35		V_{DD}	V
V_{IL}	入力 Low 電圧	すべて		-55℃～125℃	0		0.8	V
I_{IH} I_{IL} ロジック入力電流	V_{LOGIC} = 0V、5V、または V_{DD}	すべて		25℃		±0.6		μA
				-55℃～125℃	-1		1	
C_{IN}		すべて		25℃		2		pF

Copyright © 2023 Texas Instruments Incorporated

7.6 AC パフォーマンス特性

T_A = 25℃での標準値 (特に記述のない限り)

パラメータ	テスト条件				T_A = -55℃～125℃			単位
	条件	V_{DD}	V_{SS}	GPN	最小値	標準値	最大値	
容量								
$C_{S(OFF)}$	V_S = (V_{DD} + V_{SS}) / 2V f = 1MHz	5V	-5V	すべて		3		pF
		24V	0V			3		
$C_{D(OFF)}$	V_S = (V_{DD} + V_{SS}) / 2V f = 1MHz	5V	-5V	TMUX4051		11		pF
		24V	0V			9		
		5V	-5V	TMUX4052		6		
		24V	0V			5		
		5V	-5V	TMUX4053		4		
		24V	0V			3		
$C_{S(ON)}$ $C_{D(ON)}$	V_S = (V_{DD} + V_{SS}) / 2V f = 1MHz	5V	-5V	TMUX4051		13		pF
		24V	0V			11		
		5V	-5V	TMUX4052		8		
		24V	0V			7		
		5V	-5V	TMUX4053		10		
		24V	0V			5		
ダイナミック特性								
帯域幅 (BW) (正弦波入力)	V_{BIAS} = (V_{DD} + V_{SS}) / 2 ((1)) V_S = 200mVpp R_L = 50Ω、C_L = 5pF	+5V	-5V	TMUX4051		280		MHz
		24V	0V			430		
		+5V	-5V	TMUX4052		600		
		24V	0V			700		
		+5V	-5V	TMUX4053		750		
		24V	0V			850		
オフ絶縁 チャネル OFF (正弦波入力)	V_{BIAS} = (V_{DD} + V_{SS}) / 2 ((1)) V_S = 200mVpp R_L = 50Ω、C_L = 5pF f = 1MHz	+5V	-5V	すべて		-95		dB
		24V	0V			-95		
クロストーク (正弦波入力)	V_{BIAS} = (V_{DD} + V_{SS}) / 2 ((1)) V_S = 200mVpp R_L = 50Ω、C_L = 5pF f = 1MHz	+5V	-5V	すべて		-90		dB
		24V	0V			-90		
電荷注入	V_S = (V_{DD} + V_{SS}) / 2 R_S = 0Ω、C_L = 100pF	+5V	-5V	TMUX4051		6		pC
		24V	0V			2		

(1) ピーク・ツー・ピーク電圧は、(V_{DD} + V_{SS}) / 2 に対して対称の値を取ります。

Copyright © 2023 Texas Instruments Incorporated

7.7 タイミング特性

自由気流での動作温度範囲内、
代表値 T_A = 25℃ (特に記述のない限り)

パラメータ		テスト条件				最小値	標準値	最大値	単位
		条件	V_{DD}	V_{SS}	T_A				
伝搬遅延	入力信号から出力信号	V_S = V_{SS}～V_{DD}	5V	0V	25℃		4	20	ns
			10V	0V	25℃		4	20	
			24V	0V	25℃		3	20	
			5V	-5V	25℃		4	20	
			12V	-12V	25℃		3	20	
t_{TRAN}	出力信号に関するアドレス指定により、入力が遷移するまでの時間	t_r、t_f = 20ns、C_L = 50pF、R_L = 10kΩ	5V	0V	25℃		105		ns
					-55℃～+125℃			190	
			10V	0V	25℃		100		
					-55℃～+125℃			190	
			24V	0V	25℃		110		
					-55℃～+125℃			230	
			5V	-5V	25℃		100		
					-55℃～+125℃			190	
			12V	-12V	25℃		100		
					-55℃～+125℃			190	
$t_{ON\ (EN)}$	イネーブルから出力信号チャネルがオンになるまでの時間	t_r、t_f = 20ns、C_L = 50pF、R_L = 10kΩ	5V	0V	25℃		100		ns
					-55℃～+125℃			190	
			10V	0V	25℃		95		
					-55℃～+125℃			190	
			24V	0V	25℃		110		
					-55℃～+125℃			230	
			5V	-5V	25℃		100		
					-55℃～+125℃			190	
			12V	-12V	25℃		100		
					-55℃～+125℃			190	
$t_{OFF\ (EN)}$	イネーブルから出力信号チャネルがオフになるまでの時間	t_r、t_f = 20ns、C_L = 50pF、R_L = 10kΩ	5V	0V	25℃		90		ns
					-55℃～+125℃			140	
			10V	0V	25℃		90		
					-55℃～+125℃			140	
			24V	0V	25℃		85		
					-55℃～+125℃			140	
			5V	-5V	25℃		100		
					-55℃～+125℃			160	
			12V	-12V	25℃		90		
					-55℃～+125℃			140	

Copyright © 2023 Texas Instruments Incorporated

7.7 タイミング特性 (continued)

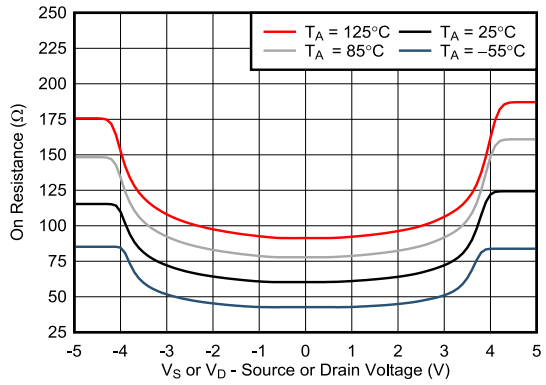
自由気流での動作温度範囲内、
代表値 T_A = 25℃ (特に記述のない限り)

パラメータ		テスト条件				最小値	標準値	最大値	単位
		条件	V_{DD}	V_{SS}	T_A				
t_{BBM}		C_L = 15pF、 R_L = 10kΩ	5V	0V	25℃		60		ns
					-55℃～+125℃	1			
			10V	0V	25℃		45		
					-55℃～+125℃	1			
			5V	-5V	25℃		45		
					-55℃～+125℃	1			
			12V	-12V	25℃		55		
					-55℃～+125℃	1			
			24V	0V	25℃		75		
					-55℃～+125℃	1			

Copyright © 2023 Texas Instruments Incorporated

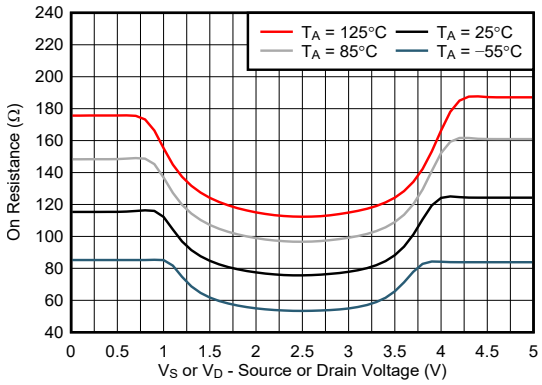
7.8 代表的特性

T_A = 25℃、V_{DD} = 5V (特に記述のない限り)



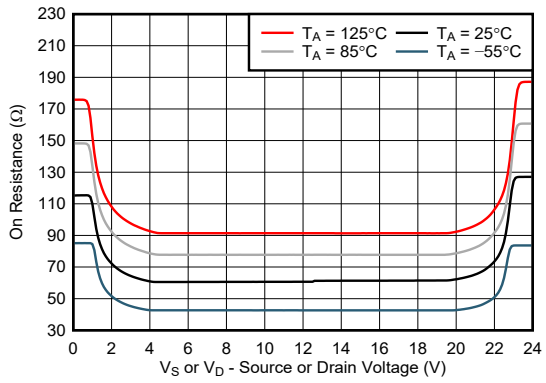
V_{DD} = 5V、V_{SS} = -5V

図 7-1. オン抵抗と温度の関係



V_{DD} = 5V

図 7-2. オン抵抗と温度の関係



V_{DD} = 24V

図 7-3. オン抵抗と温度の関係

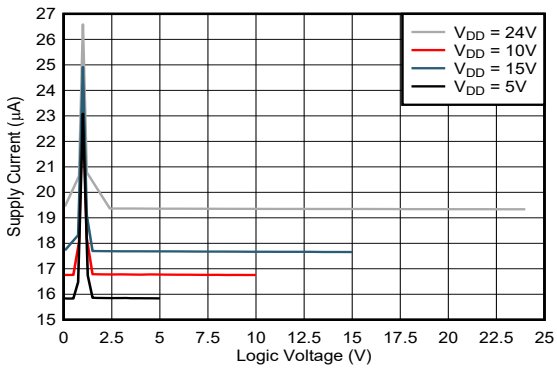
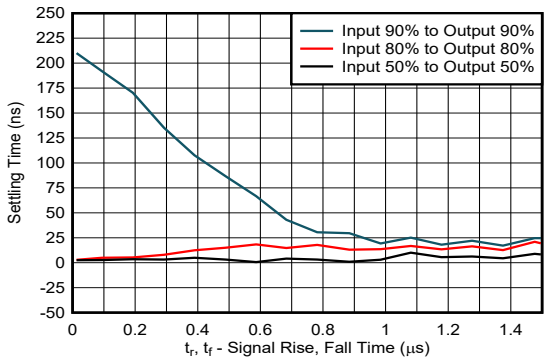


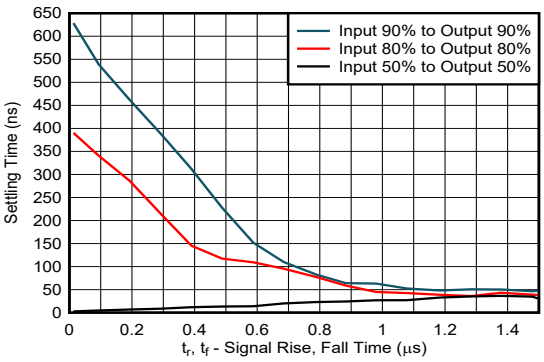
図 7-4. 電源電流とロジック電圧との関係



V_{DD} = 5V、V_{signal} = 5V

R_L = 200kΩ、C_L = 15pF

図 7-5. システムのセトリング・タイム



V_{DD} = 5V、V_{signal} = 5V

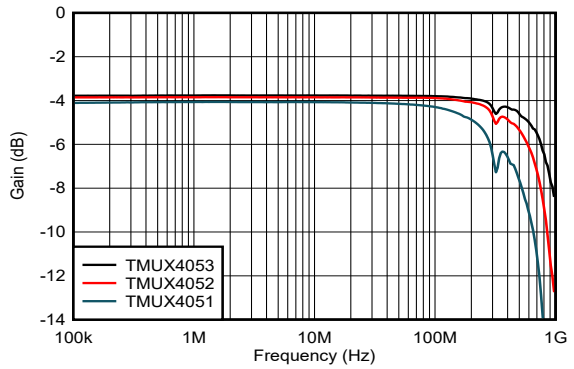
R_L = 10kΩ、C_L = 15pF

図 7-6. システムのセトリング・タイム

Copyright © 2023 Texas Instruments Incorporated

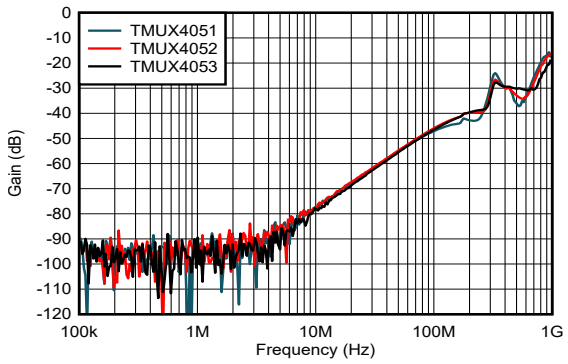
7.8 代表的特性 (continued)

T_A = 25℃、V_{DD} = 5V (特に記述のない限り)



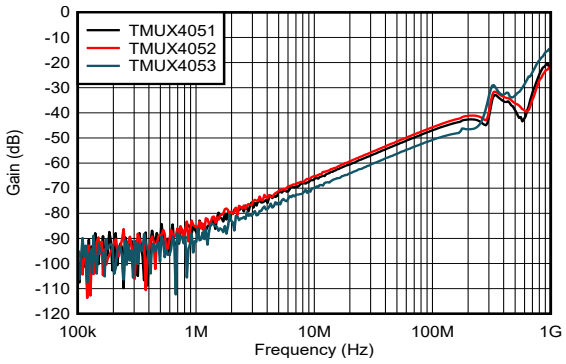
V_{DD} = 12V、V_{SS} = -12V

図 7-7. オン応答と周波数との関係



V_{DD} = 12V、V_{SS} = -12V

図 7-8. オフ絶縁と周波数との関係



V_{DD} = 12V、V_{SS} = -12V

図 7-9. クロストークと周波数との関係

Copyright © 2023 Texas Instruments Incorporated

8 パラメータ測定情報

8.1 オン抵抗

デバイスのオン抵抗は、デバイスのソース・ピン (Sx) とドレイン・ピン (D) の間の抵抗値 (Ω) です。オン抵抗は、入力電圧と電源電圧によって変化します。オン抵抗は、記号 R_{ON} を使用して示されます。R_{ON} の測定時に使用する構成を次の図に示します。図 8-1 に、この構成で測定された電圧 (V) と電流 (I_{SD}) を使用して、式 $R_{ON} = V / I_{SD}$ により R_{ON} を算出する方法を示します。

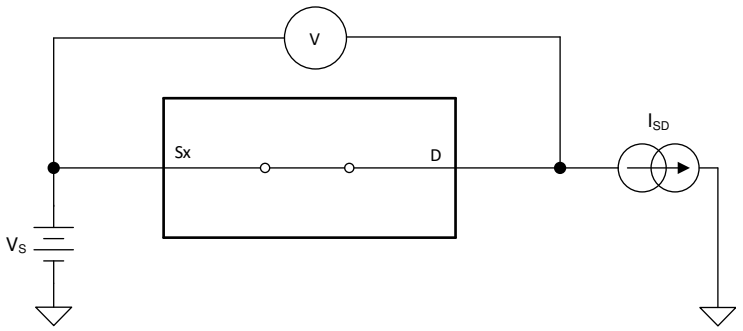


図 8-1. オン抵抗測定時の構成

8.2 オフ・リーク電流

オフ状態にあるスイッチに関連するリーク電流には、次の 2 種類があります。

1. ソース側オフ・リーク電流。
2. ドレイン側オフ・リーク電流。

ソース側リーク電流は、スイッチがオフ状態にあるとき、ソース・ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(OFF)}$ を使用して示されます。

ドレイン側リーク電流は、スイッチがオフ状態にあるとき、ドレイン・ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(OFF)}$ を使用して示されます。

図 8-2 に、これら 2 種類のオフ・リーク電流の測定に使用する構成を示します。

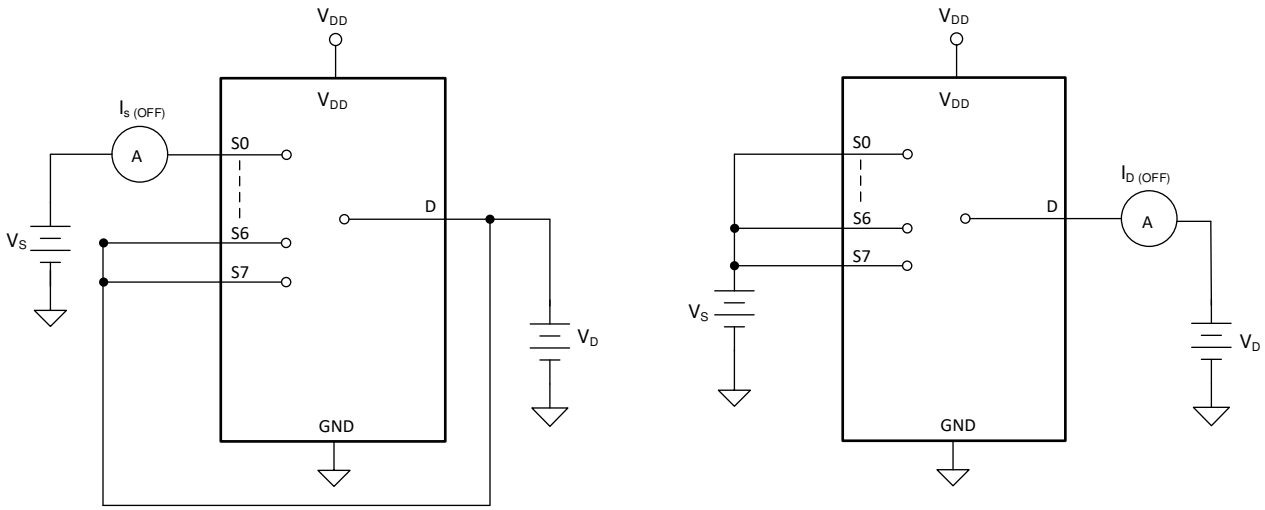


図 8-2. オフ・リーク測定時の構成

8.3 オン・リーク電流

ソース側オン・リーク電流は、スイッチがオン状態にあるとき、ソース・ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{S(ON)}$ を使用して示されます。

ドレイン側オン・リーク電流は、スイッチがオン状態にあるとき、ドレイン・ピンに流入する、または流出するリーク電流と定義されます。この電流は、記号 $I_{D(ON)}$ を使用して示されます。

測定中、ソース・ピンまたはドレイン・ピンはフローティング状態を維持します。図 8-3 に、オン・リーク電流 ($I_{S(ON)}$ または $I_{D(ON)}$) の測定時に使用される回路構成を示します。

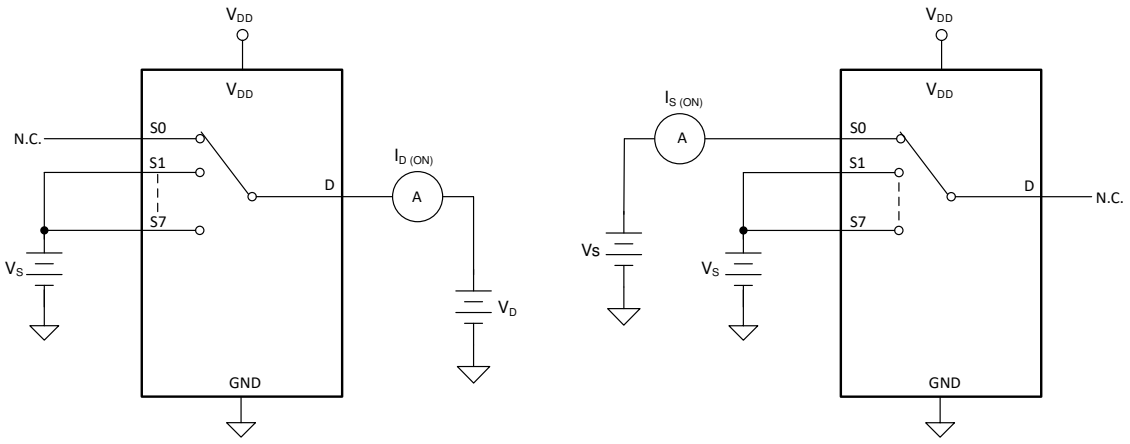


図 8-3. オン・リーク測定時の構成

8.4 遷移時間

遷移時間は、アドレス信号が 50% のスレッショルドを上回った、または下回った後に、デバイスの出力が 10% に上昇または降下するまでに要する時間として定義されます。図 8-4 に、遷移時間 (記号 $t_{TRANSITION}$) の測定に使用する構成を示します。

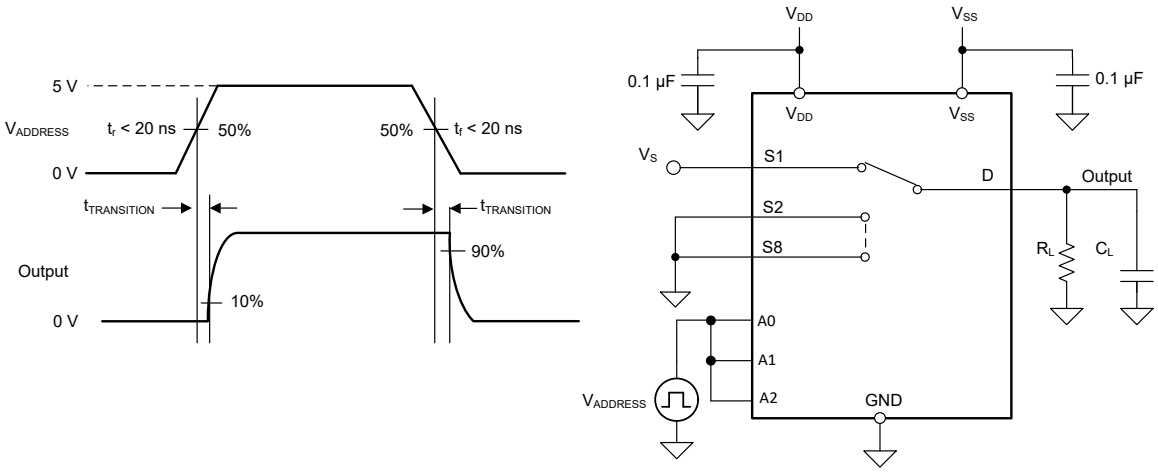


図 8-4. 遷移時間測定時の構成

Copyright © 2023 Texas Instruments Incorporated

8.5 ブレイク・ビフォー・メイク

ブレイク・ビフォー・メイク遅延は、デバイスのスイッチング時に 2 つの入力が接続されることを防止する安全機能です。出力は、次のオン状態スイッチと接続する前に、まずオン状態スイッチから切断されます。このブレイク (切断) とメイク (接続) の間の時間遅延を、ブレイク・ビフォー・メイク遅延と呼んでいます。図 8-5 に、ブレイク・ビフォー・メイク遅延 (記号 $t_{OPEN(BBM)}$) の測定に使用する構成を示します。

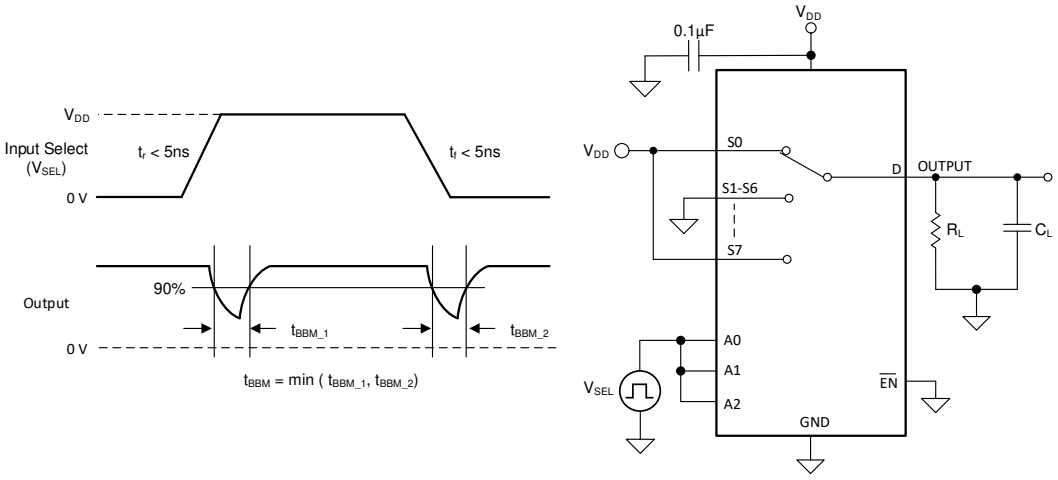


図 8-5. ブレイク・ビフォー・メイク遅延測定時の構成

8.6 $t_{ON(EN)}$ および $t_{OFF(EN)}$

ターンオン時間は、イネーブル信号が 50% のスレッショルドを超えた後、デバイスの出力信号が 10% まで上昇するまでに要する時間として定義されます。この 10% の測定値を使用してデバイスのタイミングを把握し、システム・レベルでは、負荷抵抗と負荷容量により追加される時定数を含めながらタイミングを考察します。図 8-6 に、遷移時間 (記号 $t_{ON(EN)}$) の測定に使用する構成を示します。

ターンオフ時間は、イネーブル信号が 50% のスレッショルドを下回った後、デバイスの出力信号が 90% に低下するまでに要する時間として定義されます。この 90% の測定値を使用してデバイスのタイミングを把握し、システム・レベルでは、負荷抵抗と負荷容量により追加される時定数を含めながらタイミングを考察します。図 8-6 に、遷移時間 (記号 $t_{OFF(EN)}$) の測定に使用する構成を示します。

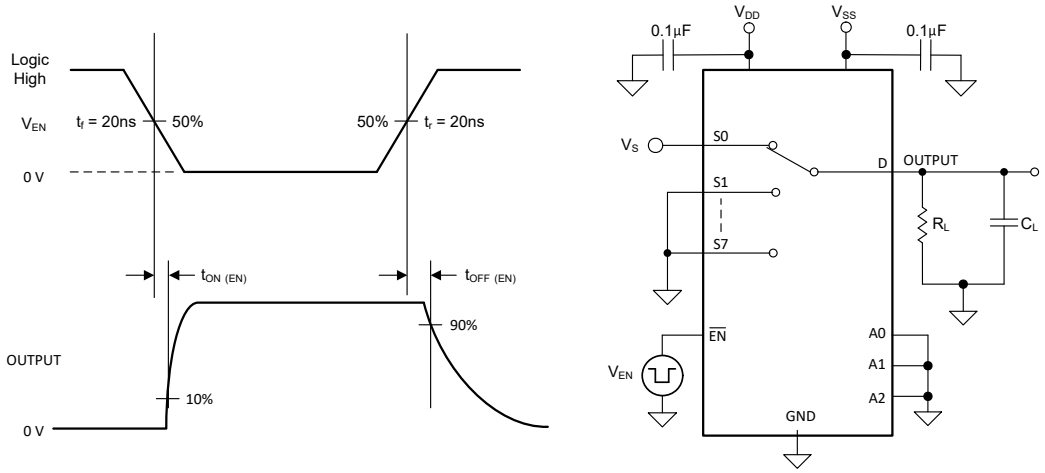


図 8-6. ターンオンおよびターンオフ時間の測定に使用する構成

8.7 伝搬遅延

伝搬遅延は、入力信号が 50% のスレッショルドを上回った、または下回った後に、デバイスの出力が 50% に上昇または降下するまでに要する時間として定義されます。図 8-7 に、伝搬遅延 (記号 t_{PD}) の測定に使用する構成を示します。

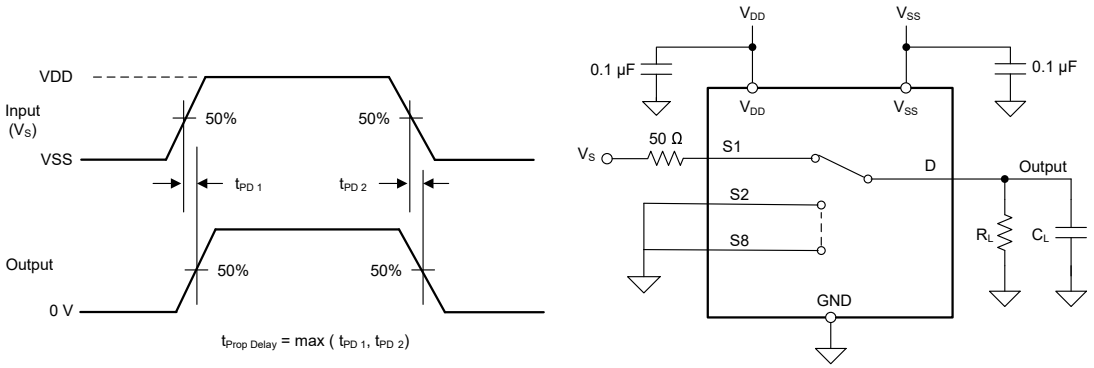


図 8-7. 伝搬遅延測定時の構成

8.8 電荷注入

NMOS トランジスタと PMOS トランジスタの間で容量の不一致がある場合、ゲート信号の立ち下がりエッジまたは立ち上がりエッジにおいて、ドレインまたはソースに電荷が注入されます。デバイスのソースまたはドレインに注入される電荷の量を電荷注入と呼び、Q_C という記号で表します。図 8-8 に、ソース (Sx) からドレイン (D) に向けた電荷注入の測定に使用する構成を示します。

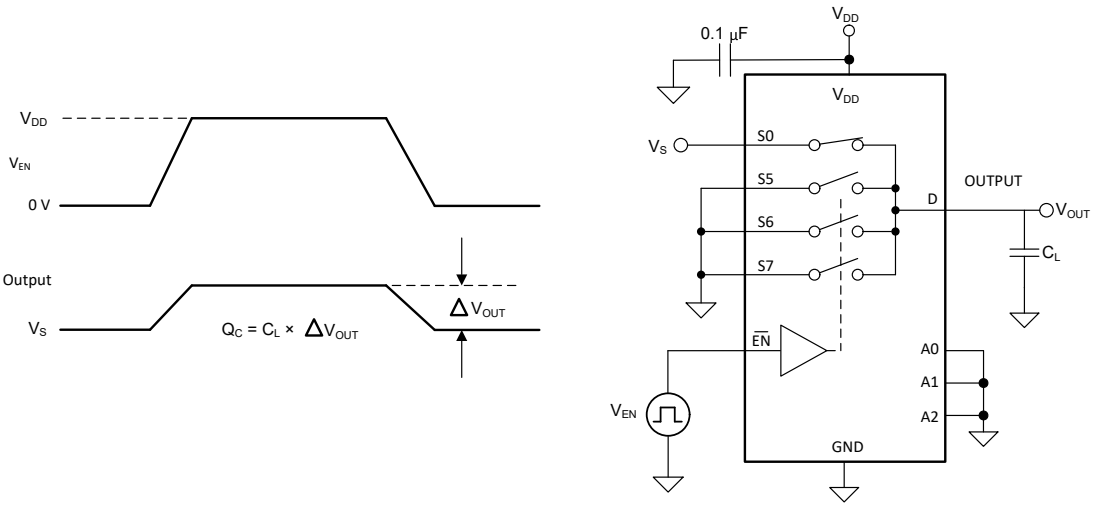


図 8-8. 電荷注入測定時の構成

Copyright © 2023 Texas Instruments Incorporated

8.9 オフ絶縁

オフ絶縁は、オフチャネルのソース・ピン (Sx) に信号が印加された場合に、そのデバイスのドレイン・ピン (D) に現れる信号の比率として定義されます。図 8-9 に、測定を行う際の設定と、絶縁を計算するための式を示します。

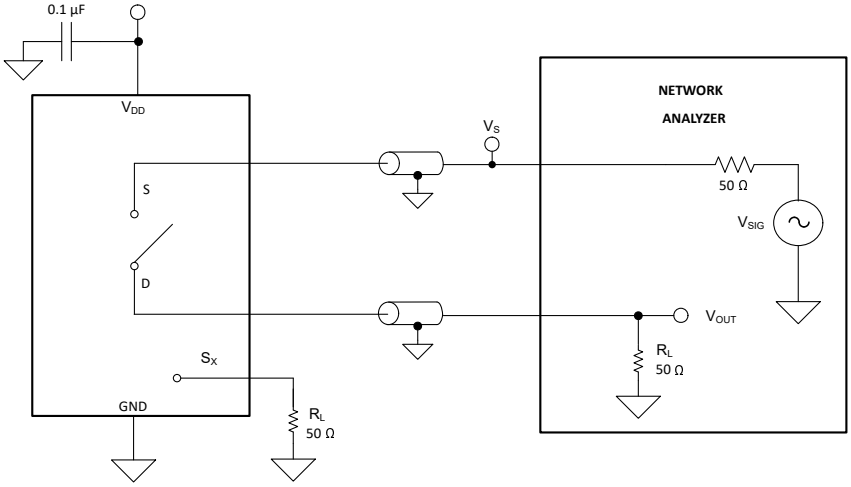


図 8-9. オフ絶縁測定時の設定

$$Off\ Isolation\ =\ 20\ \times\ Log\left(\frac{V_{OUT}}{V_S}\right) \quad (1)$$

8.10 クロストーク

クロストークは、オンチャネルのソース・ピン (Sx) に信号が印加された場合に、他のチャネルのドレイン・ピン (D) に現れる信号の比率として定義されます。図 8-10 に、クロストークの測定を行う際の設定と、クロストークの計算に使用する式を示します。

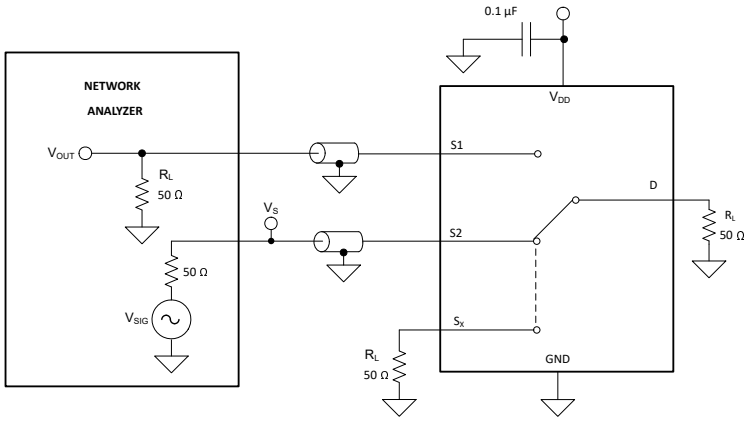


図 8-10. チャネル間クロストーク測定時の設定

$$Channel-to-Channel\ Crosstalk\ =\ 20\ \times\ Log\left(\frac{V_{OUT}}{V_S}\right) \quad (2)$$

8.11 帯域幅

帯域幅は、入力をオンチャネルのソース・ピン (Sx) に印加したときに、デバイスのドレイン・ピン (D) で測定される出力の減衰量が、3dB 未満である周波数の範囲として定義されます。図 8-11 に、帯域幅を測定する際の設定を示します。

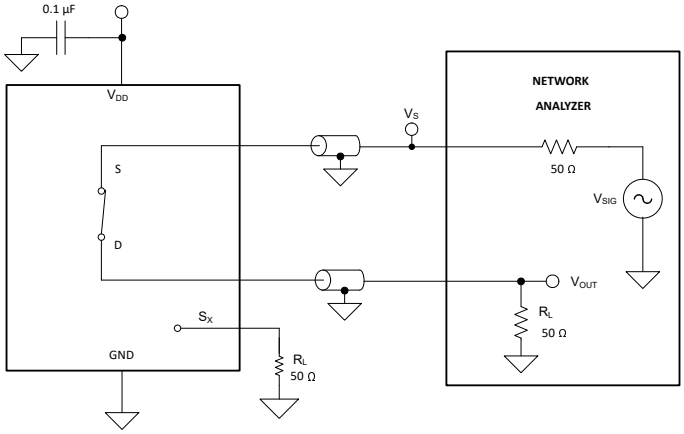


図 8-11. 帯域幅測定時の設定

$$Attenuation = 20 \times Log\left(\frac{V_2}{V_1}\right) \quad (3)$$

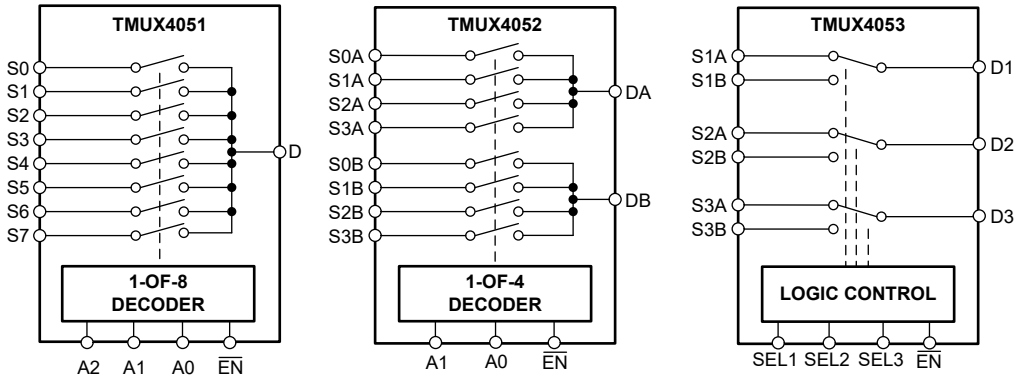
Copyright © 2023 Texas Instruments Incorporated

9 詳細説明

9.1 概要

TMUX4051 は 8:1、シングルエンド (1 チャネル) マルチプレクサ、TMUX4052 は 4:1、差動 (2 チャネル) マルチプレクサ、TMUX4053 は 2:1、3 チャネル・スイッチです。アドレス・ラインとイネーブル・ピンの状態に基づいて、各チャネルがオンまたはオフになります。

9.2 機能ブロック図



9.3 機能説明

9.3.1 双方向動作

TMUX4051, TMUX4052, and TMUX4053 デバイスは、ソース (Sx) からドレイン (Dx)、またはドレイン (Dx) からソース (Sx) への双方向で、良好な動作を提供します。各信号パスの特性は双方向で非常に類似しているため、アナログ信号に対して、マルチプレクサおよびデマルチプレクサとして機能します。

9.3.2 レール・ツー・レール動作

TMUX4051, TMUX4052, and TMUX4053 の信号パスでは、入力および出力電圧として V_{SS} から V_{DD} までの範囲が有効です。

9.3.3 1.8V ロジック互換入力

TMUX4051, TMUX4052, and TMUX4053 では、すべてのロジック制御入力において、1.8V ロジックとの互換性をサポートしています。1.8V のロジック・レベル入力により、低いロジック I/O レールを持つプロセッサから本マルチプレクサと連結することができるので、外部の電圧レベル変換器は不要となり、スペースと BOM コストの両方を削減できます。1.8V ロジックの実装の詳細については、『1.8V ロジックのマルチプレクサとスイッチを使用した設計の簡素化』を参照してください。

9.3.4 デバイスの機能モード

TMUX405x デバイスの $\overline{EN}$ ピンをロー・レベルにすると、アドレス・ピンまたは選択ピンの状態に従い、いずれかのスイッチが閉じた状態になります。$\overline{EN}$ ピンをハイ・レベルに引き上げると、アドレス・ピンや選択ピンの状態に関係なく、すべてのスイッチが開いた状態になります。

『低速またはフローティング状態の CMOS 入力の影響』に記述されているように、デバイスでの余剰な電流消費を防止するために、未使用のロジック制御ピンは GND または V_{DD} に接続する必要があります。また、未使用の信号パス入力 (Sx および Dx) は GND に接続しておきます。

Copyright © 2023 Texas Instruments Incorporated

9.3.5 真理値表

表 9-1、表 9-2、および表 9-3 に、それぞれの TMUX4051 に対応した真理値表を示します。

表 9-1. TMUX4051 真理値表

$\overline{EN}$	A2	A1	A0	ドレイン・ピン (D) に接続するために選択された信号パス
0	0	0	0	S0
0	0	0	1	S1
0	0	1	0	S2
0	0	1	1	S3
0	1	0	0	S4
0	1	0	1	S5
0	1	1	0	S6
0	1	1	1	S7
1	X(1)	X(1)	X(1)	すべての入力が非選択 (Hi-Z)

(1) X は「任意」を意味します。

表 9-2. TMUX4052 真理値表

$\overline{EN}$	A1	A0	ドレイン・ピン (DA および DB) に接続するために選択された信号パス
0	0	0	S0A から DA S0B から DB
0	0	1	S1A から DA S1B から DB
0	1	0	S2A から DA S2B から DB
0	1	1	S3A から DA S3B から DB
1	X(1)	X(1)	すべての入力が非選択 (Hi-Z)

(1) X は「任意」を意味します。

表 9-3. TMUX4053 真理値表

$\overline{EN}$	SEL1	SEL2	SEL3	ドレイン・ピンに接続するために選択された信号パス
0	0	X	X	S1A から D1
0	1	X	X	S1B から D1
0	X	0	X	S2A から D2
0	X	1	X	S2B から D2
0	X	X	0	S3A から D3
0	X	X	1	S3B から D3
1	X(1)	X(1)	X(1)	すべての入力が非選択 (Hi-Z)

(1) X は「任意」を意味します。

TMUX405x デバイスのイネーブル・ピン ($\overline{EN}$) には、電源投入時にデバイスをディスエーブル状態にするための、抵抗値が低い内部プルアップ抵抗が付いています。SELx / アドレス・ピン (Ax) には、スイッチを定義済みのロジック状態にするための、抵抗値が低い内部プルダウン抵抗が付いています。

Copyright © 2023 Texas Instruments Incorporated

10 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

10.1 アプリケーション情報

TMUX405x デバイスは、広い電源範囲 (5V～24V) で動作し、その全域で優れたシステム性能を実現します。これらのデバイスの制御入力ピンは 1.8V ロジックに互換であり、I/O レールが 1.8V のシステムでの動作が可能です。上記の特徴を持つ TMUX405x ファミリは、マルチプレクサおよびスイッチとして多目的に使用でき、これによりシステムの複雑さ、基板サイズ、およびシステム全体でのコスト低減が行えます。

10.2 代表的なアプリケーション

TMUX405x の機能を利用することが適したアプリケーションの 1 例としては、複数の信号から選択してマイコンに統合された ADC に接続する場合が挙げられます。マイコンに内蔵された ADC を利用すると、システム性能とのトレードオフが見込めるので、外部 ADC と比較してコストを最小化できます。マルチプレクサを使用すると、デバイスが持つ単一の ADC ピンを使用して複数の入力またはセンサを監視できます。これは、I/O が限られているシステムでは非常に重要です TMUX4052 は、差動信号を使用する類似の設計例や、4:1 マルチプレクサを 2 つ使用する場合に適しています。

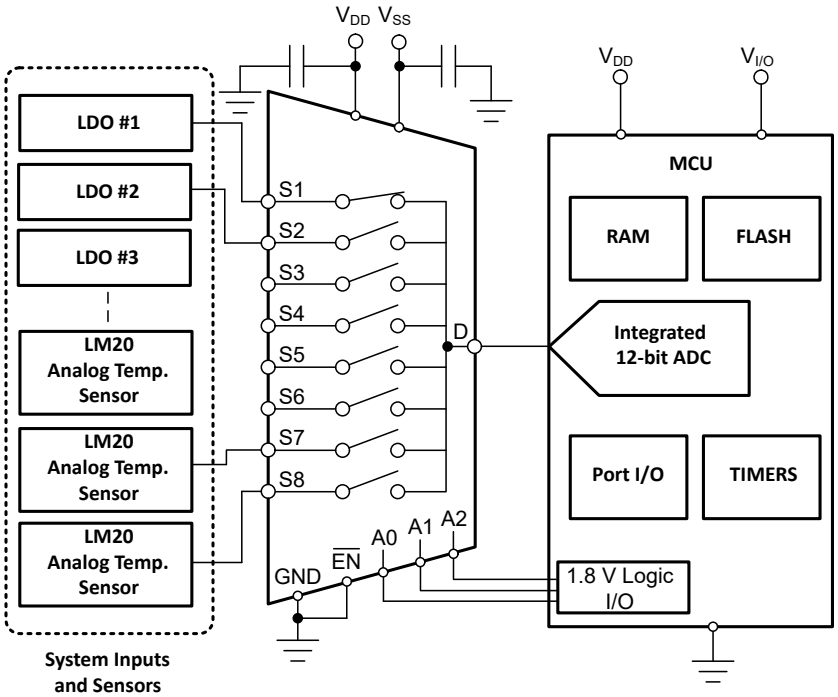


図 10-1. TMUX4051 を使用した内蔵 ADC への信号のマルチプレキシング

10.3 設計要件

表 10-1 に、この設計例で使用する必要のあるパラメータを示します。

表 10-1. 設計パラメータ

パラメータ	値
電源電圧 (V_{DD})	12V
I/O 信号範囲	0 V～V_{DD} (レール・ツー・レール)
制御入力のロジック・スレッショルド	1.8V 互換

10.4 詳細な設計手順

TMUX4051, TMUX4052, and TMUX4053 の動作には、電源デカップリング・コンデンサを除き、一切の外部コンポーネントが不要です。MCU は GPIO 経由でイネーブル・ピンとアドレス・ピンを制御することで、マルチプレクサの各入力間を切り替えることができます。システム内で本デバイスの機能を使用しない場合には、イネーブル・ピンをグランドに接続します。MCU の ADC 入力を多重化する場合、すべての入力を、その信号範囲や連続電流の値を含め、必ず推奨動作条件の範囲内で使用する必要があります。この設計のように 12V の電源を使用する場合、可能な信号範囲は 0V～12V となります。

10.5 アプリケーション曲線

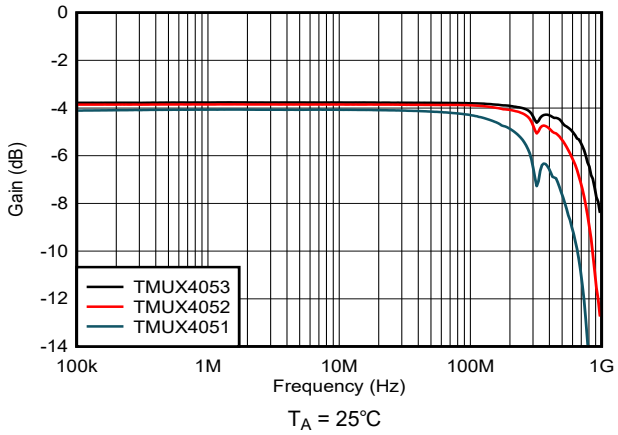


図 10-2. 帯域幅

10.6 電源に関する推奨事項

TMUX4051, TMUX4052, and TMUX4053 デバイスは、5V～24V の広範囲な電源電圧で動作します。

電源のバイパスによって、ノイズ・マージンが向上し、電源ピンから他の部品へのスイッチング・ノイズの伝搬が防止されます。最適な性能を実現するには、良好な電源デカップリングが重要です。電源のノイズ耐性を向上させるため、V_{DD} からグランドおよび V_{SS} からグランドに対し、0.1µF～10µF の範囲の電源デカップリング・コンデンサをそれぞれ使用してください。バイパス・コンデンサは、デバイスの電源ピンのできるだけ近くに配置し、低インピーダンスで接続します。テキサス・インスツルメンツでは、電源デカップリング用として、ESR (等価直列抵抗) および ESL (インダクタンス) が低い特性を持つ、積層セラミック・チップ・コンデンサ (MLCC) の使用を推奨しています。非常に敏感なシステムや、過酷なノイズ環境のシステムでは、コンデンサとデバイスのピン間の接続にビアの使用を避けることで、ノイズ耐性を改善できる場合があります。並列に複数のビアを使用すると、全体的なインダクタンスが低減でき、さらにグランド・プレーンへの接続も改善されます。

Copyright © 2023 Texas Instruments Incorporated

10.7 レイアウト

10.7.1 レイアウトのガイドライン

高速信号は、ビア数とコーナー数を最小にしてを配線し、信号の反射とインピーダンスの変化を低減します。ビアを使用する必要がある場合は、周囲の空間距離を大きく確保することで、そこでの静電容量を最小化します。各ビアは、信号の伝送ラインにおいて連続性を損ない、また、ボードの他の層からの干渉を拾う可能性を高くしています。高周波信号向けのテスト・ポイントを設計する際、スルーホール・ピンの使用は推奨されません。

図 10-3 に、TMUX4051, TMUX4052, and TMUX4053 向けの PCB レイアウト例を示します。主に考慮すべき事項は以下の通りです。

- V_{DD} と V_{SS} ピンは、可能な限りそのピンの近くで 0.1µF のコンデンサによるデカップリングを行います。このコンデンサには、電圧定格が十分なものを使用する必要があります。
- 入力への配線は可能な限り短くします。
- 平面状のグランド・プレーンを使用し、電磁干渉 (EMI) ノイズのピックアップを低減します。
- デジタル・パターンと並行して敏感なアナログ・パターンを配線しないでください。可能な限り、デジタル・パターンとアナログ・パターンの交差は避け、どうしても必要な場合には、必ず直角に交差させてください。

10.7.2 レイアウト例

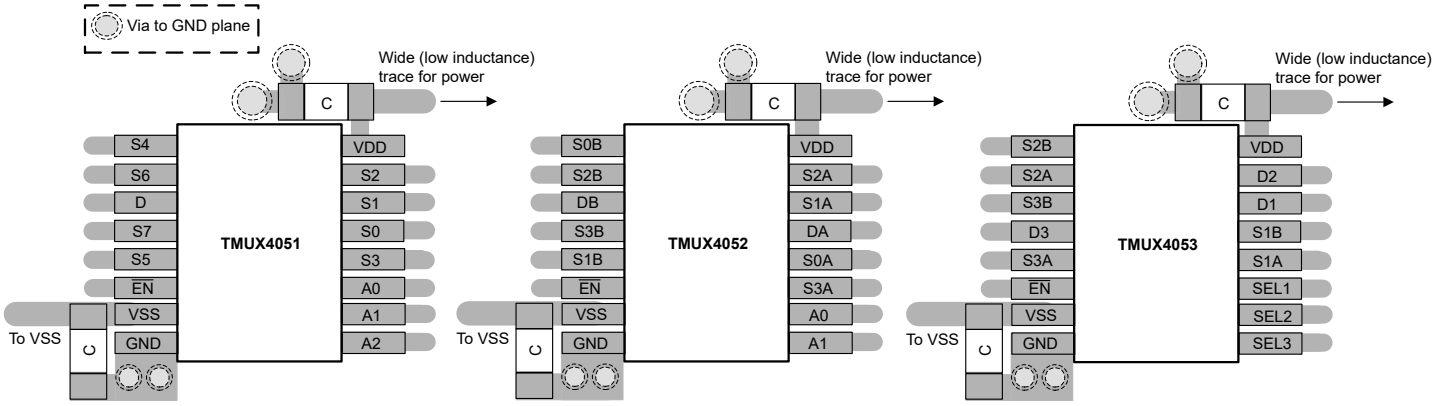


図 10-3. TMUX4051, TMUX4052, and TMUX4053 レイアウト例

11 デバイスおよびドキュメントのサポート

11.1 ドキュメントのサポート

11.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『1.8V ロジックのマルチプレクサおよびスイッチによる設計の簡素化』アプリケーション・ブリーフ
- テキサス・インスツルメンツ、『QFN/SON の PCB 実装』アプリケーション・レポート
- テキサス・インスツルメンツ、『クワッド・フラットパック・リード端子なしロジック・パッケージ』アプリケーション・レポート

11.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。「更新の通知を受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

11.3 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の使用条件を参照してください。

11.4 商標

TI E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

11.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

11.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TMUX4051BQBR	ACTIVE	WQFN	BQB	16	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4051	Samples
TMUX4051DYYR	ACTIVE	SOT-23-THIN	DYY	16	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4051	Samples
TMUX4051PWR	ACTIVE	TSSOP	PW	16	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4051	Samples
TMUX4052BQBR	ACTIVE	WQFN	BQB	16	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4052	Samples
TMUX4052DYYR	ACTIVE	SOT-23-THIN	DYY	16	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4052	Samples
TMUX4052PWR	ACTIVE	TSSOP	PW	16	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4052	Samples
TMUX4053BQBR	ACTIVE	WQFN	BQB	16	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4053	Samples
TMUX4053DYYR	ACTIVE	SOT-23-THIN	DYY	16	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4053	Samples
TMUX4053PWR	ACTIVE	TSSOP	PW	16	2000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-55 to 125	T4053	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TMUX4051, TMUX4052 :

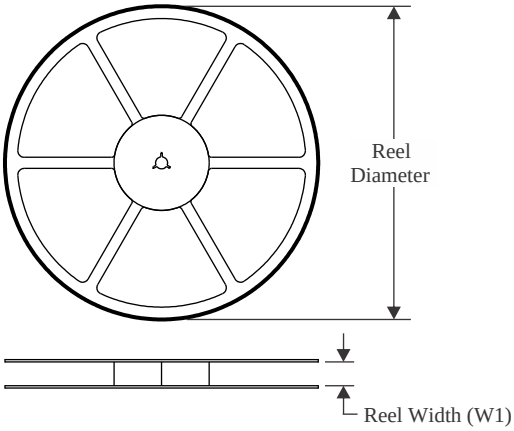
- Automotive : TMUX4051-Q1, TMUX4052-Q1

NOTE: Qualified Version Definitions:

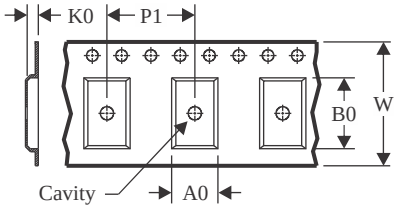
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

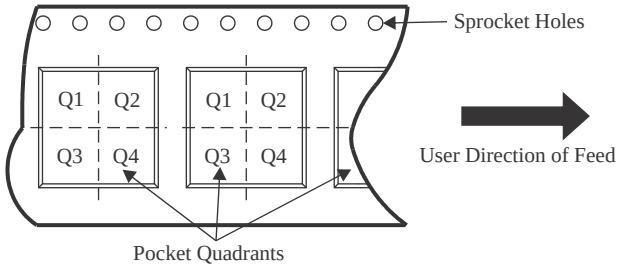


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

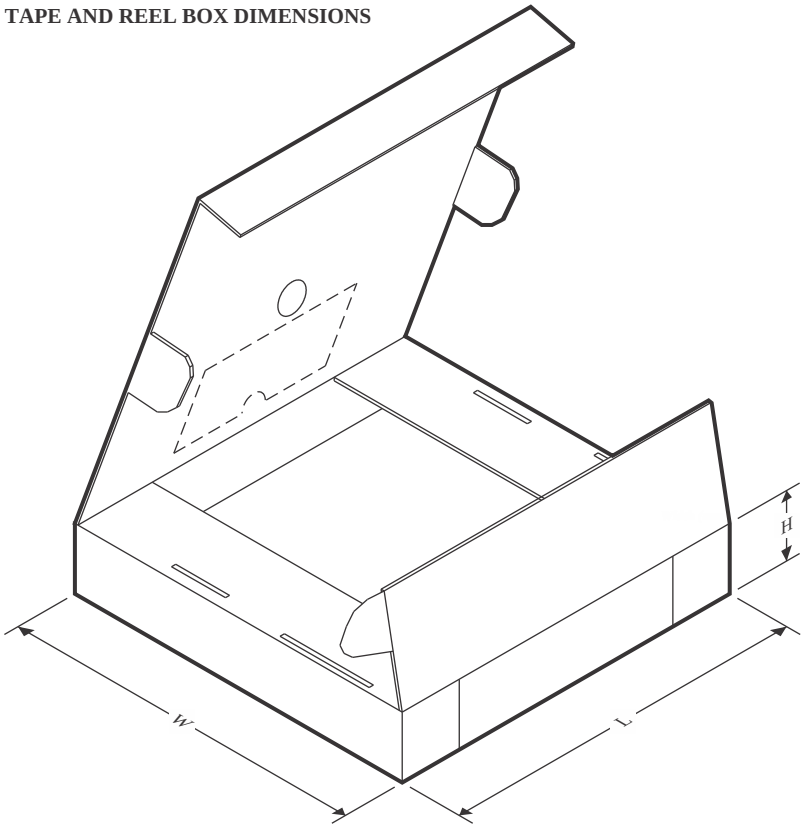
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TMUX4051BQBR	WQFN	BQB	16	3000	180.0	12.4	2.8	3.8	1.2	4.0	12.0	Q1
TMUX4051DYYR	SOT-23-THIN	DYY	16	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TMUX4051PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX4052BQBR	WQFN	BQB	16	3000	180.0	12.4	2.8	3.8	1.2	4.0	12.0	Q1
TMUX4052DYYR	SOT-23-THIN	DYY	16	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TMUX4052PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1
TMUX4053BQBR	WQFN	BQB	16	3000	180.0	12.4	2.8	3.8	1.2	4.0	12.0	Q1
TMUX4053DYYR	SOT-23-THIN	DYY	16	3000	330.0	12.4	4.8	3.6	1.6	8.0	12.0	Q3
TMUX4053PWR	TSSOP	PW	16	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TMUX4051BQBR	WQFN	BQB	16	3000	210.0	185.0	35.0
TMUX4051DYYR	SOT-23-THIN	DYY	16	3000	336.6	336.6	31.8
TMUX4051PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TMUX4052BQBR	WQFN	BQB	16	3000	210.0	185.0	35.0
TMUX4052DYYR	SOT-23-THIN	DYY	16	3000	336.6	336.6	31.8
TMUX4052PWR	TSSOP	PW	16	2000	356.0	356.0	35.0
TMUX4053BQBR	WQFN	BQB	16	3000	210.0	185.0	35.0
TMUX4053DYYR	SOT-23-THIN	DYY	16	3000	336.6	336.6	31.8
TMUX4053PWR	TSSOP	PW	16	2000	356.0	356.0	35.0

GENERIC PACKAGE VIEW

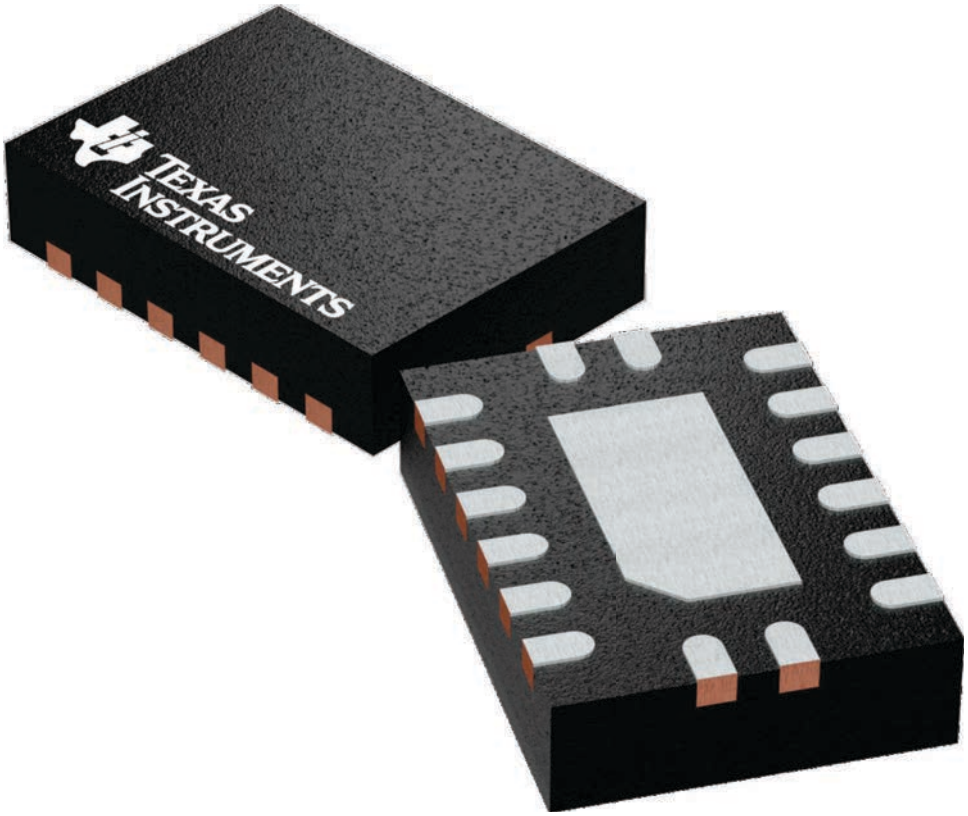
BQB 16

WQFN - 0.8 mm max height

2.5 x 3.5, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



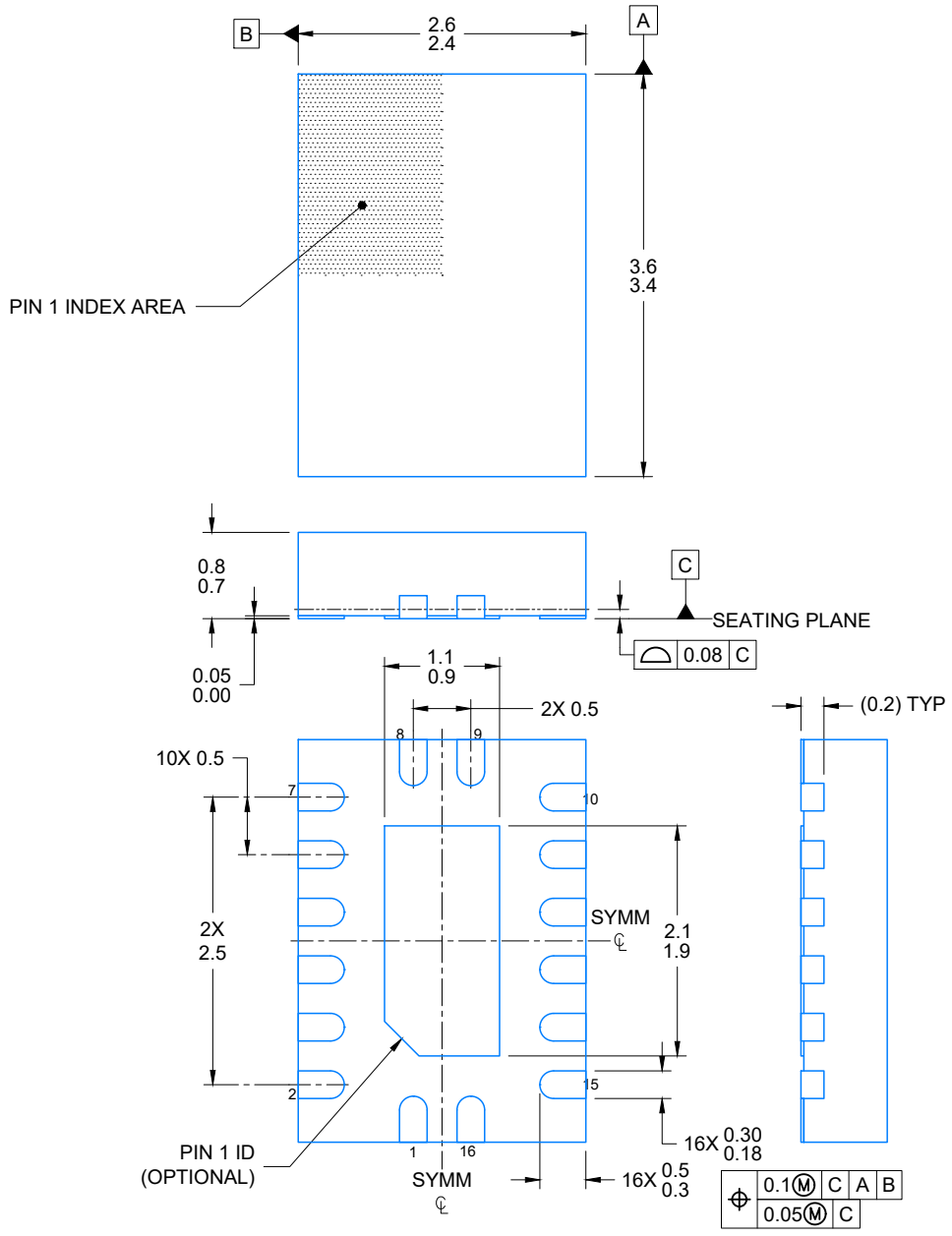
4226161/A

PACKAGE OUTLINE

BQB0016A

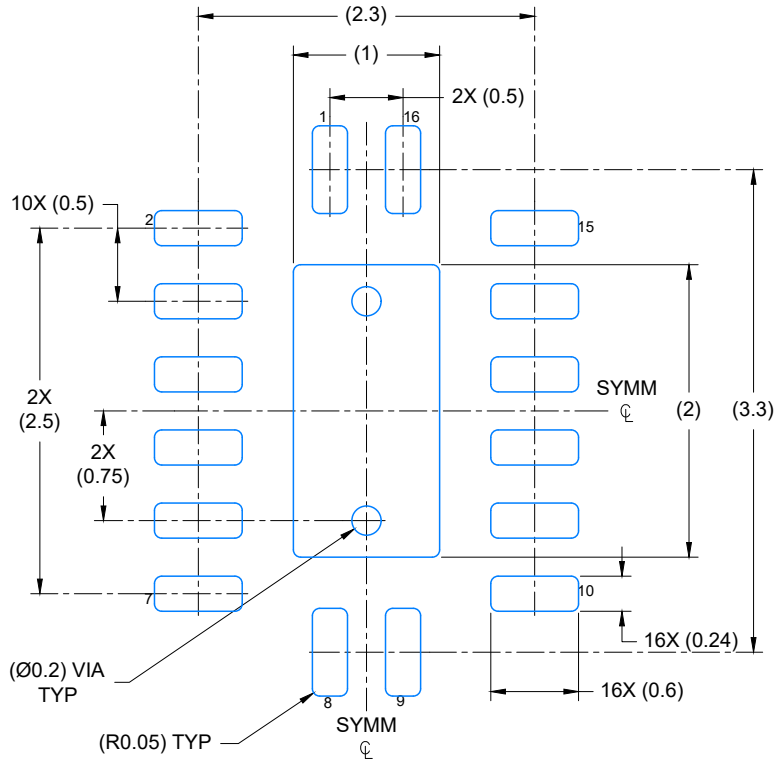
WQFN - 0.8 mm max height

PLASTIC QUAD FLAT PACK-NO LEAD

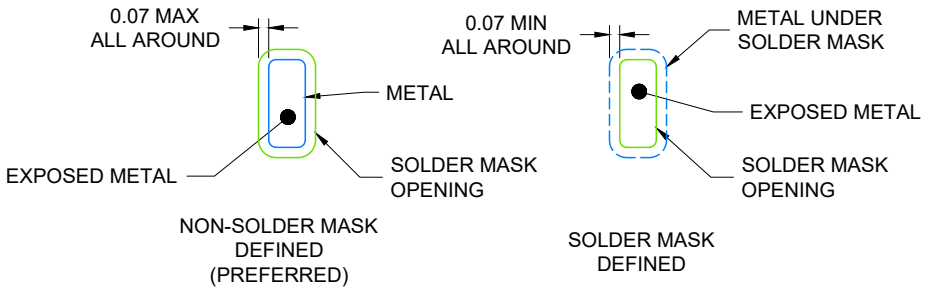


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for optimal thermal and mechanical performance.



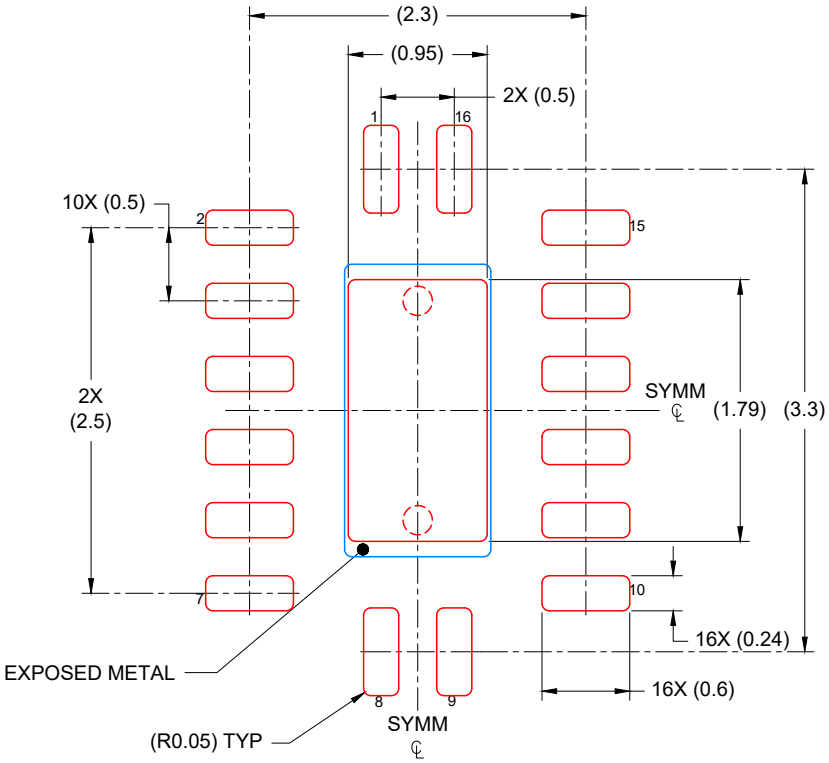
LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



4224640/A 11/2018

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

EXPOSED PAD
85% PRINTED COVERAGE BY AREA
SCALE: 20X

4224640/A 11/2018

NOTES: (continued)

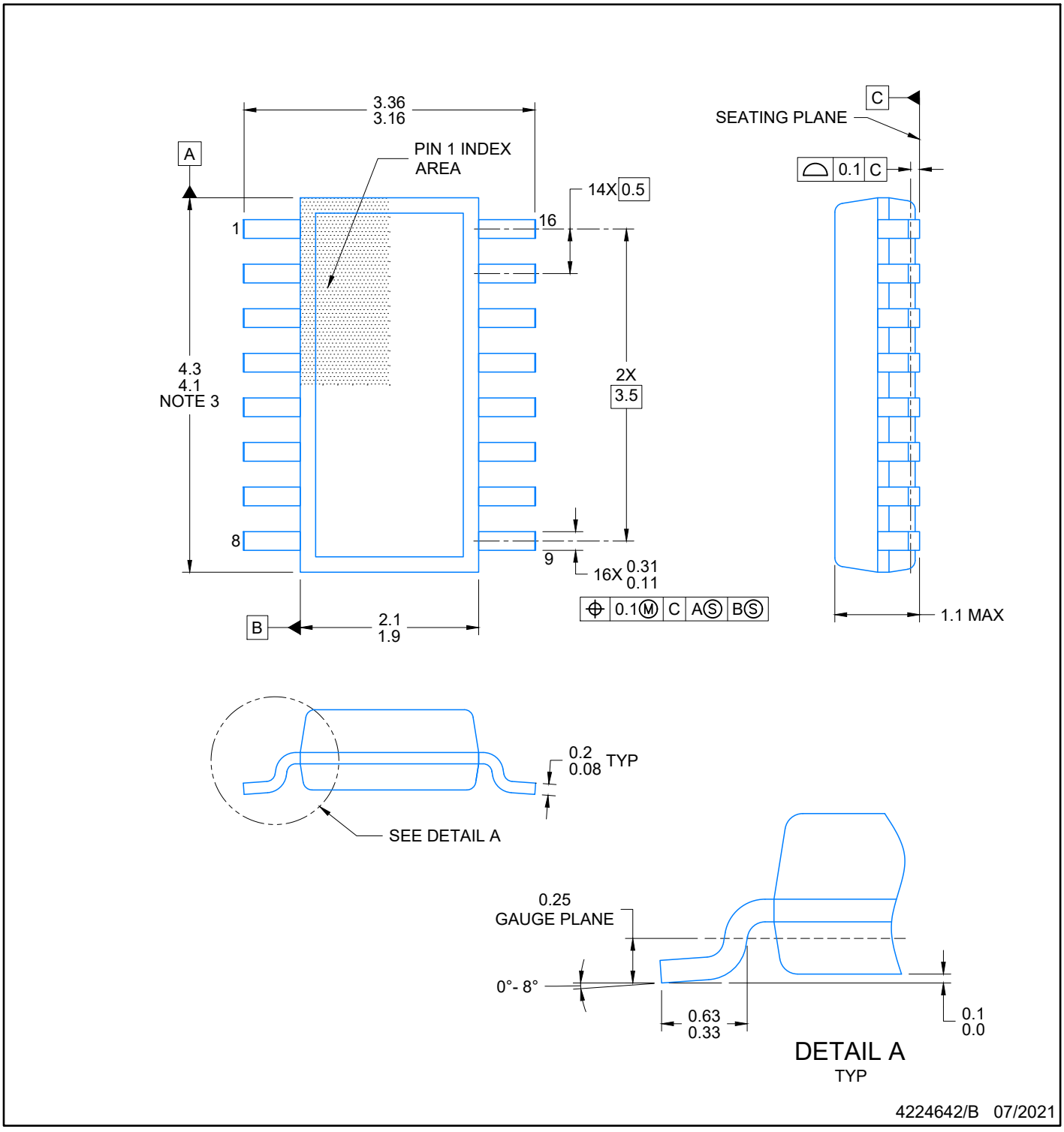
6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGE OUTLINE

DYY0016A

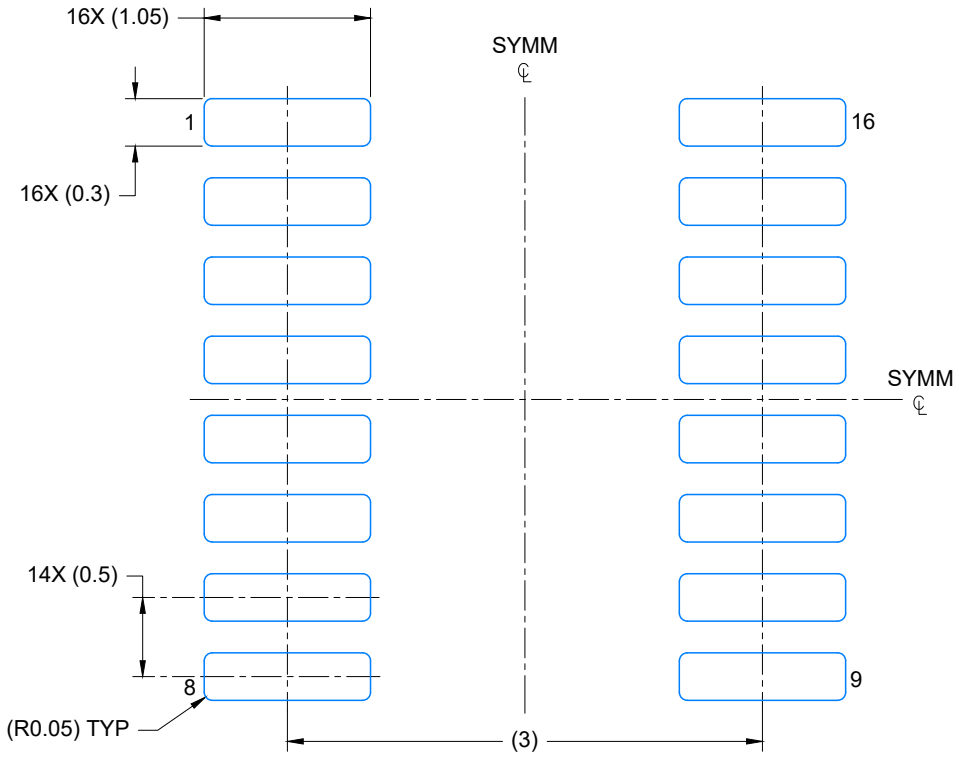
SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE

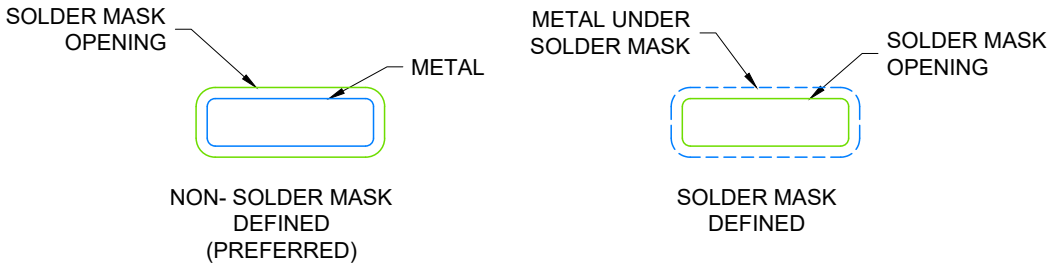


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
5. Reference JEDEC Registration MO-345, Variation AA



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 20X



SOLDER MASK DETAILS

4224642/B 07/2021

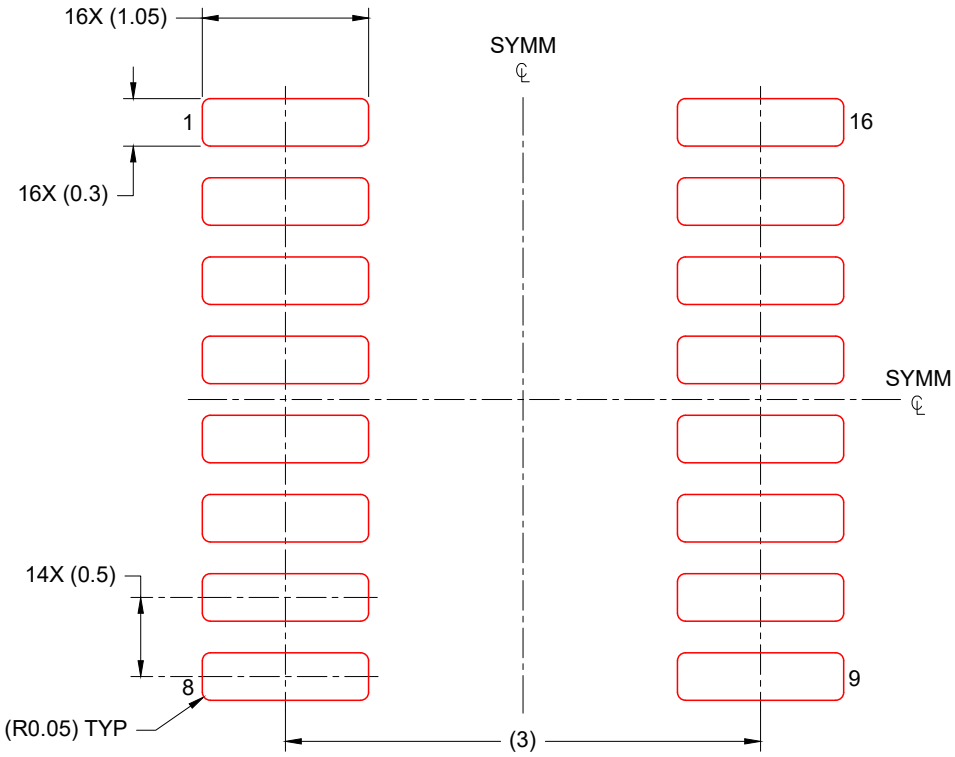
NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 20X

4224642/B 07/2021

NOTES: (continued)

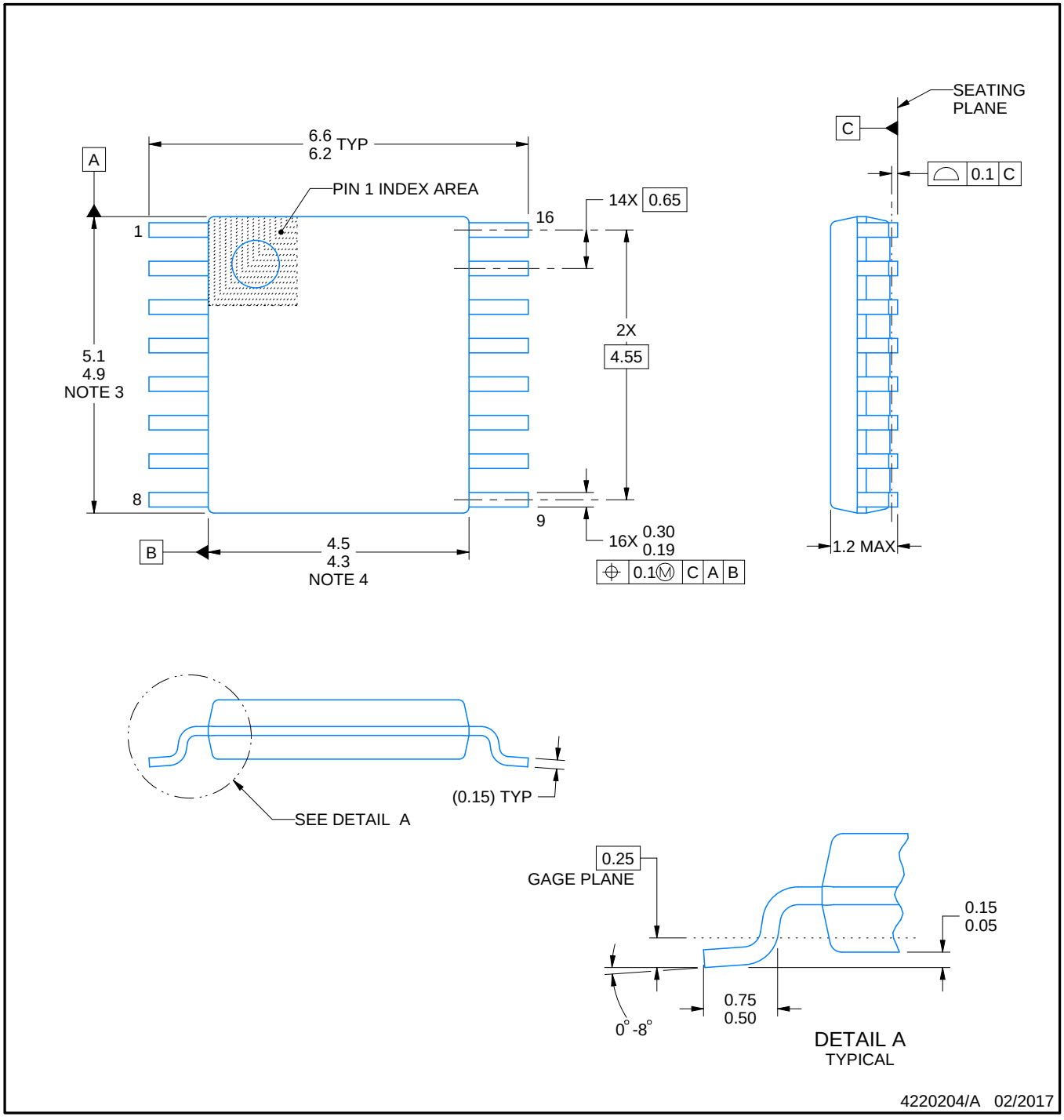
8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

PW0016A

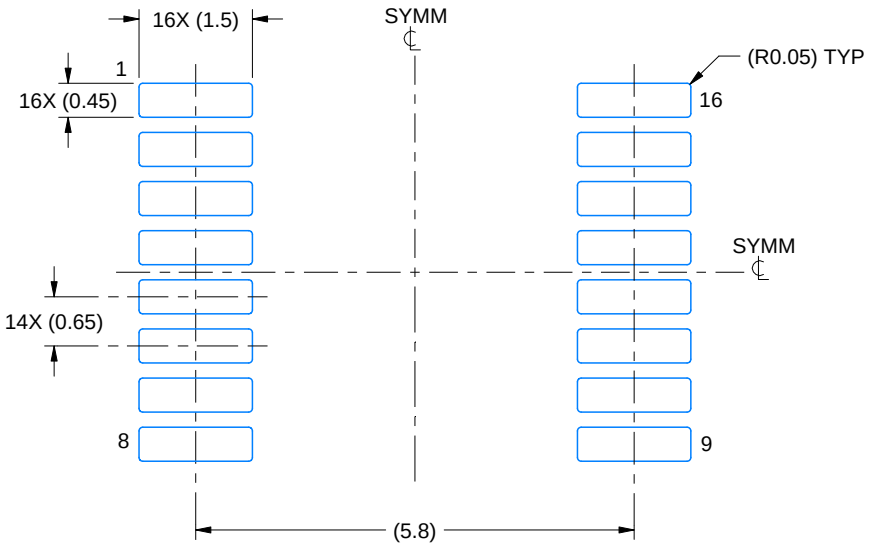
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



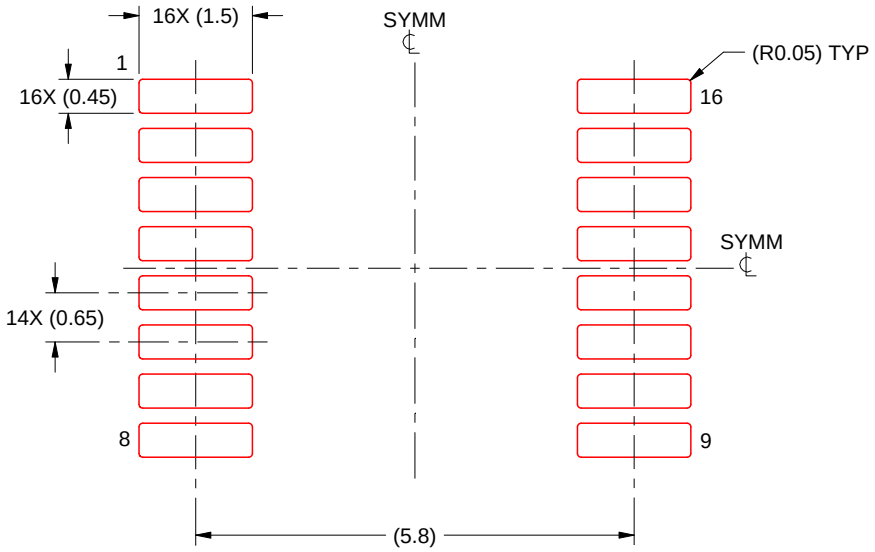
LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

SOLDER MASK DETAILS

4220204/A 02/2017

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220204/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス· デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated