

製品情報

SN74LVC1T45
SN74LVC2T45



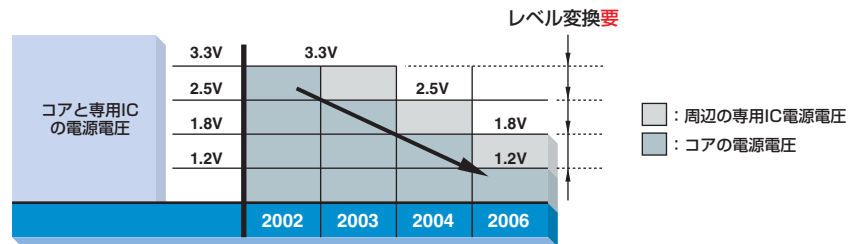
1

イントロダクション

半導体プロセスの微細化と、多種にわたる専用ICのラインアップにより、多くの設計者が現在直面している課題、それはロジック信号のインターフェイスではないでしょうか。

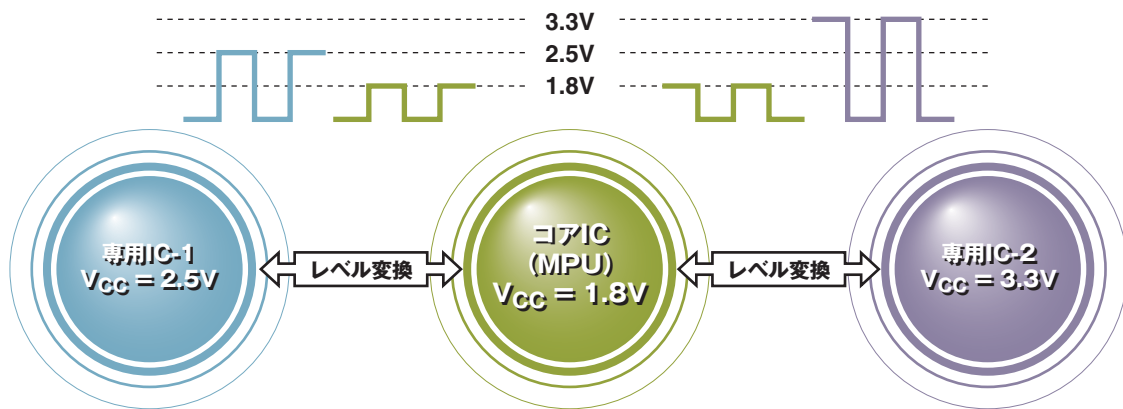
昨今のシステムでは、MPU等のコア部分と周辺の各種専用IC (ASIC,外部I/F,メモリ等) で各々の電源電圧が異なるため、同一システム内での電源混在は一般的となっています。

■ システム内の電源電圧のトレンド

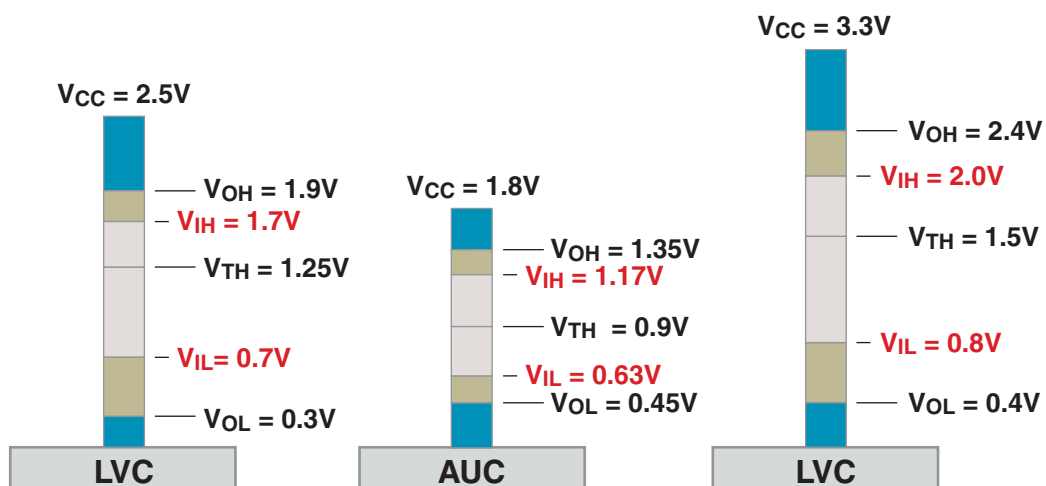


このような状況で、電源電圧の異なるIC間をロジック信号で接続する場合、レベル変換を行いインターフェイスする事は不可欠で、設計者は前段の出力特性と次段の入力特性を考慮しながら設計を行う必要に迫られています。

■ システム内のレベル変換例



■ 各電源電圧での入出力電圧



2

ソリューション

テキサス・インスツルメンツは、ロジック信号のレベル変換を容易に行える専用ICとして、SN74LVC1T45/SN74LVC2T45をリリースしました。これは二電源タイプのレベル変換ICで、特に双方向でのレベル変換が必要とされるアプリケーションにおいて有効です。

これまで多ビットで同等の製品は存在しましたが、リトル・ロジックと同じ超小型パッケージに入った1、2ビットの両製品は、更なるシステムの小型化にお役立ていただけます。

製品名 / 機能

SN74LVC1T45 (6ピン) : Single-Bit Dual Supply Bus Transceiver

SN74LVC2T45 (8ピン) : Dual-Bit Dual Supply Bus Transceiver

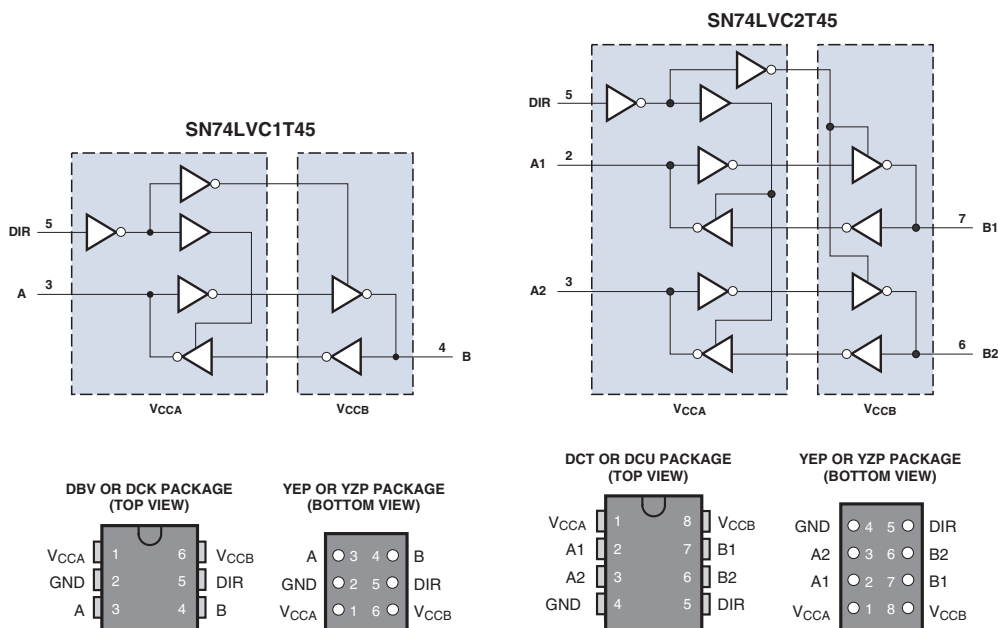
パッケージ

	SOT23	SC-70	SM-8	US-8	WCSP
SN74LVC1T45	DBV	DCK	—	—	YZP
SN74LVC2T45	—	—	DCT	DCU	YZP

特長

- 広い電源電圧範囲 ($V_{CCA}/V_{CCB} = 1.65V \sim 5.5V$)
最高で1.65V \leftrightarrow 5.5Vの双方向レベル変換が可能
- 基本性能は、TI-LVCファミリーと同等
ハイスピード、低ノイズ、低消費電力
- Ioffによるパーシャル・パワーダウンをサポート
- 入出力5Vトレラントをサポート
- 超小型パッケージ、WCSP : NanoStar™(YEP)/NanoFree™(YZP)での供給
- 鉛フリー対応

ブロック図 / ピン配置図



3 アプリケーション①

■ 双方向のレベル変換例

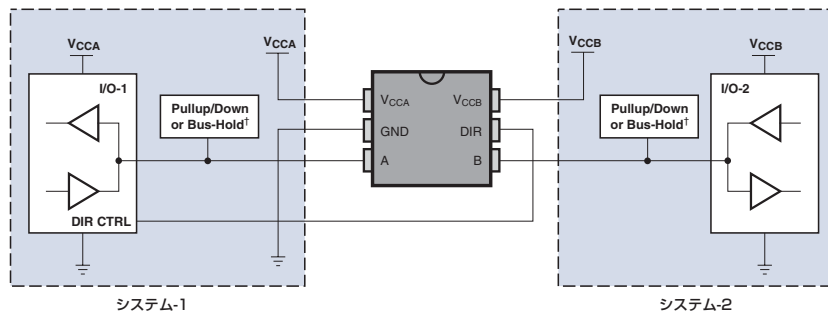
双方向のレベル変換は、DIR信号をV_{CCA}側のシステムに接続して使用します。DIRの切り替えは、下表のフローにて行います。バス・ラインをプルアップ／プルダウンする場合は、**双方を同じ状態に処理します。これはバス・ファイトを避ける為に重要です。**

DIR切り替えの手順

手順	DIRピン	システム1	システム2	コメント
1	H	出力	入力	システム1 ⇒ システム2
2	H	HI-Z*	HI-Z*	両出力：システム1、システム2はHI-Z状態
3	L	HI-Z*	HI-Z*	両出力：システム1、システム2はHI-Z状態
4	L	入力	出力	システム2 ⇒ システム1

*システム1、システム2のI/Oの状態

双方向のレベル変換 回路例

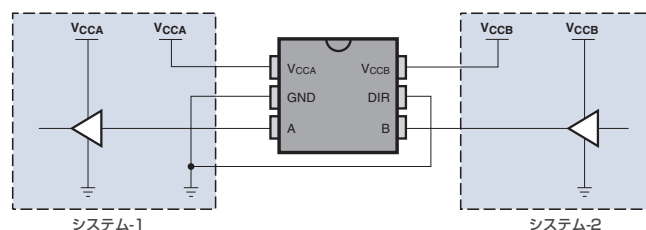


■ 片方向のレベル変換例

DIRピンをハイまたはローに固定する事で、任意の電圧間での片方向のレベル変換が可能です。特に低い電圧から高い電圧への変換では、これまでオープンドレインの製品をプルアップして使用する方法が一般的でしたが、その場合プルアップ抵抗の値によりスイッチングのスピードが制限されるため、スピードを必要とする部分では使用できませんでした。

SN74LVC1T45/SN74LVC2T45の出力はバッファ構造であるため、**スピードを必要とする部分でご活用いただけます。**

片方向のレベル変換 回路例 (Bポート ⇒ Aポート)



■ 電源パワーアップ シーケンス

電源立ち上げ時の貫通電流／バス・ファイト／発振等を回避するため、下記に準じ電源の立ち上げを行う必要があります。

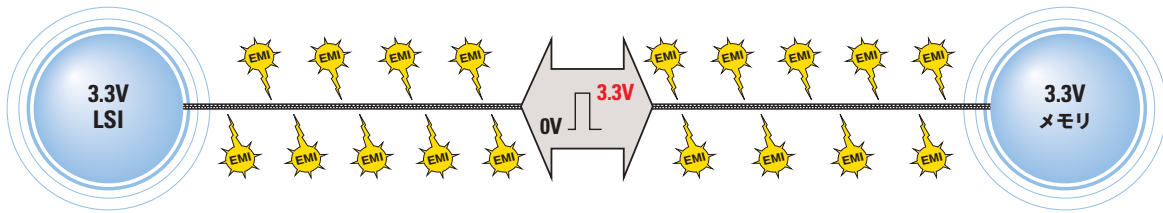
1. GNDピンを確実に電源のグラウンドに接地する。
2. V_{CCA}を立ち上げる。
3. V_{CCB}を立ち上げる。但し、V_{CCA}とV_{CCB}の同時立上げは可。

4 アプリケーション②

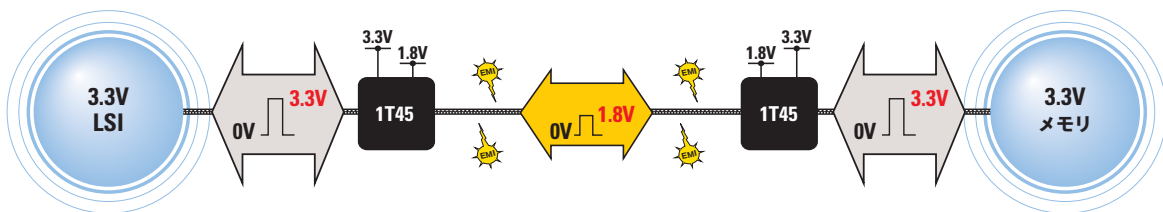
■ 応用例：EMIノイズ対策

バス・ラインのハイレベルを下げる事は、EMIノイズ低減の効果もあります。通常0V⇔3.3Vのスイングでスイッチングしているロジック信号を0V⇔1.8Vのスイングに変更する事で、システム内で発生するEMIノイズを低減する事ができます。

例えば3.3VシステムのLSIとメモリのデータ・バス・ラインをそのまま直結して0V⇔3.3Vの信号で通信を行った場合、そのバス・ラインが長くなるにしたがって、又、信号のスイッチング・スピードが速くなるにつれて、そこで発生するEMIノイズは大きくなります。



同システムのデータ・バス・ラインにレベル変換ICを入れて信号のスイングを0V⇔1.8Vに下げる事で、バス・ラインで発生するEMIノイズを低減*することが出来ます。



*EMIノイズの低減は、ラインのインピーダンス/長さ/スイッチングのスピード等も関係するため、ご使用になるシステムによりその効果の度合いは異なります。

5 パッケージ

パッケージ	DCT (SM-8)	DCU (US-8)	DBV (SOT-23) 5-pin or 6-pin	DCK (SC-70) 5-pin or 6-pin	YEP(YEA): NanoStar™ YZP(YZA): NanoFree™ 8-pin	YEP(YEA): NanoStar™ YZP(YZA): NanoFree™ 5-pin or 6-pin
実物大						
長さ (mm)	4.00	3.1	2.80	2.10	0.9	0.9
幅 (mm)	2.95	2.0	2.90	2.00	1.9	1.4
高さ (mm)	0.65	0.50	0.95	0.85	0.5	0.5

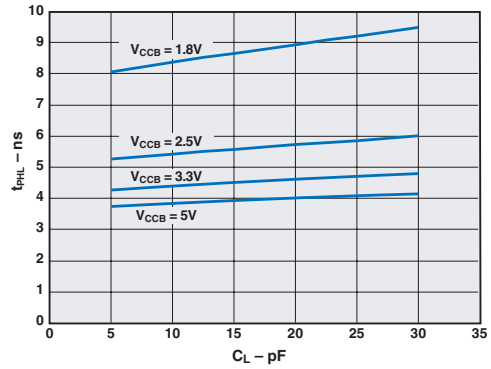
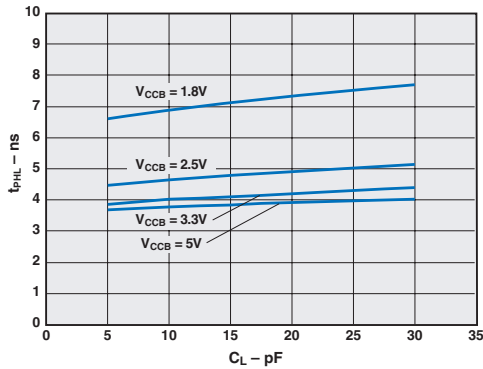
パッケージ データ	DCT 8-pin	DCU 8-pin	DBV 5- or 6-pin	DCK 5- or 6-pin	YEP/YZP 8-pin	YEP/YZP 5- or 6-pin
長さ (mm)	2.95 ±0.20	2.0 ±0.1	2.90 ±0.1	2.00 ±0.15	1.90 ±0.05	1.40 ±0.05
幅 (mm)	4.00 ±0.25	3.1 ±0.1	2.80 ±0.2	2.10 ±0.2	0.90 ±0.05	0.90 ±0.05
高さ (mm)	1.30	0.90	1.20	0.95	0.50	0.50
フットプリント (mm ²)	11.80	6.20	8.12	4.20	1.71	1.26
重さ (gm)	0.0206	0.0095	0.0135	0.006	0.0013	0.001

6

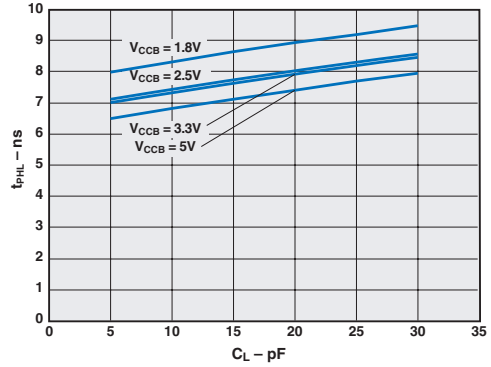
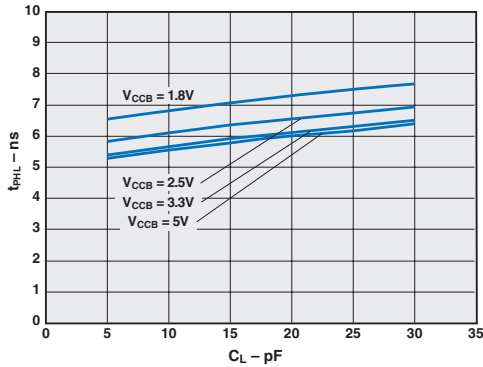
スイッチングデータ

AC特性データ

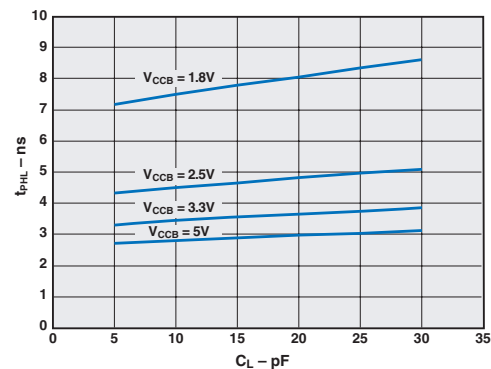
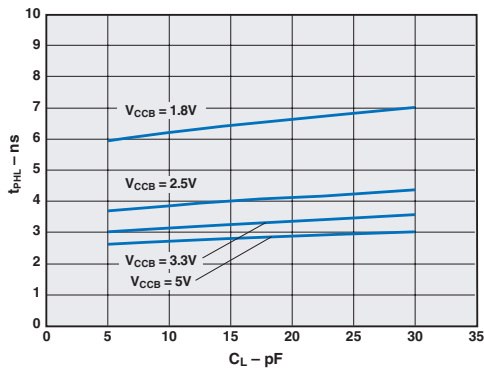
TYPICAL PROPAGATION DELAY (A TO B) vs LOAD CAPACITANCE
 $T_A = 25^\circ\text{C}, V_{CCA} = 1.8\text{ V}$



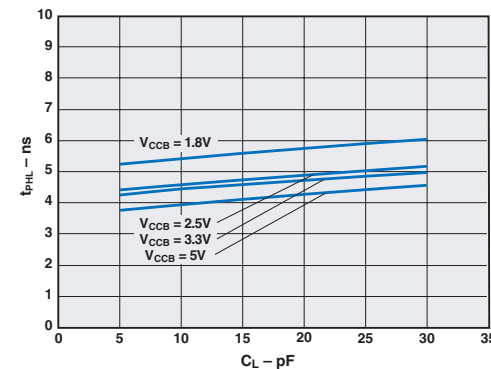
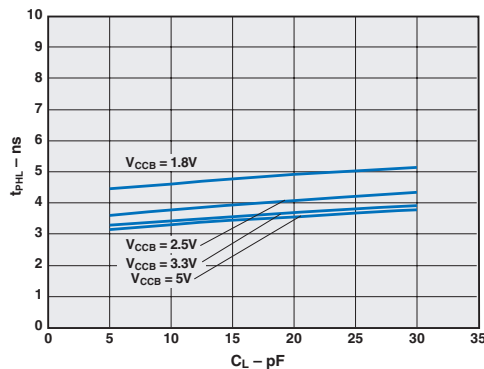
TYPICAL PROPAGATION DELAY (B TO A) vs LOAD CAPACITANCE
 $T_A = 25^\circ\text{C}, V_{CCA} = 1.8\text{ V}$



TYPICAL PROPAGATION DELAY (A TO B) vs LOAD CAPACITANCE
 $T_A = 25^\circ\text{C}, V_{CCA} = 2.5\text{ V}$

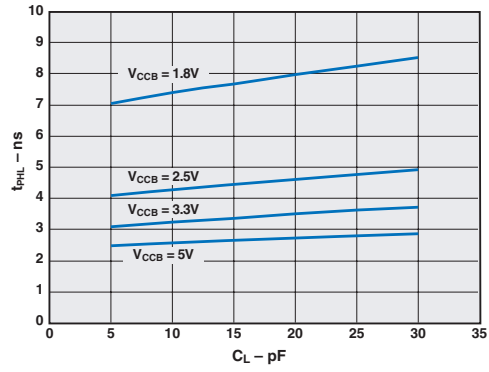
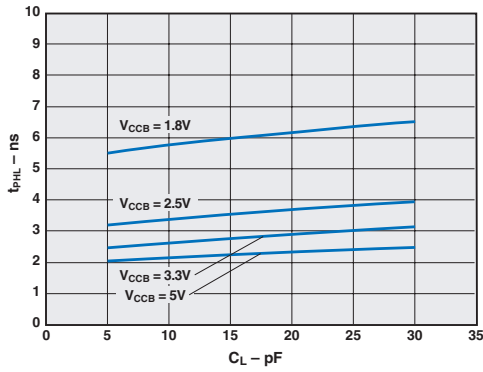


TYPICAL PROPAGATION DELAY (B TO A) vs LOAD CAPACITANCE
 $T_A = 25^\circ\text{C}, V_{CCA} = 2.5\text{ V}$

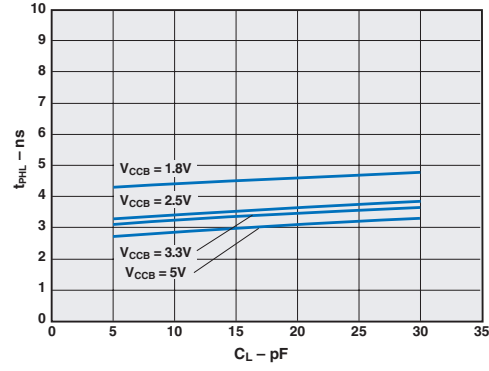
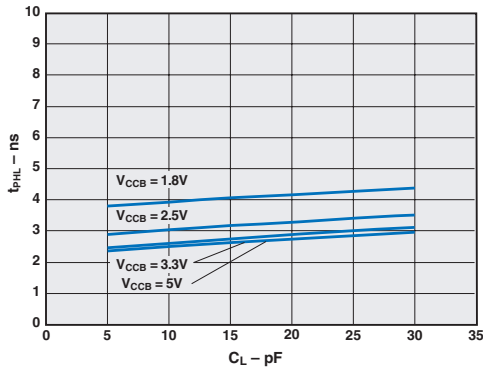


■ AC特性データ (続き)

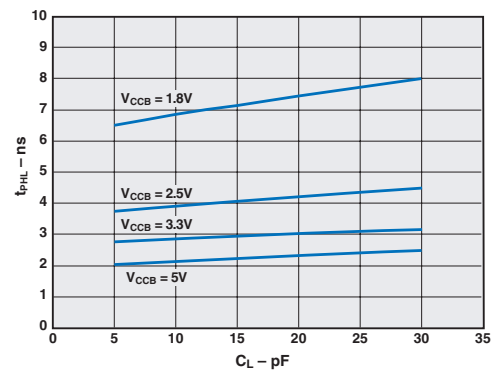
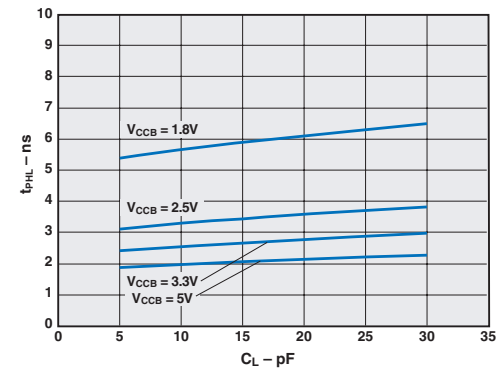
TYPICAL PROPAGATION DELAY (A TO B) vs LOAD CAPACITANCE
 $T_A = 25^\circ\text{C}$, $V_{CCA} = 3.3\text{ V}$



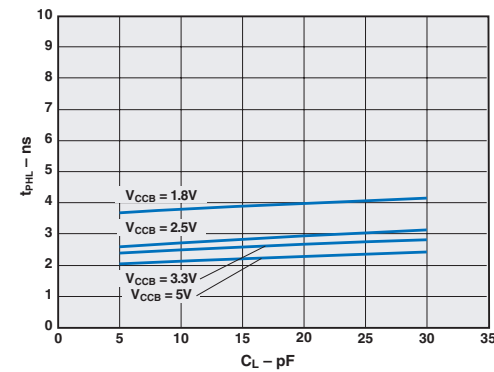
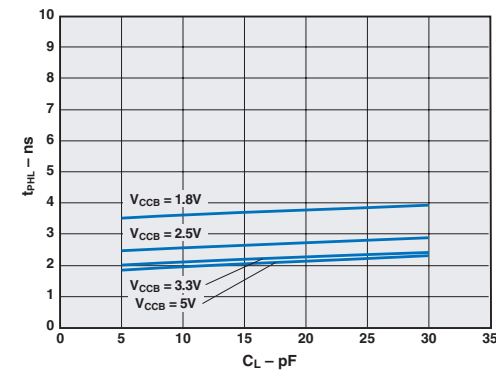
TYPICAL PROPAGATION DELAY (B TO A) vs LOAD CAPACITANCE
 $T_A = 25^\circ\text{C}$, $V_{CCA} = 3.3\text{ V}$



TYPICAL PROPAGATION DELAY (A TO B) vs LOAD CAPACITANCE
 $T_A = 25^\circ\text{C}$, $V_{CCA} = 5\text{ V}$



TYPICAL PROPAGATION DELAY (B TO A) vs LOAD CAPACITANCE
 $T_A = 25^\circ\text{C}$, $V_{CCA} = 5\text{ V}$



販売特約店 及び 取扱店

<http://www.tij.co.jp/dist/>

株式会社 アムスク

〒180-8534 東京都武蔵野市中町1-15-5 三鷹高木ビル
☎ 0422 (54) 7100 FAX0422 (37) 2549

株式会社 日立ハイテクトレーディング

電子デバイス営業本部
〒105-8418 東京都港区西新橋1-24-14 日製産業ビルディング3階
☎ 03 (3504) 7921 FAX03 (3504) 7903

コマツトライリンク株式会社

〒115-0004 東京都港区新橋2-21-1 新橋駅前ビル2号館
☎ 03 (3573) 6828 FAX03 (3573) 6830

新光商事株式会社

本社 TI販売推進部
〒153-8650 東京都目黒区目黒1-1-5
☎ 03 (5721) 2356 FAX03 (5721) 2010

東京エレクトロデバイス株式会社

新横浜オフィス
〒222-0033 神奈川県横浜市港北区新横浜3-18-20 ベネックスS-1ビル8階
☎ 045 (474) 5256 FAX045 (474) 5781

富士エレクトロニクス株式会社

本社
〒113-8444 東京都文京区本郷3-2-12 御茶の水センタービル
☎ 03 (3814) 1411 FAX03 (3814) 1414

松下テクノトレーディング株式会社

横浜営業所
〒222-0033 神奈川県横浜市新横浜2-2-8 ナラビル2
☎ 045 (471) 1571 FAX045 (471) 1577

丸文株式会社

デバイスカンパニー マーケティング 第1本部
〒103-8577 東京都中央区日本橋大伝馬町8-1
☎ 03 (3639) 9920 FAX03 (3661) 7471

日本テキサス・インスツルメンツ株式会社

お問い合わせ先

日本TIプロダクト・インフォメーション・センター (PIC)
URL:<http://www.tij.co.jp/pic/>

本社

〒160-8366 東京都新宿区西新宿6-24-1 西新宿三井ビル
☎ 03 (4331) 2000 (番号案内)

西日本ビジネスセンター

〒530-6026 大阪府大阪市北区天満橋1-8-30 OAPオフィスタワー26階
☎ 06 (6356) 4500 (代) FAX06 (6356) 5405

工場

大分県・日出町 / 茨城県・美浦村
神奈川県・厚木市 (厚木テクノロジー・センター)
茨城県・つくば市 (筑波テクノロジー・センター)
静岡県・小山町 (センサー&コントロールズ事業部)

S-0107

ご注意:

本資料に記載された製品・サービスにつきましては予告なしにご提供の中止または仕様の変更をすることがありますので、本資料に記載された情報が最新のものであることをご確認の上ご注文下さいませようお願い致します。

TIは製品の使用用途に関する援助、お客様の製品もしくはその設計、ソフトウェアの性能、または特許侵害に対して責任を負うものではありません。また、他社の製品・サービスに関する情報を記載していても、TIがその他社製品を承認あるいは保証することにはなりません。

