

Application Brief

電源設計へのアプローチ方法 - パート 6



Markus Zehendner

このアプリケーション・ブリーフでは、低消費電力の絶縁型トポロジであるフライバック・コンバータの主要な機能について説明します。このトポロジで実現可能な最大出力電力は通常、100W までの範囲です。このレベルを超える出力電力を使用する場合、順方向トポロジを使用すると効率が向上します。それらのトポロジについては、このシリーズの次のトピックで説明します。

フライバック・コンバータ

フライバック・トポロジでは、入力電圧を昇圧または降圧して、正または負の絶縁型出力電圧を生成できます。スイッチ **Q1** が導通しているとき、エネルギーは結合インダクタのエアギャップに蓄積されます。このギャップは多くの場合、フライバック・トランスと呼ばれます。その後、スイッチ **Q1** が導通を停止すると、エネルギーが出力に転送されます。図 1 は非同期フライバック・コンバータの回路図です。

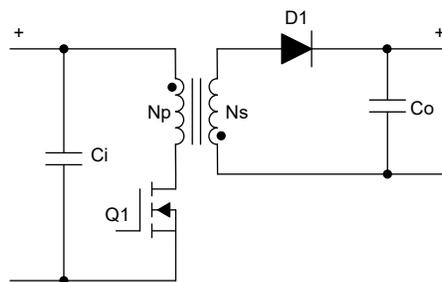


図 1. 非同期フライバック・コンバータの回路図

式 1 で、連続導通モード (CCM) でのデューティ・サイクルを計算します。

$$D = \frac{(V_{OUT} + V_f) \times \frac{n_p}{n_s}}{V_{IN} + (V_{OUT} + V_f) \times \frac{n_p}{n_s}} \quad (1)$$

式 2 により、MOSFET (金属酸化膜電界効果トランジスタ) の最大ストレスを計算します。

$$V_{Q1} = V_{IN} + (V_{OUT} + V_f) \times \frac{n_p}{n_s} \quad (2)$$

ここで、

- V_{IN} は入力電圧
- V_{OUT} は出力電圧
- V_f はダイオードの順方向電圧
- n_p / n_s は結合インダクタの巻線比

結合型インダクタの不完全な結合により、漏れインダクタンスに蓄積されている過剰なエネルギーに起因する追加の電圧スパイクが発生します。したがって、適切なマージンを含む **Q1** の電圧定格を選択します。通常、クランプ回路は電圧スパイクの低減が可能で、過剰なエネルギーを放散する必要があります。一般に、オーバーシュートが反射電圧の 50% に達して、蓄積されたエネルギーが適切な出力に送出できるようにします。

式 3 により、最大ダイオード・ストレスが得られます。

$$V_{D1} = V_{OUT} + V_{IN} \times \frac{n_s}{n_p} \quad (3)$$

ここで、

- V_{IN} は入力電圧
- V_{OUT} は出力電圧
- n_p / n_s は結合インダクタの巻線比

フライバック・コンバータは、コンバータがエネルギーを 2 次側に転送することで、コンバータの両端でパルス電流を発生させます。そのため、コンバータの両端において電圧リップルがより高くなります。電磁適合性を確保するために、追加の入力フィルタが必要になることがあります。コンバータが非常に敏感な負荷に電力を供給する必要がある場合、出力側の 2 段目のフィルタを使用すると、出力電圧リップルを抑制できます。

昇圧または汎用のパルス幅変調コントローラを使用してフライバック・コンバータを構築できます。コンバータはローサイド・ゲート・ドライバのみを必要とするからです。出力電力が低い場合、(MOSFET 内蔵の) 昇圧コンバータ IC を使用することが可能です。

ダイナミック特性に関しては、絶縁型フィードバック・パス内のフォトカプラと右半面ゼロ (RHPZ) が、フライバック・コンバータで実現可能なレギュレーション帯域幅の主要な制限要因となります。フィードバック・パスにフォトカプラがない場合や、帯域幅が RHPZ 周波数よりも大きい場合、実現可能な最大帯域幅は RHPZ 周波数の約 1/5 です。ただし、十分な位相マージンとゲイン・マージンを確保するために、設計の大部分で RHPZ 周波数の 1/10 を選択することを推奨します。式 4 により、フライバック・コンバータの伝達関数の単一 RHPZ 周波数を推定します。

$$f_{RHPZ} = \frac{V_{OUT} \times (1-D)^2}{2 \times \pi \times D \times \frac{L_p}{\left(\frac{n_p}{n_s}\right)^2} \times I_{OUT}} \quad (4)$$

ここで

- V_{OUT} は出力電圧
- D はデューティ・サイクル
- I_{OUT} は出力電流
- L_p は結合インダクタの 1 次インダクタンス
- n_p / n_s は結合インダクタの巻線比

図 2 から 図 7 に、非同期フライバック・コンバータの FET Q1、1 次インダクタ N_p 、ダイオード D1 の CCM での電圧と電流の波形を示します。

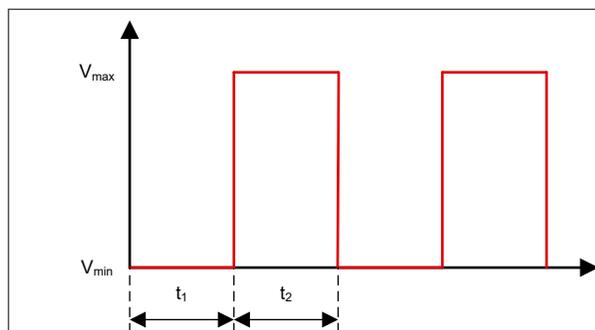


図 2. CCM でのフライバック FET Q1 電圧波形

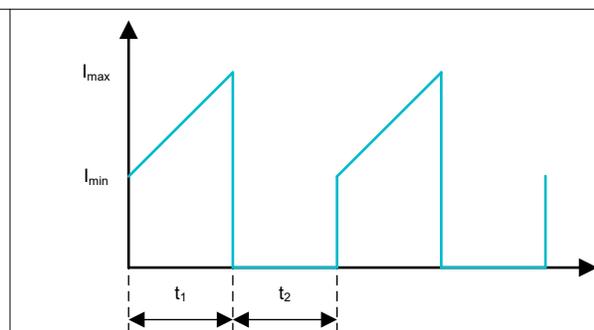


図 3. CCM でのフライバック FET Q1 電流波形

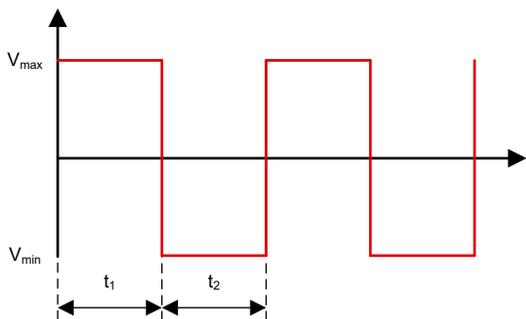


図 4. CCM でのフライバック 1 次側インダクタ NP 電圧波形

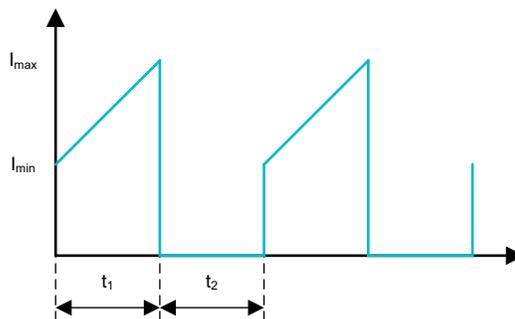


図 5. CCM でのフライバック 1 次側インダクタ NP 電流波形

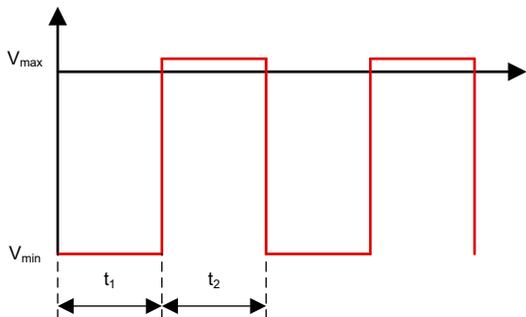


図 6. CCM のフライバック・ダイオード D1 電圧波形

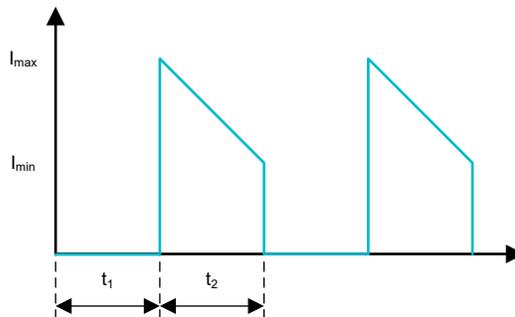


図 7. CCM のフライバック・ダイオード D1 電流波形

低消費電力または低出力電流のフライバック・コンバータは多くの場合、トランスのサイズ、重量、コストを最小化するために不連続導通モード (DCM) で動作するように設計されています。このアプローチのもう 1 つの利点は、 R_{HPZ} 周波数が 100kHz を超える領域に移動することで、CCM よりも高いレギュレーション帯域幅を実現できることです。

式 5 により、DCM のデューティ・サイクルを計算します。

$$D = f_{\text{switch}} \times \sqrt{2 \times I_{\text{OUT}} \times L_p \times \frac{V_{\text{OUT}} + V_f}{f_{\text{switch}} \times V_{\text{IN}}^2}} \quad (5)$$

ここで

- f_{switch} はスイッチング周波数
- V_{IN} は入力電圧
- V_{OUT} は出力電圧
- V_f はダイオードの順方向電圧
- I_{OUT} は出力電流
- L_p は結合インダクタの 1 次インダクタンス

図 8 から 図 13 に、非同期フライバック・コンバータの FET Q1、1 次インダクタ N_p 、ダイオード D1 の DCM での電圧と電流の波形を示します。

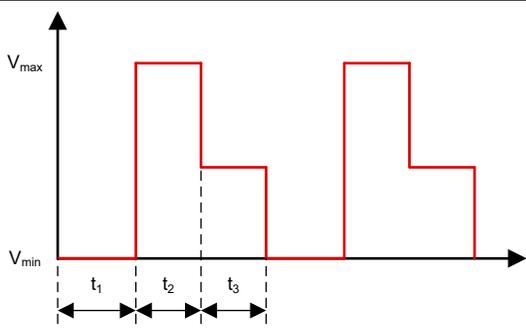


図 8. DCM でのフライバック FET Q1 電圧波形

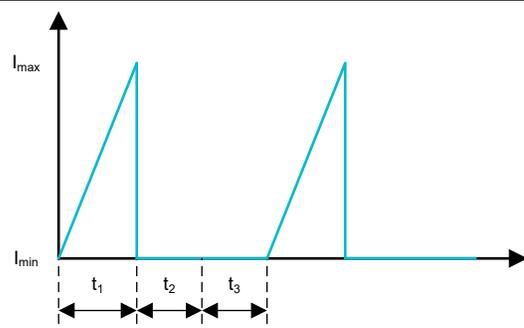


図 9. DCM でのフライバック FET Q1 電流波形

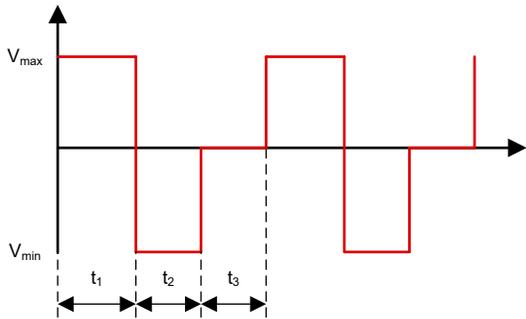


図 10. DCM でのフライバック 1 次側インダクタ N_p 電圧波形

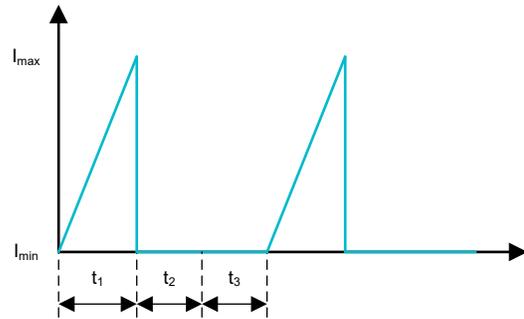


図 11. DCM でのフライバック 1 次側インダクタ N_p 電流波形

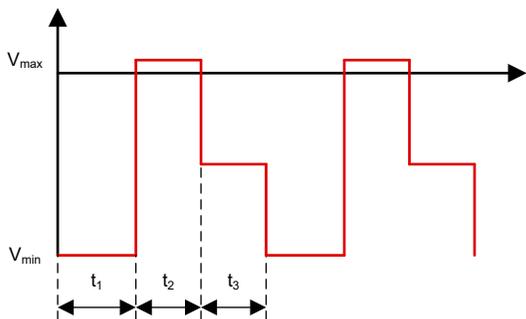


図 12. DCM のフライバック・ダイオード D1 電圧波形

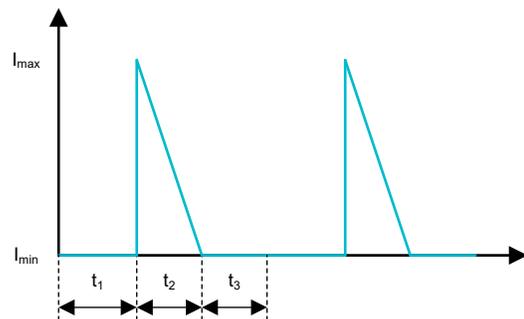


図 13. DCM のフライバック・ダイオード D1 電流波形

出力電圧のレギュレーションの考え方

アプリケーションに応じて、絶縁型出力電圧を 1 次側のコントローラにフィードバックする方法は 2 つあります。

- 2 次側レギュレーション (SSR) は通常、フォトカプラを使用して 2 次側から 1 次側にフィードバック情報を転送します。フォトカプラの帯域幅は限られているため、RHPZ 周波数がかかなり高いときに実現可能な最大レギュレーション帯域幅に影響を及ぼす可能性があります。フォトカプラ内のガラス受動部品の経年変化は、特定のアプリケーションで有害な影響を及ぼす可能性があります。これらのアプリケーションでは、1 次側レギュレーションまたは絶縁型アンプ回路を採用する必要があります。
- 1 次側レギュレーション (PSR) は、補助フライバック・トランス巻線の整流電圧など、1 次側で利用可能な情報に依存します。レギュレーションの精度は、2 次巻線と補助巻線との結合に依存します。良好な出力レギュレーションを実現するには、99% を超える結合係数を推奨します。補助巻線を使用すると、5mA~10mA の負荷電流を最小化して、優れたノイズ耐性と良好なレギュレーションを実現できます。1 次巻線に反射された電圧のみを分析してレギュレーションに使用するという他の概念も存在しており、入力がコントローラに効率的に電力を供給できる場合、補助巻線は使用されなくなります。1 次側レギュレーションを使用する場合、2 次側整流器での電圧降下は負荷電流に応じて変化します。IC に専用の内蔵機能が存在しない限り、この影響は制御 IC によって補償されません。テキサス・インスツルメンツは、2 次側電流が 0A まで下降したときの消磁時間の終わりに電圧サンプルを取得するコントローラを提供しています。これにより、ダイオードが電流を導通していないため、ダイオードの電圧降下の影響が除去されます。このような機能を持たない良好な非同期 1 次側レギュレーション設計では、負荷および入力電圧範囲全体にわたって出力電圧の $\pm 5\%$ の偏差が生じます。

結合インダクタに 2 次巻線を追加することで、フライバックを使用して複数の絶縁型出力を生成できます。ただし、これらの複数の出力が互いに絶縁されている場合、適切にレギュレートできるのはそのうち 1 つのみです。レギュレーション用に最大の電流レベルを持つ巻線を選択することが、ほとんどの設計において、満足のいくレギュレーション結果を得るための適切な方法になります。

特に、効率を高くする必要がある場合や、外部ヒートシンクを回避する必要がある場合は、2A を超える負荷電流に対して同期整流器を使用することを推奨します。同期整流器は 1 次側から制御することも、自己駆動型のコンセプトを使用することもできます。後者の場合、通常はコスト効率の優れたオプションになります。

その他の資料

- テキサス・インスツルメンツのトレーニング・ビデオを閲覧する。[トポロジのチュートリアル: フライバックとは何か?](#)
- [Power Stage Designer](#) を使用して出力段を設計する。
- 『電源トポロジ・ハンドブック』と『電源トポロジ・クイック・リファレンス・ガイド』をダウンロードする。

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated