

# デザイン・ガイド: TIDA-050032

## 5V 出力、4000V 絶縁型電源のリファレンス・デザイン



### 概要

このリファレンス・デザインでは、データ・コンセントレータの RS485 アプリケーションに適した 5V、200mA 出力フライバック DC/DC 電力コンバータを紹介します。この 4000V AC 絶縁電源回路はシンプルでコスト効果の高いソリューションであり、完全統合型のコンバータ TLV61046A と既製の変圧器を使用します。回路全体をシステム基板に簡単に複製して RS485 デバイスに電力供給でき、回路図およびレイアウトの設計時間を大幅に短縮できます。効率、負荷レギュレーション、動作波形といった詳細なベンチテスト結果については、ユーザー・ガイドを参照してください。

### リソース

TIDA-050032  
TLV61046A

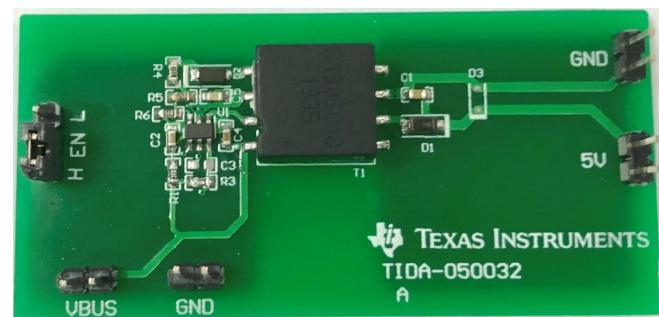
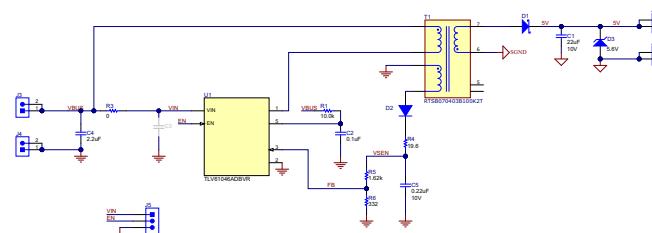
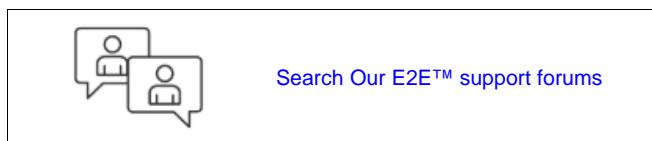
デザイン・フォルダ  
プロダクト・フォルダ

### 特長

- 入力電圧範囲: 4.5V~5.5V
- 出力電圧 5V、最大出力 200mA
- 4000V AC 絶縁変圧器
- 1 次側レギュレーションによりソリューション・コストを最小化
- 評価基板で回路テスト済み

### アプリケーション

- 電気メーター
- データ・コンセントレータ



使用許可、知的財産、その他免責事項は、最終ページにあるIMPORTANT NOTICE (重要な注意事項)をご参照くださいますようお願いいたします。

## 1 System Description

The reference design introduces a 5-V, 200-mA output Flyback converter based on the TLV61046A used for the power supply of the RS485 in the electricity meter and data concentrator. The input voltage ranges from 4.5 V to 5.5 V and the switching frequency is typical 1MHz. By utilizing a third winding to regulate the output voltage, high cost and complex secondary control circuit can be removed. However, the output voltage would change 5.3 V to 4.75 V with output current from 20 mA to 200 mA. The isolation voltage of the transformer used in the reference design is 4000-V AC.

### 1.1 Key System Specifications

表 1 provides the electrical specification of the reference design. Operating conditions outside the range of the table are also possible if the electrical specification is within the value specified in the TLV61046A data sheet ([SLVSD82A](#)).

表 1. Key System Specifications

PARAMETER	MINIMUM	TYPICAL	MAXIMUM	UNIT
$V_{BUS}$ , Input voltage	4.5	5	5.5	V
$V_{OUT}$ , Output voltage	4.5	5	5.5	V
$I_{OUT}$ , Output current	20	—	200	mA
Isolation voltage	4000	—	—	Vac

## 2 System Overview

### 2.1 Design Considerations

The two important technical problems to design a flyback DC-DC converter are the control IC and the transformer design. Considering the voltage rating of the switching MOSFET and output current of the reference design, TLV61046A is selected. The primary side control method is adopted to reduce the solution cost. Because the target loading is RS485 IC, which can accept wide voltage range. The transformer is built by Sunlord Electronics. This helps to provide consistent behavior in reference design board and customer's system board.

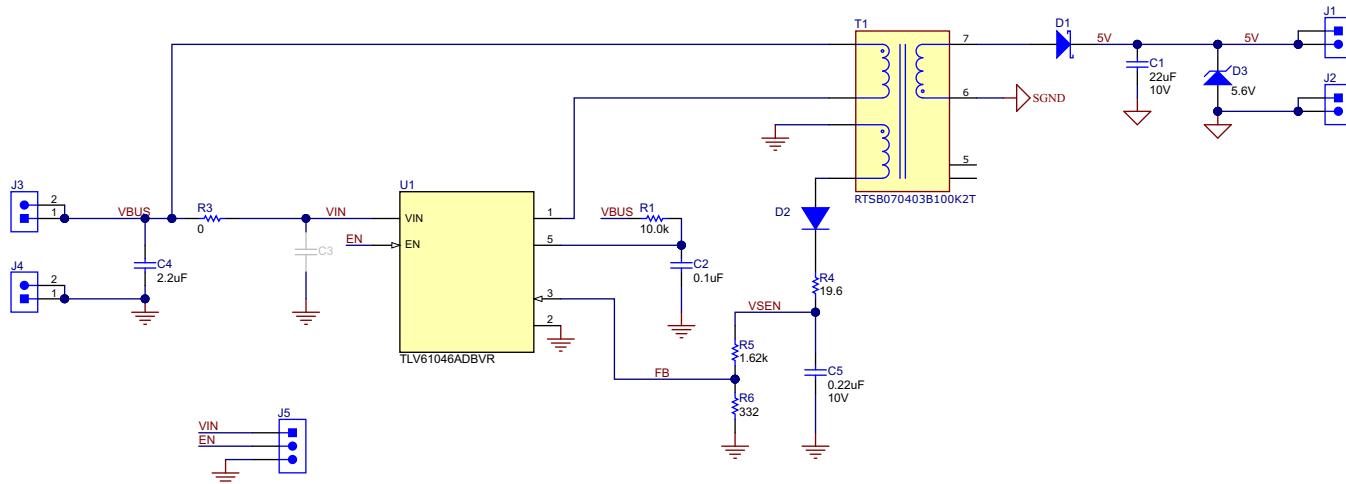
### 2.2 System Design Theory

図 1 shows the schematic of the reference design based on a flyback topology DC-DC. The main components in the circuit are the boost converter IC TLV61046A, transformer T1, Schottky diode D1, output capacitor and voltage sensing resistors.

The TLV61046A is boost converter integrated both the low side MOSFET and high side rectifier. The TLV61046A use a peak current, adaptive off-time control topology to regulate its FB pin voltage at 0.8 V. The winding ratio of the transformer is 1:1:1. The auxiliary winding between pin 3 and pin 4 is used to generate a voltage VSEN which is controlled by TLV61046A. By regulating the voltage at VSEN to approximately 5 V, the  $V_{OUT}$  will be 5 V. The transformer has 10- $\mu$ H inductance if the current is lower than 1 A.

The DC voltage stress of D1 is ( $V_{BUS}+V_{OUT}$ ), which is typical 10 V. Considering voltage spike during converter switching, the Schottky voltage rating should be not lower than 20 V, and its current rating should be higher than 200 mA.

図 1. TIDA-050032 Schematic



The output capacitor is selected by the output ripple requirement, defined by 式 1. Setting 25-mV output voltage ripple at 200-mA loading condition, the effective output capacitance will be 4  $\mu$ F. Considering DC bias effect of the ceramic capacitor, at least a 10- $\mu$ F capacitor should be selected.

$$\Delta V_{OUT} = \frac{I_{OUT} \times D}{C_{OUT} \times f_{SW}} \quad (1)$$

where

- $f_{sw} = 1$  MHz, the switching frequency of the TLV61046A in CCM
- $D = 0.5$ , typical duty cycle at CCM

The ratio of R5 and R6 and internal reference voltage defines the voltage level at VSEN node, as shown in 式 2. Considering the forward voltage gap between the diode D2 and the Schottky D1, the VSEN voltage is set to typical 4.7 V. The sum of the R5 and R6 is approximately 2 K $\Omega$ , which adds 2.4 mA dummy load to VSEN. The dummy load is to improve the load regulation performance resulted from the non-ideal transformer and diodes. The R1 also acts as the same purpose.

$$V_{SEN} = \frac{R5 + R6}{R6} \times V_{REF} \quad (2)$$

where

- $V_{REF} = 0.798$  V
- R5 and R6 can be found in 図 1

The C2 connected to the  $V_{OUT}$  pin of the TLV61046A is to provide stable voltage for the IC's internal circuit. The capacitor also acts as snubber capacitor to reduce the voltage spike in the SW pin.

### 3 Hardware, Testing Requirements and Test Results

#### 3.1 Required Hardware

##### 3.1.1 Hardware

One DC power supply, one electronic load, and an oscilloscope are required in the test. the DC power supply is used to power the board with voltage from 4.5 V to 5.5 V, while the e-load can easily add 20 mA to 200 mA loading to the board. The oscilloscope is to observe the operating waveform of input, output, and other pins in the board.

#### 3.2 Testing and Results

##### 3.2.1 Test Setup

The test is set up with TIDA-050032 board. A 5-V power supply is connected to the VBUS and GND connection. An e-load is connected to 5-V output connection. The EN pin is connected to H to enable the board. The waveform can be captured in the connection or the pins of each of the components.

##### 3.2.2 Test Results

The efficiency and load regulation at different input voltage and ambient temperature can be found in [図 2](#) to [図 7](#).

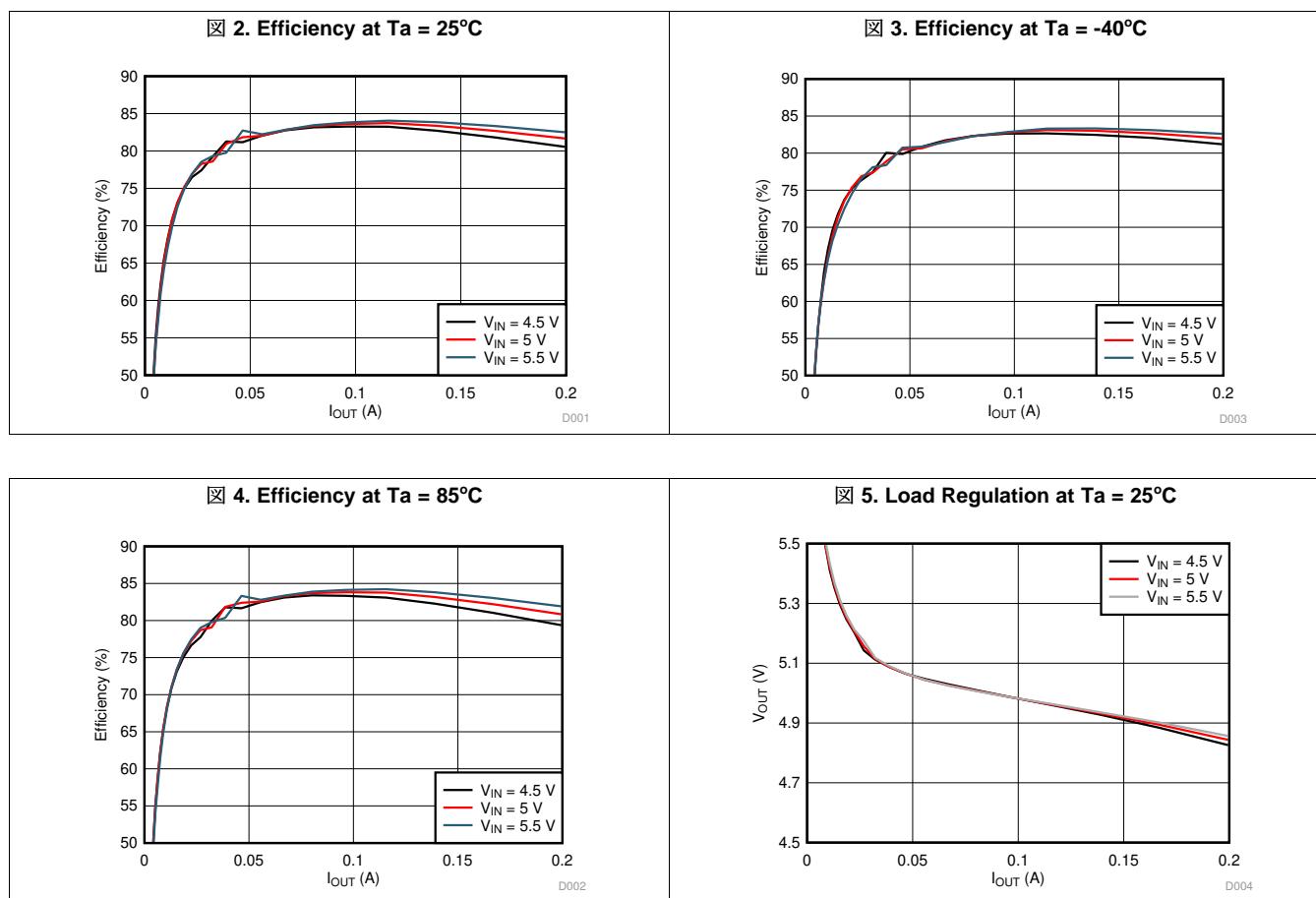
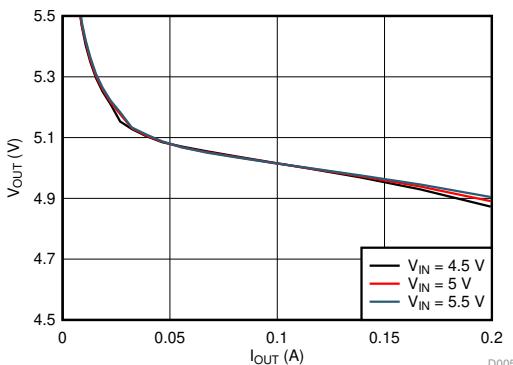
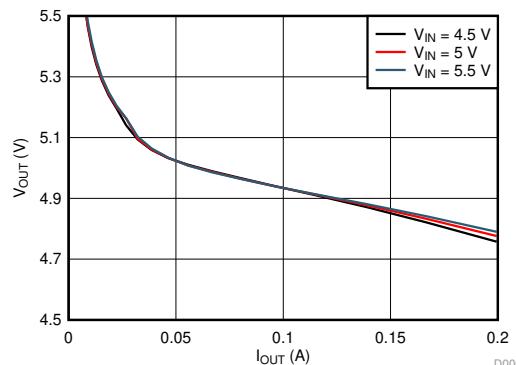
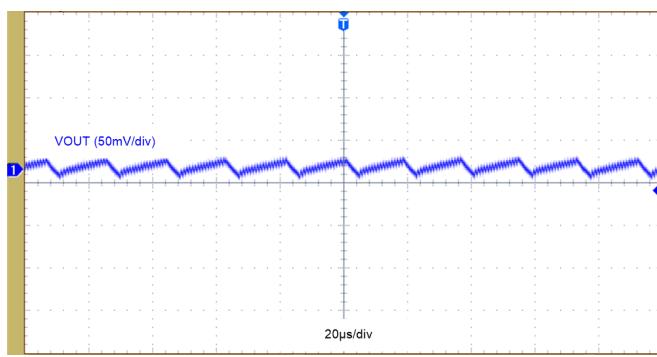
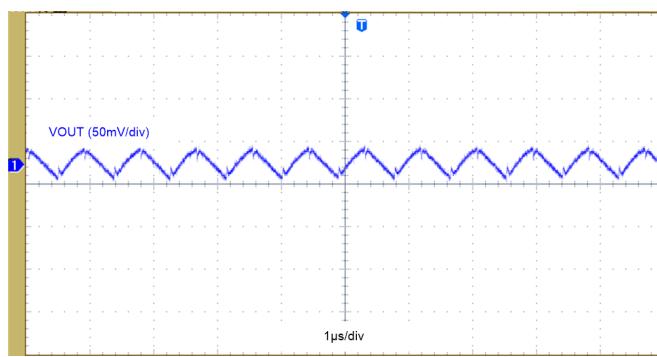


図 6. Load Regulation at  $T_a = -40^\circ\text{C}$ 図 7. Load Regulation at  $T_a = 85^\circ\text{C}$ 

The stable output ripple at 20mA and 200mA output current condition is shown in 図 8 and 図 9 respectively. The TLV61046A operates at power save mode at 20-mA loading condition. The ripple is less than 50 mV. At 200-mA loading condition, the ripple frequency is 1 MHz, and its peak-to-peak value is approximately 30 mV.

図 8. Output Voltage Ripple at  $I_{\text{OUT}} = 20\text{ mA}$ 図 9. Output Voltage Ripple at  $I_{\text{OUT}} = 200\text{ mA}$ 

The load transient between 20mA and 200mA is shown in 図 10. The waveform clearly shows that the DC output voltage drops 400 mV at full loading condition, but there is not oscillation during the load transient.

The startup waveform at 20mA loading condition is shown in 図 11.

図 10. Load Transient from 20 mA to 200mA

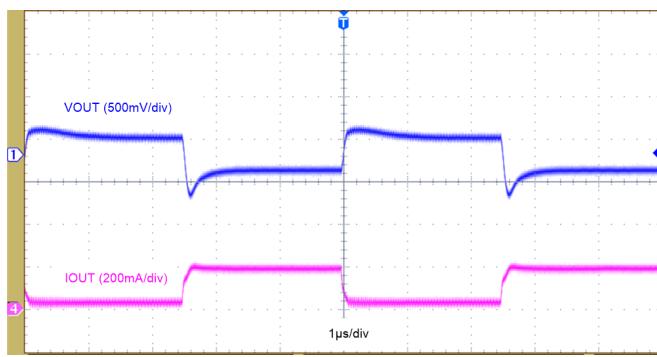
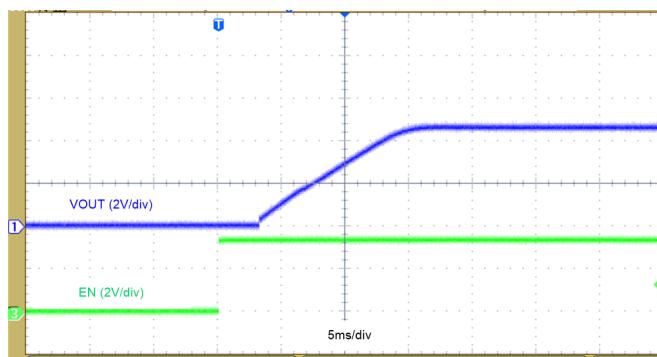


図 11. Startup Waveform at 20-mA Loading



## 4 Design Files

### 4.1 Schematics

To download the schematics, see the design files at [TIDA-050032](#).

### 4.2 Bill of Materials

To download the bill of materials (BOM), see the design files at [TIDA-050032](#).

### 4.3 PCB Layout Recommendations

#### 4.3.1 Layout Prints

To download the layer plots, see the design files at [TIDA-050032](#).

### 4.4 Altium Project

To download the Altium Designer® project files, see the design files at [TIDA-050032](#).

## 5 Related Documentation

1. [TLV61046A 28-V Output Voltage Boost Converter with Power Diode and Isolation Switch data sheet \(SLVSD82A\)](#)

### 5.1 商標

E2E is a trademark of Texas Instruments.

Altium Designer is a registered trademark of Altium LLC or its affiliated companies.

すべての商標および登録商標はそれぞれの所有者に帰属します。

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適したTI製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているTI製品を使用するアプリケーションの開発の目的でのみ、TIはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TIや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TIおよびその代理人を完全に補償するものとし、TIは一切の責任を拒否します。

TIの製品は、[TIの販売条件](#)、または[ti.com](http://ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TIがこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TIはそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022, Texas Instruments Incorporated