

Application Note

車載用 DC/DC コンバータの PCB 熱設計のヒント



概要

熱管理は、電源設計の非常に重要な要素の 1 つです。コンバータが高い周囲温度と密閉された空間で動作する必要があるような、車載用環境では特にこのことが当てはまります。このホワイト・ペーパーは、熱管理の業務をある程度円滑に進めることができるように、設計者向けの指針を掲載しています。

目次

1 はじめに.....	2
2 熱管理の目標.....	2
3 接合部温度の計算.....	3
3.1 レギュレータの接合部温度 (T_J).....	3
3.2 周囲温度 (T_A).....	3
3.3 消費電力 (P_D).....	3
3.4 熱抵抗 (θ_{JA}).....	4
4 パッケージ・タイプ.....	6
5 PCB の銅製ヒートシンク.....	8
6 PCB レイアウトに関するヒント.....	10
7 θ_{JA} の推定と計測.....	14
7.1 簡単な指針.....	14
7.2 データシートの曲線.....	14
7.3 簡略化された熱フローの表計算.....	15
7.4 オンライン・データベース.....	15
7.5 熱シミュレータ.....	15
8 放熱性能の測定.....	16
8.1 熱画像カメラ.....	16
8.2 熱電対.....	16
8.3 内部ダイオード.....	16
9 熱設計の例.....	17
10 まとめ.....	19
11 関連資料.....	19

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

熱管理は、電源設計の非常に重要な要素の 1 つです。コンバータが高い周囲温度と密閉された空間で動作する必要があるような、車載用環境では特にこのことが当てはまります。このホワイト・ペーパーは、熱管理の業務をある程度円滑に進めることができるように、設計者向けの指針を掲載しています。

2 熱管理の目標

熱管理の目標は、デバイスの最大接合部温度を安全な値以下に維持することです。この安全な値は、[図 2-1](#) の例に示すように、「絶対最大値」仕様のセクションのデータシート内に記載されています。

7.1 Absolute Maximum Ratings

Over the recommended junction temperature range⁽¹⁾

PARAMETER		MIN	MAX	UNIT
	VIN to PGND	-0.3	40	V
	EN to AGND	-0.3	40	V
	SYNC/MODE to AGND	-0.3	6	V
	VOUT_SEL and RT to AGND	-0.3	5.5	V
	RESET to AGND	-0.3	16	V
	FB to AGND (Fixed VOUT mode)	-0.3	16	V
	FB to AGND (Adjustable VOUT mode)	-0.3	5.5	V
	AGND to PGND	-0.3	0.3	V
	SW to PGND for transients of less than 10ns	-6	40	V
	BOOT to SW	-0.3	5.5	V
	VCC to AGND	-0.3	5.5	V
T_J	Junction temperature	-40	150	°C
T_{stg}	Storage temperature	-65	150	°C

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

図 2-1. 最大接合部温度の仕様

車載認証済みデバイスの場合、これは通常、125°Cまたは 150°Cになり、 T_{J-max} と呼びます。良好な熱設計により、あらゆる動作条件下において、コンバータ温度はこの値より低く維持されます。

3 接合部温度の計算

式 1 は、接合部温度を計算するために重要な事項を示しています。次のセクションでは、それぞれの用語の意味とその判定方法について詳しく説明します。

$$T_J = T_A + P_D \times \theta_{JA} \quad (1)$$

3.1 レギュレータの接合部温度 (T_J)

T_J は、コンバータ動作中の半導体ダイの平均温度です。レギュレータ内で消費される電力により、接合部温度が動作中の周囲よりも高くなります。熱設計では、この温度を T_{J-max} 以下に維持する必要があります。安全な最大接合部温度は、レギュレータの設計時点で固定され、変更できません。IC ダイのメタライゼーション内の電流密度によって、最大接合部温度が制限されます。高温になると、金属の相互接続媒体を強化することが必要になるため、レギュレータが大型になり、コストが上がります。 T_{J-max} を超えても通常、損傷は発生しません。これは、ほとんどのレギュレータには、サーマル・シャットダウン保護機能が組み込まれており、温度が T_{J-max} を超えると、コンバータがシャットダウンされるからです。ユーザーは、このアプリケーションの場合に、 T_{J-max} の仕様値をどれくらい下回ればいいのかを決定する必要があります。多くの企業には、特定の状況で許容される最大接合部温度に対する一般的な指針がありますので、当然、これらの指針に従う必要があります。指針は簡単です。接合部温度が低いほど、デバイスの信頼性は高くなります。信頼性と時間 / 温度との関係を計算することもできますが、ここでは範囲外なので説明しません。逆に、低過ぎる温度を選択すると、そのアプリケーションで実現できる最高周囲温度または消費電力が制限されます。式 1 を参照してください。

3.2 周囲温度 (T_A)

最大周囲温度は、アプリケーション環境によって固定されます。 T_A と T_{J-max} が固定されているため、設計者は消費電力と熱抵抗のみを使用して、温度仕様に適合させることができます。最大周囲温度が低いほど、任意のレギュレータの T_{J-max} を容易に適合させることができます。周囲温度が高いと、設計者は高効率のレギュレータ、または熱抵抗の優れた大型パッケージ、またはその両方を使用せざるをえません。強制空冷を使用して周囲温度を下げることもできますが、実用的ではない場合もあります。いずれを選択しても、ソリューション全体が高価になり、大型化します。

3.3 消費電力 (P_D)

消費電力は、式 2 で計算できます。

$$P_D = V_{OUT} \times I_{OUT} \times \frac{1 - \eta}{\eta} \quad (2)$$

コンバータの効率は、 η で表します。これまで述べたように、効率はある程度、設計者の制御範囲内にあります。最大出力電力 ($V_{OUT} \times I_{OUT}$) はアプリケーションで設定しますが、効率の良いデバイスの選択肢はいくつかあります。もちろん、効率が高いほど、消費電力は低くなります。入力電圧が低いと、レギュレータの効率が向上する傾向があります。たとえば、DC/DC コンバータの出力が 3.3V の場合、5V レールを使用してコンバータに電力を供給すると (12V のような若干高い電圧ではなく)、効率の向上に役立ちます。また、スイッチング周波数もコンバータの損失に大きな影響を与えます。低いスイッチング周波数を選択すると、周波数に依存する損失が低減されます。ここでのトレードオフは、大型の LC フィルタが必要なことです。これにより、ソリューション・サイズが拡大し、コスト上昇に繋がる可能性があります。電力損失を低減すると、システムに対しても別のメリットが生まれます。発生する熱が少ないと、他の部品がさらされる周囲温度も低くなるため、全体的な信頼性の向上に繋がります。この式で使用される効率は、データシートに記載されているか、実際の動作条件に基づき測定されています。一部の場合、公開されている効率にインダクタ内の損失が含まれます。インダクタ抵抗が分かっている場合、式 3 を使用して、これらを概数で把握できます。

$$P_{inductor} \approx I_{OUT}^2 \times R_{inductor} \quad (3)$$

式 2 から式 3 を単純に引くだけで、レギュレータ内の電力損失の近似値を得ることができます。インダクタの全消費電力は AC 損失と DC 損失で構成されますが、この例の目的により、DC 電力損失のみが考慮されています。これは、記載のインダクタの抵抗値で表されます。インダクタのより正確な損失モデルが必要な場合には、インダクタ・メーカーにご相談ください。

通常、ほとんどのデータシートに記載されている効率は、周囲温度 25°C で測定されます。それより温度が高い場合、効率は若干低下します。多くの場合、レギュレータ・メーカーは高温での効率データを提供可能で、消費電力の計算の際に役立ちます。いずれの場合でも、公開された曲線を使用して、詳細なユーザー条件下での効率を推定でき、この数値を 1 ポイントまたは 2 ポイント減らして、より高い温度での動作を実現することができます。表 3-1 は、レギュレータの動作条件が効率にどのように影響するかを示しており、データシートに記載されていない条件下での効率を推定するために使用できます。

表 3-1. システム・パラメータによる効率の変動

状態	効率への影響
入力電圧	電圧が増加すると減少
出力電圧	電圧が増加すると上昇
スイッチング周波数	周波数が増加すると減少
周囲温度	温度が上昇すると減少

3.4 熱抵抗 (θ_{JA})

この評価基準は、デバイスの接合部から周囲の空気への全熱抵抗です。これは°C/Watt という単位であり、電気抵抗として考えることができます。この場合、消費電力は電流のようにふるまい、温度降下は電圧のようにふるまいます。消費電力に θ_{JA} を乗じると、周囲から接合部への温度変化が得られます。これが基本的に式 1 が表すものです。熱抵抗が低いほど、任意の消費電力と周囲温度に対して、該当する接合部温度が低下します。熱管理の現実の目標は、任意のアプリケーションの制限事項セットに対して、可能な限り低い θ_{JA} を得ることです。

評価基準 θ_{JA} は、式 1 における最も重要なパラメータであり、計算、推定、または測定が最も困難なものです。

この説明において、ここから終わりまでは、熱抵抗に影響を与える多くの要因に注目し、この重要なパラメータを推定します。

3.4.1 熱評価基準

ほとんどのデータシートには、熱特性表に、 θ_{JA} の値とその他の情報が記載されています。図 3-1 に、LM636x5-Q1 3.5V ~36V、1.5A および 2.5A 車載用降圧型コンバータのデータシートの例を示します。

THERMAL METRIC ⁽¹⁾		LM636x5	LM636X5	UNIT
		DRR0012 (WSON)	HTSSOP (PWP)	
		12 PINS	16 PINS	
$R_{\theta JA}$	Junction-to-ambient thermal resistance ⁽²⁾	47.4	43.1	°C/W
$R_{\theta JC(top)}$	Junction-to-case (top) thermal resistance	44.6	35.4	°C/W
$R_{\theta JB}$	Junction-to-board thermal resistance	20.7	18.5	°C/W
Ψ_{JT}	Junction-to-top characterization parameter	0.7	0.9	°C/W
Ψ_{JB}	Junction-to-board characterization parameter	20.7	18.5	°C/W
$R_{\theta JC(bot)}$	Junction-to-case (bottom) thermal resistance	6.3	4.5	°C/W

(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application report.

(2) The value of $R_{\theta JA}$ given in this table is only valid for comparison with other packages and can not be used for design purposes. These values were calculated in accordance with JESD 51-7, and simulated on a 4-layer JEDEC board. They do not represent the performance obtained in an actual application. For design information please see the [Maximum Ambient Temperature](#) section.

図 3-1. デバイスのデータシートからの標準的な熱評価基準

この表に記載の θ_{JA} (または $R_{\theta JA}$) の値は、実際のアプリケーションには必ずしも適用されるとは限らないきわめて特殊な条件下で取得されます。通常、 θ_{JA} の値は、適切な PCB レイアウトで達成できる値よりもかなり大きくなります。このため、表の値を設計の目的で使用することはできません。この値のおもな使用法は、さまざまなレギュレータとさまざまなパッケージの違いを比較することです。ここに示すように、この表の他の評価基準は非常に役立ちます。ダイ・アタッチ・パドル (DAP) を持つパッケージでは、デバイスの底部に対する θ_{JC} (または $R_{\theta JC(bot)}$) の値も重要です。式 4 に、このパラメータの使用法を示します。

$$\theta_{JA} = \theta_{JC} + \theta_{SA} \quad (4)$$

この式では、 θ_{SA} はヒートシンクから周囲の空気への熱抵抗です。通常、 θ_{SA} の値は既知ではなく、 θ_{JA} は対象となる真の値です (式 1)。ただし、一部の計算ツールでは、全体的な放熱性能を推定する際に、 θ_{JC} を必要とします。また、 θ_{JC} の値が小さいと、全体的な θ_{JA} の低減に役立ちます。

表内に、「熱抵抗」と呼ばれるこれらの評価基準用語と「熱パラメータ」と呼ばれる用語があることがわかります。熱抵抗値は、評価基準名で指定される経路内にすべての電力が流れると仮定して、定義、測定されます。一例としては、 θ_{JC} (または $R_{\theta JC(bott)}$) では、接合部から底部の DAP にすべての電力が流れていると仮定されます。接合部から周囲環境まで、システム全体の熱管理を設計する際は、これらの評価基準が最も重要です。熱パラメータは、評価基準名で指定される経路内に一部の電力のみが流れていると仮定して、定義、測定されます。一例としては、パラメータ Ψ_{JT} を使用して、熱電対または熱画像カメラによりケース上部温度を測定し、接合部温度を計算します。この計算については、[セクション 8.1](#) で説明します。基本的に、「 Ψ 」パラメータは、測定値に基づきシステムの評価 / テストを行う際に使用します。「 θ 」抵抗は、システムの放熱性能を設計または計算する際に使用します。PCB を下部の DAP 接続で使用せずに、ヒートシンクをパッケージの上部で使用すると仮定します。熱のすべてではなくとも、大半が上部ヒートシンクを流れているというのが、安全な仮定になります。この場合、全体的な性能を計算するために、 Ψ_{JT} パラメータよりも、抵抗 $R_{\theta JC(top)}$ を使用します。両方の評価基準値が「接合部」から「上部」への熱フローを示している場合であっても、使用する正しい値は $R_{\theta JC(top)}$ になります。また、パラメータ Ψ_{JB} は便利です。式 6 を使用して、基板温度 T_B を使用して T_J を推定できます。熱評価基準の詳細とその測定 / 使用方法については、『[半導体および IC パッケージの熱評価基準](#)』を参照してください。

4 パッケージ・タイプ

パッケージのタイプは、放熱性能に大きな影響を与えます。この説明では、パッケージをパッケージの下部にダイ・アタッチ・パドル (DAP) があるものと、そうでないものの 2 つの主要なグループに分けています。もちろん、パッケージと他の多くの重要な機能には、さらに多くの違いがありますが、この違いは熱の観点から最も重要なものです。図 4-1 が示すように、LMR33630 は HSOIC とフリップチップ (または HotRod™) の両方の QFN パッケージで供給されることはその一例です。

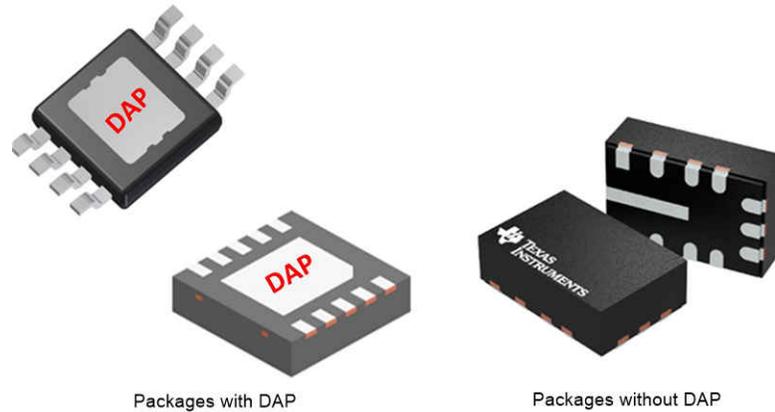


図 4-1. LMR33630-Q1 パッケージのバリエーション

このデバイス・ファミリーでは、図 4-2 が 2 つのパッケージ間の θ_{JA} 内の差を示しています。この値は JEDEC 標準ボードに基づいており、HSOIC パッケージの熱抵抗値が大幅に低いことが容易に分かります。また、トレードオフも明らかです。この例では、HSOIC パッケージは、フリップチップ QFN の面積の 3 倍を超えています。また、QFN パッケージは、ピンが完全に露出している大型パッケージよりも PCB への組み付け時に注意が必要です。図 4-3 と 図 4-4 を参照すると、これらの 2 つのパッケージ例の間の熱抵抗の違いを簡単に説明できます。HSOIC には、大型の金属製の DAP があり、レギュレータ・ダイに直接取り付けられています。また、DAP は、PCB の銅製ヒートシンクに半田付けされています。これにより、ダイ (熱発生源) からヒートシンクと外気温への非常に抵抗の低い経路が得られます。その結果、熱の約 80% が DAP を通過し、20% がリード線を通り、プラスチックを通るのはごくわずかとなります。これにより、DAP 下側の銅 (通常は電気的なグラウンド) がパッケージの熱を除去するのに非常に効果的になります。

フリップチップ・パッケージでは、ダイ (またはサブストレート) の背面が PCB から離れて上向きになります。PCB への金属的な接続はパッケージ・ピンを通過してのみ行われます。これにより、熱が通過する経路が非常に制限されることを余儀なくされ、有効な熱抵抗が増加します。また、これは、ヒートシンクとしての機能を実現するため、ピンへの銅経路はできるだけ大きくする必要もあることも示しています。DC/DC コンバータの場合、VIN、GND、および SW ピンは放熱効果がきわめて高いので、幅広くしておくべきです。

もちろん、これらは設計者が利用できる各種電源パッケージのうち、わずか 2 例にすぎません。テキサス・インスツルメンツでは、優れた放熱性能と小型サイズの両方のメリットを実現するさまざまなパッケージ・タイプをご用意しています。車載認証済みの LM63635-Q1 はその一例です。このデバイスは、DAP を持つ小型の 3.00mm × 3.00mm WSON パッケージで提供され、より大型のパッケージと同等の性能を実現します。

JEDEC 標準ボードは、フリップチップ QFN と HSOIC の違いを過剰に強調しているので注意してください。実際の多くのアプリケーションでは、この 2 つのパッケージの間で全体的な θ_{JA} の値を比較できます。フリップチップ QFN の場合、

DAP を持つパッケージに比べ、より多くの PCB 銅箔部分が必要になります。いずれの場合でも、上記のように、表記載の θ_{JA} の値は、設計目的には使用できません。

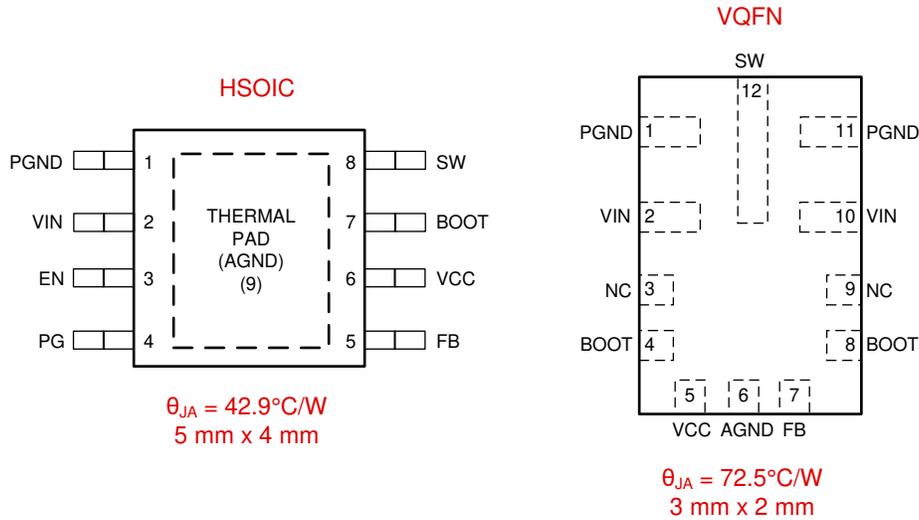


図 4-2. HSOIC と VQFN の性能の比較

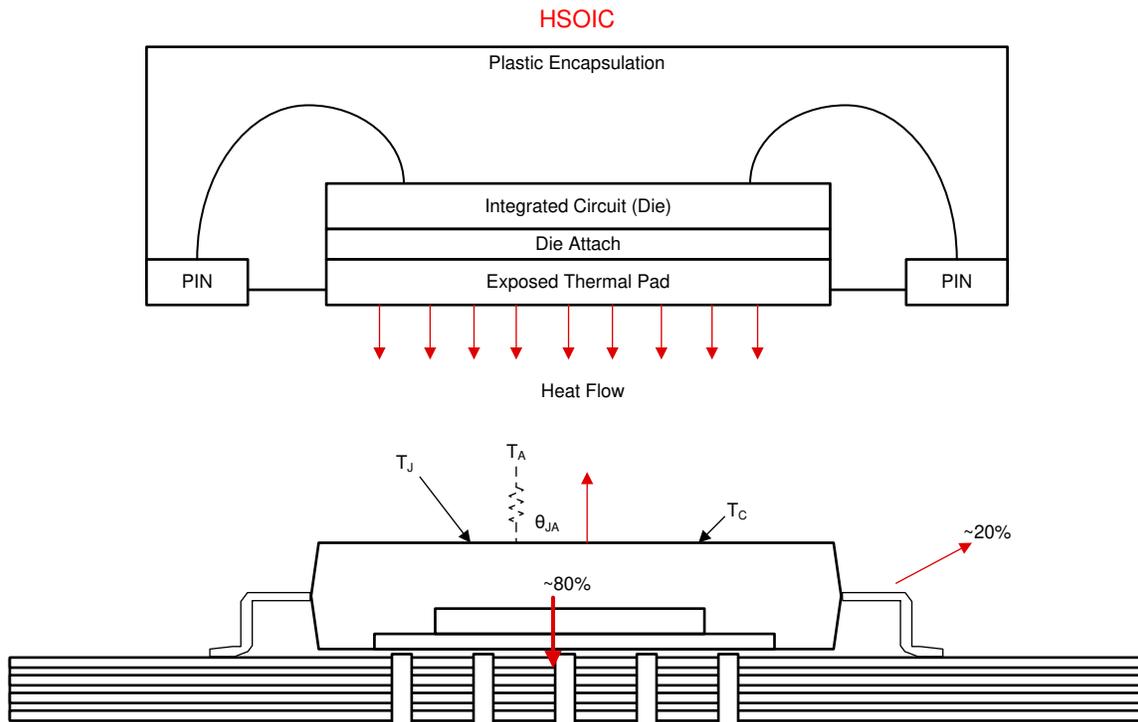


図 4-3. HSOIC パッケージ内の標準的な熱フロー

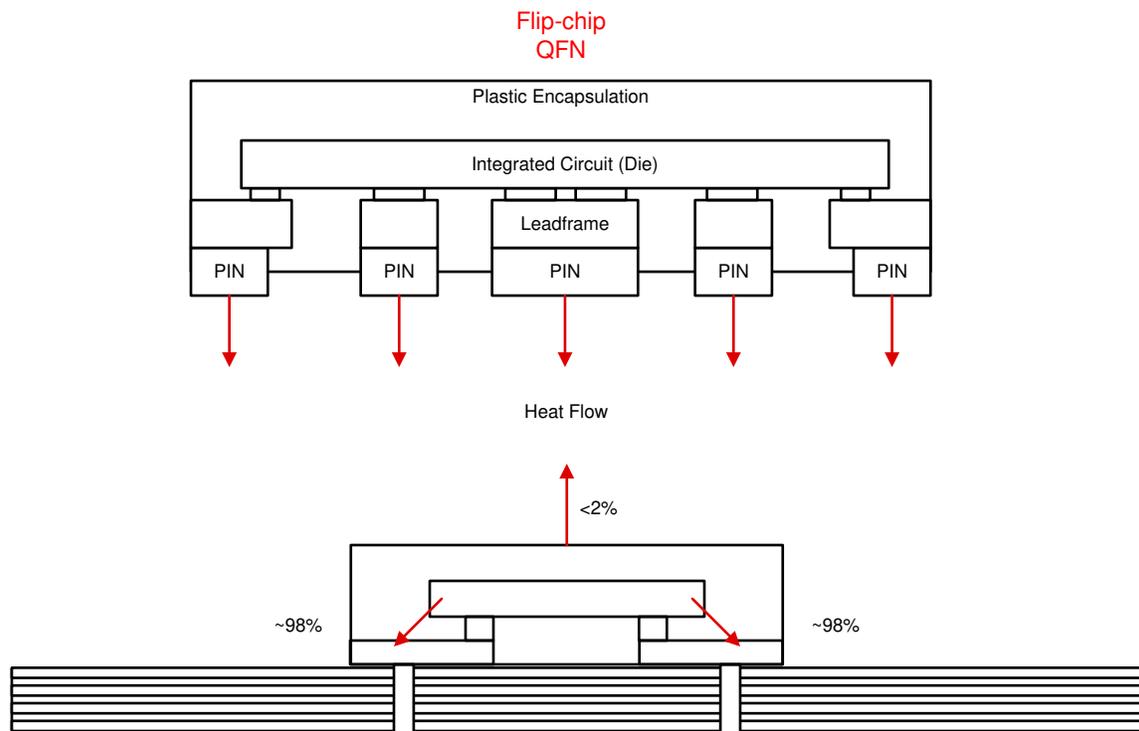
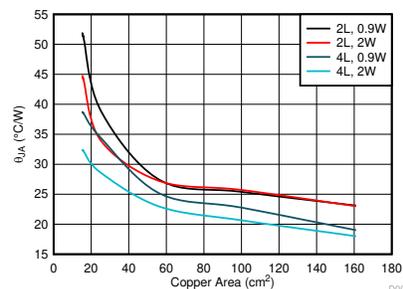


図 4-4. VQFN パッケージ内の標準的な熱フロー

5 PCB の銅製ヒートシンク

前述のように、PCB の銅箔面はレギュレータのヒートシンクとして機能します。銅の面積と厚さ（重量）が重要です。ほとんどの熱は、コンバータと同じ面にある層を経由して周囲に消散します。良好な熱的、電気的接続を実現するため、DAP は、この平面に直接しっかりと半田付けする必要があります。ほとんどのデータシートには、非常に詳細な条件のセットに対して、全体的な熱抵抗 (θ_{JA}) と銅箔部分との関係の曲線が記載されています。図 5-1 に、WSON パッケージ内の LM63635-Q1 の例を示します。これらの曲線から明らかになる重要な点は、面積が大きいほど熱抵抗は小さくなり、熱性能が向上することです。また、銅箔部分の値が大きな領域では、収穫逡減点に達していることも明らかです。

図 5-1. LM63635-Q1 WSON の場合の θ_{JA} と銅箔部分との関係

このグラフには、凡例に表示されている前提条件に加え、提供されているデータに対する基本的な前提条件が多数あります。まず、より多くの層を使用すると、熱抵抗の低減に役立ちます。外層は、レギュレータから外側周囲へ熱を移動する際に最も効果的です。図 5-1 では、「2L」は 2 層基板を、「4L」は 4 層基板を示していることに注意してください。DAP の下に適切なサーマル・ビアを設けることで、基板を通過し、反対側の層にきわめて効果的に熱を移動させることができます。内部層は PCB 素材によってある程度遮蔽されているため、放熱時の効果はそれほどありませんが、多少の効果はあります。次に、銅の厚さまたは重量です。銅を厚くすると、熱抵抗が少なくなります。テキサス・インスツルメンツでは、上層と下層に少なくとも 1 oz/ft^2 を、2W 以上の消費電力の場合、 2 oz/ft^2 を推奨します。また、ビアのサイズと数も重要です。各ビアの熱抵抗はその付近と同様であるため、ビアの数が増加すると、一定の限界点まで全体の抵抗が減少します。12mil (0.5 oz/ft^2 銅箔) のサーマル・ビアを推奨します。これまで説明したように、サーマル・ビアの最も効果的な位置は DAP の下です。ただし、レギュレータの周囲または付近にビアを配置することでも、基板の熱抵抗を低減することができます。最

後に、[図 5-1](#) の凡例内の消費電力に基準が設定されていることに注目します。これは、[式 1](#) が消費電力に対して θ_{JA} が一定であると仮定しているため、不思議に見えます。実際には、 θ_{JA} は消費電力に応じてある程度変化するため、 θ_{JA} の推定、計算、測定のプロセス全体が複雑になります。消費電力が大きくなると、さらに温度低減を図る必要があり、そのため、放射線と対流の両方を目的とした、ある程度効率的なヒートシンクが必要になります。ただし、この説明においては、 θ_{JA} は電力消費からは独立しており、放熱性能を推定または測定する際に仮定されたパワー・レベルを述べています。

これまで説明したすべての検討事項は、DAP を持たないパッケージにも適用されます。[セクション 4](#) で述べたように、このタイプのパッケージから熱を放出するには、さらに少し困難があります。この場合、デバイスのピンを通過させ、比較的狭い経路を経由させてから PCB へ熱を流す必要があります。その結果、VIN、SWITCH、GND ピンにつながる銅は、実際に可能な範囲で幅広くしてください。

6 PCB レイアウトに関するヒント

前セクションに記載した検討事項に加え、考慮すべき詳細がさらに複数あります。レギュレータは、周囲の PCB と比較して、「ポイント」熱源とみなすことができます。図 6-1 に示すように、熱はこのソースから放射的に伝播されます。図に示すように、熱フローでは「ピザ」をカットしたスライスを思い浮かべてください。この例では、PCB の銅面に沿って熱が流れます。良好な放熱性能を実現するために、この放射状の経路を遮らないことが重要です。

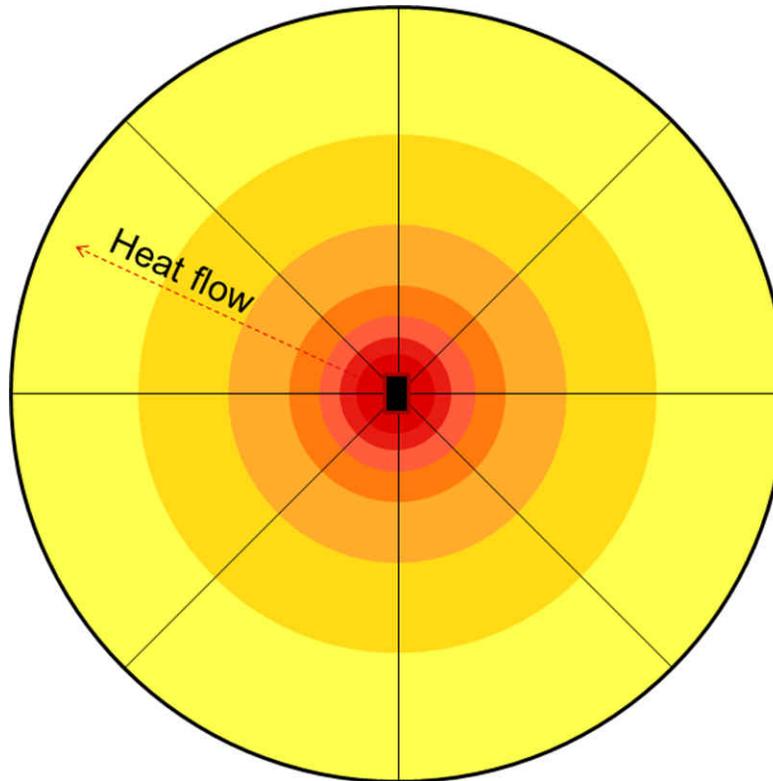


図 6-1. 「ピザ」スライス内の熱フロー

このモデルから、重要なポイントを 2 つ学習できます。最初に、スライスの「先端」を熱ソースに適切に接続し、スライス全体がヒートシンクとして効果的に機能するようにしてください。つまり、デバイス付近の熱面をカットしないようにします。また、熱を発生するソースとは反対の側に重要ではないコンポーネントを配置した方がよいことも意味します。次に、熱面の分割を完全に回避することはできません。理由は、重要な外付け部品とともに、レギュレータには接続部を設ける必要があるからです。このモデルでは、カット部分を可能な限り放射状にする必要があることが示されています。図 6-2 に、適切な事例と不適切な事例の例を両方示します。

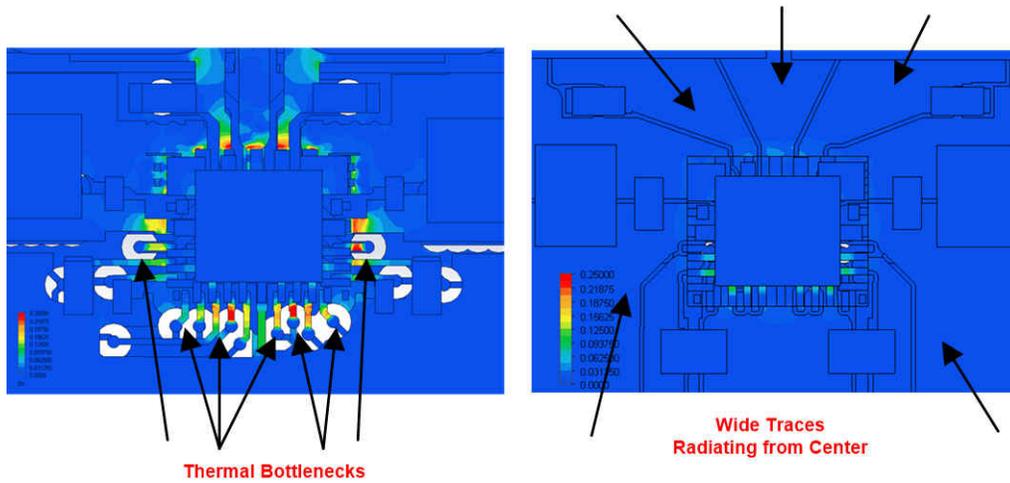


図 6-2. 2つの PCB レイアウト間の熱フローの比較

このテーマは、図 6-3 に示す、フリップチップ・パッケージ内の LMR33630-Q1 のレイアウト例で引き続き説明されます。これは、中心から放射される厚く、幅広いパターンによる同様の方法を示しています。

良好な熱設計のもう 1 つの側面は、複数の熱発生ソースにいかんして対処するかということです。スイッチング・レギュレータの場合、コンバータとインダクタの両方が電力を消費します。通常、良好な電気設計では、これらの部品をお互いに近接して配置することが要求されます。熱を発生する部品をお互いに近接するように配置すると、放熱性能に対して想像以上に大きな影響を及ぼす可能性があります。熱を発生する部品には、図 6-4 に示すように、部品パッケージの約 18 倍の面積の「サーマル・フットプリント」があります。サーマル・フットプリントとは、パッケージの放射線や対流に強く関与する PCB の面積です。これらのサーマル・フットプリントが重なることが許容されると、部品温度が大幅に上昇します。パッケージがパッケージ寸法の約 2 倍に近づくと、効果が最大限に大きくなります。図 6-5 に、この非線形効果を示す測定データを示します。

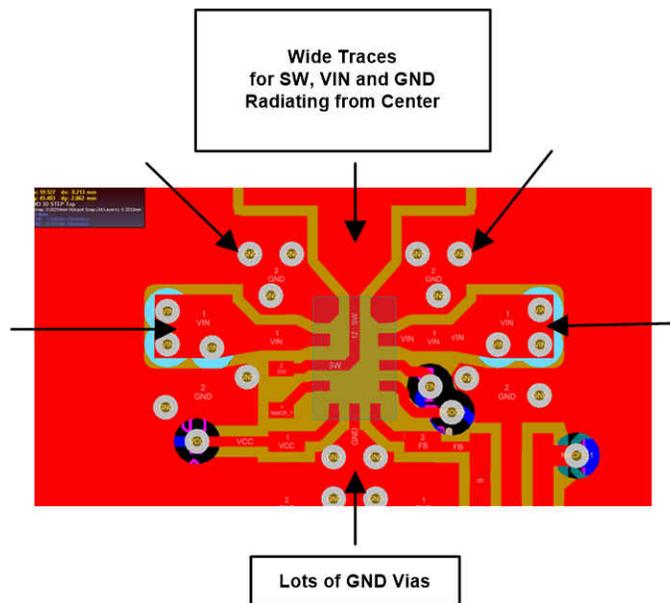


図 6-3. 優れた放熱性能を実現するための LMR3363-Q1 RNX PCB レイアウト例

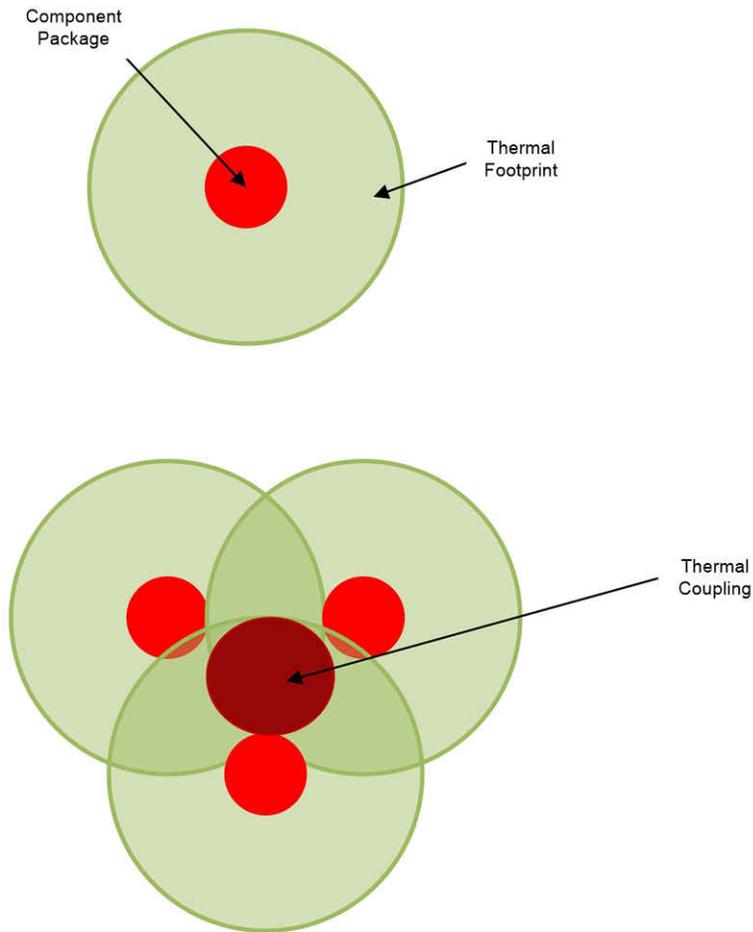


図 6-4. サーマル・フットプリントの概念の例

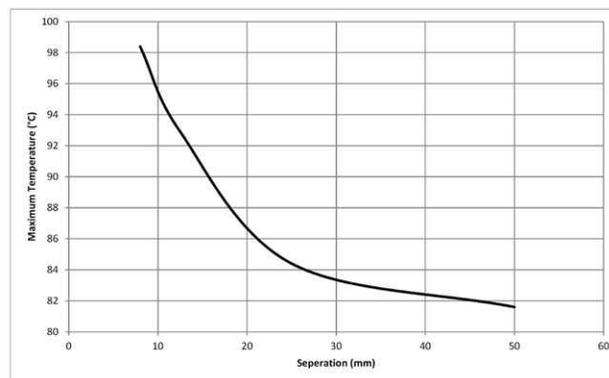
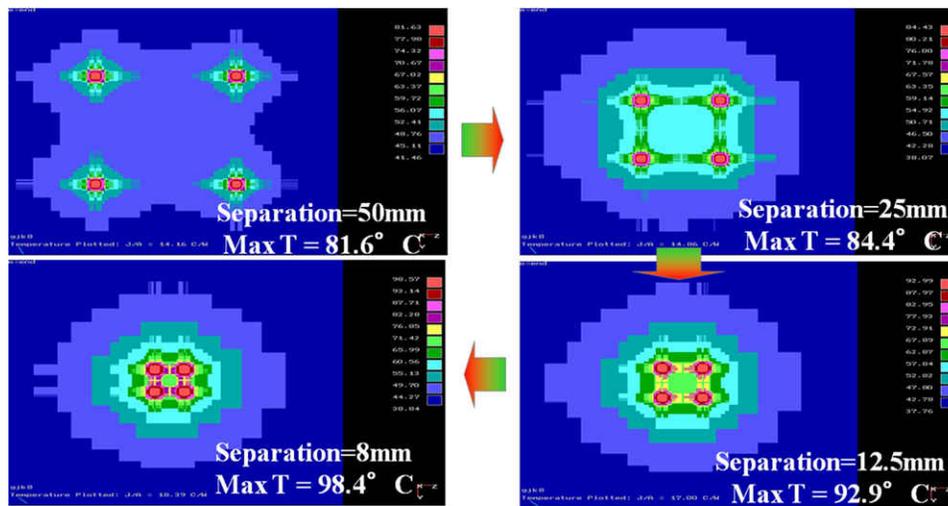


図 6-5. 部品の密集化の効果を示す測定値

熱に関する検討事項は、DC/DC コンバータに対する適切な PCB レイアウトに対して行われるものだけではないことに注意してください。一部の重要な部品は、コンバータの近くで、コンバータと同じ面に配置する必要があります。また、スイッチ・ノード上に幅広いパターンを配置すると、EMI の問題を悪化させることがあります。また、コンバータ・インダクタも大きな電力を消費します。ただし、これは通常、スイッチ・ノード面積を最小限に抑えるため、デバイスの近くに配置する必要があります。すなわち、適切なエンジニアリング設計で、妥協点を見つける必要があるということです。全体として優れた PCB 設計を行うための最適なリソースは、レギュレータのデータシートに記載されており、そこに記載の推奨事項には必ず従ってください。表 6-1 に、優れた熱 PCB レイアウトについての最良事例をまとめて、いくつか示しています。

表 6-1. PCB レイアウトの最良事例

DAP を持つパッケージを使用する	このオプションが利用可能な場合、全体的な θ_{JA} が低減され、目標とする放熱性能を達成しやすくなります。
銅層をデバイスと同じ側で最大化する。	この層は通常グラウンドで、デバイスにとって最も効果的なヒートシンクとして機能します。
利用可能な銅で最も厚いものを使用する。	銅が厚いと、熱抵抗を低減させることができます。
デバイス付近の PCB パターンの幅を広げる。	幅広いパターンを使用することで、熱抵抗を低減させることができます。
熱フロー内の遮断を避ける	銅層の配線には、「ビザ」スライスの考え方を使用します。
サーマル・ビアの適切な利用	熱抵抗の低減に役立つ、銅面をお互いに接続するのに十分な数のビアを使用します。特に DAP の下で当てはまります。
熱を発生するソースの密集化を避ける	PCB レイアウトの計画時には、インダクタなど、熱を発生するソースのサーマル・フットプリントを考慮してください。

7 θ_{JA} の推定と計測

これまで記載のとおり、熱管理の最終目標は、デバイスの接合部温度を目的の制限値内に維持することです。接合部温度を推定するために重要なのは、 θ_{JA} の良好な推定値を生成することです。利用可能なリソースに応じて、推定値を導き出す方法は複数存在します。良好な推定値を取得するための最良の方法は、高度な熱モデリング・プログラムを使用することです。これは、時間が掛かり、費用も掛かるかもしれない方法です。以下に概要を述べる方法は、精度は下がりますが、完全な熱解析を実行するより大幅に短時間で行うことができ、PCB / パッケージの組み合わせが目的通りに機能するかどうかについての十分な判断材料となります。熱計算の方法について一般的な検討事項の 1 つは、ヒートシンクとして動作する「効果的な」銅箔部分を決定することです。高密度実装の PCB では、レギュレータはシステム全体のわずかな部分であり、また、PCB の銅箔部分全体が電源のヒートシンクとしての動作には効果がないことは明白です。ここで以下のような疑問が生じます。「放熱を効果的に行うには、コンバータ / インダクタ周囲の銅箔部分の大きさをどれくらいにするのがよいか」。これに対する答えは、上記のサーマル・フットプリントに関係しており、あらかじめ経験上の判断を行うことが必要です。最初に、効果的な銅箔部分は、発熱する部品の面積の約 18 倍と概算できます。ただし、銅箔面を遮断するコネクタなどの部品は、熱の流れを妨げ、ヒートシンクの効果的な面積が減少する傾向があります。一方で、アルミ電解コンデンサなどの大型表面実装部品は、追加のヒートシンク素子として機能し、放熱性能が向上する傾向があります。後述の例は、これらの複数の検討事項を明確にするのに役立ちます。

7.1 簡単な指針

他の方法が利用できない場合は、式 5 を使用して、DAP を持つパッケージの熱抵抗を推定できます。または、式を再構成して、任意の必要な熱抵抗に対する PCB の銅箔部分を確保できます。この式では、1 オンス銅、上層と下層間の完璧な接続、および 1W の消費電力を使用した、破損していない面を仮定しています。

$$\theta_{JA} \approx \frac{500}{\text{Copper Area (cm}^2\text{)}} + \theta_{JC} \quad (5)$$

ここでは、銅製ヒートシンクの面積は平方 cm で、 θ_{JC} はレギュレータのデータシートに記載されています。HSOIC パッケージの LMR33630 を使用する例を紹介します。20cm² の銅箔部分と、 $\theta_{JC} = 4.3^\circ\text{C/W}$ を仮定すると、 $\theta_{JA} \approx 29^\circ\text{C/W}$ と仮定します。これは、データシート曲線内の値と比較しても、同等以上の精度です。また、これは類似のパッケージに対する 図 5-1 に示すデータに近くなっています。この式は非常に大まかな推定値であることに注意し、 $\pm 50\%$ 程度より近い値の場合、この式に依拠しないでください。

7.2 データシートの曲線

多くの最新のコンバータ製品は、データシートに銅箔部分に対する θ_{JA} の曲線を記載しています。これらの曲線は、この目的で作成された専用 PCB 上で測定された実際のデータを表しています。LMR336x0 と LM636x5-Q1 ファミリーなどのデバイスは、これらのデバイスで利用可能なパッケージに対して、このデータを提供します。図 5-1 に例が示されています。これらの曲線を取得する前提の仮定や条件について、これらにより、予測可能な放熱性能を十分に推定できます。「ディレーティング」曲線と呼ばれる、最大出力電流と周囲温度との関係を示す曲線がデータシートに記載されていることも多くあります。これらの曲線は、 θ_{JA} の仮定値から取得され、指定された条件下における任意の周囲温度での最大出力電流を推定するために使用できます。

7.3 簡略化された熱フローの表計算

表計算と複数の簡略化された仮定を使用して、基本的な熱フロー式を解くことができます。『AN-2020 過去ではなく、現在の識見による熱設計』アプリケーション・レポートと付属の表計算を使用すると、さまざまな PCB 設計に対する熱抵抗を簡単に計算できます。計算ツール出力のスナップショットを **図 7-1** に示します。

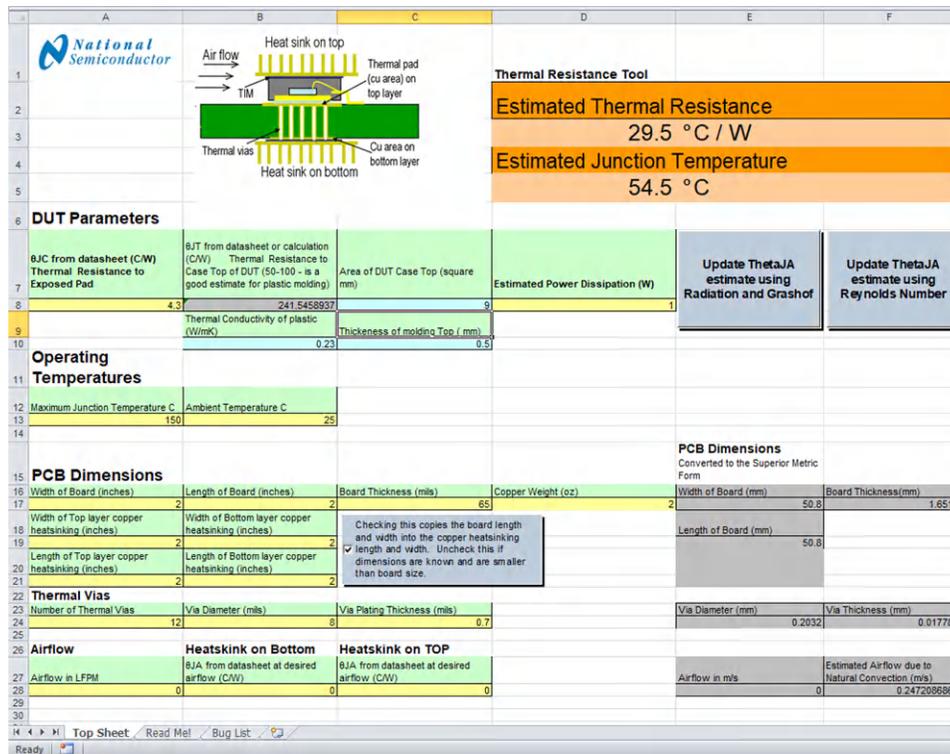


図 7-1. PCB 熱計算ツールのスクリーンショット

4 平方インチ (約 26cm²) の基板の場合、この計算ツールで約 29°C/W の θ_{JA} が得られます。これは、**図 5-1** のデータと、簡略化されたガイドラインの推定値と比較しても同等以上の精度です。この表計算では、設計に使用されるサーマル・ビアの数とサイズも考慮されています。このツールを使用すると、アプリケーションの熱性能に対して、さまざまな PCB 設計が及ぼす影響を迅速かつ容易に検討できます。詳細については、『AN-2020 過去ではなく、現在の識見による熱設計』アプリケーション・レポートを参照してください。

7.4 オンライン・データベース

テキサス・インスツルメンツでは、多くのテキサス・インスツルメンツ製品に対してオンライン計算ツールを用意しています。このツールを使用すると、任意のデバイスの接合部温度と消費電力を推定できます。詳細については、『PCB 熱計算ツール』を参照してください。

7.5 熱シミュレータ

熱性能を判定するための最も正確な方法は、熱解析用に設計された多数の有限要素タイプ・シミュレータの 1 つを使用することです。これらのツールの使用法は非常に複雑で、PCB とデバイス・パッケージに関する詳細な情報を必要とします。しかし、大企業の多くでこれらのツールを所持し、このタイプの解析を実行することに特化した総合的なグループも存在する場合があります。利用可能な場合は、この方法を使用すべきです。

8 放熱性能の測定

計算と実際の性能との間に確実な関係性を持たせるには、レギュレータの接合部温度を測定する必要があります。このセクションでは、温度を測定する 3 つの方法について説明します。任意の状況に応じて、実際の接合部温度を判定するために適用できる方法は、他にもあるので注意してください。

8.1 熱画像カメラ

接合部温度を測定する最も利便性が高く信頼性の高い方法は、おそらく熱画像カメラを使用することです。これらのデバイスは高価な場合もありますが、レギュレータだけではなく、PCB 上の広い範囲の温度を確認できます。これは、PCB 上の「ホット・スポット」領域について、新規設計を評価する際に役立ちます。IR タイプのシンプルな温度プローブも便利ですが、取得できる温度は 1 つだけであり、カメラほど正確ではありません。これらの機器は、デバイスの表面温度を表示することに注意してください。表面温度は、式 6 を使用して、接合部温度に変換されます。

$$T_J = P_D \times \Psi_{JT} + T_{\text{camera}} \quad (6)$$

これらのカメラは通常、測定対象の物体に対して一定の熱放射率を想定しています。一部の部品（または露出した銅）は、ある程度反射することがあり、判断を誤るような温度測定値が得られることがあります。IC パッケージはつや消し黒の色をしているので、デバイスを変更しなくても、カメラは正確な温度測定値を取得できます。

8.2 熱電対

熱電対 (TC) を使用して、レギュレータ・ケース温度を測定することもできます。この方法は、カメラを使用するよりも複雑で、時間もかかります。TC は、プローブ対象のパッケージよりもかなり小さくする必要があり、良好な熱接触にする必要があります。TC が大きすぎる場合、ヒートシンクとして機能し、パッケージの実際の温度が低下します。また、パッケージ内のダイにできるだけ近い位置にプローブを配置する必要があります。式 6 を使用して、 T_{camera} に TC 測定値を代入して接合部温度を推定します。TC を PCB 上に配置し、温度を推定することもできます。次に、 Ψ_{JB} パラメータを使用して、基板温度から接合部温度を推定することができますが、この方法はケース上部温度を使用する場合と同様の精度はありません。詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション・レポートを参照してください。

8.3 内部ダイオード

後者の方法は最も難しく、通常は IC メーカーしか使用できません。ここでは、レギュレータのピンとグラウンドの間にある寄生ダイオードの 1 つを温度センサとして使用します。デバイスの制御ピンには、ピンから GND に接続された、および VIN に接続されることもある ESD 保護ダイオードが常時あります。このピンにダイオードがオンになるように、バイアスをかけると、温度に依存する電圧が供給されます。最初の手順は、環境チャンバー内でダイオード電圧と温度の関係のキャリブレーションを行うことです。通常、ダイオード電圧の温度係数は約 $-2\text{mV}/^\circ\text{C}$ です。次に、ダイオード内と同じ電流で、実際のアプリケーションでデバイスが動作しているときの電圧を測定します。次に、キャリブレーション曲線を使用して、ダイオード電圧からの接合部温度を推定します。この方法には、適切なピンの選択、コンバータからのノイズによって測定値が破損し、時間が掛かるキャリブレーション手順など、多くの欠点があります。この方法は、テスト用ハードウェアが環境チャンバー内にある場合など、熱画像カメラの使用が非常に困難な場合に使用できます。

9 熱設計の例

例は、このホワイト・ペーパーで説明したアイデアの一部を明確にするのに役立ちます。HSOIC パッケージの LMR33630 が使用されています。表 9-1 に、設計の詳細を示し、図 9-1 に、データシートから必要な情報を示します。

表 9-1. 設計例のパラメータ

デバイス	LMR33630ADDA
入力電圧	24V
出力電圧	3.3V
出力電流	3A
スイッチング周波数	400kHz
パッケージ	HSOIC
周囲温度	85°C
T _{Jmax}	125°C

最初に、アプリケーション内の条件に対する効率を探します。正確な条件に対応する効率が見つからない場合は、表 3-1 の規則を使用して、近いデータを探し、補間します。25°C の周囲温度時には、約 87% の効率が見つけれ、これにはインダクタ損失も含まれます。この例では、これを 85% に低減し、周囲温度 85°C を考慮します。消費電力の計算値は、式 2 を使用して、約 1.7W となります。式 3 とデータシートに記載のインダクタ抵抗から、このパワーダウンを約 1.57W に修正します。次に、この例の条件で許容される最大 θ_{JA} を判定するため、式 1 を再構成します。これにより約 25°C/W が得られます。慎重を期して 24°C/W を使用してください。セクション 7.2 に示す表計算を使用して、例の値により、約 24°C/W の値に達するまで、PCB のサイズを調整します。これにより基板サイズ、約 4.84in²、または約 30cm² が得られます。比較すると、式 5 の指針では約 25cm² の面積 (約 20% 小さい) が得られます。表 9-2 に結果をまとめます。図 9-2 に、熱画像カメラを使用した LMR33630ADDA 評価基板上での熱測定結果を示し、表 9-3 にその結果がまとめられています。計算による比較は、測定が 25°C で行われたことから、 θ_{JA} に基づき行われます。このカメラのケース上部温度は約 56°C です。式 6 を使用して、約 63°C の T_J が計算されます。式 1 を再構成し、測定の際に周囲温度として 25°C を使用すると、 $\theta_{JA} \approx 24°C/W$ となります。

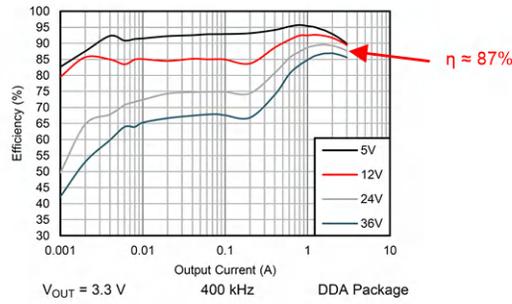


Figure 27. Efficiency

7.4 Thermal Information

The value of $R_{\theta JA}$ given in this table is only valid for comparison with other packages and can not be used for design purposes. These values were calculated in accordance with JEDEC 51-7, and simulated on a 4-layer JEDEC board. They do not represent the performance obtained in an actual application. For design information, see Maximum Ambient Temperature section.

THERMAL METRIC ⁽¹⁾	LMR33630		UNIT
	DDA (HSOIC)	RNX (VQFN)	
$R_{\theta JA}$	42.9 ⁽²⁾	72.5 ⁽²⁾	°C/W
$R_{\theta JC(top)}$	54	35.9	°C/W
$R_{\theta JB}$	13.6	23.3	°C/W
ψ_{JT}	4.3	0.8	°C/W
$\psi_{JT(top)}$	13.8	23.5	°C/W
$R_{\theta JC(bot)}$	4.3	NA	°C/W

$\psi_{JT} = 4.3^\circ\text{C/W}$

$\theta_{JC} = 4.3^\circ\text{C/W}$

$R_{inductor} \approx 0.014\Omega$

Table 3. BOM for Typical Application Curves DDA Package⁽¹⁾

Vout	FREQUENCY	R_{FB}	C_{OUT}	$C_{IN} + C_{HF}$	L	U1
3.3 V	400 kHz	43.3 k Ω	4 × 22 μF	1 × 10 μF + 1 × 220 nF	6.8 μH , 14 m Ω	LMR33630ADDA
3.3 V	1400 kHz	43.3 k Ω	4 × 22 μF	1 × 10 μF + 1 × 220 nF	2.2 μH , 11.4 m Ω	LMR33630BDDB
3.3 V	2100 kHz	43.3 k Ω	4 × 22 μF	1 × 10 μF + 1 × 220 nF	1.2 μH , 16 m Ω	LMR33630CCDDA
5 V	400 kHz	24.9 k Ω	4 × 22 μF	1 × 10 μF + 1 × 220 nF	8 μH , 14 m Ω	LMR33630ADDA
5 V	1400 kHz	24.9 k Ω	4 × 22 μF	1 × 10 μF + 1 × 220 nF	2.2 μH , 11.4 m Ω	LMR33630BDDB
5 V	2100 kHz	24.9 k Ω	4 × 22 μF	1 × 10 μF + 1 × 220 nF	1.5 μH , 8.2 m Ω	LMR33630CCDDA

図 9-1. データシートからの設計例情報

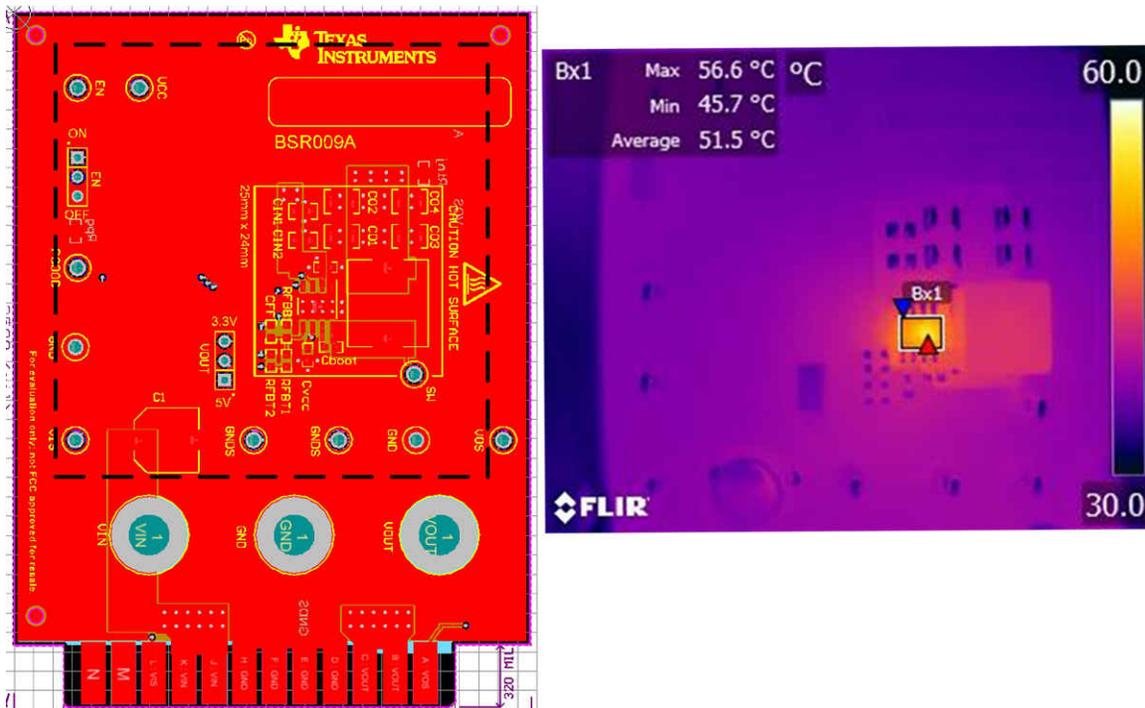


図 9-2. 設計例に対する PCB 測定

表 9-2. 設計計算例のまとめ

効率	0.87
全電力損失	1.7W

表 9-2. 設計計算例のまとめ (continued)

インダクタ損失	≈ 0.13W
コンバータ損失	1.57W
最大 θ_{JA} ($T_J = 125^\circ\text{C}$ および $T_A = 85^\circ\text{C}$ の場合)	≈ $25^\circ\text{C/W} \rightarrow 24^\circ\text{C/W}$
表計算からの有効な銅箔部分	≈ 30cm^2
式 5 からの有効な銅箔部分	≈ 25cm^2

表 9-3. 設計結果例のまとめ

ケース上部温度	56°C
推定接合部温度	63°C
計算された θ_{JA}	24°C/W
評価基板の全 PCB 面積	≈ 59cm^2
インダクタと IC パッケージのおおよその面積	≈ $1.44\text{cm}^2 + 0.2\text{cm}^2 = 1.64\text{cm}^2$
熱ソースのおおよそのサーマル・フットプリント	≈ $18 \cdot 1.64\text{cm}^2 = 29\text{cm}^2$

全評価基板面積は約 60cm^2 になるか、または 24°C/W の θ_{JA} を得るために必要なほぼ 2 倍になることに注意してください。これは、セクション 7 で説明しているように、サーマル・フットプリントの概念を含め、若干の考慮が必要な状況です。評価基板上のインダクタは約 $1.2\text{cm} \times 1.2\text{cm}$ である一方で、HSOIC パッケージは約 $0.5\text{cm} \times 0.4\text{cm}$ です。これにより全面積は約 1.64cm^2 になります。これに 18 を乗じた場合 (セクション 6 を参照)、製品は約 29cm^2 です。この値は計算値に近く、この PCB 設計の有効な銅箔部分を表しています。図 9-2 の点線はこの領域を強調表示しています。図 9-2 を一目見るだけで、黒線内の領域は、ほとんど熱的なボトルネックが解消されており、有効な熱領域として「ほぼ正しい」と思われます。

前プロセスを、さまざまな方向から作業可能です。たとえば、任意の PCB 領域に基づき、許容される最大電力損失や周囲温度を判定したいと考えてもかまいません。前例が、任意のいずれかの状況で設計者が熱性能を推定するのに役立つ指針となることが望ましい状況です。

10 まとめ

コンバータのデータシートに掲載されている熱評価基準と、いくつかの簡単な式を使用すると、通常、任意のアプリケーションの放熱性能について、エンジニアリングの目的を達成できるか十分な推定を行うことができます。ここに記載の検討事項により、比較目的での放熱性能についての十分な情報が得られます。また、最終設計について適切な推定値まで得られることもあります。もちろん、エンジニアリングの取り組みと同様、プロトタイプ・アプリケーションのテストを行うことで、最終製品の性能を最大限評価できます。ただし、このホワイト・ペーパーの指針を使用すると、初期設計が最終設計に近い形で実現できるようになります。

11 関連資料

- テキサス・インスツルメンツ、『半導体および IC パッケージの熱評価基準』アプリケーション・レポート
- テキサス・インスツルメンツ、『AN-2020 過去ではなく、現在の識見による熱設計』アプリケーション・レポート
- テキサス・インスツルメンツ、『PCB 熱計算ツール』

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022, Texas Instruments Incorporated