# Technical White Paper

# 柔軟な RS-485 トランシーバによりシステムの設計時間を短縮しコストを削減



Vikas Kumar Thawani, Mani Bhushan Ray

#### 概要

RS-485 は産業用アプリケーションで最も多く使用されている有線通信インターフェイスで、既に 20 年以上にわたって使用されています。RS-485 は平衡差動信号を使用しているため、同相ノイズを除去し、ノイズの多い産業用の環境で長距離通信が行いやすくなります。RS-485 は、ファクトリ・オートメーション、保護リレー、ソーラー・インバータ、エネルギー・メーター、モーター・ドライブ、ビルディング・オートメーションなど、ほとんどの産業用アプリケーションで一般的な通信ポートです。

最終機器のニーズに基づいて、RS-485 ネットワークはさまざまなバス電源、ロジック・インターフェイス電源電圧、ネットワーク長、スループット用に設計する必要があります。結果として、お客様は独自のアプリケーション要件を満たすため、市場で入手可能ないくつもの RS-485 トランシーバを選択してテストし、認定する必要があります。さらに、終端ノードには一般に信号品質を向上するための終端抵抗が必要なので、システム設計者はネットワーク内の終端ノードと中間ノード用に、別々のプリント基板 (PCB) を開発します。このプロセスは設計工数とリソースを大量に消費するので、システム設計の期間が延び、コストが増加して、製品の市場投入が遅延します。

THVD1424 を使用すると、システム設計者はあらゆるネットワークで、どの場所にあるノード (終端ノードと中間ノード) でも、2 線式 (半二重) または 4 線式 (全二重)、低速または高速を問わず、同じデバイスを柔軟に使用できます。このため、THVD1424 を使用すると、共通の PCB を設計してから、ソフトウェアによってさまざまなアプリケーションの要求に応じて構成できるため、開発の時間と労力を大幅に削減できます。

#### 目次

1 代表的な RS-485 ネットワークと終端の必要性	2
2 ネットワーク長、データ・レート、スタブ	3
3 切り替え可能な終端と二重スイッチング用の独立設計	4
4 二重スイッチング用の独立設計	4
5 THVD1424 および THVD1454 の柔軟な RS-485	<mark>5</mark>
6 THVD1424 を使用するアプリケーションの図	
7 THVD1424 の 4 ノード・テストの実験結果	
8 まとめ	
9 改訂履歴	
- A ALL (Bullione	

#### 商標

すべての商標は、それぞれの所有者に帰属します。



# 1 代表的な RS-485 ネットワークと終端の必要性

図 1-1 と図 1-2 は、それぞれ半二重と全二重の構成の標準的な RS-485 ネットワークを示したものです。これらのトポロジでは、関係するドライバ、レシーバ、トランシーバが、ネットワーク・スタブを介してメイン・ケーブル・トランクに接続されます。スタブは、トランシーバとケーブル・トランク間の電気的な距離で、実質的には終端されていないバス・ラインを表します。

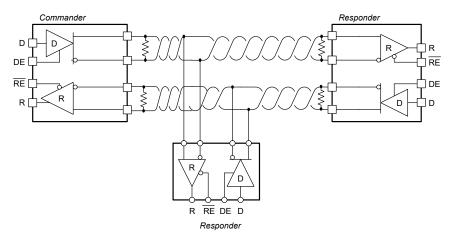


図 1-1. 全二重ネットワーク

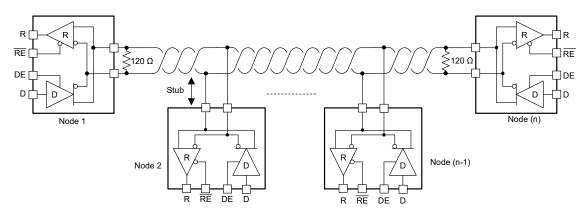


図 1-2. 半二重ネットワーク

全二重の実装には、2組の信号ペア (4線式)と全二重トランシーバが必要で、トランスミッタとレシーバ用に別々のバス・アクセス・ラインも必要です。全二重ネットワークを使用すると、ノードは一方のペアでデータを送信すると同時に、もう一方のペアでデータを受信でき、実効スループットが高くなります。半二重ネットワークでは、1つの信号ペアのみを使用するので、データの駆動と受信は別のタイミングで行う必要があります。この構成は、全二重ネットワークよりもネットワークのケーブル配線コストが削減されますが、スループットは低下します。

市販されている RS-485 トランシーバのほとんどは半二重または全二重のどちらかで、それぞれのデバイスはピン配置とパッケージが異なります。システム設計者は、最初の問題として、半二重と全二重の設計のプラットフォームで、それぞれ別のデバイスを選択する必要があります。

電気信号は、銅のケーブル (物理媒体)を経由して、ドライバからネットワーク上のすべてのレシーバに流れます。ネットワークの駆動時、ドライバ (TX) の出力インピーダンスは低いのに対して、レシーバ (RX) の入力インピーダンスは一般に  $k\Omega$  (キロオーム) 単位です。次の図に示すように、信号が中間ノード (ポイント A と B) のスタブや、(ノード n の) レシーバ入力端子などのインピーダンス不整合に直面するたびに、信号の一部が反射し、バス上の信号に干渉して信号品質が低下します。反射率 (r) は、式 1 で求められます。

$$r = (Zt - Zo) / (Zt + Zo) \tag{1}$$

ここで、Zt は終端インピーダンス、Zo はケーブル特性インピーダンスです。

伝送ラインの理論に従い、反射を最小限に抑えるには、インピーダンスの不整合の不連続性を制限することが重要です。 このために、設計でスタブの長さを最小限に抑え、最も離れたノードを終端することをお勧めします。信号が両方向に伝 送される場合、ネットワークの両端を適切に終端する必要があります。

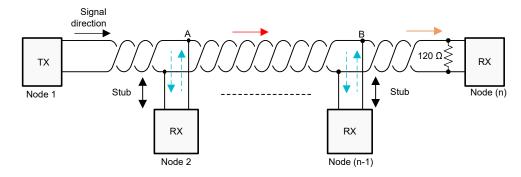


図 1-3. RS-485 ネットワークでの信号反射現象

バスを終端するのは、信号品質の向上のため効果的です。図 1-1 と図 1-2 に示すように、通常は両方の終端ノードが、値が伝送ケーブルの特性インピーダンスと一致する終端抵抗で終端されます。ビルディング・オートメーション (HVAC、サーモスタットなど) のような特定のアプリケーションでは、ノードを RS-485 ネットワークに追加または削除して再構成できます。これにより、システム設計者にとって 2 番目と 3 番目の問題が発生します。終端ノード用のアプリケーション基板は、中間ノードとは異なる方法で設計する必要があり、ネットワークの終端を再構成するには技術者が人手で介入する必要があります。これは、ケーブルの極性反転や不適切な終端など、人為的なミスが起きやすい手順です。

#### 2 ネットワーク長、データ・レート、スタブ

RS-485 規格には、図 2-1 に示すように、最大動作データ・レートとネットワーク長を選択するためのガイドラインがあります。

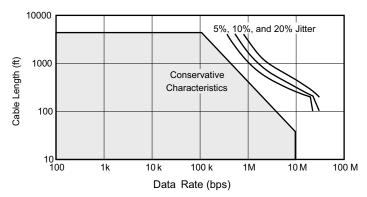


図 2-1. ケーブル長とデータ・レート特性との関係

許容可能なジッタに対応する信号速度とケーブル長との間の反比例関係を、図 2-1 に示します。実線は、ジッタがほとんどない控えめな推定値です。システムで信号のジッタが大きくなっても耐えられ (5%、10%、20%)、High と Low のビットを正しく判別できるなら、ネットワーク長を延ばすことができます。データ・レートが低いときは、ケーブルの DC 抵抗によって信号が減衰するため、これにより最大通信距離が制限されます。信号の周波数が高くなるにつれ、ケーブルの AC 特性と、ドライバの立ち上がり / 立ち下がり時間によって、速度対距離のネットワーク性能が制限されるようになります。

RS-485 ネットワークのネットワーク長と動作データ・レートを決定してから、次のタスクとして、良好な信号品質を維持するための最大スタブ長を決定します。一般的で控えめなガイドラインとして、スタブの電気的な長さ、つまり往復遅延は、ドライバの立ち上がり時間の 1/10 未満にすることをお勧めします。これにより、式 2 に示すように、物理的なスタブの最大長が算出されます。

$$L_{(STUB)} \le 0.1 \times t_r \times v \times c \tag{2}$$

ここで

• t<sub>r</sub> は、ドライバの 10/90 の立ち上がり時間です



- c は光の速度 (3 × 108m/s) です
- vは、ケーブルまたは配線の信号速度を、cの係数で表したものです
- vは、ケーブルまたは配線の信号速度を、cの係数で表したものです

これにより、システム設計者にとって4つ目の、低速または高速のネットワークの設計用にそれぞれ別のデバイスを選択するという問題が発生します。

# 3 切り替え可能な終端と二重スイッチング用の独立設計

システム設計者は、切り替え可能な終端抵抗を使用して共通の PCB を設計することで、RS-485 ネットワークのすべての ノードで同じ PCB を使用し、光 MOS などの光学リレー・ドライバを使用できるよう試みます。光 MOS は、ロジック入力信 号に応答し、低抵抗の半導体スイッチをイネーブルまたはディセーブルするデバイスです。光絶縁により、バスは制御信号のリファレンス電圧とは無関係に、任意の同相電圧になることができます。次の図はこの設計を示したもので、切り替え可能な二重を含めるようアイデアが拡張されています。これは、2 つの光 MOS を追加することで、半二重と全二重のどちらでも、終端がイネーブルとディセーブルのどちらでも動作する設計を構築できるということです。

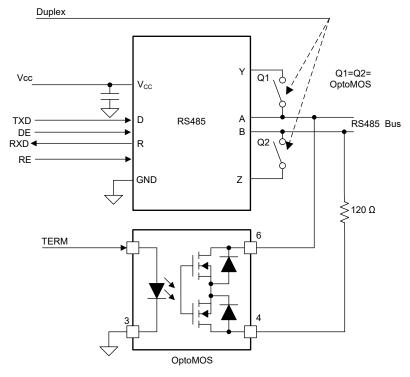


図 3-1. 切り替え可能な終端と二重スイッチング用の光 MOS の実装

前述の設計で問題となるのは、かなりの基板面積を占有し、コスト高になることです。

## 4 二重スイッチング用の独立設計

ピン制御により半二重または全二重として機能する設計を実装する別の方法は、2 つの半二重トランシーバを使用し、以下に示すようなロジックを周囲に構築して、2 線式または 4 線式のネットワークでデータを送受信することです。



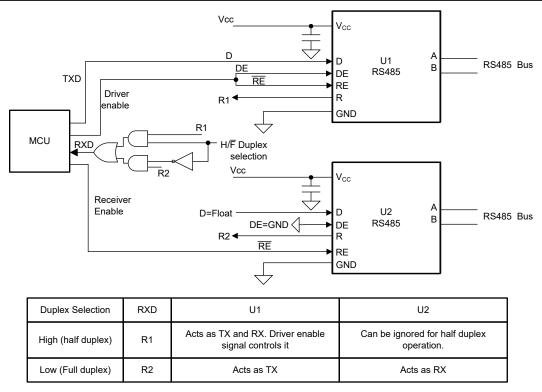


図 4-1. 二重スイッチングのロジックの実装

この設計も前のものと同様に、2 つの RS-485 トランシーバとロジック・ゲートを使用するため、かなりの基板面積を占有するという問題があります。

## 5 THVD1424 および THVD1454 の柔軟な RS-485

これまでのセクションで説明したすべての問題は、1 つの解決法で簡単に解決できます。 それは THVD1424 と THVD1454 です。

テキサス・インスツルメンツは、業界初の真に柔軟な RS-485トランシーバを発売しました。このファミリには次の 2 つのデバイスがあります。

• THVD1424 は、ドライバとレシーバのバスのピン間に 120Ω の切り替え可能な終端を内蔵しているのに加えて、ピン制御の二重スイッチングや、スルーレート制御機能を内蔵しており、あらゆる種類のネットワーク、すべての位置のノードで共通のデバイスを使用できます。このデバイスは、ピン H/F の構成により、半二重と全二重のどちらの RS-485 ネットワークでも使用できます。このデバイスにはスルーレート制御ピン SLR があり、デバイスを最高 20Mbps のモードに、またはスルーレートが制限された 500kbps のモードに設定できます。終端抵抗は、2 つのピン TERM\_TX と TERM\_RX を使用して制御します。このデバイスには、1.65V~5.5V に対応できる独立の VIO ピンがあるため、低電圧マイクロコントローラとも接続できます。バス電源電圧 V<sub>CC</sub> は V<sub>IO</sub> と独立にでき、3~5.5V に対応します。すべての機能は、熱効率が高い小型の 16-VQFN パッケージ (3mm × 3mm) に実装されています。

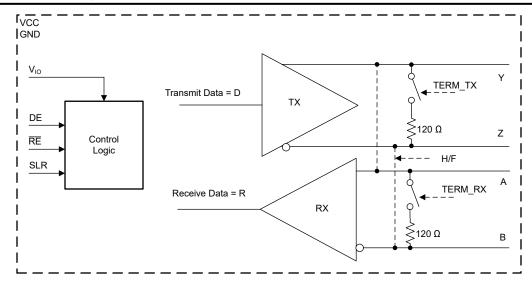


図 5-1. THVD1424 のブロック図

• THVD1454 は、THVD1424 の機能のサブセットが搭載された製品です。THVD1454 は省スペースの 10-VSON パッケージ (3mm × 3mm) に搭載され、半二重ネットワーク専用です。このデバイスには、バスのピン間に 120Ω の切り替え可能な終端がオンチップで搭載され、スルーレート制御機能もあります。このデバイスは、同等の競合ソリューションとピン互換の、優れた代替品です。

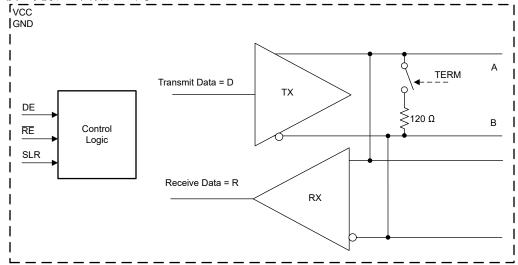


図 5-2. THVD1454 のブロック図

その他に、次のような独自機能があります。

両方のデバイスで提供される他の独自機能は次のとおりです。

- バスのピンの間にある終端抵抗は、ドライバやレシーバのイネーブル / ディセーブル状態に関係なく、バスのピンの間でイネーブルまたはディセーブルにできます。
- 終端は、3~5.5Vの電源電圧、-7V~12Vの同相電圧、-40℃~125℃の温度にわたって厳格にレギュレートされます。
- デバイスは、3.3V または 5V のバス電源で動作できます。
- バスのピンは 1/8 単位の負荷を供給し、バス上に 256 のノードを使用できます。
- バスの開放、短絡、アイドル条件に対するフェイルセーフを備えたレシーバ。
- レベル 4 IEC 61000-4-2 ESD 保護を満たしたバスのピン:±8kV 接触放電、±15kV 空中放電。
- レシーバのパスにグリッチ・フィルタを設置し、低速モードで高速ノイズ・パルスをフィルタリングします。
- ・ 拡張産業用温度範囲に対応:-40℃~125℃。
- バス短絡電流制限、サーマル・シャットダウン、電源低電圧などの保護機能を内蔵。



# 6 THVD1424 を使用するアプリケーションの図

テキサス・インスツルメンツの柔軟な RS-485トランシーバ THVD1424 の多用途性を、図 6-1、図 6-2、図 6-3 に示します。これらのネットワーク図は、THVD1424 が半二重と全二重のどちらのネットワークにも適合できることを示しています。 すべての場所のノードに同じ設計の基板が複製され、ソフトウェアだけで別々に構成されます。また、終端の再構成もソフトウェアで処理できるため、人手による介入の必要がありません。

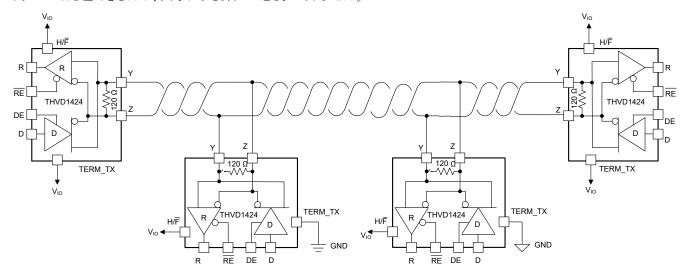


図 6-1. THVD1424 を使用する半二重ネットワーク

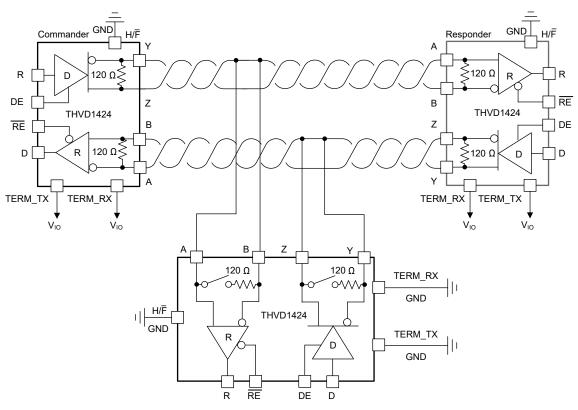


図 6-2. THVD1424 を使用する全二重ネットワーク

THVD1424 の動作に必要なのは、電源ピン VCC と VIO に 2 つの 1μF バイパス・コンデンサを追加することだけなので、非常に小型で機能の豊富な設計を実現できます。すべてのロジック・ピンは電源またはグランドにハード・ワイヤ接続でき、パッケージの側面に配置されています。4 本のバス・ピンはすべてパッケージの片側に配置されているため、フロースルー・レイアウトが可能です。バイパス・コンデンサを追加したデバイスの 3 次元画像を、図 6-3 に示します。

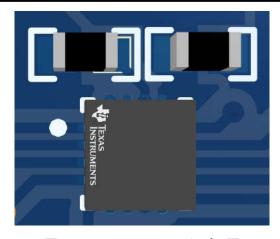


図 6-3. THVD1424 のレイアウト図

## 7 THVD1424 の 4 ノード・テストの実験結果

50 フィートのツイストペア・ケーブルと 4 つの THVD1424 基板を以下のように接続し、4 ノードの半二重ネットワークを構築しました。マルチポイント・ネットワークに理想的なトポロジはデイジー・チェーンですが、ここでは長いスタブによる信号品質の劣化の影響を示すため、スタブ付きのバス・トポロジでネットワークを構築します。

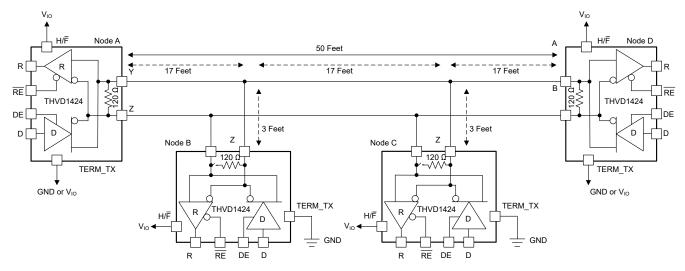
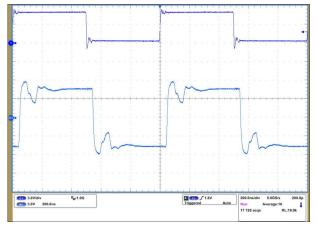


図 7-1. THVD1424 によるネットワークのセットアップ

各ノードは 5V に接続されます。グランドはすべてのノード間で共通です。ノード B はファンクション・ジェネレータを使用して駆動され、バスの波形はノード A でチェックされます。

ケース 1:各ノードのスルーレート制御 (SLR) ピンをグランドに接続し、高速時の終端の影響をチェックします。ノード B は 2Mbps で駆動されます



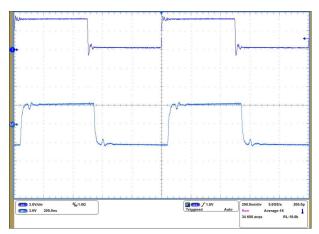
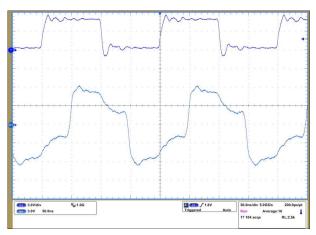


図 7-2. ノード A とノード D は 2Mbps の信号で終端なし

図 7-3. ノード A とノード D は 2Mbps の信号で終端あり

ケース 2:ノード B は 10Mbps で駆動されます



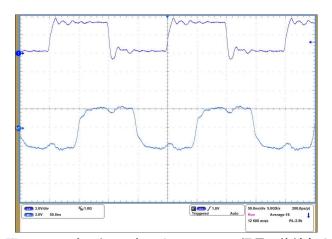
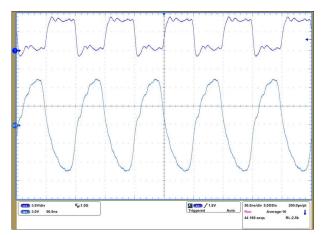


図 7-4. ノード A とノード D は 10Mbps の信号で終端なし 図 7-5. ノード A とノード D は 10Mbps の信号で終端あり

ケース 3:ノード B は 20Mbps で駆動されます



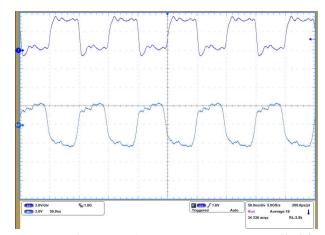
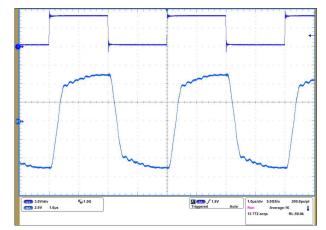


図 7-6. ノード A とノード D は 20Mbps の信号で終端なし 図 7-7. ノード A とノード D は 20Mbps の信号で終端あり

ケース 4: すべてのノードで SLR ピンが High になり、ノード B は 500kbps で駆動されます。



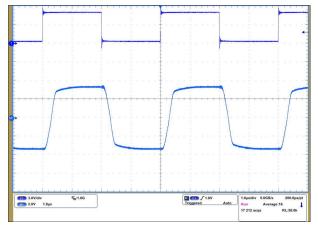


図 7-8. ノード A とノード D は 500kbps の信号で終端な

図 7-9. ノード A とノード D は 500kbps の信号で終端あ

上記の波形が示すように、ネットワークの両端を終端すると、反射を低減してバスの波形を大幅に改善できます。500kbps はかなり遅い速度で、低速かつこの距離の場合は終端が必要ではありませんが、この場合も終端を使用するとバスの波形が改善されます。

注:終端されたバスの波形は振幅が小さくなります。これは、無負荷ドライバの差動出力スイングは電源のものに近く、負荷ありのドライバの出力よりも大きくなるのが理由で、予期される結果です。また、これらの遷移時間 (ドライバが 20Mbps モードに設定されているとき、標準値約 10ns) にわたって、スタブの長さは意図的に、実際のネットワークで発生するものよりも長く維持されます。もう 1 つ注意すべきは、信号速度が 20Mbps で 50 フィート長のネットワークは、ケーブルの AC 損失のため多少パフォーマンスが低下するので、終端ありの状態でも波形が理想的なものではないことです。

# 8 まとめ

テキサス・インスツルメンツの THVD1424 および THVD1454 デバイスは、RS-485 ネットワークのシステム設計者が直面 する一般的な問題を、基板面積やソリューション・コストを増やさずに解決できる、魅力的なソリューションになります。 THVD1424 は、真の柔軟性を持つ業界初の RS-485 トランシーバです。システム設計者がデバイスをテストして認定すれば、現在および将来のすべての設計プラットフォームで使用できるため、開発のコストと時間を大幅に減らし、市場投入までの期間を短縮できます。評価を迅速に行うために、THVD1424 用の THVD1424EVM 評価基板をご用意しています。 THVD1454 用の THVD1454EVM もご用意しています。

#### 9 改訂履歴

Changes from Revision B (March 2023) to Revision C (May 2023)	Page
<ul><li>出版物全体を通して THVD1454 を追加</li></ul>	1
Changes from Revision A (January 2023) to Revision B (March 2023)	Page
<ul><li>「THVD1424 を使用した全二重ネットワーク」の画像を更新</li></ul>	7
Changes from Revision * (October 2022) to Revision A (January 2023)	Page
<ul><li>文書全体にわたって表、図、相互参照の採番方法を更新</li></ul>	1
• 全二重ネットワークの画像を更新	2
• 半二重ネットワークの画像のタイトルを更新	2

#### 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TIはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 Copyright © 2023, Texas Instruments Incorporated