

アンチエイリアシング フィルタ設計手法によるアクティブ RF コンバータ フロント エンドの改善方法

Rob Reeder

Application Manager
High-Speed Data Converters

はじめに

完全差動アンプ (FDA) を使用するアクティブ A/D (ADC) フロント エンドには、優れたインピーダンス整合、パスバンドの平坦性、信号ゲインなど、多くの利点があります。ただし、次期設計で ADC の帯域の一部だけを必要とする場合は、FDA の出力と ADC の入力間にアンチエイリアシング フィルタ (AAF) を使用する必要があるかもしれません。AAF を使用すると、周波数帯域要件内で、信号対雑音比 (SNR) 性能が向上し、スプリアスまたはスプリアス フリー ダイナミックレンジ (SFDR) が低下します。

どのような種類の AAF 構造でも、フィルタの次数とトポロジ、FDA と ADC の間のインターフェイスを強化するために逆終端抵抗や直列抵抗が必要かどうかなど、実装プロセス中に考慮する必要があるトレードオフがいくつかあります。本書では、このような AAF のニュアンスと、次期設計で直面するかもしれない問題を回避する方法について説明します。

AAF 設計手法

ADC の前で最適な性能 (帯域幅、SNR、SFDR) を実現するために、アプリケーションに適した FDA を決定し、ローパス フィルタとバンドパス フィルタのどちらを使用するかを決定したと仮定して、以下の 3 つのステップに従ってください。

1. アンプの負荷インピーダンス (RL) の特性について理解します。アンプが最高の性能を発揮するには、データシートに記載されている適切な DC 負荷または RL をアンプが感じる必要があります。これは、仕様の各表の最上部に記載されているインピーダンスの特性です。
2. アンプの出力に最も近い位置で使用する、適切な出力直列抵抗の量の開始点を決定します。これにより、パスバンドでの不要なピークを防ぐことができます。通常この情報は FDA の『[LMH5401 8GHz、低ノイズ、低消費電力、完全差動アンプ データシート](#)』にも掲載されています。
3. ADC への入力を逆終端するために 1 つまたは複数の外付け並列抵抗を使用するかどうか、および ADC をフィルタから分離するための入力直列抵抗の開始値を決定します。また、これらの直列抵抗は、パスバンドでの不要なピークや、バッファなし ADC でよく見られるキックバックを低減するのに役立ちます。

図 1 に、仕様表の例を示します。

LMH5401
SBOS710D – OCTOBER 2014 – REVISED FEBRUARY 2018 www.ti.com

6.5 Electrical Characteristics: $V_S = 5\text{ V}$
at $T_A = 25^\circ\text{C}$, $V_{S+} = 2.5\text{ V}$, $V_{S-} = -2.5\text{ V}$, $V_{CM} = 0\text{ V}$, $R_L = 200\text{-}\Omega$ differential, $G = 12\text{ dB}$ (4 V/V), single-ended input, differential output, and $R_S = 50\text{ }\Omega$, (unless otherwise noted)⁽¹⁾

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT	TEST LEVEL ⁽²⁾
AC PERFORMANCE						
GBP	Gain bandwidth product	$G = 30\text{ dB}$ (32 V/V)	8		GHz	C
SSBW	Small-signal, -3-dB bandwidth	$V_O = 200\text{ mV}_{PP}$	6.2		GHz	C
LSBW	Large-signal, -3-dB bandwidth	$V_O = 2\text{ V}_{PP}$	4.8		GHz	C
	Bandwidth for 0.1-dB flatness	$V_O = 2\text{ V}_{PP}$	800		MHz	C

図 1. LMH5401 データシートからの電気的仕様表の抜粋、 $R_L = 200\text{ }\Omega$

図 2 の汎用回路と、表 1 のフィルタ パラメータ一覧は、ほとんどの高速差動 FDA と ADC インターフェイスに適用されるので、AAF 設計の基礎として両方を使用できます。

すべてのフィルタ構造が完全に同じになるわけではありませんが、図 2 は設計を開始するための青写真として活用することができます。この設計手法を使用すると、ほとんどの高速 ADC の比較的高い入力インピーダンスと、駆動源 (FDA) の比較的低い出力インピーダンスを利用することで、フィルタの挿入損失を最小限に抑えることができますようになります。

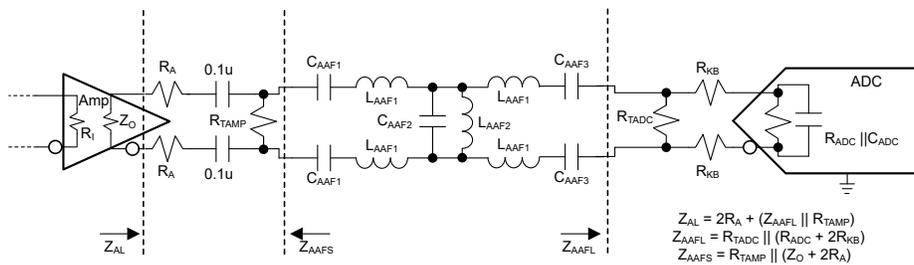


図 2. バンドパス フィルタ付きの汎用 FDA および ADC インターフェイス

記号	パラメータの説明
R_i	アンプの入力インピーダンス
Z_o	アンプの出力インピーダンス
R_A	アンプ出力付近に配置された直列出力抵抗
R_{TAMP}	アンプ出力付近の逆終端抵抗
C_{AAF1}	第 1 AAF コンデンサ
L_{AAF1}	第 1 AAF インダクタ
C_{AAF2}	第 2 AAF コンデンサ
L_{AAF2}	第 2 AAF インダクタ
C_{AAF3}	第 3 AAF コンデンサ
R_{TADC}	ADC 入力付近の逆終端抵抗
R_{KB}	ADC 入力付近に配置された直列キックバック抵抗
Z_{AL}	アンプが感じる負荷インピーダンスの合計
Z_{AAFS}	AAF の合計ソース インピーダンス
Z_{AARL}	AAF の合計負荷インピーダンス

表 1. フィルタ パラメータの定義

AAF の設計プロセスおよびパラメータ

基本的な AAF の設計プロセスとガイドラインは次のとおりです。

1. 外付け ADC 終端抵抗 (R_{TADC}) を適切に設定します。これにより、AAF は目的の周波数応答で真のインピーダンスを実現することができます。
2. 経験または ADC データシートの推奨事項に基づいて、 R_{KB} を選択します。通常、これは $5\Omega \sim 50\Omega$ です。
3. **式 1** を使用して、 R_{TADC} 、 R_{KB} 、 R_{ADC} の並列と直列の組み合わせの合計が $100\Omega \sim 400\Omega$ になるように、フィルタの負荷インピーダンスを計算します。前のセクションの推奨事項を参照してください。

$$Z_{AAFL} = R_{TADC} \parallel (R_{ADC} + 2R_{KB}) \quad (1)$$

4. アンプの外付け直列抵抗 (R_A) を選択します。通常、これは $5\Omega \sim 50\Omega$ です。 R_A は、アンプの出力応答を減衰させ、パスバンドでの不要なピークを減少させます。
5. 計算された Z_{AAFL} を使用して、アンプが感じる総負荷 (Z_{AL}) が、選択した特定の差動アンプに最適になるようにします。上記の「AAF 設計手法」セクションのステップ 1 を参照し、**式 2** を使用してください。

$$Z_{AL} = 2R_A + Z_{AAFL} \quad (2)$$

Z_{AL} は FDA の特性 R_L であることに注意してください。したがって、値が高すぎても低すぎても、アンプの直線性に悪影響を及ぼす可能性があります。

6. フィルタのソース抵抗を、**式 3** で計算します。

$$Z_{AAFS} = Z_O + 2R_A \quad (3)$$

7. フィルタ設計プログラムを使用して、同じソースと負荷のインピーダンス、可能であれば Z_{AAFS} と Z_{AAFL} を使用してフィルタを設計します。これにより、フィルタ内での損失量を減らすことができます。入出力インピーダンスの不一致がある場合、 $10 \cdot \log(\text{入力 } Z / \text{出力 } Z)$ の損失が発生します。たとえば、入力インピーダンスが 50Ω 、出力インピーダンスが 200Ω の場合、フィルタの損失は -6.0dB または $10 \cdot \log(50/200)$ となります。また、アプリケーションの目的の帯域幅よりも 10% 程度高い帯域幅を使用する

と、アプリケーションごとに意図した帯域幅が確実にカバーされ、フィルタの実装プロセスで実現されなかった 2 次および 3 次の寄生損失を克服することができます。

予備的なシミュレーションを数回実行した後、次の項目について回路を簡単に確認します。

8. $C_{AAF2 \& 3}$ の値は、 C_{ADC} の変動に対するフィルタの影響を最小限に抑えるために、 C_{ADC} に対して十分に大きな値でなければなりません。
9. フィルタがほとんどのフィルタ テーブルや設計プログラムの制限内に収まるように、 Z_{AAFL} と Z_{AAFS} の比率は 6 対 7 を超えないようにする必要があります。理想的には、損失を最小限に抑えるために同じにするべきですが、通常は不可能です。
10. 寄生容量や部品のばらつきの影響を最小限に抑えるために、 C_{AAF2} の値は数 pF の範囲で使用するようになっています。
11. インダクタ L_{AAF1} と L_{AAF2} は妥当な値で、nH の範囲内であればなりません。
12. C_{AFF2} と L_{AAF2} の値は妥当な値であるべきで、フィルタの中心周波数を最適化するためにこの 2 つのパラメータを選択します。回路シミュレータでは、これらの値が低すぎたり高すぎたりすることがあります。これらの値をより妥当なものにするには、同じ共振周波数を維持する、より優れた標準値の部品とこれらの値とを単純に比較するだけです。
13. ギガヘルツ帯で設計する場合は、フィルタの特性形状やアウトラインを乱す可能性のある 2 次および 3 次の寄生効果を最小限に抑えるため、可能な限り 0201 パッケージスタイルを使用してください。

場合によっては、特に高次フィルタでは、フィルタ設計プログラムによって複数の独自ソリューションが提供されることがあります。常に、最も妥当な部品値一式を使用するソリューションを選択してください。シャントコンデンサで終わるフィルタ構成の場合、ADC の内部入力容量も考慮してください。フィルタの極と最終的な帯域幅を正しく設定するには、1 回または 2 回の反復が必要になる場合があります。

AAF 設計のトレードオフ

このインターフェイス回路のパラメータは相互に影響し合うため、主要な仕様（帯域幅、帯域幅平坦性、SNR、SFDR、ゲイン）に対して、多少のトレードオフなしに、回路を最適化することはほとんど不可能です。ただし、帯域幅応答の最後の部分でよく発生する帯域幅ピークを、 R_A 、 R_{KB} 、またはその両方を変化させることで最小限に抑えることができます。いずれの場合も、AAF 帯域幅の性能に対して、プラスの影響を与えることもあれば、マイナスの影響を与えることもあります。

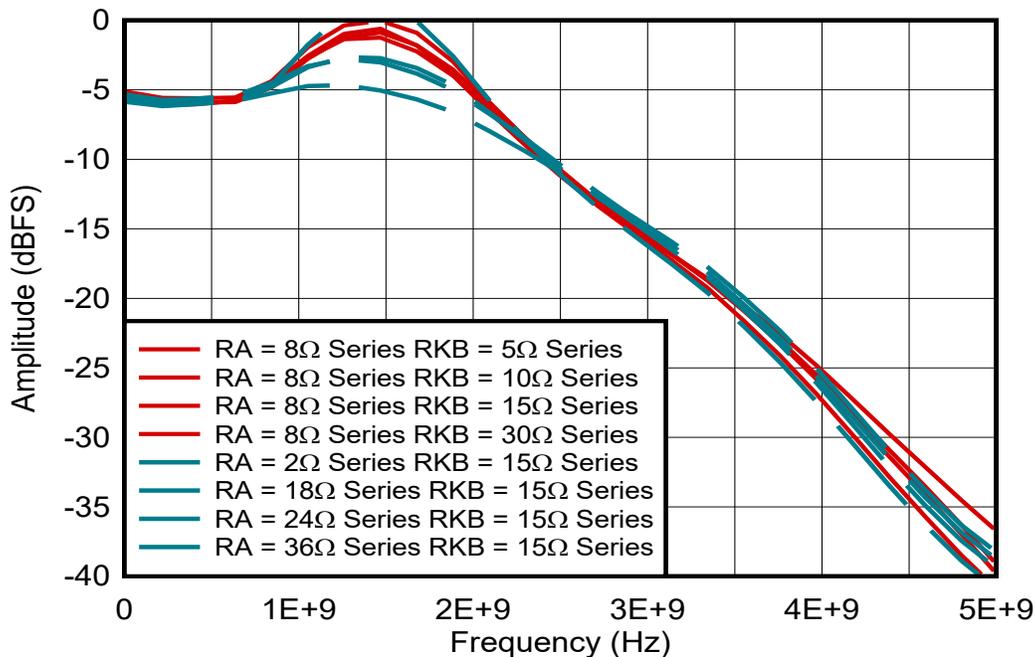


図3. パスバンドの平坦性性能と R_A および R_{KB} の変化の関係

R_A の値も SNR 性能に影響を与える可能性があります。値を小さくすると、帯域幅のピークは高まりますが、帯域幅が広がって不要なノイズが増えるため、SNR は低下する傾向があります。

また、ADC 内の内部サンプリング コンデンサからの残留電荷注入による歪みを最小限に抑えるために、ADC 入力 R_{KB} 直列抵抗を選択することも重要です。ただし、この抵抗を増やすと、フィルタのトポロジによっては、帯域幅のピークが強まったり弱まったりする傾向もあります。

AAF のロールオフ周波数を最適化する場合、 C_{AAF2} をわずかに変化させることで、アプリケーションに最適な周波数範囲を実現できるように補正することができます。

図3では、FDA の出力直列抵抗 (R_A) の値が変化すると、パスバンドのピークがどのように強まったりまたは平坦になったりするかに注目してください (青色の破線曲線)。この抵抗の値が小さくなるにつれて、信号のピークが多くなり、AAF 周波数応答の端に近いパスバンドの平坦性応答が損なわれるため、その結果、アンプが ADC のフルスケール入力範囲を満たすために信号を十分に駆動できなくなります。

通常、ADC 入力 R_{TADC} の値を決定することで、ADC の正味入力インピーダンスはほとんどのアンプの特性負荷 (R_L) の標準値に近くなります。 R_{TADC} に選択する値が高すぎても低すぎても、アンプの直線性に悪影響を及ぼす可能性があり、その結果、SFDR 信号チェーン全体のラインアップに反映されます。

AAF 設計例

図 4 に示す設計例の回路は、テキサス・インスツルメンツの **TRF1208** (10MHz~11GHz、3dB 帯域幅のシングルエンド入力 / 差動出力アンプ) と、**ADC12DJ5200RF** (無線周波数 (RF) サンプリング 12 ビット デュアルチャネル 5.2GSPS ADC) をベースにした広帯域ローパス レシーバのフロントエンドです。アンプと ADC の性能とインターフェイス要件に基づいて、3 次バターワース AAF を最適化した結果、フィルタ ネットワークと他の部品による合計挿入損失は 6dB 未満になりました。この AC 結合設計では、0.1 μ F コンデンサがアンプ、その終端抵抗、ADC 入力の間と同相電圧をブロックします。

10MHz~11GHz の **TRF1208** 差動アンプは、シングル エンド入力を受け入れ、フィルタ ネットワークの挿入損失を補償するためにゲイン 16dB で動作する差動信号に変換して、全体として信号ゲイン +7.8dB を提供します。

-6.8dBm の入力信号は、ADC 入力でフルスケールの 800mV ピーク ツー ピーク差動信号を生成します。

回路全体の帯域幅は 2.34GHz で、パス バンドの平坦性は <3dB です。534MHz アナログ入力周波数で測定した SNR と SFDR は、それぞれ 52.5dBFS と 71.4dBFS です。サンプリング周波数は 5.2GSPS であるため、10MHz と 2.5GHz の間の 1 次ナイキスト領域全体を網羅する広帯域ローパス フィルタが形成されます。図 4 に、最終的なフィルタ受動部品の値 (実際の回路寄生を調整した後) を示します。

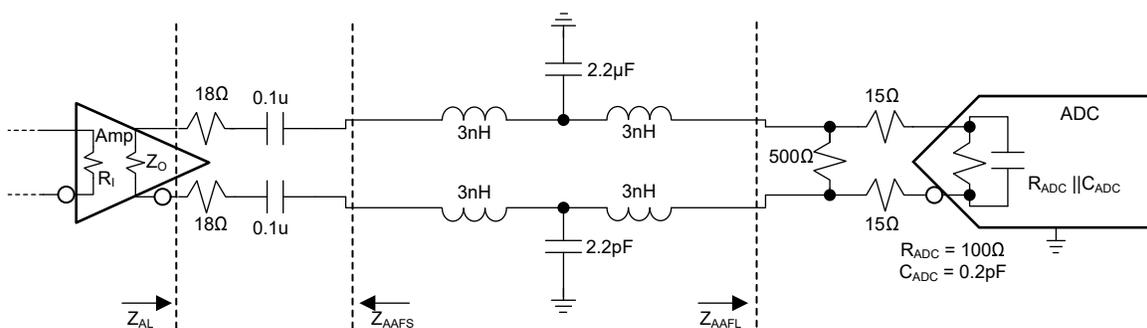


図 4. FDA、AAF、ADC の広帯域レシーバのフロントエンドの設計 (概略回路図)

表 2 は、システムの測定性能をまとめたものです。ネットワークの合計挿入損失は約 5.8dB です。

AAF は、標準のフィルタ設計プログラムを使用して、差動ソースインピーダンス (Z_{AAFS}) 39 Ω ($2 \times 18\Omega + 3\Omega$)、差動負荷インピーダンス (Z_{AAFL}) 103 Ω 、カットオフ周波数 2.4GHz の 3 次バターワース フィルタとして設計されました。シミュレーションで必要な直列インダクタンスの値が高いため、レイアウト固有のパターン インダクタンスを考慮して、これらのインダクタを 3nH に減らしました。それに比例して、シミュレーションで最初にグランドに接続した 1.8pF のコンデンサを 2.2pF に増やし、これにより 2.4GHz の要件周辺で適切なロールオフを維持できるようにしました。

この場合、**TRF1208** は全体的な性能を達成するために逆終端接続されおらず、正味の差動インピーダンス負荷は 139 Ω (Z_{AL}) でした。18 Ω 直列抵抗を実装することで、フィルタ容量がアンプ出力から分離されました。FDA のインピーダンスの詳細については、[S パラメータをダウンロードしてください](#)。

ADC 入力と直列に 15 Ω 抵抗を取り付けることで、内部スイッチング過渡がフィルタとアンプから分離され、FDA に必要な特性負荷が提供されます。

データシートに従って ADC の 100 Ω 入力インピーダンスを使用しました。ADC のインピーダンスの詳細については、[S パラメータをダウンロードしてください](#)。

1dBFS (FS = 0.8V ピーク ツー ピーク)、サンプル レート = 5.2GSPS、JMODE 3 での性能仕様	最終結果
カットオフ周波数	2,340MHz
パスバンドの平坦性 (10MHz~2.2GHz)	<3.0dB
534MHz での SNR フルスケール	52.5dBFS
534MHz での SFDR	71.4dBFS
534MHz での H2/H3	-71.4dBFS/-73.0dBFS
534MHz での総合ゲイン	+7.8dB
534MHz での入力ドライブ	-12.8dBm (-6dBFS)

表 2. 回路の測定性能

図 5 に、FDA、AAF、ADC の信号チェーンを組み合わせた結果の周波数応答を示します。

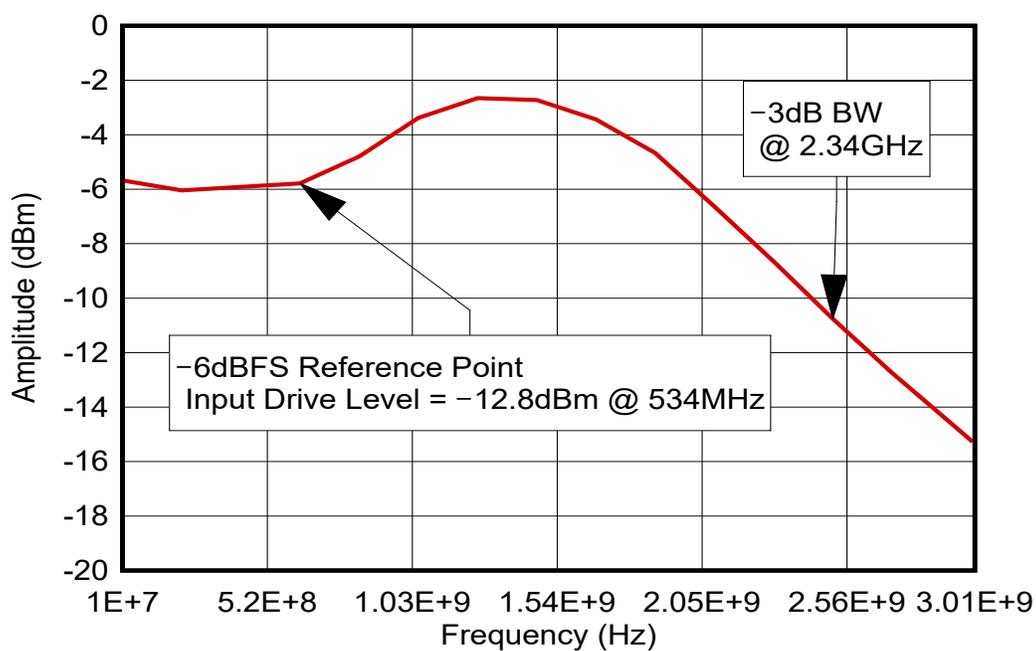


図 5. パスバンドの平坦性性能と周波数の関係

図 6 に、SNR と SFDR の性能と周波数との関係を示します。

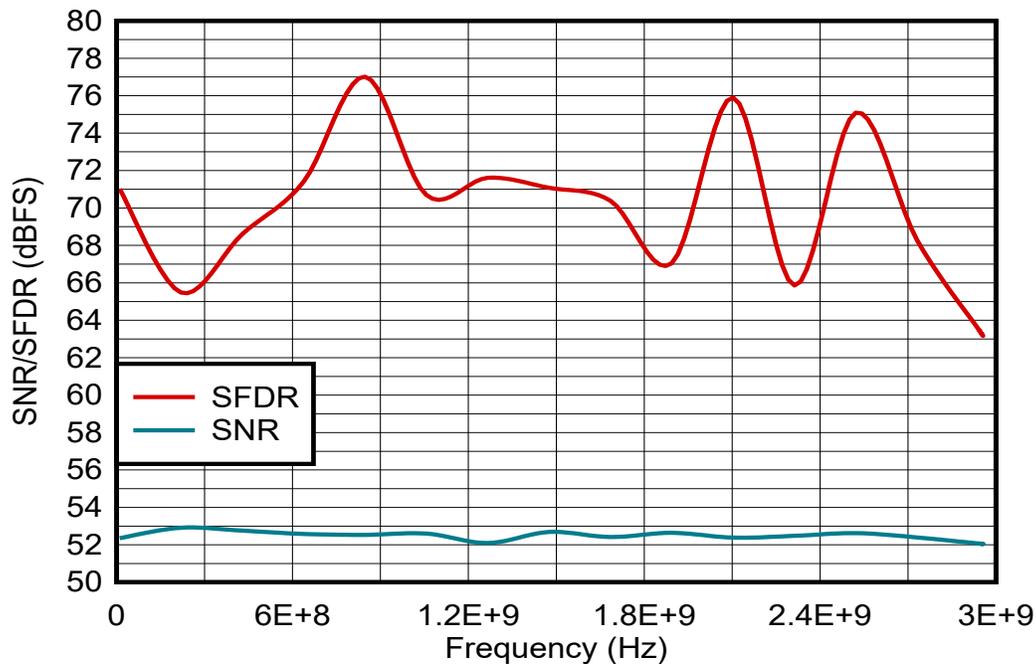


図 6. SNR/SFDR の性能と周波数の関係、サンプルレート = 5.2GSPS

AAF 設計のまとめ

FDA と RF ADC の間で AAF を設計する際に関係するさまざまな要因、パラメータ、トレードオフのすべてを理解することは、思いのほか困難と言えます。この記事で説明している設計例では、各パラメータに同じ重みを与えているため、選択された値はすべての設計特性に対するインターフェイスの性能を表しています。設計によっては、システム要件に応じて、SFDR、SNR、または入力ドライブレベルを最適化するために異なる値を選択する場合があります。次期設計で AAF が共振しないように、これらの重要なポイントをすべて頭に入れておいてください。

その他の資料

1. Keysight ADS シミュレーション ソフトウェア: <https://www.keysight.com/us/en/products/software/pathwave-design-software/pathwave-advanced-design-system.html>
2. Ansys/Nuhertz Technologies、フィルタ ソリューション 設計プログラム: <https://www.ansys.com/products/electronics/ansys-nuhertz-filtersolutions>
3. Reeder, Rob. 2022 年。『高速 RF コンバータ フロントエンドアーキテクチャの評価』Planet Analog、2022 年 4 月 7 日。
4. Reeder, Rob. 2022 年。『アクティブ型とパッシブ型の RF コンバータ フロントエンドの比較』Planet Analog、2022 年 1 月 24 日。
5. Bowick, Chris. 1997 年。『RF 回路の設計』マサチューセッツ州ボストン: Newnes。

重要なお知らせ:ここに記載されているテキサス・インスツルメンツ社および子会社の製品およびサービスの購入には、TI の販売に関する標準の使用許諾契約への同意が必要です。お客様には、ご注文の前に、TI 製品とサービスに関する完全な最新情報のご入手をお勧め致します。TI は、アプリケーションに対する援助、お客様のアプリケーションまたは製品の設計、ソフトウェアのパフォーマンス、または特許の侵害に対して一切責任を負いません。ここに記載されている他の会社の製品またはサービスに関する情報は、TI による同意、保証、または承認を意図するものではありません。

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated