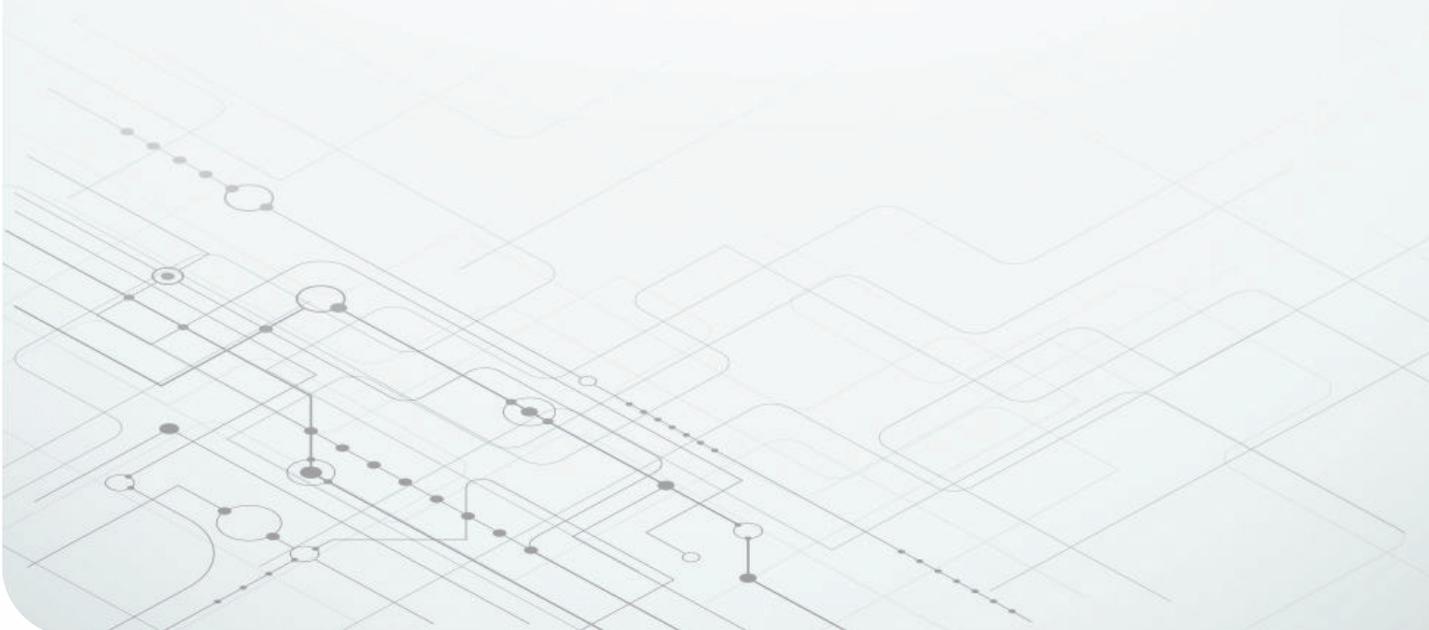


高電圧システムにおける電力変換の 簡素化



Sheng-yang Yu
System Manager
Power Design Services



高電圧アプリケーションで効率的な電力変換を実現するには、実に多くの課題がありますが、部品、トポロジ、システムレベルの各技術革新によって、設計を簡素化しながら、高電圧電力変換システムの効率と密度を大幅に向上させることができます。

概要

このホワイトペーパーでは、効率的な高電圧電力変換の課題を検討し、車載用および産業用の各アプリケーションで電源設計の簡素化につながる部品、トポロジ、システムレベルの技術革新の例を紹介します。



部品の技術革新によるワイドバンドギャップ FET 性能の最適化

1

ワイドバンドギャップ電界効果トランジスタ (FET) は、金属酸化物電界効果トランジスタ (MOSFET) に代わる高効率のトランジスタですが、その性能を最大限に発揮するためには、絶縁型ゲートドライバやデジタルコントローラなどの特殊な補完デバイスが必要です。



トポロジの技術革新による電力密度の最大化

2

適切なトポロジを選択することは、高電圧電源設計の電力密度と効率に大きな影響を与えます。



システムレベルの技術革新による高い効率目標の達成

3

システムアーキテクチャと制御システムにおける技術革新によって、設計者はより高い効率と電力密度を達成することができます。

電源設計者は常に多忙を極めていますが、電力水準の継続的な上昇に対応する必要があるだけでなく、電源の効率と電力密度を継続的に改善する独創的な方法を見つける必要もあります。高電圧を取り扱う場合、これらの課題はいっそう重要になります。

高電圧システムで効率的な電力変換を実現するには、高電圧部品に関する深い知識、電気回路や磁気回路のモデリン

グ技術、機能絶縁や安全絶縁に対する絶縁要件の理解、電磁両立性に関する専門知識、パワーコンバータの制御技術などが求められます。

高電圧電源設計を簡素化することは非常に難しい課題ですが、決して不可能なことではありません。

高電圧である理由

世界的な電動化のトレンドが勢いを増すにつれ、今日のパワーエレクトロニクスシステムでは、より高い電力レベルでの効率的なエネルギー伝送が重要な検討事項になっています。抵抗性損失 (I^2R) は、電源が供給できる電力量を制限する中心的な要素です。システム効率を向上させるためには、送配電に使用される電圧を上げることで、同じ電力レベルに必要な電流を削減し、熱による損失を最小限に抑えることができます。

今日の電力ネットワークで広く採用されている高電圧システムの例としては、家庭用 AC 配電電源システム、通信システムとサーバー電源システム、再生可能エネルギーシステムの DC マイクログリッド、エネルギーストレージシステム、電気自動車 (EV) の車載 / 非車載チャージャなどが挙げられます。たとえば、EV 用バッテリーは現在 400V ですが、加速性向上を目的にトラクションインバータへの瞬間的な電力伝達を可能にするため、徐々に 800V へと移行する傾向にあります。

高電圧での動作は電力変換にシステム効率の面でメリットをもたらしますが、安全なヒューマンインターフェイスを実現するには、適切なガルバニック絶縁と絶縁が不可欠です。さらに、閉ループシステムでは、一般的に絶縁境界をまたいだ信号通信を行う必要があります。これに、トポロジの選定、磁気回路の設計、電磁干渉に関する検討事項、動作モード、熱管理、レイアウトと制御の最適化などが加わると、高電圧システ

ムを使用する際の設計上の重要な課題のいくつかが理解できるようになります。総じて、部品、トポロジ、システムレベルの3つの主要分野における技術革新によって、設計を簡素化しながら、高電圧電力変換システムの効率と密度を大幅に向上させることができます。

部品の技術革新によるワイドバンドギャップ FET 性能の最適化

シリコンカーバイド (SiC) MOSFET や窒化ガリウム (GaN) FET などのワイドバンドギャップ FET は、シリコン MOSFET よりも高効率をもたらし、**図 1** に示すように、シリコン MOSFET と同じ電圧レベルにおいて、オン抵抗が低だけでなく、逆回復電荷 (Q_{rr}) が非常に低いか、または全くありません。

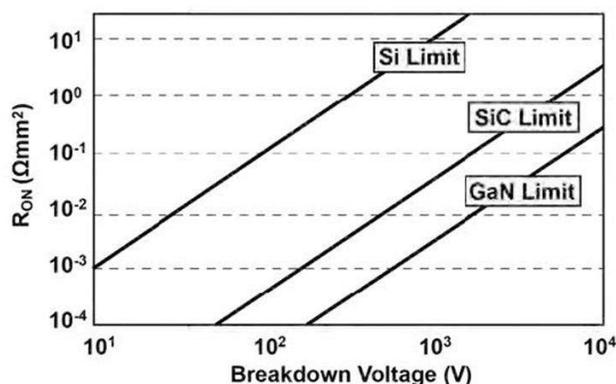


図 1. 理論上のオン抵抗とブロッキング電圧の関係

さらに、ゲート電荷 (Q_g) や出力容量 (C_{oss}) を含む他のほとんどすべての寄生容量は、シリコン MOSFET よりもワイドバンドギャップ FET の方がはるかに低くなっています。そのため、スイッチング速度が非常に速くなり、スーパージャンクションシリコン MOSFET のスルーレートが 80V/ns 未満であるのに対し、150V/ns 以上となります。スイッチング速度が速くなると、パワースイッチのオン/オフに要する時間が短くなり、スイッチング損失が減少します。

最適なゲートドライバの選択

ワイドバンドギャップ技術への切り替えには、その電気的特性と実現可能な性能から、熟考を重ねたアプローチと慎重な補完部品の選択が必要であり、シリコンを使用した設計とはまったく異なる課題があります。従来のシリコン MOSFET が

ードドライバでは、適切な電圧レギュレーションが得られなかったり、ワイドバンドギャップ設計で高い同相電圧の過渡現象に対応できなかったりする可能性があるため、スイッチング損失をさらに最小限に抑えるには、ワイドバンドギャップ FET には、ゲート容量を高速に充放電できる適切なゲートドライバが必要になります。

図 2 に示すように、スイッチングイベントが発生すると、スイッチングノードの電圧変化によって、ドライバの寄生容量を介して電流が生成されます。ドライバに十分な同相モード過渡耐性 (CMTI) がない場合、**図 3** に示すように、同相モード電流によってゲートドライバの誤動作が発生する可能性があります。

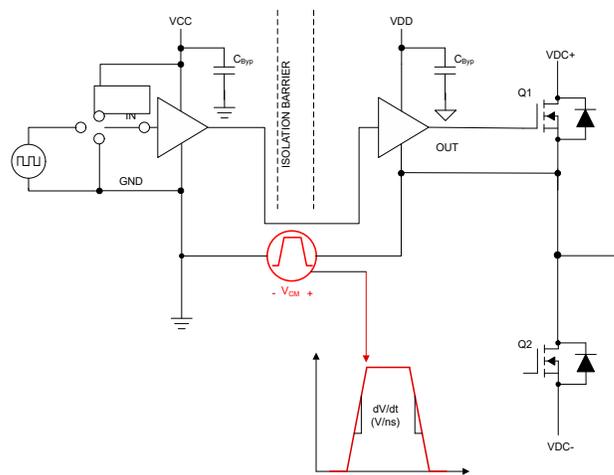


図 2. スwitching イベントが原因で発生する同相モード電流

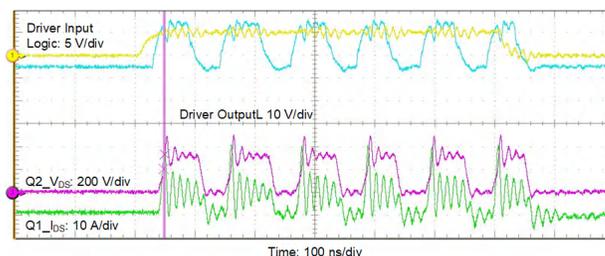


図 3. ゲートドライバ CMTI の不具合例

ゲートドライバの課題や CMTI の問題に対処するために、エンジニアはミラークランプ、高い CMTI 定格、調整可能なスルーレート機能を備えた新しいゲートドライバを使用することで、シュートスルーやゲートドライバの誤動作を防止することができます。TI の **UCC5880-Q1** 強化絶縁型ゲートドライバは、最大 20A のリアルタイム可変ゲートドライブ能力を備え

ています。この機能を活用すると、安全性と性能に関する目標を達成しながら、電力密度の向上、システム設計の複雑性の緩和とコスト削減を実現できます。TI の 300kW DC/AC 『大出力、高性能車載 SiC トラクション インバータのリファレンス デザイン』には、さまざまな負荷条件で駆動速度を調整することにより、効率と、ここで取り上げた課題のバランスを取る方法を示しています。

スイッチングの高速化はスイッチング損失の低減を意味しますが、不要な電圧リングや同相モード ノイズなどの問題につながる可能性もあります。図 4 は、ディスクリート ゲートドライバを搭載した GaN FET を示します。2 つのデバイス自体の寄生インダクタンスだけでなく、プリント基板 (PCB) の接続銅のトレース インダクタンスもあります。駆動ループの総インダクタンスによって GaN FET の V_{DS} 遷移が遅くなるため、GaN FET が低減できるスイッチング損失が制限されます。このため、LMG3526R030 (図 5 を参照) などの TI の GaN FET はゲートドライバを同じパッケージに統合しています。ゲートドライバが統合されているため、PCB におけるインダクタンス (L_{g_pcb} および L_{s_pcb}) は存在しません。また、ゲートドライブ ループにはケルビン ソース接続が行われるため (L_{cs} を最小化)、TI の GaN FET は高い過渡電圧でスイッチングでき、スイッチング損失を最小限に抑えることができます。

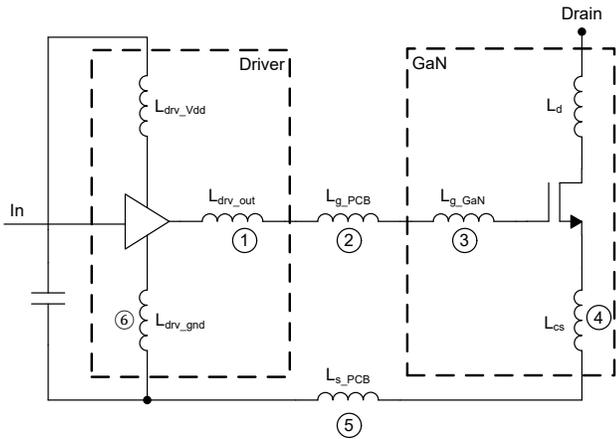


図 4. ディスクリート ゲートドライバとループ上の寄生インダクタンスがある GaN FET

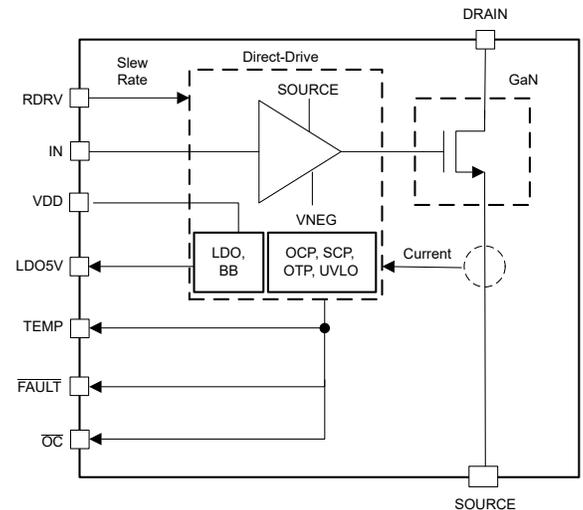


図 5. 簡略化した LMG3526R030 ブロック図

適切なコントローラを選択

今日の高電圧システムでは、電力変換段全体において磁気部品が大きな割合を占めています。磁気部品を小型化するには、動作周波数を高くする必要があります。その結果、高電圧システムの多様な高性能要件に対応する専用のデジタル制御が必要となります。これらのコントローラはリアルタイムで動作し、システム パラメータ (電圧、電流、温度など) を正確に測定して、制御アルゴリズムを適用して出力コマンドを計算し、電力密度の向上に必要な高周波に対応している必要があります。リアルタイム制御を実現するために重要なのは、センシング、処理、制御の各機能間の時間をできるだけ短くすることです。リアルタイム シグナルチェーンの性能が向上すれば、過渡応答が高速化し、電力変換がより安定して、高精度になり、電力密度が向上します。

リアルタイム制御における課題の 1 つはサイクル制限です。これは、パルス幅変調 (PWM) 出力が数学的な制御規則の解に物理的に収束できないことを指します。これにより、PWM 出力が真の解の周辺で振動し、制御システムが不安定になります。TI の C2000™ リアルタイム MCU などのマイコン (MCU) に搭載されている高分解能 PWM (HRPWM) モジュールは、PWM エッジを 150ps 単位で変調する機能を備えています。これは、システム クロックレートに基づく従来の PWM 作成技術と比べて 60 倍の改善であり (図 6 を参照)、PWM エッジの配置において高い精度を実現できます。波形

の周期、補数との位相関係、デッドバンド挿入時間はいずれも、この高分解能技術の実現に役立ちます。

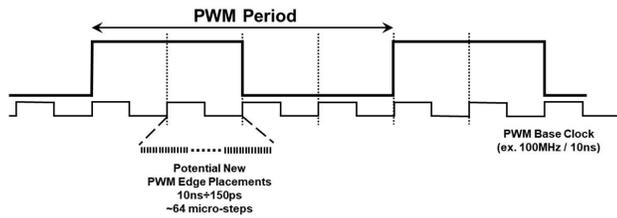


図6. HRPWM 機能と従来の PWM 生成方式の関係

リアルタイム制御のもう1つの課題は、3レベルインバータトポロジ特有の障害保護の必要性です。2レベルインバータですべてのFETを即時に同時にオフにする代わりに、3レベルインバータでは、FETの損傷を防止するために正しいスイッチオフシーケンスを維持する必要があります。過去には、フィールドプログラマブルゲートアレイ(FPGA)やコンプレックスプログラマブルロジックデバイス(CPLD)などの外部ハードウェア回路を使用して、このレベルの保護を実現した設計者もいましたが、こうした回路を使用すると、システムのコストや開発労力が増加することになります。

この問題を解決するために、C2000 コンフィギュラブルロジックブロックは、ソフトウェアを使用してチップ内にカスタムロジックを作成するメカニズムを備えており、外部FPGAやCPLDによって実現される機能を置き換えるシンプルなオプションを提供して、システムのコストや開発労力の低減に貢献しています。

ワイドバンドギャップデバイスは、理論上では、効率と電力密度の大幅な向上に役立つとされていますが、絶縁型ゲートドライバやデジタルコントローラなどの他の革新的なコンポーネントがなければ、設計において効率向上を十分に実現することはできません。

トポロジの技術革新による電力密度の最大化

部品レベルの技術革新に加えて、トポロジの技術革新は、高電圧システムにおける電力変換の簡素化に寄与します。AC/DC整流器は、電力密度を向上させ、設計を簡素化するために、ワイドバンドギャップ技術によって、周知のトポロジをいかに改善できるかを示す格好の例です。これまでエンジニアは、図7に示すように、AC電圧をDC電圧に整流する

ために、コンデンサ付きブリッジダイオード整流器を使用していました。

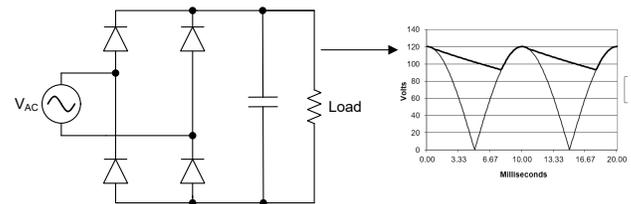


図7. フルブリッジ整流器

このような整流器の力率は、出力コンデンサと負荷の合計インピーダンスに応じて、一般的に0.5より低くなります。この設計では未使用電力(無効電力)が多すぎるため、エネルギー効率は良くありません。

低力率の問題を解決するために、エンジニアがアクティブ力率補正(PFC)回路というアイデアを考え出しました。図8は昇圧PFC回路を示します。この回路では一般的にユニバーサルAC電圧(90V_{AC}~264V_{AC})を受け取り、出力で調整された400V電圧に昇圧します。入力電圧センシングにより、コントローラはAC正弦波形状を追従してインダクタ電流を調整し、ほぼ1の力率を達成します。

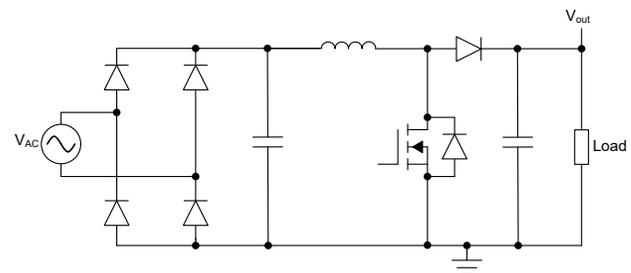


図8. 昇圧PFC回路

このタイプの昇圧PFC整流器は、スーパージャンクションシリコンMOSFETとSiCダイオードによって、非常に高い効率(98%超)を実現することができます。

昇圧PFC整流器のフルブリッジダイオード整流器は、キロワットレベルの高電圧システムで、全体の効率損失の1%以上を消費するものです。たとえば、2kWの整流器では、フルブリッジダイオード整流器に20Wを超える損失が予測されます。単一のデバイスから20Wの損失を放散させることは非常に困難であるため、フルブリッジダイオード整流器の損失を低減するために、図9に示すトータムポールブリッジレス

PFC が良い代替案を示しています。整流機能は昇圧コンバータに組み込まれており、(4 個のダイオードの代わりに) 2 個の MOSFET が追加されているだけなので、整流器 (2 個の低周波 FET を含む) の総損失は、元のブリッジ整流器の例よりもはるかに小さくなります。

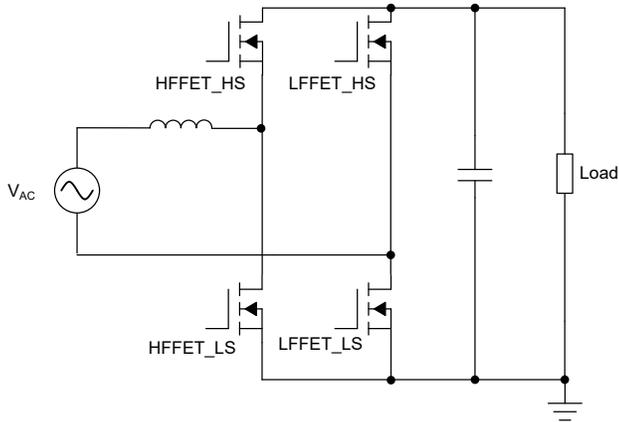


図9. トーテムポール ブリッジレス PFC 回路

連続導通モード (CCM) トーテムポール ブリッジレス PFC は、高電圧整流器に広く使用されているハードスイッチング コンバータです。そのため、トーテムポール ブリッジレス PFC にシリコン MOSFET を使用すると、シリコン MOSFET は Q_{rr} によって生じる高いスイッチング損失を受けてしまいます。図 10 に示すように、左上の MOSFET ボディダイオード電流が導通した後、 Q_{rr} は 逆方向回復電流を生成し、左のハーフブリッジのデッドタイム中に左下の MOSFET C_{oss} を充電します。左下の MOSFET がオンになると、 Q_{rr} に起因するエネルギーは左下の MOSFET に放散されます。 Q_{rr} に関連する損失によって、フルブリッジ ダイオード整流器の損失低減が消費されます。

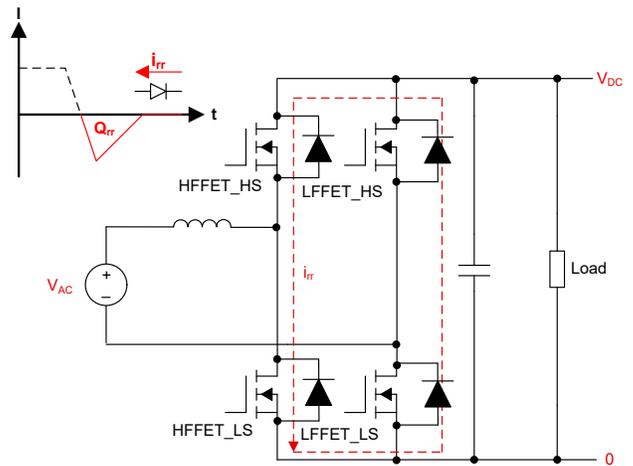


図10. トーテムポール ブリッジレス PFC における逆回復電荷に起因するスイッチング損失

ほとんどの場合、新しいトーテムポール ブリッジレス PFC トポロジでは、ワイド バンドギャップ FET の存在が Q_{rr} に関連する損失問題を解決するのに効果的です。SiC MOSFET は、同じオン抵抗レベルのスーパージャンクション MOSFET に比べて約 1/20 の Q_{rr} を達成することができ、GaN FET はゼロ Q_{rr} を達成することができます。整流器の例で部品とトポロジの技術革新を組み合わせると (ワイド バンドギャップ FET とトーテムポール ブリッジレス PFC を組み合わせると)、99% を超える効率 (1% 超の効率向上) を達成し、電力密度の向上と設計の簡素化を実現することができます。

システム レベルの技術革新による高い効率目標の達成

今日の部品とトポロジの技術革新によって、これまでよりもはるかに高効率の電力変換システムの実現が可能になりました。新たな DC グリッドシステムでは、従来の集中型 AC グリッドシステムよりもさらにシンプルで効率的、かつ信頼性の高い高電圧ソリューションが提供されています。たとえば、太陽光発電 (PV) 電源システムでは、PV パネルから 120V または 240V の AC グリッドへの電力変換段はわずか 1 つしか必要ありません。分散型 DC グリッドシステムは、高電圧電力変換を大幅に簡素化し、システムの可用性と信頼性を向上させることができます。

システム アーキテクチャの技術革新にとどまらず、制御システムの技術革新も高電圧電力変換システムを簡素化し、改善する方法の 1 つです。PFC を事例に説明します。AC を使う

大電力アプリケーションでは、インダクタの電流リップルを低く抑えることができるため CCM PFC を第一に選択すべきです。そのため、より小型の差動電磁干渉 (EMI) フィルタが必要になります。臨界導通モード (CRM) PFC は、CCM PFC と比較して、PFC インダクタ電流が常にゼロから始まるか、またはそれよりも小さいインダクタンスでマイナスから始まるため、ターンオンの瞬間のパワー スイッチの電流がほぼゼロになって、スイッチング損失が大幅に低減され、効率が高くなります。ただし、同じ電力を供給する場合、インダクタの電流リップルは CCM PFC よりもはるかに高くなるため、EMI フィルタの設計が困難になる可能性があります。

効率と差動 EMI ノイズ レベルの適切なバランスをもたらす 3 つ目のオプションは、マルチモード動作 (AC サイクルごとに CCM 動作と CRM 動作を組み合わせた動作) です。マルチモード動作では、PFC が 1 つの AC サイクルで CCM と CRM の両方の動作を行えるようにするために、PFC インダクタのインダクタンスは CCM 動作で使用される PFC インダクタよりも小さく、かつ CRM 動作で使用される PFC インダクタよりも大きくする必要があります。図 11 に、これら 3 つのモードにおける電流リップルのエンベロープを示します。

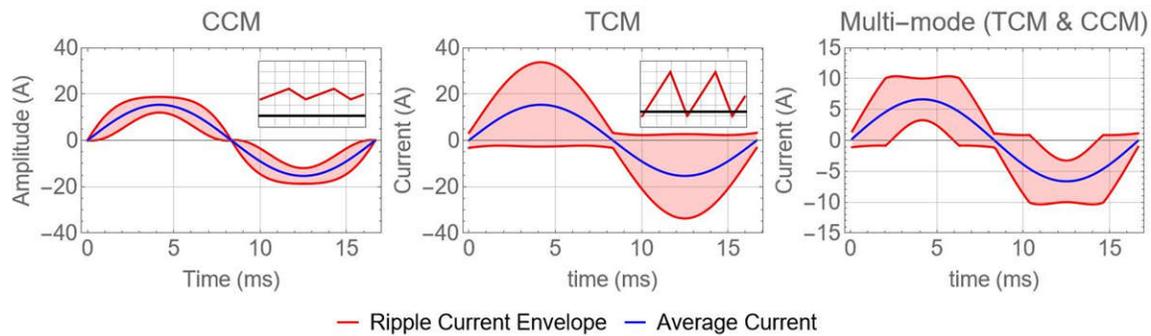


図 11. CCM、CRM、マルチモードの各動作における PFC インダクタ電流 (左から右)

図 12 に、同じ仕様のマルチモード PFC と CRM PFC (ゼロ電圧スイッチングが保証されるとした場合) の損失比較を示します。マルチモード PFC 設計では、動作周波数範囲 60kHz ~ 250kHz の 150 μ H PFC インダクタを搭載しているのに対し、CRM PFC 設計では、動作周波数範囲 75kHz ~ 750kHz の 25 μ H PFC インダクタを搭載しています。その結果、CRM PFC は、より高い動作周波数とより小さなインダクタによって、半分の負荷で FET 損失を 40% 以上低減します。このことは、高効率の高電圧電力変換システムが、ソフトスイッチングトポロジを採用する方向に移行すべきことを示しています。

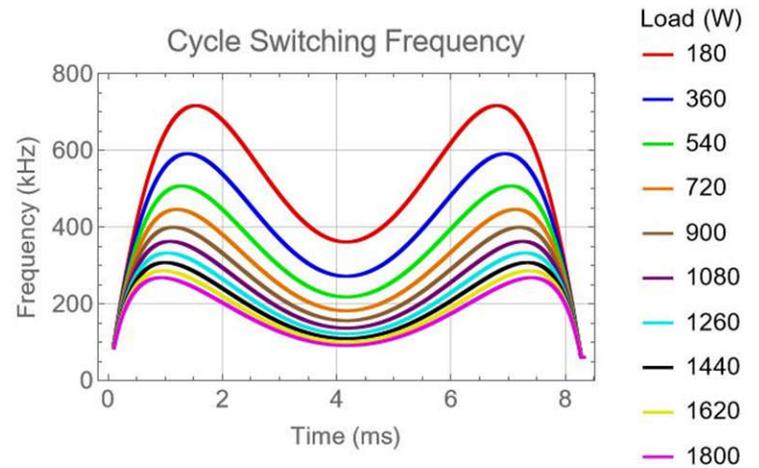
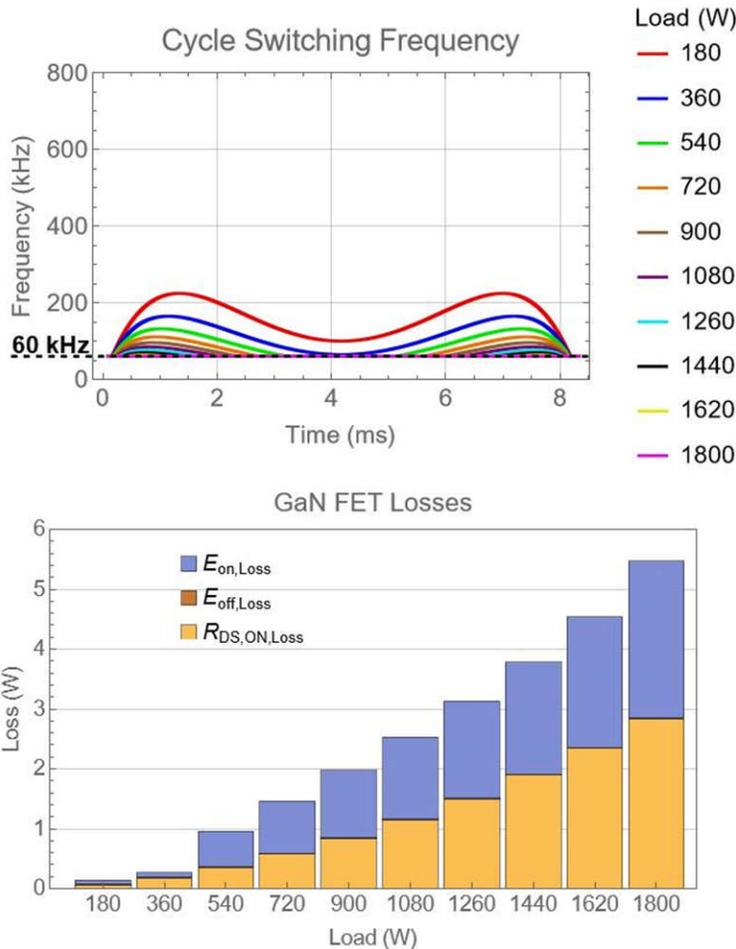


図 12. 1.8kW 電源ユニットに搭載されたマルチモード PFC (左) と CRM PFC の周波数スペクトルと FET 損失

EMI の課題への対処

図 13 に示すように、エンジニアは PFC インダクタを 2 つに分割することで、EMI フィルタの設計上の課題に対処できます。1 つは高インダクタンスのインダクタ (L_g) を AC 電源に接続し、もう 1 つは低インダクタンスのインダクタ (L_b) をコンデンサと直列に配置し、電力段と並列に配置するというものです。インダクタを分割してセットアップするのは、大きな AC リプル電流が直列インダクタとコンデンサ (総インピーダンスが低い) を通って流れるようにし、 L_b (インピーダンスが高い) と AC 電源に流れる電流リップルを最小限に抑えるためです。これによって、差動モードのノイズが小さくなり、EMI フィルタの設計がさらに容易になります。

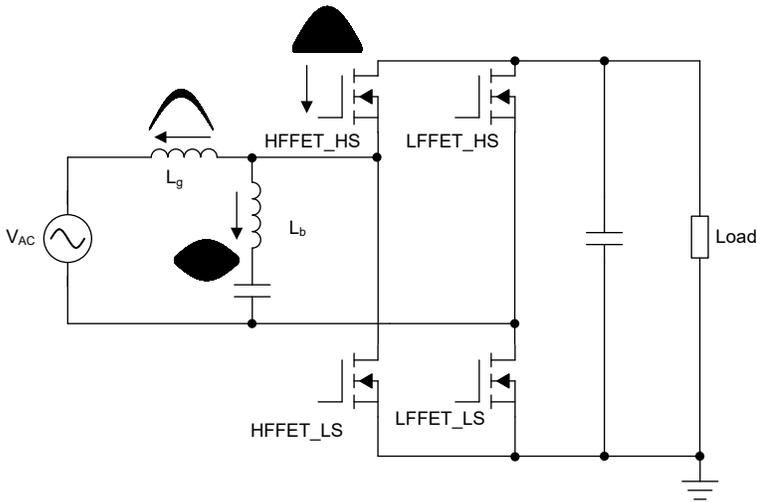


図 13. 改良型トータムポール ブリッジレス PFC 回路

改良型ソフトスイッチング CRM PFC を使用すると、EMI フィルタ設計上の課題を回避することができますが、CRM PFC 自体は、ソフトスイッチングを実現するために、PFC アクティブスイッチのターンオン タイミングを判定するための追加的なセンシングと制御を必要とします。オプションの 1 つとして、電流トランスなどの電流センシング デバイスを追加してゼロ電流ポイントを検出し、FET C_{oss} に基づいてアクティブ FET のターンオン タイミングを計算することができます。センシング システムや制御システムの伝搬遅延と、部品の許容差によって、アクティブ FET のターンオン タイミングには誤差が生じます。この制御方式では、サイクルごとのセンシングと制御が必要なため、MCU リソースの使用量が増えることが予想されます。

別の方法としては、PFC インダクタンスと FET C_{oss} とともに、入力電圧と出力電圧のセンシング結果に基づいて、必要な FET のオン時間とオフ時間を計算するやり方があります。この場合、FET のドレイン - ソース間の電圧センシングを使用して、ソフトスイッチングが行われたかどうかを判断できます。ゲート信号がハイになる前にドレイン - ソース間の電圧が負にならなければ、FET はハードスイッチングしています。

図 13 に示す FET を例にしてみると、HFET_HS のオン時間を延長することで、ソフトスイッチングを実現するために HFFET_LS C_{oss} を放電する負電流を増やすことができます。ゲート信号がハイになる前にドレイン - ソース間の電圧が負になる場合、FET はすでにソフトスイッチングしています。

HFET_HS のオン時間を短くすると、2 乗平均平方根電流が最小化され、効率が向上します。これにより、FET のオン時間はサイクル毎に更新されなくなり、ソフト スwitchングしていないときのみ調整されるため、MCU リソースの使用量を大幅に節約できます。

必要なソフト スwitchング センシング回路を FET に統合すれば、システムをさらに簡素化できます。図 5 に示すように、LMG3526R030 デバイスは、GaN FET、ドライバ、保護機能、FET のドレイン - ソース間の電圧センシング機能を 1 つのパッケージに統合しています。チャネル導通の前に GaN FET が第 3 象限導通になると、LMG3526R030 はソフト スwitchングを示すゼロ電圧検出パルスを送信します。

図 14 に、LMG3526R030 の第 3 象限導通の有無による波形の例を示します。

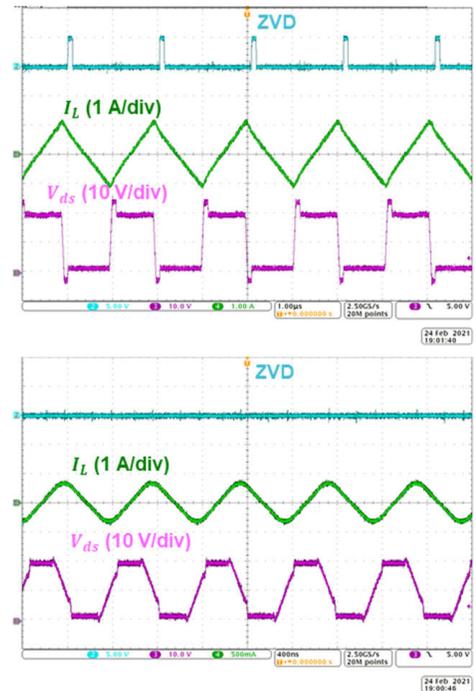


図 14. LMG3526R030 での第 3 象限導通あり(上)となし(下)の場合の波形

LMG3526R030 のゼロ電圧検出機能を使用して、『**可変周波数、ZVS、5kW、GaN ベース、2 相トータムポール PFC のリフレックス デザイン**』では、部品、トポロジ、制御システムの各技術革新を組み合わせることにより、99.1% 上回るピーク効率を実証しています。

まとめ

今日、高電圧電力変換システムの設計は 10 年前に比べてはるかに容易になりましたが、新しい技術に伴い、新しい課題が発生しています。たった一度のブレークスルーで、高電圧システムに技術革新がもたらされるようなことはないでしょう。エンジニアが高電圧システムの効率、電力密度、性能を最大限に引き出せるようにするには、設計のあらゆる部分が共に進化する必要があります。

GaN IC、絶縁型ゲートドライバ、絶縁型 DC/DC コンバータとモジュール、C2000 リアルタイム マイコンなど、TI の高電圧電力変換技術は、部品、トポロジ、システムレベルのそれぞれの技術革新を活用して、高効率で電力密度の高い、高電圧電力変換システムの設計を簡素化することができます。TI の高電圧技術の詳細については、[TI.com/highvoltage](https://www.ti.com/highvoltage) をご覧ください。

その他の資料

- [GaN \(窒化ガリウム\) IC](#)
- [絶縁型ゲートドライバ](#)
- [絶縁型 DC/DC コンバータとモジュール](#)
- [C2000 リアルタイム マイコン](#)

重要なお知らせ:ここに記載されているテキサス・インスツルメンツ社および子会社の製品およびサービスの購入には、TI の販売に関する標準の使用許諾契約への同意が必要です。お客様には、ご注文の前に、TI 製品とサービスに関する完全な最新情報のご入手をお勧め致します。TI は、アプリケーションに対する援助、お客様のアプリケーションまたは製品の設計、ソフトウェアのパフォーマンス、または特許の侵害に対して一切責任を負いません。ここに記載されている他の会社の製品またはサービスに関する情報は、TI による同意、保証、または承認を意図するものではありません。

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated