



Literature Number: JAJA416

POWER | *designer*

Expert tips, tricks, and techniques for powerful designs

No. 123

特集記事..... 1-10

高精度
基準電圧源..... 2

基準電圧源の選択における基本事項

— David Megaw, Design Engineer

基準電圧源は、データ・コンバージョン・システムの重要な構成要素です。アプリケーションに適した基準電圧源を選ぶには、基準電圧源の仕様を理解し、基準電圧源がエラーの原因になる理由を知っておく必要があります。Figure 1 は、単純なADC（A/Dコンバータ）とDAC（D/Aコンバータ）に基準電圧源を用いた回路図です。どちらの場合も、基準電圧源（ V_{REF} ）は非常に正確なアナログ「定規」としての役割を果たしており、ADCでは入力アナログ信号が比較され、DACでは出力アナログ信号が生成されます。再現性があり、正確なデータ・コンバージョンを行うには安定したシステム基準電圧源が不可欠で、ビット数が増えるほど基準電圧源への許容誤差要求は厳しくなります。モノリシック基準電圧源は、周囲温度、負荷、入力電圧や時間の変動からの影響が極めて小さい出力電圧を生成します。ADCやDACの多くは内部基準電圧源を内蔵していますが、データ・コンバータに一般に用いられている高密度CMOS技術では概して低品質の基準電圧しか生成できないため、分解能が8ビットから10ビットを超えるケースでは十分な精度を備えたものはまれです。多くの場合、内部基準電圧源は、性能を高めるために外部基準電圧源によるオーバードライブが可能です。基準電圧源のデータシートでは「高精度」や「超高精度」などの言葉がよく見られますが、設計者が基準電圧源を選ぶ場合にはそれほど役に立ちません。本稿では、一般的な基準電圧源の仕様を解説し、重要度順に整理します。さらに、設計者がそれらの仕様を用いて簡単な計算をいくつか行うことで、部品選択の絞り込みが可能になることを示します。

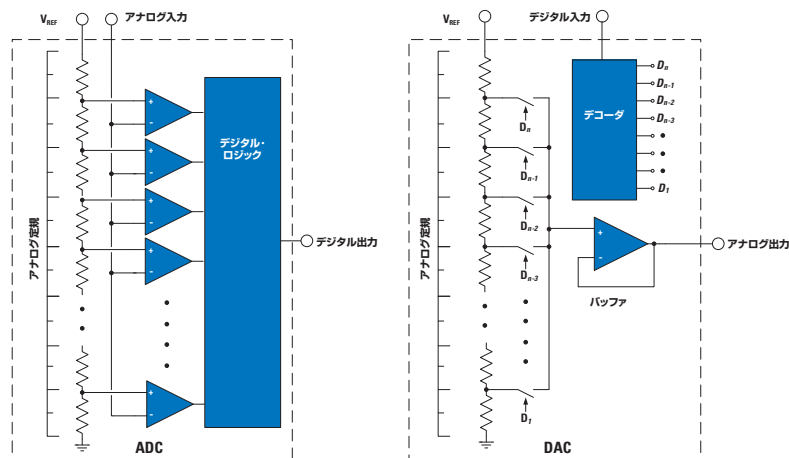
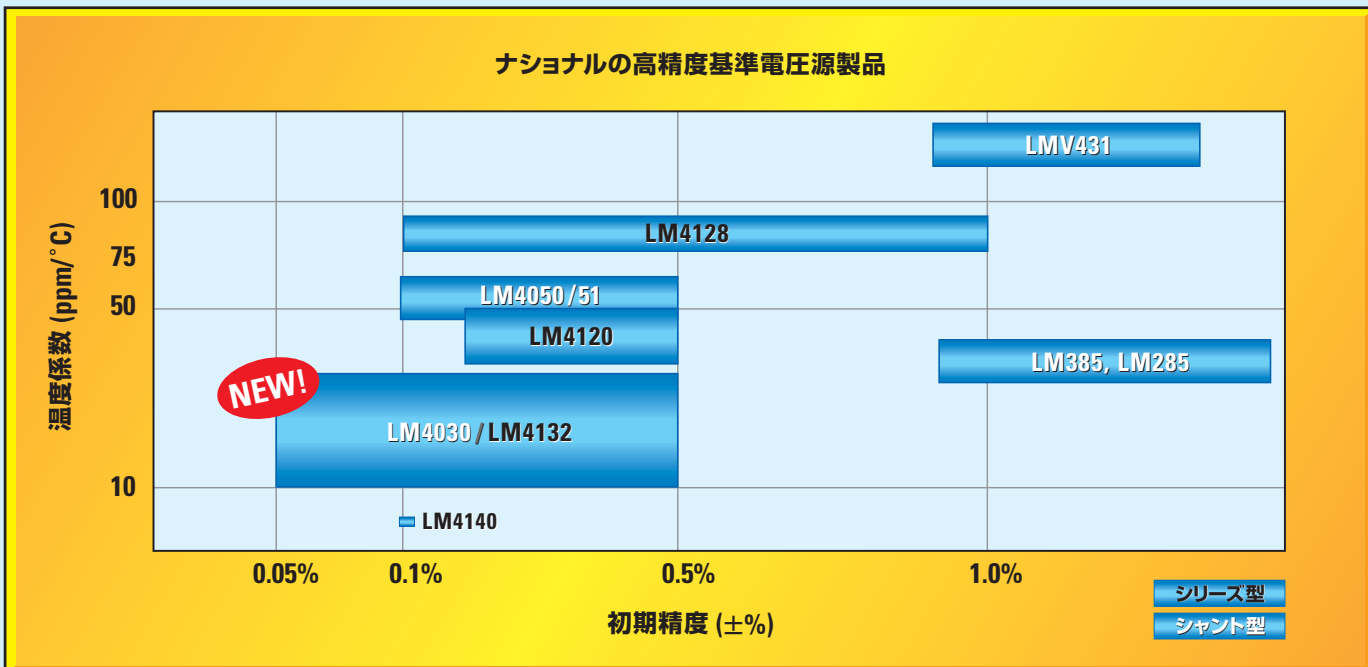


Figure 1. ADC/DAC の簡略回路図

多様なアプリケーションの要求に応える 高精度基準電圧源製品ラインナップ

national.com/JPN/power

LM4030 シャント型基準電圧源は全温度範囲にわたって0.05%の初期精度と10ppmの低温度ドリフトを提供します。



製品名	タイプ	出力電圧オプション(V)	初期精度(±%)	温度係数(ppm/°C)	待機時電流(μA)	ノイズ(μVpp)	パッケージ
LM4140	シリーズ(LDO)	1.024, 1.25, 2.048, 2.5, 4.096	0.1	3, 6, 10	230/1(シャットダウン時)	2.2	SO-8
NEW LM4132	シリーズ(LDO)	1.8, 2.0, 2.5, 3.0, 3.3, 4.096	0.05, 0.1, 0.2, 0.4, 0.5	10, 20, 30	60/3 (シャットダウン時)	170	SOT23-5
NEW LM4030	シャント	2.5, 4.096	0.05, 0.1, 0.15	10, 20, 30	120	100	SOT23-5
LM4120	シリーズ(LDO)	1.8, 2.048, 2.5, 3.0, 3.3, 4.09, 5	0.2, 0.5	50	160/1(シャットダウン時)	20	SOT23-5
LM4050/51	シャント	2.0, 2.5, 4.096, 5.0, 8.2, 10	0.1, 0.2, 0.5	50	41 (LM4050) 39 (LM4051)	48	SOT23-3
NEW LM4128	シリーズ(LDO)	1.8, 2.0, 2.5, 3.0, 3.3, 4.096	0.1, 0.2, 0.5, 1	75, 100	60/3 (シャットダウン時)	170	SOT23-5

製品サンプル、データシート、およびその他の情報は:

national.com/JPN/power

National Semiconductor

基準電圧源の選択における基本事項

Figure 2 に示したのは、一般的に使用されている2つの基準電圧源トポロジである、シリーズ型とシャント型です。シリーズ型基準電圧源は、 V_{IN} と V_{REF} の間に直列に接続されたトランジスタ (Q_1) を通じて負荷電流を供給するもので、基本的には高精度の小電流リニア・レギュレータです。シャント型基準電圧源は、並列接続のトランジスタ (Q_2) を介して余剰電流をグラウンドへシャント（分流）することにより、 V_{REF} をレギュレートします。シリーズ型基準電圧源は通常、負荷電流を必要に応じて供給するため、シャント型基準電圧源よりも低消費電力です。シャント型基準電圧源のバイアス電流 (I_{BIAS}) は R_{BIAS} 値によって設定されますが、最大負荷電流プラス 基準電圧源の最小動作電流（レギュレーションに必要な最小バイアス電流）と等しいか、それよりも大きい値にされなければなりません。最大負荷電流が小さ

い（例えば $100\mu A \sim 200\mu A$ 未満）アプリケーションの場合には、シリーズ型とシャント型基準電圧源の消費電力の差は縮まります。この2つのトポロジは精度に関して本質的な違いはなく、ともに高精度と低精度の製品が市販されています。Table 1は、両アーキテクチャの長所と短所をまとめたものです。一般に、シャント型基準電圧源は消費電力が大きい反面、より高いフレキシビリティ（ V_{IN} 範囲が広く、負電圧、フローティング電圧のいずれの基準電圧も生成可能）と優れた電源電圧除去比を提供します。データ・コンバータの典型的なアプリケーション回路図では、基準電圧源をツェナー・ダイオード記号で表すことがよくありますが、これは、シャント型基準電圧源を使用することを意味します。それは単なる慣習で、多くのケースではシリーズ型基準電圧源も使用できます。

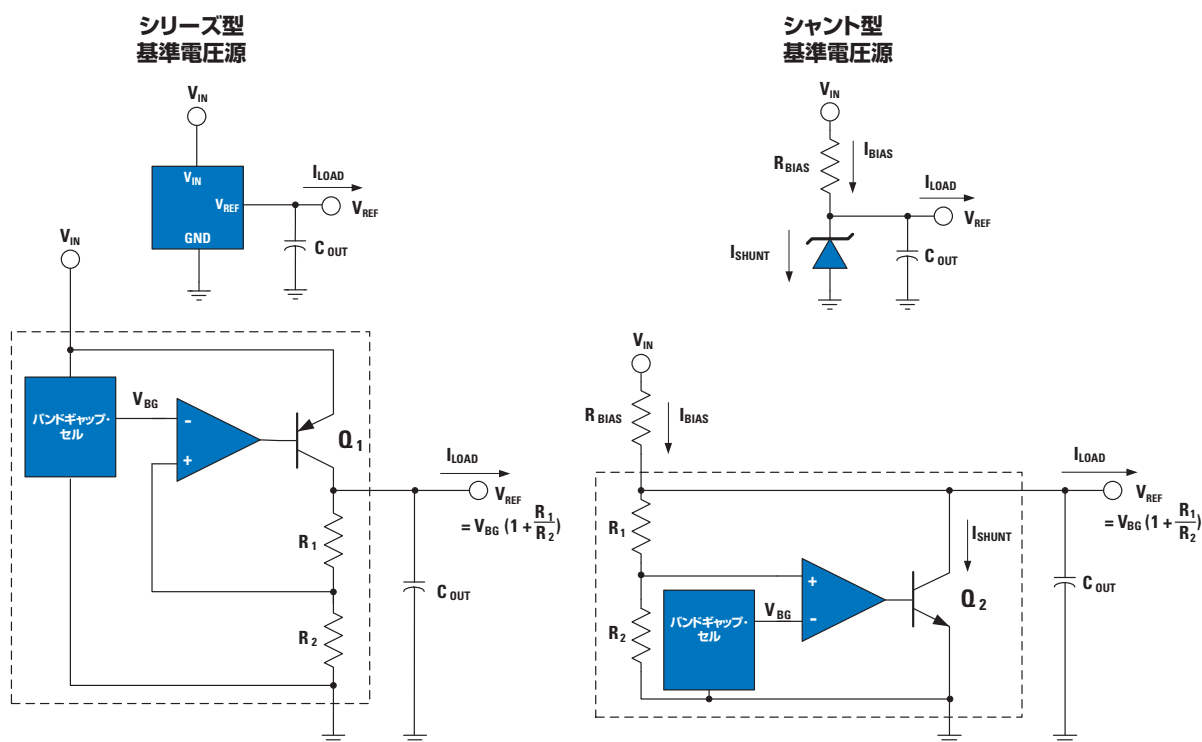


Figure 2. シリーズ型とシャント型のアーキテクチャの回路記号と簡略回路図

基準電圧源の選択における基本事項

Table 1. シリーズ型とシャント型のアーキテクチャ比較

	シリーズ型	シャント型
端子数	3 (V_{IN} , V_{REF} , GND)	2 (V_{REF} , GND)
所要電流	$I_Q + I_{LOAD}$ (負荷電流を必要に応じて供給)	最小動作電流 + I_{LOAD_MAX} (負荷電流を連続的に供給)
長所	低い電力損失 シャットダウン / 節電モードが可能	最大 V_{IN} は無制限 優れた電源電圧除去比 負の基準電圧を生成可能 フローティング基準電圧を生成可能 (GND 以外の電圧に対して陰極) 電流をソース / シンクする能力を固有に持つ
短所	最大 V_{IN} に制限あり V_{IN} (PSRR) に対してより敏感 電流をソースする能力しかない	最大負荷電流時にアイドル状態を強いられる シャットダウン / 節電モードが不可能

重要度順に見た基準電圧源の仕様

1.) 温度係数

全温度範囲における V_{REF} の変動は、ppm/°C を単位とする温度係数 (TC、「ドリフト」とも言う) によって定義されます。基準電圧の温度依存度を多項式で表すと分かりやすく便利です。

$$V_{REF}(T) = V_{REF}|_{25^{\circ}\text{C}} \left(1 + TC_1 \left(\frac{T}{25^{\circ}\text{C}} \right) + TC_2 \left(\frac{T}{25^{\circ}\text{C}} \right)^2 + TC_3 \left(\frac{T}{25^{\circ}\text{C}} \right)^3 + \dots \right)$$

TC_1 は 1 次 (リニア) 温度依存度、 TC_2 は 2 次温度依存度で、以後順に次数が増えます。1 次よりも高次の項は通常はひとまとめにし、ドリフトの「曲率」として表記します。モノリシック基準電圧源の大半はバンドギャップ基準電圧源を基にしています。バンドギャップ基準電圧源を作成するには、ある特定の PTAT (Proportional To Absolute Temperature) 電圧をバイポーラ・トランジスタの CTAT (Complementary To Absolute Temperature) ベース/エミッタ間電圧に付加します。これによりシリコンのバンドギャップ・エネルギー (～1.2V) にほぼ相当する電圧が生成され、ここでは TC_1 はほぼゼロです。PTAT 電圧、CTAT 電圧はともに完全にはリニアではなく、ノンゼロのより高次の TC 係数へと向

かいます。通常は TC_2 が支配的です。20 ppm/°C 未満のドリフト用に設計された基準電圧源は通常、 TC_2 (およびできればより高次の項) を低減するために特殊な回路を必要とし、そのデータシートにはしばしば何らかの形の「曲率修正」が記載されます。基準電圧源のもうひとつの一般的なタイプとして、埋め込みツェナー・ダイオード電圧とバイポーラ・ベース/エミッタ間電圧の和を基にしたものがあり、これは約 7V の安定した基準電圧を生成します。バンドギャップ基準電圧源と比べると、埋め込みツェナー型基準電圧源は、ノイズ特性では優れていますが、ドリフト特性は同等です。埋め込みツェナー型基準電圧源は通常、大きい静止電流を必要とし、入力電圧は 7.2V を超えなければならないため、低電圧アプリケーション ($V_{IN} = 3.3\text{V}$, 5V など) には使用できません。

温度係数については、商業用温度範囲 (0～70°C)、工業用温度範囲 (-40～85°C)、拡張温度範囲 (-40～125°C) を含む、数種類の温度範囲の仕様を設定できます。TC の定義にはいくつかの方法がありますが、最もよく使われるのは「ボックス」方式です。ボックス方式は、全温度範囲における V_{REF} 測定値の最小値と最大値の差を用いて TC を計算します。一方、温度範囲のエンド・ポイントでの V_{REF} 値 (T_{MIN} , T_{MAX}) を使う方法もあります。

基準電圧源の選択における基本事項

$$TC_{BOX} = 10^6 \cdot \left(\frac{V_{REF_MAX}|_T - V_{REF_MIN}|_T}{V_{REF}|_{25^\circ C}} \right) \cdot \left(\frac{1}{T_{MAX} - T_{MIN}} \right)$$

$$TC_{ENDPOINTS} = 10^6 \cdot \left(\frac{V_{REF}|_{TMAX} - V_{REF}|_{TMIN}}{V_{REF}|_{25^\circ C}} \right) \cdot \left(\frac{1}{T_{MAX} - T_{MIN}} \right)$$

どちらの方法も理想的とは言えません。エンド・ポイント方式の弱点は、(TC₂、TC₃などの)ドリフトのいかなる曲率も考慮されない点です。ただし、温度が室温から最小温度および最大温度への移行する際の増分TCを計算するとすれば、TC₂の情報を2点ではなく3点のデータ・ポイントで得ることになるため、状況は改善します。ボックス方式は、エンド・ポイント方式よりも精度が高くなりますが、アプリケーションの温度範囲がTCの仕様で決められた範囲より狭い場合には、TCが過小評価される恐れがあります。

2.) 初期精度

V_{REF}の初期精度は、所定のバイアス条件下で室温時に保証される基準電圧値が所定の公称電圧値にどの程度近いかを示します。通例は0.01%から1% (100~10,000 ppm) というように、パーセントと範囲で表します。例えば、初期精度0.1%の2.5V基準電圧源は、室温での測定時に2.4975Vから2.5025Vの値を示します。初期精度の重要性は主に、データ・コンバージョン・システムがキャリブレーションされるかどうかによって異なります。埋め込みツェナー型基準電圧源は初期精度が非常に粗いため (5~10%)、何らかの形のキャリブレーションが必要です。

3.) 0.1~10Hz 帯域でのピーク・ツー・ピーク・ノイズ

基準電圧源の内部で発生するノイズは動的誤差を招き、データ・コンバータの信号対ノイズ比 (SNR) が悪化して、想定される有効分解能 (ENOB) 値が低下します。データシートには、低周波ノイズと高周波ノイズについて別々の仕様が記載されています。広帯域ノイズの仕様は通常、10Hzから10kHzの帯域を対象とする、μV (マイクロボルト) 単位のRMS (二乗平均平方根) 値として記されます。広帯域ノイズは通常、大型のV_{REF}バイパス・コンデンサによってある程度は低減できるため、低周波ノイズほど厄介ではありません。広帯域ノイズは、あるアプリケーションで設計者が関心を持つ信号帯域によって、重要かどうかが決まります。低周波V_{REF}ノイズは、0.1Hzから10Hzの帯域におけるピーク・ツー・ピーク値 (単位はμVまたはppm) として記されます。10Hz未満でフィルタ処理するのは非現実的であるため、低周波ノイズは基準電圧のトータル誤差の直接的な原因になります。低周波ノイズについては、0.1Hz時には1次ハイパス・フィルタ、10Hz時にはn次ローパス・フィルタで構成されるアクティブ・バンドパス・フィルタを使うことが重要です。ローパス・フィルタの次数はピーク・ツー・ピーク測定値に大きく影響します。10Hz時に2次ローパス・フィルタを使うと、1次フィルタを使う場合に比べてピーク・ツー・ピーク値は50%から60%低減します。メーカーによっては、最大8次までのフィルタを使うことがあるため、設計者が基準電圧源を比較する際は、データシートの注を慎重にチェックする必要があります。設計上の観点から見ると、0.1Hzから10Hzの帯域におけるノイズは主に、バンドギャップ・セル内のデバイスや抵抗のフリッカ (1/f) ノイズによるものです。よって、これはV_{REF}に

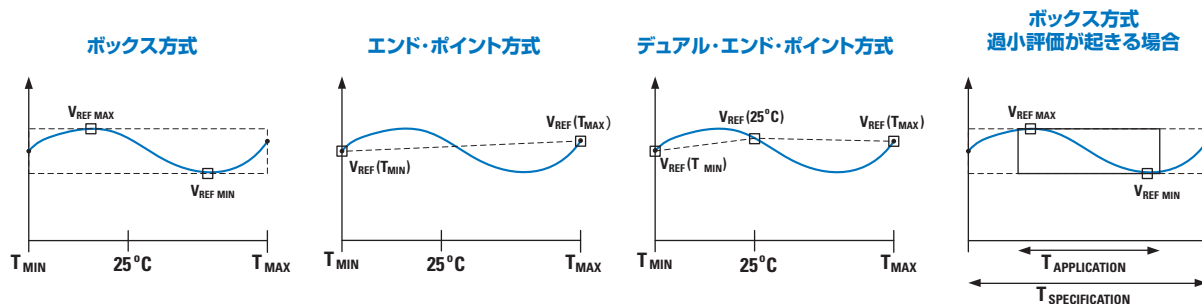


Figure 3. さまざまな TC 計算方式

基準電圧源の選択における基本事項

対してリニアにスケーリングします。例えば、5V基準電圧源の場合は同一部分に2.5V基準電圧源を使った時に比べると、ピーク・ツー・ピーク・ノイズ電圧が2倍になります。このノイズの低減には、バンドギャップ・セル内にかなり大きな電流と大型のデバイスが必要になるため、非常に低ノイズの基準電圧源 ($<5\mu V_{pp}$) では静止電流が大きくなる (数百mA～数mA) ことがよくあり、パッケージは大型になりがちです。埋め込みツェナー型基準電圧源は、出力電圧の生成にゲインが不要なことから、市販されている基準電圧源の中で最も優れたノイズ特性を持っています。バンドギャップ・セルは通常、15V/Vから20V/Vの閉ループ・ゲインを持っており、これがデバイスや抵抗のノイズを増幅させる要因になります。

4.) 熱ヒステリシス

熱ヒステリシスは1回または複数回の熱サイクルが原因で起きる V_{REF} シフトのことで、その仕様はppm値で表記されます。熱サイクルは温度が室温から最小温度および最大温度に移行し、そして最後に室温に戻る偏位 (例えば25℃から-40℃、125℃を経て25℃に戻る変化) として定義されています。温度範囲 (商業用、工業用および拡張温度範囲) と熱サイクルの回数はメーカーによって異なるため、直接の比較は困難です。広い温度範囲にわたっていくつも熱サイクルがあると、大きな V_{REF} シフトが生じます。アプリケーションの温度範囲が狭い場合でも、PCB (プリント回路基板) へのハンダ付けとそれに続くあらゆるリフロー・ハンダ付け時のデバイスの加熱により、 V_{REF} シフトが起きます。熱ヒステリシスを引き起こす主な原因はダイ応力の変化で、これはパッケージ、ダイ・アタッチ材料、成形材料やIC自体のレイアウトに関係します。経験則によれば、大型のパッケージに収納された基準電圧源は、ヒステリシスが低下する傾向があります。熱ヒステリシスは生産段階ではテストされず、データシートにはシフトの代表値だけが記載されています。

5.) 長期的な安定性

長期的な安定性は、通常の条件下で1,000時間 (6週間) 連続動作した後に起きる V_{REF} シフトの代表値で表記されます。設計者はこれを見れば、アプリケーションの全耐用期間にわたる基準電圧源の安定性を大まかに知ることができます。一般的な説によると、長期的な安定性は使用時間と対数的な関係にあるため、 V_{REF} シフトの大半は最初の1,000時間以内に発生します。6週間のテスト時間は生産段階では実行できないため、長期的な安定性については、少数 (15～30個) のサンプルをとって室温時にテストした際のシフトの代表値が仕様値になります。

基準電圧源がPCB上に一度ハンダ付けされると、基板応力の変化によって V_{REF} の永続的なシフトが起きる可能性もあります。基板応力依存度は現在データシートに記載されていないため、設計者は、PCB上の屈曲が最も起きにくい箇所に基準電圧源を配置する必要があります。パッケージによって応力耐性も異なります。金属容器はかなりの応力耐性を持っており、表面実装型プラスチック・パッケージは、パッケージが小型化するほど応力耐性が弱まります (例えば同じダイで比較すると、SC70パッケージよりもSO-8パッケージの方が優れています)。

6.) 負荷レギュレーション

負荷レギュレーションは負荷電流を関数とする V_{REF} シフトの尺度で、その仕様はパーセントかmAあたりのppm (ppm/mA) 値のどちらかで記載されます。この値は、最大負荷電流が最大値から最小値に変わる時の V_{REF} の相対的变化を負荷電流範囲で割って計算されます。

$$LOAD_REG(ppm/mA) = 10^6 \cdot \left(\frac{V_{REF}|_{I_{LOAD_MAX}} - V_{REF}|_{I_{LOAD_MIN}}}{V_{REF}|_{I_{LOAD_MIN}}} \right) \left(\frac{1}{I_{LOAD_MAX} - I_{LOAD_MIN}} \right)$$

基準電圧源の選択における基本事項

負荷レギュレーションは、基準電圧源と基準電圧源を負荷から切り離す寄生抵抗の両方の設計次第で変わってきます。このため、基準電圧源はPCBレイアウト上、許される限り負荷の近くに配置する必要があります。 V_{REF} のフォーシング用とセンシング用の両方の端子を備えた基準電圧源であれば、この問題をある程度クリアできます。多くのデータ・コンバータでは、基準電圧源の入力インピーダンスは負荷レギュレーション誤差が大きくなるように、十分に大きい値が設定されています(>10 k Ω)。最大負荷電流に関する情報は、ADC/DACのデータシートに、最小基準電圧ピン抵抗(R_{REF})または最大基準電流(I_{REF})のどちらの値として記載されています。基準電圧源が高速オペアンプでバッファされた状態では通常、負荷レギュレーション誤差は無視できます。シャント型基準電圧源に対する負荷レギュレーションの双対は「電流による逆方向ブレイクダウン電圧の変化」で、これが負荷からシャントされた電流を関数とする V_{REF} の変動を規定します。この値は、負荷電流をシャント電流(I_{SHUNT})に置き換えた、負荷レギュレーションと同じ式で計算されます。シャント電流の量は負荷電流と入力電圧の両方に左右されることから、「電流による逆方向ブレイクダウン電圧の変化」の仕様値はライン感度を表すことにもなります。

7.) ライン・レギュレーション

ライン・レギュレーションはシリーズ型基準電圧源にのみ適用され、入力電圧を関数とする基準電圧の変動の尺度です。

$$LINE_REG = 10^6 \cdot \left(\frac{V_{REF}|_{VIN_MAX} - V_{REF}|_{VIN_MIN}}{V_{REF}|_{VIN_MIN}} \right) \cdot \left(\frac{1}{V_{IN_MAX} - V_{IN_MIN}} \right)$$

ライン・レギュレーションの重要度は、入力電圧の許容変動に左右されます。入力電圧の許容変動が10%以下の場合、ライン・レギュレーションはトータル誤差の大きな要因にはなりません。ライン・レギュレーションを全周波数にわたって見た場合の数値が、PSRR(電源電圧除去比)です。PSRRの特定値はめったに示されず、通常は代表曲線がデータシートに記載されます。PSRRの重要度は、ライン・レギュレーションと同様、入力電圧の仕様値に左右されます。 V_{IN} ノイズが多い場合(EMIの影響を受けやすく、負荷過渡変動が大きいスイッチング・レギュレータ

で生成される)には、PSRRが重要になる可能性があります。シャント型基準電圧源にとって類似した仕様値が逆方向ダイナミック・インピーダンスで、これは V_{REF} の対AC電流感度を表します。シャント型基準電圧源に給電する電源のノイズは、 R_{BIAS} を通じてノイズ電流に変換されます。シャント型基準電圧源のデータシートには、60Hz時および120Hz時の逆方向ダイナミック・インピーダンスを明記したものもありますが、多くの場合、逆方向ダイナミック・インピーダンス vs 周波数のプロットが記載されています。

8.) その他の考慮事項

消費電力が重視されるアプリケーションでは通常、シリーズ型基準電圧源が正しい選択肢となっています。シリーズ型基準電圧源の静止電流は、 $I_Q < 1 \mu A$ のものも市販されていますが、大半は $25 \mu A$ から $200 \mu A$ の間です。一般的には、低静止電流は精度(TCおよび初期精度)低下やノイズ増加という犠牲を伴います。シリーズ型基準電圧源の中には、外部ENABLE/SHUTDOWN端子を介したディスエーブル機能を備えたものもあり、この機能を使うと、 V_{REF} が不要な場合に静止電流を $2 \mu A$ から $3 \mu A$ 以下に抑えられます。シャント型基準電圧源では、節電モードは使用できません。加えて、シリーズ型基準電圧源は200mV未満のドロップアウト電圧も可能なため、低入力電圧時に使用できます。シャント型基準電圧源も低電圧時に使用できますが、定数の小さい R_{BIAS} 抵抗が必要なため、 V_{IN} 変動に伴ってバイアス電流が大きく変わる可能性があります。

基準電圧源は多数の外付け受動部品を必要としますが、部品を適切に選べば性能の向上を図ることができます。 V_{REF} 上のバイパス・コンデンサは、高周波時にPSRR(またはシャント型基準電圧源の場合は逆方向ダイナミック・インピーダンス)を大幅に向上させます。また、負荷過渡応答も向上し、高周波ノイズが低減します。一般的に言えば、できるだけ大容量のバイパス・コンデンサを用いることで、最高の性能が達成されます。バイパス・コンデンサの許容容量範囲は、基準電圧源の安定性が保たれるかどうかによって決まります。基準電圧源の安定性は、データシートの部品選定セクションに等価直列抵抗(ESR)の制限と並んで詳しく記載されなければなりません。大容量のバイパス・コンデンサ(>1 μF)

基準電圧源の選択における基本事項

を用いる場合は、小容量の低ESRコンデンサを使ってバイパスさせ、ESRや等価直列インダクタンス（ESL）の影響を減少させるのが有利です。シャント型基準電圧源の逆方向ダイナミック・インピーダンスは、シャント電流の量と反比例の関係にあります。ある所定のアプリケーションで消費電力よりもノイズ耐性が重視される場合は、小さい定数の R_{BIAS} を用いて I_{SHUNT} を増加させるという方法を使用できます。

基準電圧源の選択

基準電圧源の選択にあたっては、まず、アプリケーションの動作条件（特に V_{REF} 公称値、 V_{IN} 範囲、電流ドライブ、消費電力およびパッケージ・サイズ）を満足させなければなりません。次に、所定のデータ・コンバータ・アプリケーションにおける所要精度に基づいて基準電圧源を1つ選択します。基準電圧源の誤差の精度への影響を理解するには、データ・コンバータのLSB（最下位ビット）の項目が最も役立ちます。ppmを単位とするLSBは、2をビット数分累乗した数値で100万を割った数字です。Table 2は、通常の分解能に対応したLSB値です。

$$LSB(ppm) = 10^6 \cdot \left(\frac{1}{2}\right)^{NOB} \quad NOB: \text{ビット数}$$

Table 2. 通常のデータ・コンバータ分解能に対応したLSB値

ビット数	LSB (ppm)
8	3906
10	977
12	244
14	61
16	15

ADC/DACは、積分非直線性誤差（INL）、微分非直線性誤差（DNL）、ゲイン/オフセット誤差など、独自の誤差源を持っています。より一般的なユニポーラ・データ・コンバータのケースを考えると、基準電圧源の誤差は機能的にはゲイン誤差に匹敵します。INLとDNLはデータ・コンバータの非直線性を測る値で、基準電圧源はこれにはまったく影響を与えません。ADC/DACは2つの基準電圧（ユニポーラ・データ・コンバータの場合は V_{REF} とGND、バイポーラ・データ・コンバータの場合は V_{REF} と $-V_{REF}$ ）を持っていることを認識していれば、ゲイン/オフセット誤差を概念的に理解することができます。オフセット誤差は、負フルスケール（MFS）入力が印可された時の理想的なMFS出力値からの偏差（ADCではビット、DACでは電圧で表記）です。MFS基準電圧はGNDで、これには V_{REF} 誤差は影響しません。ゲイン誤差は、正フルスケール（PFS）入力電圧が印可された時の理想的なPFS出力値からの偏差からオフセット誤差を差し引いたものです。PFS基準電圧は V_{REF} で、いかなる基準電圧シフトもゲイン誤差に等しくなります。基準電圧誤差によってPFS付近の入力信号に対してダイナミック・レンジの損失が発生しますが、ダイナミック・レンジの損失が精度に最も明白な影響を与えるのもこのケースです。基準電圧誤差による影響はミッドスケール（MS）入力信号の場合はPFS入力の半分ですが、MFS付近の入力では無視できます。例えば、最悪のケースとして8 LSBの基準電圧誤差が起きた場合、PFS入力では3ビット、ミッドスケール入力では2ビットの精度損失が起き、MFSでは精度損失は生じません。設計者が基準電圧誤差に関して分からない場合は、まずは最悪のケースの基準電圧誤差を最大ゲイン誤差にマッチングさせるのが良い方法です。誤差要因が統計的に独立しており、それらをまとめたRMS値として加算するシステムにおいては、誤差原因のバランスをとるのが最適な方法です。そうでなければ、誤差は1つの変数に支配されがちになり、他の変数の精度は本質的に見逃される結果になります。

基準電圧源の選択における基本事項

V_{REF} のトータル誤差を計算する場合、最大値が保証された仕様（TC、初期精度、負荷レギュレーション、ライン・レギュレーション）と代表値だけが記されている仕様（0.1Hz～10Hz帯域でのノイズ、熱ヒステリシスおよび長期的な安定性）を分けて考えると便利です。保証された仕様は、初期精度以外はすべてリニアな係数であり、トータル誤差へのそれらの影響は基準電圧源の動作範囲（温度範囲、負荷電流および入力電圧）に基づいて計算できます。キャリブレーションされたシステムでは、初期精度を式から除外できます。

$$\begin{aligned} \text{ERROR}|_{TEMP} &= TC \cdot (T_{MAX} - T_{MIN}) \\ \text{ERROR}|_{LOAD} &= \text{LOAD_REG} \cdot (I_{LOAD_MAX} - I_{LOAD_MIN}) \\ \text{ERROR}|_{LINE} &= \text{LINE_REG} \cdot (V_{IN_MAX} - V_{IN_MIN}) \\ \text{ERROR}|_{GUARANTEED} &= \text{ERROR}|_{INITIAL_ACCURACY} + \text{ERROR}|_{TEMP} + \text{ERROR}|_{LOAD} + \text{ERROR}|_{LINE} \end{aligned}$$

例 (LM4132A_2.5V):

$$\begin{aligned} \text{ERROR}|_{TEMP} &= (10 \text{ ppm}/^{\circ}\text{C}) \cdot (55^{\circ}\text{C} - 0^{\circ}\text{C}) = 550 \text{ ppm} \\ \text{ERROR}|_{LOAD} &= (120 \text{ ppm}/\text{mA}) \cdot (0.5 \text{ mA} - 0 \text{ mA}) = 60 \text{ ppm} \\ \text{ERROR}|_{LINE} &= (50 \text{ ppm}/\text{V}) \cdot (5.5\text{V} - 4.5\text{V}) = 50 \text{ ppm} \\ \text{ERROR}|_{GUARANTEED} &= (0.05\% = 500 \text{ ppm}) + 550 \text{ ppm} + 60 \text{ ppm} + 50 \text{ ppm} = 1160 \text{ ppm} \end{aligned}$$

上記の計算は最悪のケースを表したもので、多くの場合、基準電圧源は保証された最大値よりも良好な動作値を示します（特に、測定値のSNR比が非常に低いために最大値が試験システムの関数となるようなライン・レギュレーションや負荷レギュレーションが、これにあてはまります）。仕様値として保証された最大値を計算する統計的手法はメーカーによって異なるため、データシートの比較だけで完全な評価ができないことに留意すべきです。設計者が基準電圧源の誤差の平均値を推定したい場合は、個々の誤差源を単に加算するよりも、それらのRMS値をとる方法が使用できます。多くの場

合、TC誤差が支配的であるため、TC誤差自体が平均的な基準電圧源の性能を推定するための良い目安になります。

データシートには熱ヒステリシスと長期的な安定性の代表値だけが記載されていますが、その両方の数値は製品ごとにかなりバラつきがあることがあります。分布の標準偏差を知らない場合、最悪のケースの誤差を推定する上で仕様の代表値はそれほど役立ちません。こうした情報は、メーカーに問い合わせれば入手することができます。そうでなければ、大まかながら慎重なアプローチとして、仕様の代表値を3倍または4倍し、それを最悪のケースの V_{REF} シフトの概算値とみなす方法もあります。これは、分布の標準偏差がおおよそ平均値にあたと仮定して、2ないし3標準偏差の最悪のケースを踏まえた設計を行う方法です。

ノイズに起因する分解能の損失は予測が難しく、実際には、所定のアプリケーションで基準電圧源をテストすることでしか分かりません。低周波ノイズは製品ごとに非常に首尾一貫しているため、代表値の詮索は不要です。10秒ウィンドウでは、0.1Hzから10Hz帯域でのピーク・ツー・ピーク仕様値に等しい V_{REF} シフトが認められるはずです。

$$\begin{aligned} \text{ERROR}|_{THERMAL_HYSTERESIS} &\approx 3 \times (\text{熱ヒステリシスの代表値}) \\ \text{ERROR}|_{LONG_TERM_STABILITY} &\approx 3 \times (\text{長期的安定性の代表値}) \\ \text{ERROR}|_{LF_NOISE} &= 10^6 \cdot \left(\frac{0.1 - 10 \text{ Hz Peak-to-Peak}}{V_{REF}} \right) \\ \text{ERROR}|_{TOT} &= \text{ERROR}|_{GUARANTEED} + \text{ERROR}|_{THERMAL_HYSTERESIS} + \text{ERROR}|_{LONG_TERM_STABILITY} + \text{ERROR}|_{LF_NOISE} \end{aligned}$$

例 (LM4132A_2.5V):

$$\begin{aligned} \text{ERROR}|_{THERMAL_HYSTERESIS} &\approx 3 \times (75 \text{ ppm}) = 225 \text{ ppm} \\ \text{ERROR}|_{LONG_TERM_STABILITY} &\approx 3 \times (50 \text{ ppm}) = 150 \text{ ppm} \\ \text{ERROR}|_{LF_NOISE} &= 10^6 \cdot \left(\frac{240 \mu\text{V}_{P-P}}{2.5\text{V}} \right) = 96 \text{ ppm} \\ \text{ERROR}|_{TOT} &= 1160 \text{ ppm} + 225 \text{ ppm} + 150 \text{ ppm} + 96 \text{ ppm} = 1631 \text{ ppm} \end{aligned}$$

基準電圧源の選択における基本事項

最悪のケースの基準電圧源誤差（ppm値）を一度推定すれば、Table 2 の数値を使って各種のデータ・コンバータ分解能に対応したLSB値に変換できます。誤差のLSB値のbase-2の対数をとれば、正フルスケール（PFS）およびミッドスケール（MS）の最悪のケースの精度損失を計算できます。

$$\text{ERROR}_{\text{TOTAL}} (\text{LSB}) = \frac{1631 \text{ ppm}}{\left(\frac{\text{ppm}}{\text{LSB}} \right)} = 1.7 \text{ LSB (10 bit)} = 6.7 \text{ LSB (12 bit)} = 26.7 \text{ LSB (14 bit)}$$

最悪のケースの精度損失 = $\log_2 (\text{ERROR}_{\text{TOTAL}} (\text{LSB}))$

最悪のケースの精度損失 (PFS) = 0.8 bit (10 bit) = 2.7 bits (12 bit) = 4.7 bits (14 bit)

最悪のケースの精度 (MS) = 0 bit (10 bit) = 1.7 bits (12 bit) = 3.7 bits (14 bit)

最悪のケースの値ではなく平均値を考慮する場合には、基準電圧源のさまざまな誤差原因をまとめたRMS値（代表値の最大値をこれと置き換える）を適用することができます。

例 (LM4132A_2.5V):

$$\text{ERROR}_{\text{RMS}} = \sqrt{(550)^2 + (500)^2 + (50)^2 + (60)^2 + (75)^2 + (50)^2 + (96)^2} = 760 \text{ ppm}$$

$$\text{ERROR}_{\text{RMS}} (\text{LSB}) = \frac{760 \text{ ppm}}{\left(\frac{\text{ppm}}{\text{LSB}} \right)} = 0.8 \text{ LSB (10 bit)} = 3.1 \text{ LSB (12 bit)} = 12.5 \text{ LSB (14 bit)}$$

精度損失の代表値 = $\log_2 (\text{ERROR}_{\text{TOTAL}} (\text{LSB}))$

精度損失の代表値 (PFS) = 0 bit (10 bit) = 1.6 bits (12 bit) = 3.6 bits (14 bit)

精度損失の代表値 (MS) = 0 bit (10 bit) = 0.6 bits (12 bit) = 2.6 bits (14 bit)

以上の解析方法を使用すれば、データ・コンバージョン・システム内部の基準電圧源誤差に起因する精度損失について、代表値と最悪のケースの値を予測することができます。複数の異なる基準電圧源に対してこの操作を繰り返すことで、設計者は、アプリケーションにおいて最も重要な基準電圧の仕様を見極め、より多くの情報を持って選択することができるようになります。

電源回路設計ツール

エネルギー効率の高い製品設計のためのツール

PowerWise®製品/システムに関するホワイト・ペーパー、リファレンス・デザインおよびアプリケーション・ノートをぜひご利用ください。

www.national.com/JPN/powerwise

Analog Edge/ アプリケーション・ノート

アナログ設計に関するナショナルのオンライン技術情報誌。毎月発行。

www.national.com/JPN/analogedge



オンライン・セミナー

ナショナルのエキスパートによる無料オンライン・セミナーです。ナショナルのアナログ専門オンライン・セミナーにぜひご登録ください。

www.national.com/JPN/onlineSeminar



ナショナルの日本語サイト：
www.national.com/jpn

お問い合わせ：
jpn.feedback@nsc.com

どの号もお見逃しなく！



Power Designerのバックナンバーは
ナショナルのサイトでご覧いただけます。
power.national.com/jpndesigner

Signal Path Designerもオンラインで
提供しています。ぜひお読みください。
signalpath.national.com/jpndesigner



ナショナル セミコンダクター ジャパン株式会社
〒135-0042 東京都江東区木場2-17-16
TEL 03-5639-7300（大代表）www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上