

# 第1章 TINA-TIによる電子回路解析の基本

## 1.1 電気回路の基礎と受動素子

宇田達広

APPLICATION

### はじめに

1963年に発表された最初のIC オペアンプ  $\mu A702$ <sup>[1]</sup> は9個のNPNトランジスタと11個の抵抗などで構成されたシンプルなバイポーラ集積回路でした。設計時の動作検証にはディスクリート・トランジスタによるオペアンプと同様なブレッドボードが用いられました。ICプロセスの進化により1960年代末になると100個から1000個の素子を集積したMSI (Medium Scale Integration circuit) が出現し、ブレッドボードによる動作検証では、①寄生素子の影響が評価できない、②評価時間が長い、③高コスト、などの理由により回路シミュレーション・ツールの使用が主流になりました。

**SPICE** (simulation program with integrated circuit emphasis) は、回路を構成する素子の電圧-電流特性を表す枝構成式 (branch constitutive equation: BCE) と、素子間の接続情報から回路方程式を生成し、それを解くことで、直流解析、過渡解析、交流解析、雑音解析、歪み解析などを実行する、汎用の回路シミュレーション・ツールです。SPICEは、カリフォルニア大学バークレー校 (University of California, Berkeley) で1970年初頭に開発された **CANCER** (computer analysis of non-linear circuits, excluding radiation)<sup>[2]</sup> が基になっています。CANCERはショックレイ方程式 (Shockley equation) によるダイオードと、エバース・モル・モデル (Ebers-Moll Model) によるトランジスタのモデルをサポートし、直流解析、交流解析、過渡解析を実行することができました。解析可能な回路サイズは、素子総数が400、節点総数が100までに制限されていました。

1972年には、CANCERを改良した **SPICE1**<sup>[3]</sup> が、カリフォルニア大学バークレー校からパブリックドメインソフトウェア (public domain software) としリリースされました。SPICE1は回路の節点電圧のみを未知変数とし、①キルヒホッフの電流則 (Kirchoff's current law: KCL)、②キルヒホッフの電圧則 (Kirchoff's voltage law: KVL)、③枝構成式 (BCE) に基づく **節点解析 (nodal analysis)** の手法が用いられました。バイポーラトランジスタにはガンメル・プーン・モデル (Gummel-Poon Model) が加えられ、新たに接合型電界効果トランジスタ (JFET) と金属酸化電界効果トランジスタ (MOSFET) が加えられました。この時期には、多数のトランジスタを使用する大規模回路の解析時間を短縮するマクロモデリング (macro modeling) の手法も開発され、制御電源を利用したオペアンプのマクロモデルが最初に作成されました。

1975年には、SPICE1を大きく改良した **SPICE2**<sup>[4],[5]</sup> がリリースされました。SPICE1が採用した節点解析は節点電圧だけを未知変数とするために、素子電流を直接求めることはできませんでした。SPICE2が採用した **修正節点解析 (modified nodal analysis: MNA)** は、全ての節点電圧に加えて任意の素子電流を直接求めることができます。1980年代初頭になるとミニコンピュータが出現しSPICEのインストール数が増加しました。大企業では社内のCAD部門がSPICE2ソフトウェア・パッケージの機能拡張とメンテナンスを行いました。小企業ではパブリックドメインソフトウェアのSPICE2をサポートするリソースは欠乏していました。その需要に応えSPICE2の拡張と技術サポートを専門とする企業が出現しMeta Software社の **HSPICE** のようにSPICE2を基にした市販のSPICEソフトウェア・パッケージが誕生しました。一方で、パーソナルコンピュータIBM PC/XTが発売された翌年の1984年には、SPICE2を基に開発されPCでも動作するPSPICEがMicroSim社から市販され、SPICEベースの回路シミュレーション・ツールは、IC設計に加えプリント基板ベースの設計にも用いられるようになりました。

1980年代初期の大学では、ミニコンピュータのオペレーティングシステムとしてC言語で書かれたUNIXが普及しました。この時期にカリフォルニア大学バークレー校にはSPICE2の拡張に関する多くの要望が寄せられました。ところがSPICE2はFORTRANで書かれたバッチ・プログラムであり、変更が難しく、UNIXユーティリティを活用することもできませんでした。そこで、カリフォルニア大学バークレー校は、SPICE2バージョン2G6をC言語で書き直し、**SPICE3**<sup>[6]</sup> として1985年3月にリリースしました。SPICE3にはC言語の、①インタラクティブ、②構造化プログラム、③読みやすさなどの特長が活かされており、新たにグラフィック・ツールも導入されました。

この資料は日本テキサス・インスツルメンツ(日本TI)が、お客様がTIおよび日本TI製品を理解するための一助としてお役に立てるよう、作成しております。製品に関する情報は随時更新されますので最新版の情報を取得するようお勧めします。TIおよび日本TIは、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。また、TI及び日本TIは本ドキュメントに記載された情報により発生した問題や障害等につきましては如何なる責任も負いません。

TINA-TIは“SPICE3バージョン3F5”と互換性がある先進の解析アルゴリズムを採用しています。回路図の入力から解析データのプロットまでを、シンプルで直感的なGUI (graphical user interface) を通して実行できるため、最小限の時間で操作方法を習得することができます。仮想実験室とも言えるTINA-TIの解析環境は、アナログ回路の動作検証のみならずシステム設計時の機能検証や最終製品の歩留まり検証などにも最適です。回路の素子数や節点数に制限はありません。

第1章では、TINA-TIによる電子回路解析の基本として、①電気回路の基礎、②TINA-TIの回路記述方法、③TINA-TIの解析機能について、その概要を説明します。

## 1.1 電気回路の基礎と受動素子

このセクションでは最初に電気回路の基礎を復習し、それを基に受動素子で構成された簡単な回路を例に修正節点解析(MNA)アルゴリズムの概要を説明します。次にネットリストとTINA-TIの基本素子について説明します。

### 1.1.1 オームの法則

抵抗の電圧と電流の関係は**オームの法則 (Ohm's law)**で定められます。 $R$  オーム (ohm:  $\Omega$ ) の抵抗に  $I$  アンペア (ampere: A) の電流が流れると  $V$  ボルト (volt: V) の電圧降下が発生します。 $V, I, R$  の関係を図 1.1 に示します。

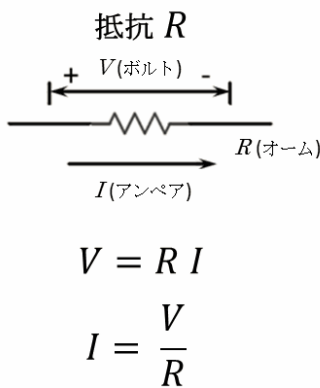


図 1.1 オームの法則

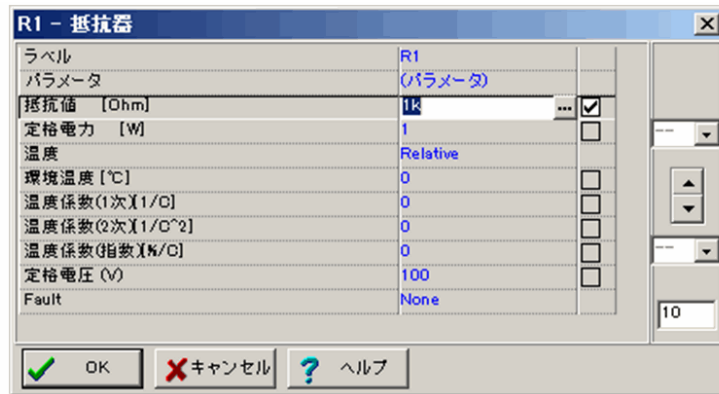


図 1.2 TINA-TI の抵抗器入力ダイアログボックス

TINA-TI では、抵抗素子を図 1.2 のダイアログボックスから入力される線形性 (linearity) を持つ抵抗器として取り扱います。線形抵抗器では、 $R$  の値が  $V, I$  の値に依存して変化することはありません。現実の抵抗器には温度係数が有り、 $I$  が変化するとジュール熱の変化により  $R$  の値が変化します。したがって厳密には線形性が満たされません。TINA-TI の抵抗器も温度係数を指定できますが  $R$  の値が変化するのは解析パラメータの環境温度 [°C] が変化した時だけであり線形性は厳密に保たれます。

### 1.1.2 キルヒホッフの法則

キルヒホッフの法則 (Kirchhoff's law) は、電気回路の電流と電位差の関係を規定する重要な法則です。この法則は、任意の節点 (node) に流れる込む電流の総和に関する電流則と、任意のループ (loop) の電圧の総和に関する電圧則の二つから成ります。

#### キルヒホッフの電流則 (KCL)

回路の任意の節点において、そこに流れ込む電流の和と流れ出す電流の和は等しくなる。(図 1.3 参照)

$$I_1 + I_2 + \dots + I_N = I_1' + I_2' + \dots + I_M'$$

#### キルヒホッフの電圧則 (KVL)

回路の任意のループにおいて、電圧の向きが一方に統一されている場合は、各素子の電圧の総和は零になる。(図 1.4 参照)

$$\sum_{i=1}^N V_i = 0$$

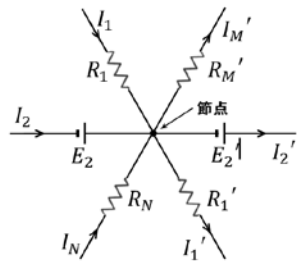


図 1.3 キルヒホッフの電流則 (KCL)

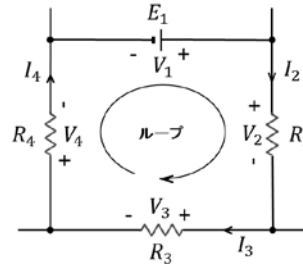


図 1.4 キルヒホッフの電圧則 (KVL)

### 1.1.3 修正節点解析 (MNA) アルゴリズム

このセクションでは、図 1.5 に示す R-2R ラダー抵抗網の回路方程式を、オームの法則とキルヒホッフの法則から導き、その結果から修正節点解析 (MNA) アルゴリズムの概要を説明します。

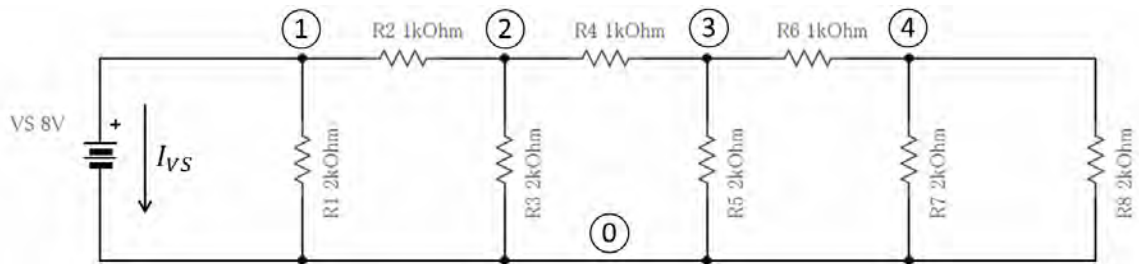


図 1.5 R-2R ラダー回路網

修正節点解析では、全ての節点電圧と一部の必要となる電流を未知変数とすることができます。図 1.5 では節点 ①～④ までの電圧である  $V_1, V_2, V_3, V_4$  と、電圧源 VS を流れる電流の  $I_{VS}$  を未知変数としています。

ここでは式の表現をシンプルにするために、抵抗  $R$  ( $\Omega$ ) を、コンダクタンス  $G$  ( $S$ ) として表記します。先ず、各節点についてオームの法則とキルヒホッフの電流則 (KCL) により方程式をたてると式 1.1 が得られます。

$$\left. \begin{aligned} I_{VS} + G_1V_1 + G_2(V_1 - V_2) &= 0 \\ -G_2(V_1 - V_2) + G_3V_2 + G_4(V_2 - V_3) &= 0 \\ -G_4(V_2 - V_3) + G_5V_3 + G_6(V_3 - V_4) &= 0 \\ -G_6(V_3 - V_4) + G_7V_4 + G_8V_4 &= 0 \end{aligned} \right\} \text{式 1.1}$$

これを節点電圧について整理して、独立電圧源 VS の条件を加えると、式 1.2 に示す回路方程式が得られます。

$$\left. \begin{aligned} (G_1 + G_2)V_1 - G_2V_2 + I_{VS} &= 0 \\ -G_2V_1 + (G_2 + G_3 + G_4)V_2 - G_4V_3 &= 0 \\ -G_4V_2 + (G_4 + G_5 + G_6)V_3 - G_6V_4 &= 0 \\ -G_6V_3 + (G_6 + G_7 + G_8)V_4 &= 0 \\ V_1 &= VS \end{aligned} \right\} \text{式 1.2}$$

式 1.2 を  $V_1, V_2, V_3, V_4, I_{VS}$  を未知変数とする線型ベクトル方程式の形で表現すると、式 1.3 に示す修正節点方程式が得られます。

$$\begin{matrix} \text{節点コンダクタンスマトリクス} \\ \left[ \begin{array}{cccc|c} G_1 + G_2 & -G_2 & 0 & 0 & 1 \\ -G_2 & (G_2 + G_3 + G_4) & -G_4 & 0 & 0 \\ 0 & -G_4 & (G_4 + G_5 + G_6) & -G_6 & 0 \\ 0 & 0 & -G_6 & (G_6 + G_7 + G_8) & 0 \\ 1 & 0 & 0 & 0 & 0 \end{array} \right] \begin{bmatrix} V_1 \\ V_2 \\ V_3 \\ V_4 \\ I_{VS} \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ VS \end{bmatrix} \end{matrix}$$

式 1.3 修正節点方程式

式 1.3 中の節点コンダクタンスマトリクスを素子ごとに分離すると式 1.4 に示すように特定のパターンがあることがわかります。

$$\begin{bmatrix} G_1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} G_2-G_2 & 0 & 0 \\ -G_2 & G_2 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & G_3 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & G_4-G_4 & 0 \\ 0 & -G_4 & G_4 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & G_5 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & G_6-G_6 \\ 0 & 0 & -G_6 & G_6 \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & G_7+G_8 \end{bmatrix}$$

式 1.4 素子毎に分解した節点コンダクタンスマトリクス

式 1.3 中の節点コンダクタンスマトリクスは式 1.5 に示す一般形で表すことができます。

$$\begin{bmatrix} G_{11} & G_{12} & \dots & G_{1i} & \dots & G_{1j} & \dots \\ G_{21} & G_{22} & & \vdots & & \vdots & \\ \vdots & & \ddots & \vdots & & \vdots & \\ G_{i1} & \dots & \dots & G_{ii} & \dots & G_{ij} & \dots \\ \vdots & & & \vdots & \ddots & \vdots & \\ G_{j1} & \dots & \dots & G_{ji} & \dots & G_{jj} & \\ \vdots & & & \vdots & & \vdots & \ddots \end{bmatrix} \quad \dots \quad \text{式 1.5}$$

ここで、

$G_{ii}$  : 節点  $i$  に接続された全てのコンダクタンスの和

$G_{ij} (i \neq j)$  : 節点  $i$  と  $j$  の間に接続された全てのコンダクタンスの和 (負の符号が付きます)

図 1.5 の R・2R ラダー抵抗網は、独立電源素子と抵抗素子のみを使用していますが、式 1.5 は TINA-TI で使用できる全ての素子について成立し、一般にはリアクタンス成分を含む節点アドミタンスマトリクスとなります。TINA-TI では、GUI を通して入力された回路図から、ネットリストが生成され、式 1.5 のルールに基づいた節点アドミタンスマトリクスが、自動的に生成されます。素子毎に行われる式 1.5 に基づく接点アドミタンスマトリクス要素の代入操作はスタンプと呼ばれます。

修正接点解析では式 1.3 の修正節点方程式 を式 1.6 の形に定式化します。[7], [8], [9]

$$\begin{bmatrix} Y_R & B \\ C & D \end{bmatrix} \begin{bmatrix} V \\ I \end{bmatrix} = \begin{bmatrix} J \\ F \end{bmatrix} \quad \dots \quad \text{式 1.6}$$

ここで、各部分行列は下記の通りです

$Y_R$  : 節点アドミタンス行列

$B$  :  $I$  によるキルヒホッフの電流則(KCL) への寄与

$C, D$  : 独立電圧源  $F$  の枝構成式を  $CV + DI = F$  の関係で決定

$V$  : 節点電圧ベクトル

$I$  : 任意の素子に定義した素子電流変数

$F$  : 独立電圧源素子

$J$  : 独立電流源素子

修正節点解析 では、節点アドミタンス行列加えて、任意の素子電流を測定するために定義した電流変数も修正接点方程式にスタンプします。 図 1.5 に示した R・2R ラダー回路網について、全ての接点電圧と電源電流の値を、① 手計算で導いた式 1.2 の回路方程式を、オープンソースの数式処理システムである REDUCE [10] で解いた例を図 1.6 に、② TINA-TI の DC 解析で解いた例を図 1.7 に示します。① ではオームの法則、キルヒホッフの法則により手計算で回路方程式を導出する必要があるのに対し、② では GUI を通して入力された回路図から、修正節点解析アルゴリズムにより、自動的に修正接点方程式が定式化され、解析結果が一瞬に表示されます。

回路が抵抗素子だけで構成される場合は回路方程式が代数方程式になります。回路に電氣的エネルギーの充放電を伴うインダクターやコンデンサやなどのリアクタンスが含まれる場合は、回路方程式が線形微分方程式となります。さらに、回路にダイオードやトランジスタなどの非線形素子を含む場合は、回路方程式が非線形微分方程式となります。TINA-TI では十分に検証された先進のアルゴリズムにより、これらの複雑な回路方程式を計算しています。

```
Reduce (Free CSL version), 19-Jul-09 ...

% MNA LADDER.red
% 2013/9/30

Vs := 8$
G1 := 1/2000$
G2 := 1/1000$
G3 := 1/2000$
G4 := 1/1000$
G5 := 1/2000$
G6 := 1/1000$
G7 := 1/2000$
G8 := 1/2000$

u:=solve( ( (G1+G2)*v1-G2*v2-Ivs=0, -G2*v1+(G2+G3+G4)*v2-G4*v3=0, -G4*v2+(G4+G5+G6)*v3-G6*v4=0, -G6*v3+(G6+G7+G8)*v4=0, v1=Vs ), {v1, v2, v3, v4, Ivs});
```

$$u := \left\{ \left\{ v_1 = 8, v_2 = 4, v_3 = 2, v_4 = 1, ivs = \frac{1}{125} \right\} \right\}$$

図 1.6 数式処理システム REDUCE<sup>[10]</sup> による回路方程式 式 1.2 の解

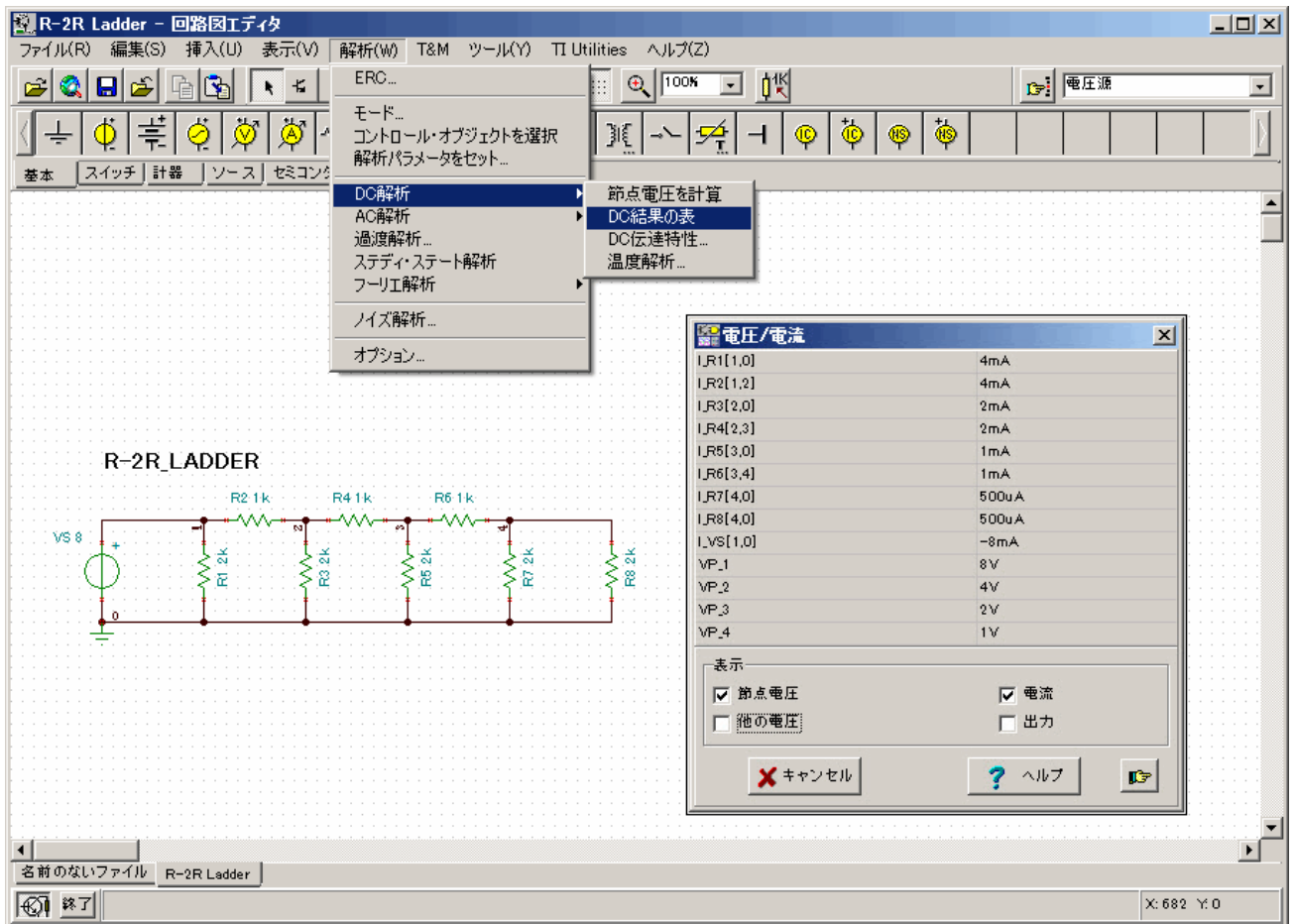


図 1.7 TINA-TI による R-2R ラダー回路の DC 解析例



### 1.1.4 ネットリスト

TINA-TI は、回路図エディタの情報を TINA-TI 入力言語に基づいたネットリストに変換して SPICE エンジンに送ります。TINA-TI 入力言語は、SPICE2 と上位互換であるため、独自の拡張を除き SPICE2 から派生した回路シミュレーション・ツール間でネットリストが交換できます。TINA-TI では、TINA 形式と PSPICE 形式のネットリストをエクスポートできます。

TINA-TI の回路図エディタから、PSPICE 形式のネットリストをエクスポートした例を図 1.8 に示します。ネットリストの第 1 行はタイトル行です。回路エディタの情報は TINA-TI 入力言語に基づくステートメントに変換されネットリストの第 2 行から .END 行の間に記述されます。“\*” で始まる行はコメントです。大部分のステートメントは一行で記述されますが、“+” で始まる行は連結行です。各ステートメントは 1 つのスペースで区切られた複数のフィールドで構成され、1 つ以上のスペースは無視されます。ネットリストはエクスポートのほか、TINA-TI 入力言語に基づいて任意のテキストエディタで作成することもできます。

TINA-TI の ツール(Y) メニューから ネットリスト・エディタ を起動し、図 1.8 のネットリストファイル(rlc pspice netlist.cir) を読み込み、ネットリスト・エディタの 解析 メニューから AC 解析 を実行した例を図 1.9 に示します。同様に、PSPICE で解析した例を図 1.10 に示します。

回路素子を記述するステートメントは素子により異なりますが、基本的には、図 1.8 の抵抗素子 R1 ステートメントのように “R1 1 2 1K” ⇒ <素子名> <ノード> <ノード> <素子値> のようになります。数字の記述は、整数 (10, 0, -7)、浮動小数点 (3.141519)、整数または浮動小数点の後に整数エクスポネントを付けたもの (1E10, 1.602E-19) に加えて、表 1.1 のスケールファクタが使用できます。主な素子の入力ステートメントと枝構成式 (BCE) を次セクション以降に説明します。

p = pico = 10 <sup>-12</sup>	T = tera = 10 <sup>12</sup>
n = nano = 10 <sup>-9</sup>	G = giga = 10 <sup>9</sup>
u = micro = 10 <sup>-6</sup>	M = mega = 10 <sup>6</sup>
m = milli = 10 <sup>-3</sup>	k = kilo = 10 <sup>3</sup>

表 1.1 スケールファクタ

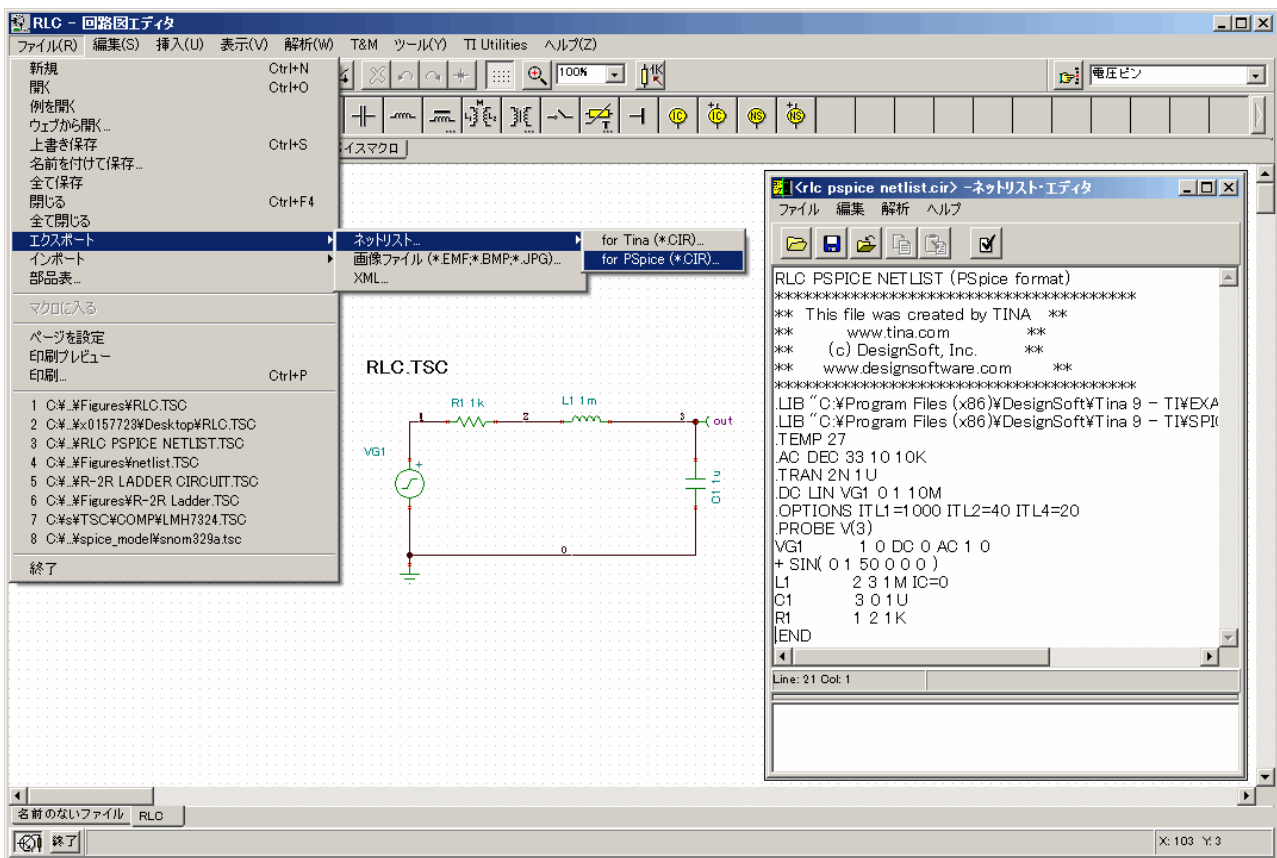


図 1.8 TINA-TI から PSPICE 形式のネットリストをエクスポートした例

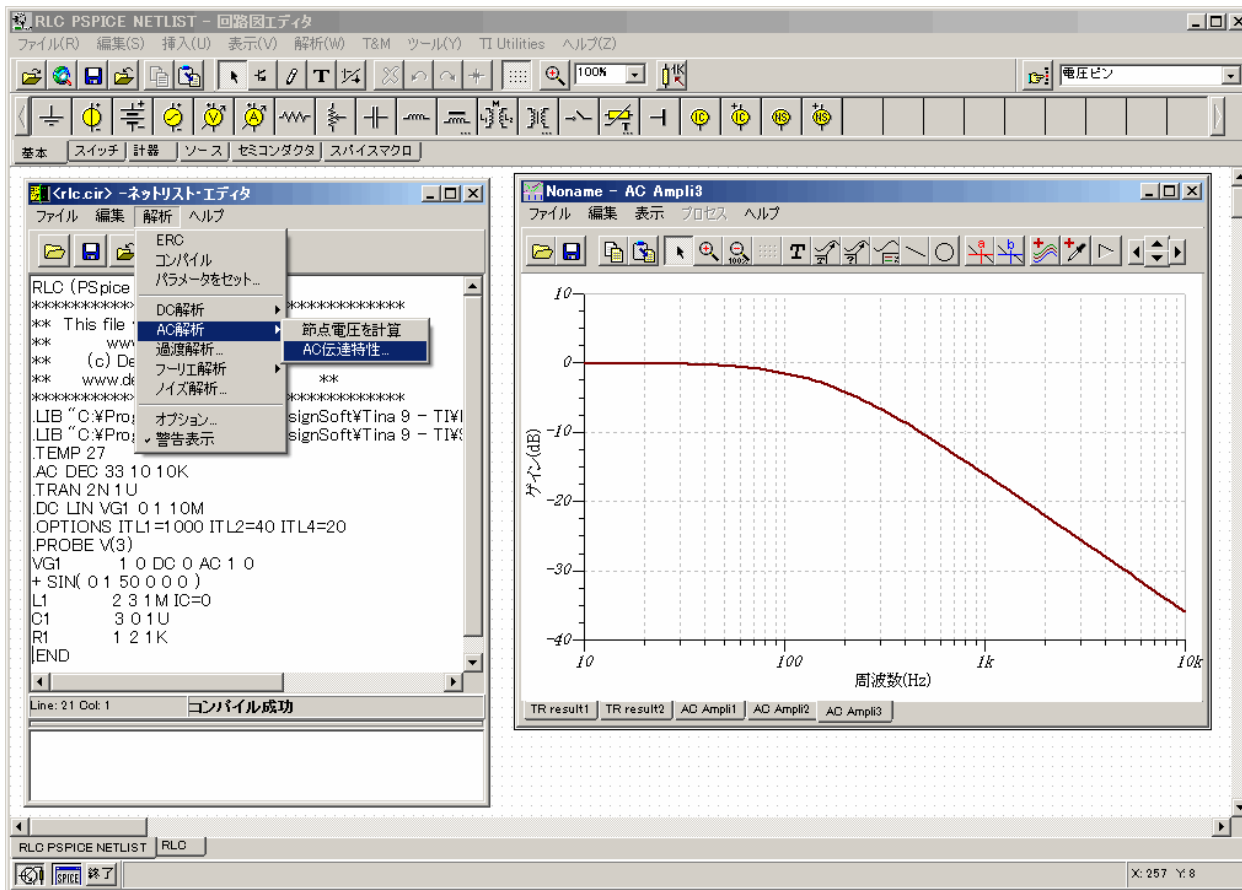


図 1.9 TINA-TI でエクスポートした PSPICE 形式のネットリストを TINA-TI にインポートした例

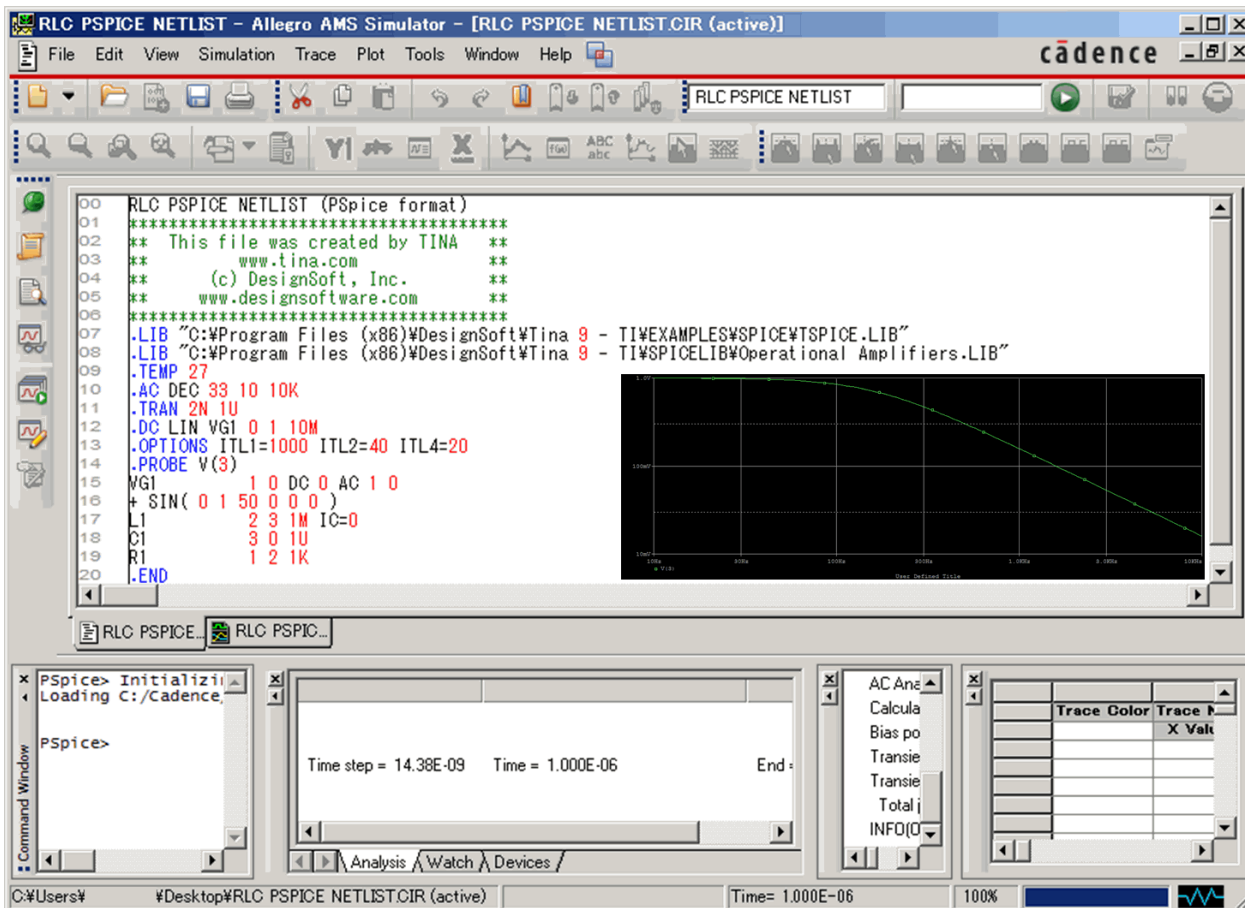


図 1.10 TINA-TI でエクスポートした PSPICE 形式のネットリストを PSPICE にインポートした例

### 1.1.5 抵抗器

抵抗器のシンボルを図 1.11 に示します。回路図エディタでは図 1.12 のダイアログボックスで入力します。

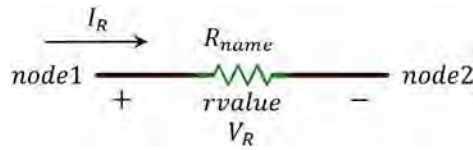


図 1.11 抵抗のシンボル

#### 書式

$R < name > \_ < node1 > \_ < node2 > \_ [ model\_name ] \_ < rvalue > \_ [ TC = < TC1 > [ , < TC2 > ] ]$

ここで、< > 内は必須の項目、[ ] 内はオプションの項目、\_ はスペースを示します。

#### 枝構成式 (BCE)

$$V_R = rvalue \times I_R \quad \dots \quad \text{式 1.7}$$

#### モデル書式

.MODEL < model\_name > RES [ model\_parameters ]

model parameters	単位	デフォルト
TC1	一次温度係数	1/°C
TC2	二次温度係数	1/°C <sup>2</sup>
TCE	指数温度係数	%/°C

#### ステートメント例

```
R1 2 0 100
RF 2 6 100k TC=.037,-0.015
RREF 6 0 RMOD 10k
```

$R < name >$  は抵抗の名前です。 $node1, node2$  は抵抗が接続されるノードです。+および-は抵抗に印加される正方向電圧の極性を示します。電流  $I_R$  は矢印の方向を正とします。 $rvalue$  はオームを単位とする抵抗値、 $I_R$  はアンペアを単位とする電流、 $V_R$  はボルトを単位とする電圧です。 $model\_name$  は .MODEL ステートメントにより抵抗の温度係数を表す  $model\_parameters$  を指定します。

$TC1, TC2$  だけが指定された場合の温度特性モデルは式 1.8 で表されます。 $TC1, TC2$  は .MODEL を用いずにステートメント例の 2 番目のように指定することもできます。 $TCE$  が指定されたときの温度特性モデルは式 1.9 で表されます。

$$rvalue(TEMP) = rvalue(TNOM) [ 1 + TC1(TEMP - TNOM) + TC2(TEMP - TNOM)^2 ] \quad \dots \quad \text{式 1.8}$$

$$rvalue(TEMP) = rvalue(TNOM) \times 1.01^{TCE(TEMP - TNOM)} \quad \dots \quad \text{式 1.9}$$

$TNOM$  は .TEMP ステートメントまたは解析パラメータ・ダイアログボックスで指定する環境温度 (デフォルトは 27°C) です。 $TEMP$  は、図 1.13 に示す解析モード選択ダイアログボックス中の温度ステップングで指定します。

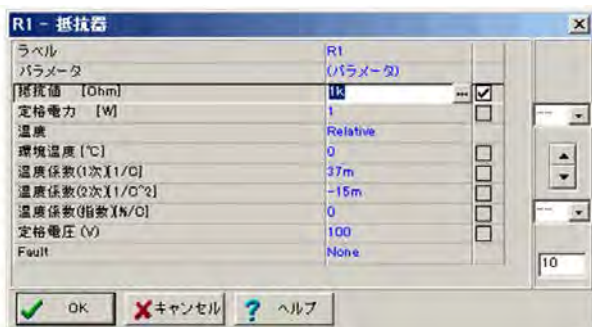


図 1.12 抵抗器入力ダイアログボックス

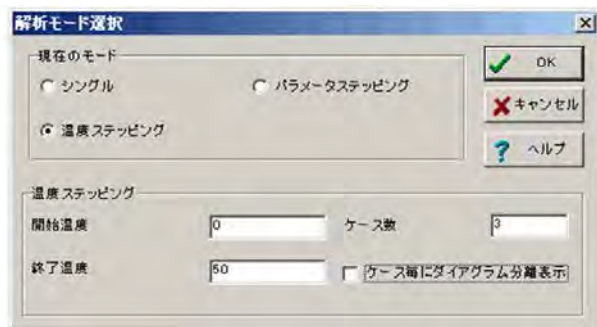


図 1.13 解析モード選択ダイアログボックス



## 1.1.6 コンデンサ

コンデンサのシンボルを図 1.14 に示します。回路図エディタでは図 1.15 のダイアログボックスで入力します。

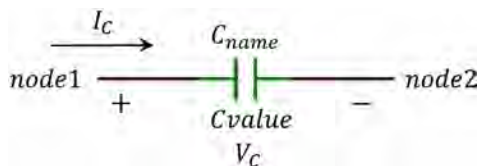


図 1.14 コンデンサのシンボル

### 書式

$C < name > \_ < node1 > \_ < node2 > \_ [ model\_name ] \_ < cvalue > \_ [ IC = < initial\_value > ]$

ここで、< > 内は必須の項目、[ ] 内はオプションの項目、\_ はスペースを示します。

### 枝構成式 (BCE)

$$I_C = cvalue \times \frac{dV_C}{dt} \quad \dots \quad \text{式 1.10}$$

$$V_C = \frac{1}{cvalue} \int_0^t I_C dt + V_{C0} \quad \dots \quad \text{式 1.11}$$

### モデル書式

.MODEL < model\_name > CAP [ model\_parameters ]

<u>model parameters</u>		単位	デフォルト
TC1	一次温度係数	1/°C	0
TC2	二次温度係数	1/°C <sup>2</sup>	0

### ステートメント例

```
CIN 2 0 1E-12
C1 3 4 1uF IC=1V
CINT 6 0 CMOD 100pF
```

$C < name >$  はコンデンサの名前です。 $node1$ ,  $node2$  はコンデンサが接続されるノードです。+および-はコンデンサに印加される正方向電圧の極性を示します。電流  $I_C$  は矢印の方向を正とします。 $cvalue$  はファラドを単位とする容量値、 $I_C$  はアンペアを単位とする電流、 $V_C$  はボルトを単位とする電圧です。 $model\_name$  は .MODEL ステートメントによりコンデンサの温度係数を表す  $model\_parameters$  を指定します。温度特性モデルは式 1.12 で表されます。

$$cvalue(TEMP) = cvalue(TNOM)[1 + TC1(TEMP - TNOM) + TC2(TEMP - TNOM)^2] \quad \dots \quad \text{式 1.12}$$

$TNOM$  は .TEMP ステートメントまたは解析パラメータ・ダイアログボックスで指定する環境温度 (デフォルトは 27°C) です。

$TEMP$  は、図 1.13 に示す 解析モード選択ダイアログボックス中の温度ステップングで指定します。 $initial\_value$  はバイアスポイント計算のために指定するコンデンサの初期電圧です。

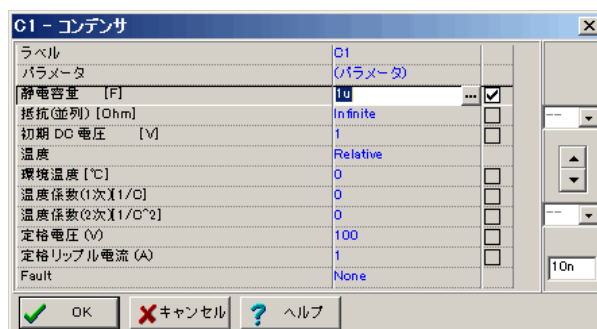


図 1.15 コンデンサ入力ダイアログボックス

### 1.1.7 インダクター

インダクターのシンボルを図 1.16 に示します。回路図エディタでは図 1.17 のダイアログボックスで入力します。

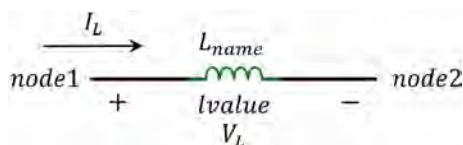


図 1.16 インダクターのシンボル

#### 書式

$L < name > \_ < node1 > \_ < node2 > \_ [ model\_name ] \_ < lvalue > \_ [ IC = < initial\_value > ]$

ここで、< > 内は必須の項目、[ ] 内はオプションの項目、\_ はスペースを示します。

#### 枝構成式 (BCE)

$$V_L = lvalue \times \frac{dI_L}{dt} \quad \dots \quad \text{式 1.13}$$

$$I_L = \frac{1}{lvalue} \int_0^t V_L dt + I_{L0} \quad \dots \quad \text{式 1.14}$$

#### モデル書式

.MODEL < model\_name > IND [ model\_parameters ]

<u>model parameters</u>		<u>単位</u>	<u>デフォルト</u>
TC1	一次温度係数	1/°C	0
TC2	二次温度係数	1/°C <sup>2</sup>	0

#### ステートメント例

```
LIN      2  0  20uH
L1       3  4  LMOD  3E-6
LLOAD   6  0  20mH  IC=10mA
```

$L < name >$  はインダクターの名前です。 $node1, node2$  はインダクターが接続されるノードです。+ および- はインダクターに印加される正方向電圧の極性を示します。電流  $I_L$  は矢印の方向を正とします。 $lvalue$  はヘンリーを単位とするインダクタンス値、 $I_L$  はアンペアを単位とする電流、 $V_L$  はボルトを単位とする電圧です。 $model\_name$  は .MODEL ステートメントによりインダクターの温度係数を表す  $model\_parameters$  を指定します。温度特性モデルは式 1.15 で表されます。

$$lvalue(TEMP) = lvalue(TNOM)[1 + TC1(TEMP - TNOM) + TC2(TEMP - TNOM)^2] \quad \dots \quad \text{式 1.15}$$

$TNOM$  は .TEMP ステートメントまたは解析パラメータ・ダイアログボックスで指定する環境温度 (デフォルトは 27°C) です。 $TEMP$  は、図 1.13 に示す 解析モード選択ダイアログボックス中の温度ステップングで指定します。 $initial\_value$  はバイアスポイント計算のために指定するインダクターの初期電流です。

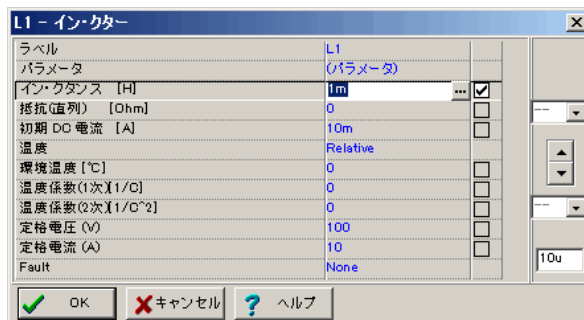


図 1.17 インダクター入力ダイアログボックス

### 1.1.8 独立電圧源

独立電圧源のシンボルを図 1.18 ~1.20 に示します。回路図エディタでは図 1.21 ~1.23 のダイアログボックスで入力します。

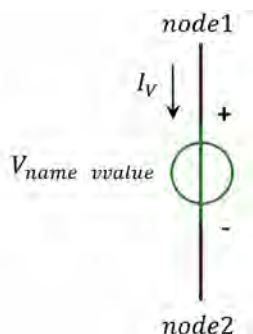


図 1.18 電圧源

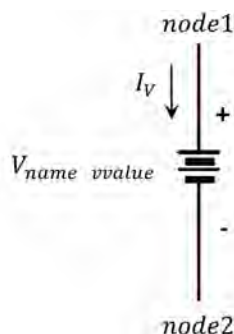


図 1.19 電池

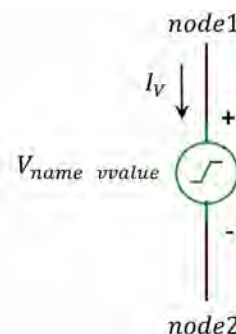


図 1.20 電圧ジェネレータ

**電圧源と電池の書式** (電圧源と電池はどちらも直流の独立電圧源でシンボルを除き書式は共通です。)

$V < name > \_ < node1 > \_ < node2 > \_ DC \_ < vvalue >$

ここで、 $< >$  内は必須の項目、 $\_$  はスペースを示します。

**電圧ジェネレータの書式**

$V < name > \_ < node1 > \_ < node2 > \_ [ DC ] \_ < vvalue > \_ [ transient\_specification ]$

ここで、 $< >$  内は必須の項目、 $[ ]$  内はオプションの項目、 $\_$  はスペースを示します。

**ステートメント例**

```
VS1 2 0 5
V1 2 0 15V
VG1 3 0 DC 1 SIN (0 1 50)
```

$V < name >$  は独立電圧源 (電圧源、電池、電圧ジェネレータ) の名前です。 $node1$ ,  $node2$  は独立電圧源が接続されるノードです。+および- は独立電圧源の正方向電圧の極性を示します。電流  $I_V$  は矢印の方向を正とします。 $vvalue$  はボルトを単位とする直流電圧値です。過渡解析時には、電圧ジェネレータの  $vvalue$  は入力信号の直流オフセット電圧を規定します。

$transient\_specification$  は過渡解析に使用される入力信号で、図 1.24 のシグナルエディタから①パルス波形、②単位ステップ波形、③正弦波、④余弦波、⑤方形波、⑥三角波、⑦一般波形、⑧ユーザ定義波形のパラメータを設定できます。

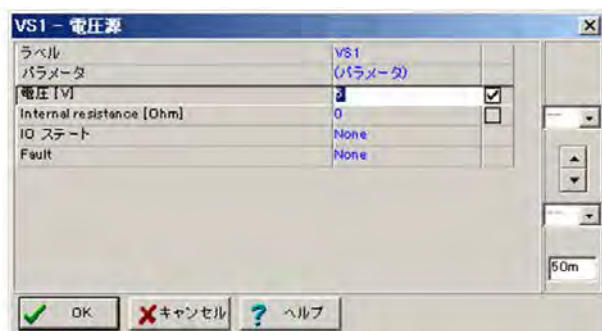


図 1.21 電圧源入力ダイアログボックス

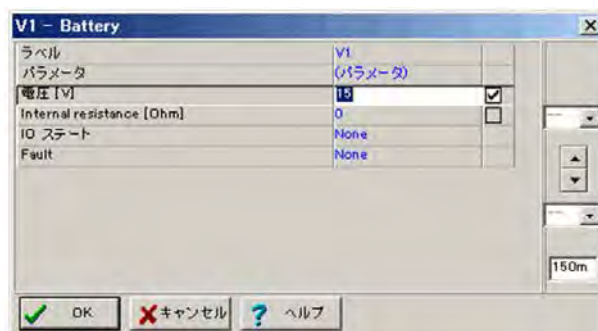


図 1.22 電池入力ダイアログボックス



図 1.23 電圧ジェネレータ入力ダイアログボックス

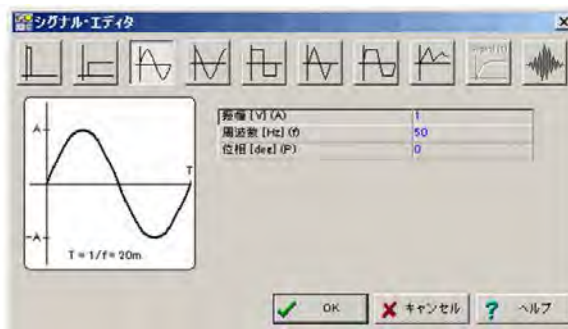


図 1.24 シグナルエディタ

### 1.1.9 独立電流源

独立電流源のシンボルを図 1.25, 1.26 に示します。回路図エディタでは図 1.27, 1.28 のダイアログボックスで入力します。

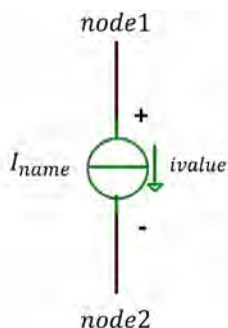


図 1.25 電流源

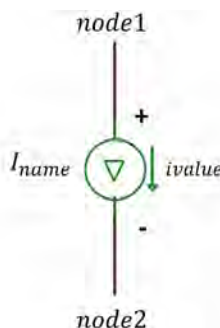


図 1.26 電流ジェネレータ

#### 電流源の書式

$I < name > \_ < node1 > \_ < node2 > \_ DC \_ < ivalue >$

ここで、< > 内は必須の項目、\_ はスペースを示します。

#### 電流ジェネレータの書式

$I < name > \_ < node1 > \_ < node2 > \_ [ DC ] \_ < ivalue > \_ [ transient\_specification ]$

ここで、< > 内は必須の項目、[ ] 内はオプションの項目、\_ はスペースを示します。

#### ステートメント例

```
IS1 2 0 10mA
IG1 3 0 DC 0 SIN (0 1 50)
```

$I < name >$  は独立電流源 (電流源、電流ジェネレータ) の名前です。  $node1$ ,  $node2$  は独立電流源が接続されるノードです。+および- は独立電流源の正方向電圧の極性を示します。  $ivalue$  はアンペアを単位とする直流電流値です。電流  $ivalue$  は矢印の方向を正とします。過渡解析時には、電流ジェネレータの  $ivalue$  は入力信号の直流オフセット電流を規定します。

$transient\_specification$  は過渡解析に使用される入力信号で、図 1.24 のシグナルエディタから ①パルス波形、②単位ステップ波形、③正弦波、④余弦波、⑤方形波、⑥三角波、⑦一般波形、⑧ユーザ定義波形 のパラメータを設定できます。

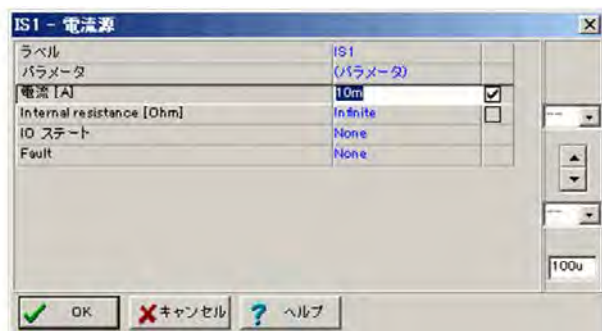


図 1.27 電流源入力ダイアログボックス



図 1.28 電流ジェネレータ入力ダイアログボックス

### 1.1.10 制御電源

制御電源のシンボルを図 1.29 ~1.32 に示します。回路図エディタでは図 1.33 ~1.36 のダイアログボックスで入力します。

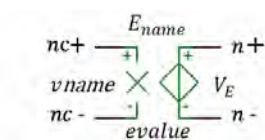


図 1.29 VCVS

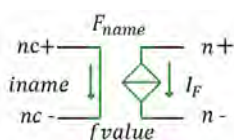


図 1.30 CCCS

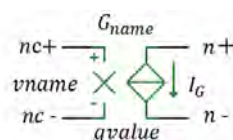


図 1.31 VCCS

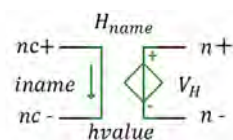


図 1.32 CCVS

電圧制御電圧源 (voltage controlled voltage source, VCVS)

書式

$$E<name> \_ <n+> \_ <n-> \_ <nc+> \_ <nc-> \_ <evalue>$$

ここで、< > 内は必須の項目、\_ はスペースを示します。

枝構成式 (BCE)

$$V_E = evalue \times vname \quad \dots \quad \text{式 1.15}$$

電流制御電流源 (current controlled current source, CCCS)

書式

$$F<name> \_ <n+> \_ <n-> \_ <nc+> \_ <nc-> \_ <fvalue>$$

枝構成式 (BCE)

$$I_F = fvalue \times iname \quad \dots \quad \text{式 1.16}$$

電圧制御電流源 (voltage controlled current source, VCCS)

書式

$$G<name> \_ <n+> \_ <n-> \_ <nc+> \_ <nc-> \_ <gvalue>$$

枝構成式 (BCE)

$$I_G = gvalue \times vname \quad \dots \quad \text{式 1.17}$$

電流制御電圧源 (current controlled voltage source, CCVS)

書式

$$H<name> \_ <n+> \_ <n-> \_ <nc+> \_ <nc-> \_ <hvalue>$$

枝構成式 (BCE)

$$V_H = hvalue \times iname \quad \dots \quad \text{式 1.18}$$

$E<name>$  は電圧制御電圧源 (VCVS) の名前です。 $nc+$ 、 $nc-$  は制御電圧  $vname$  を入力するノードです。 $nc+$ 、 $nc-$  間のインピーダンスは無限大です。 $n+$ 、 $n-$  は電圧  $V_E$  を出力するノードです。電流は  $n+$  から  $V_E$  を通り  $n-$  に流れる方向を正とします。 $evalue$  は式 1.15 における電圧増幅率で、図 1.33 のダイアログボックスで指定することができます。



$F<name>$ は電流制御電流源 (CCCS) の名前です。  $nc+$ ,  $nc-$  は制御電流  $i_{name}$  を入力するノードです。電流は  $nc+$  から流れ込み  $nc-$  から流れ出る方向を正とします。  $n+$ ,  $n-$  は電流  $I_F$  を出力するノードです。電流は  $n+$  から流れ込み  $n-$  から流れ出る方向を正とします。  $fvalue$  は式 1.16 における電流増幅率で、図 1.34 のダイアログボックスで指定することができます。

$G<name>$ は電圧制御電流源 (VCCS) の名前です。  $nc+$ ,  $nc-$  は制御電圧  $v_{name}$  を入力するノードです。  $nc+$ ,  $nc-$  間のインピーダンスは無限大です。  $n+$ ,  $n-$  は電流  $I_G$  を出力するノードです。電流は  $n+$  から  $n-$  に流れる方向を正とします。  $gvalue$  は式 1.17 における伝達コンダクタンスで、図 1.35 のダイアログボックスで指定することができます。

$H<name>$ は電流制御電圧源 (CCVS) の名前です。  $nc+$ ,  $nc-$  は制御電流  $i_{name}$  を入力するノードです。電流は  $nc+$  から流れ込み  $nc-$  から流れ出る方向を正とします。  $n+$ ,  $n-$  は電圧  $V_H$  を出力するノードです。電流は  $n+$  から流れ込み  $V_H$  を通り  $n-$  から流れ出る方向を正とします。  $hvalue$  は式 1.18 における伝達抵抗で、図 1.36 のダイアログボックスで指定することができます。

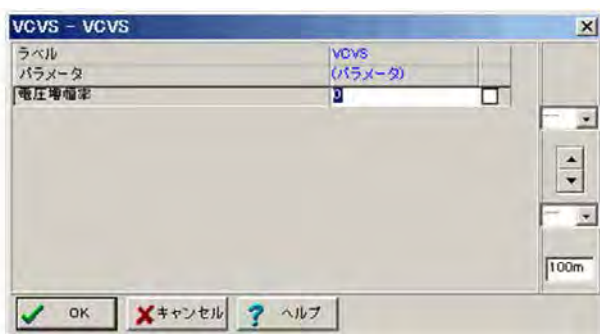


図 1.33 電圧制御電圧源入力ダイアログボックス

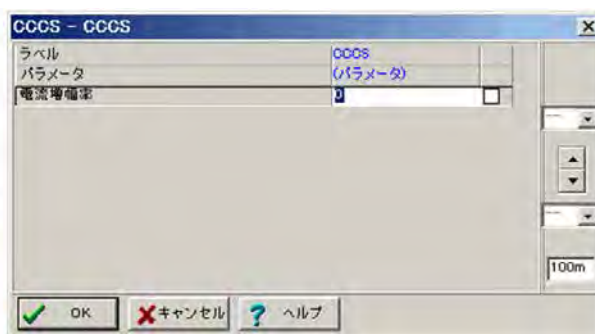


図 1.34 電流制御電流源入力ダイアログボックス

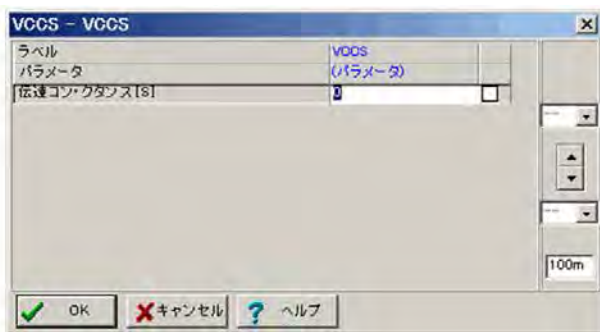


図 1.35 電圧制御電流源入力ダイアログボックス

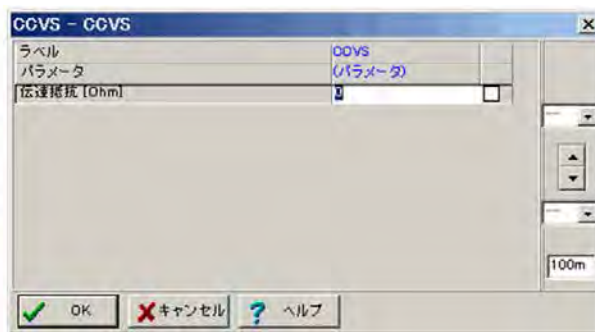


図 1.36 電流制御電圧源入力ダイアログボックス

## 参考文献

- [1] "TYPE  $\mu$ A702M Data Sheet", D1004, JUNE 1975, Texas Instruments Inc.
- [2] L. Nagel and R. Rohrer, "Computer Analysis of Nonlinear Circuits, Excluding Radiation (CANCER)," IEEE J Solid-State Circuits, Vol SC-6, No 4, August 1971, pp. 166-182,
- [3] L. W. Nagel and D. O. Pederson, "Simulation Program with Integrated Circuit Emphasis (SPICE)," presented at 16th Midwest Symp. on Circuit Theory, Ontario, Canada, April 12, 1973 and available as Memorandum No ERL-M382, Electronics Research Laboratory, College of Engineering, University of California, Berkeley, CA,
- [4] L. W. Nagel, "SPICE2: A Computer Program to Simulate Semiconductor Circuits," PhD dissertation, Univ. of California, Berkeley, CA, May 9 1975 and available as Memorandum No ERL-M520, Electronics Research Laboratory, College of Engineering, University of California, Berkeley, CA,
- [5] E. Cohen, "Program Reference for SPICE2," University of California, Berkeley, ERL Memo UCB/ERL M75/520, May 1975,
- [6] T. L. Quarles, "SPICE3 Version 3C1 User's Guide." Univ. of California, Berkeley, ERL Memo No. UCB/ERL M89/47, April 1989.
- [7] Chung-Wen Ho ; Ruehli, Albert E., "The modified nodal approach to network analysis" Circuits and Systems, IEEE Transactions on Volume: 22, Issue: 6, Publication Year: 1975 , Page(s): 504 - 509
- [8] Farid N. Najm, "Circuit Simulation", IEEE Press © 2010, ISBN: 9780470538715
- [9] Andrei Vladimirescu, "THE SPICE BOOK", John Wiley & Sons © 1994, ISBN: 0-471-60926
- [10] REDUCE, <http://reduce-algebra.com/>

# ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを含みません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得なければならない場合があります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治療措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしているとして特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2014, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0~40℃、相対湿度：40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光が当たる状態で保管・輸送しないこと。

### 3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

### 4. 機械的衝撃

- 梱包品 (外装、内装、個装) 及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

- はんだ付け時は、最低限 260℃以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上