

Hブリッジ・モータ・コントローラIC

特長

- シングルHブリッジ電流制御モータ・ドライバ
 - バイポーラ・ステッピング・モータの1つの巻線、または1つのDCモータを駆動可能
 - 5ビットの巻線電流制御により最大32の電流レベルを設定可能
 - 低MOSFETオン抵抗
- 最大駆動電流：3A (24V、25°C)
- 内蔵3.3Vリファレンス出力
- パラレル・デジタル制御インターフェイス
- 動作電源電圧範囲：8V ~ 45V
- 熱特性を強化した表面実装パッケージ

アプリケーション

- ATM
- 貨幣処理機
- 防犯カメラ
- プリンタ
- スキャナ
- OA機器
- ゲーム機
- FA機器
- ロボット

概要

DRV8828は、プリンタやスキャナなどのOA機器アプリケーション等、様々なモータ・ドライバソリューションを提供します。1つのHブリッジ・ドライバを搭載し、バイポーラ・ステッピング・モータの1つの巻線、または1つのDCモータを駆動できます。出力ドライバ・ブロックはNチャンネル・パワー・MOSFETで構成され、フルHブリッジとしてモータ巻線を駆動します。DRV8828は、最大3Aの出力電流を供給できます (24V、25°Cで適切なヒートシンクを使用した場合)。

単純なパラレルインターフェイスにより、業界標準デバイスと互換性があります。また、減衰モードのプログラミングも可能です。

過電流保護、短絡保護、低電圧誤動作防止、および過熱保護のために、内部シャットダウン機能が用意されています。

DRV8828は、PowerPAD™付きの28ピンHTSSOPパッケージで供給されます。

製品情報

T _A	パッケージ ⁽²⁾		注型番	捺印
-40°C ~ 85°C	PowerPad™ (HTSSOP) - PWP	2000個 (1リール)	DRV8828PWPR	8828

(1) 最新のパッケージおよびご注文情報については、このデータシートの巻末にある「付録：パッケージ・オプション」を参照するか、TIのWebサイト (www.ti.com または www.tij.co.jp) をご覧ください。

(2) パッケージ図面、熱特性データ、記号の意味については、www.ti.com/packaging を参照してください。

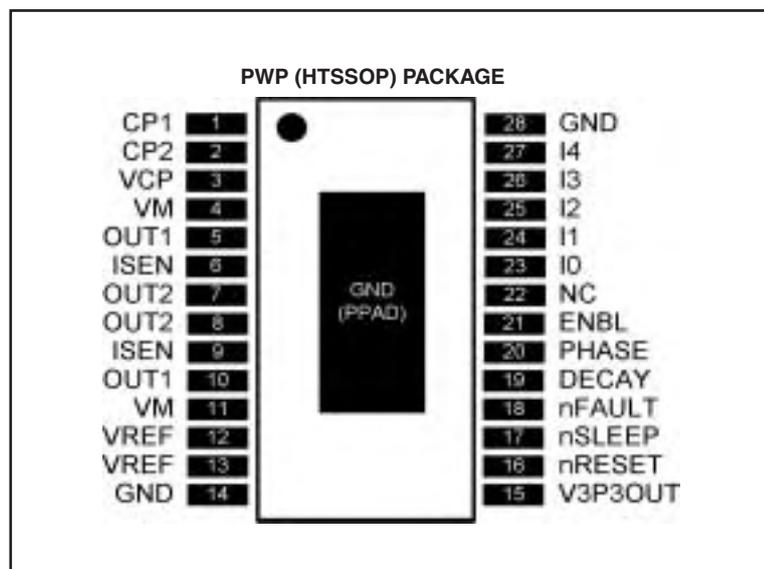
PowerPADは、テキサス・インスツルメンツの登録商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

名前	番号	I/O ⁽¹⁾	説明	外部部品または接続
電源およびグラウンド				
GND	14, 28	-	デバイスのグラウンド	
VM	4, 11	-	ブリッジ電源	モータの電源 (8~45V) に接続します。両方のピンを同じ電源に接続する必要があります。
V3P3OUT	15	O	3.3Vレギュレータ出力	0.47 μ F、6.3V耐圧のセラミック・コンデンサを使用してGNDにバイパスします。VREFの供給に使用できます。
CP1	1	IO	チャージ・ポンプ用フライング・コンデンサ	CP1とCP2の間に0.01 μ F、50V耐圧のコンデンサを接続します。
CP2	2	IO	チャージ・ポンプ用フライング・コンデンサ	
VCP	3	IO	ハイサイド・ゲート駆動電圧	VMとの間に0.1 μ F、16V耐圧のセラミック・コンデンサを接続します。
制御				
ENBL	21	I	ブリッジ・イネーブル	入力“H”時、Hブリッジがイネーブルになります。
PHASE	20	I	ブリッジ位相(方向)	入力“H”時、OUT1が“High”、OUT2が“Low”になります。
I0	23	I	電流設定入力	巻線電流をフルスケールのパーセンテージとして設定します。
I1	24	I		
I2	25	I		
I3	26	I		
I4	27	I		
DECAY	19	I	減衰モード	L = 低速減衰、オープン = 混合減衰、H = 高速
nRESET	16	I	リセット入力	アクティブ・ローのリセット入力により、内部ロジックが初期化され、Hブリッジ出力がディスエーブルになります。
VREF	12, 13	I	電流設定リファレンス入力	巻線電流設定のリファレンス電圧。両方のピンをPCB上で一緒に接続する必要があります。GNDとの間に0.01 μ Fのバイパス・コンデンサを推奨します。
NC	22		接続なし	このピンは接続しないでください。
ステータス				
nFAULT	18	OD	障害	障害状態(過熱、過電流)のとき、“Low”になります。
出力				
ISEN	6, 9	IO	ブリッジ・グラウンド / Isense	電流センス抵抗に接続します。両方のピンをPCB上で一緒に接続する必要があります。
OUT1	5, 10	O	ブリッジ出力1	モータ巻線に接続します。両方のピンをPCB上で一緒に接続する必要があります。
OUT2	7, 8	O	ブリッジ出力2	

表 1. 端子機能

(1) 方向: I = 入力、O = 出力、OZ = 3ステート出力、OD = オープン・ドレイン出力、IO = 入力/出力



絶対最大定格

動作温度範囲内(特に記述のない限り)^{(1) (2)}

		VALUE	単位
VM	電源電圧範囲	-0.3 ~ 47	V
	デジタル・ピン電圧範囲	-0.5 ~ 7	V
VREF	入力電圧	-0.3 ~ 4	V
	ISENSEピン電圧	-0.3 ~ 0.8	V
	ピーク・モータ駆動出力電流、 $t < 1\mu\text{s}$	内部で制限	A
	連続モータ駆動出力電流	3	A
	連続合計消費電力	「定格消費電力」表を参照	
T _J	動作仮想接合部温度範囲	-40 ~ 150	°C
T _A	動作周囲温度範囲	-40 ~ 85	°C
T _{stg}	保存温度範囲	-60 ~ 150	°C

(1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。

絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

(2) すべての電圧値は回路のグランド端子を基準としています。

(3) 消費電力および温度の制限に従う必要があります。

定格消費電力(暫定)

基板	パッケージ	R _{θJA}	ディレーティング係数、 T _A = 25°C以上	T _A < 25°C	T _A = 70°C	T _A = 85°C
Low-K ⁽¹⁾	PWP	67.5°C/W	14.8 mW/°C	1.85 W	1.18 W	0.96 W
Low-K ⁽²⁾		39.5°C/W	25.3 mW/°C	3.16 W	2.02 W	1.64 W
High-K ⁽³⁾		33.5°C/W	29.8 mW/°C	3.73 W	2.38 W	1.94 W
High-K ⁽⁴⁾		28°C/W	35.7 mW/°C	4.46 W	2.85 W	2.32 W

(1) このデータを得るために使用したJEDEC Low-K基板は、裏面に銅領域のない76mm × 114mm、2層、1.6mm厚のPCBです。

(2) このデータを得るために使用したJEDEC Low-K基板は、裏面に25cm²の2オンス銅領域を形成した76mm × 114mm、2層、1.6mm厚のPCBです。

(3) このデータを得るために使用したJEDEC High-K基板は、裏面に銅領域のない76mm × 114mm、4層、1.6mm厚のPCBであり、ソリッドな1オンスの内部グランド・プレーンを持ちます。

(4) このデータを得るために使用したJEDEC High-K基板は、裏面に25cm²の1オンス銅領域を形成した76mm × 114mm、4層、1.6mm厚のPCBであり、ソリッドな1オンスの内部グランド・プレーンを持ちます。

推奨動作条件

動作温度範囲内(特に記述のない限り)

		MIN	NOM	MAX	単位
V _M	モータ電源電圧範囲 ⁽¹⁾	8.2		45	V
V _{REF}	VREF入力電圧 ⁽²⁾	1		3.5	V
I _{V3P3}	V3P3OUT負荷電流			1	mA

(1) すべてのV_Mピンを同じ電源電圧に接続する必要があります。

(2) 0V~1VのVREFで動作可能ですが、精度が低下します。

電気的特性

動作温度範囲内 (特に記述のない限り)

パラメータ		測定条件	MIN	TYP	MAX	単位
電源						
I_{VM}	VM動作電源電流	$V_M = 24\text{ V}$, $f_{PWM} < 50\text{ kHz}$		5	8	mA
I_{VMQ}	VMスリープ・モード電源電流	$V_M = 24\text{ V}$		10	20	μA
V_{UVLO}	VM低電圧誤動作防止電圧	V_M 上昇時		7.8	8.2	V
V3P3OUTレギュレータ						
V_{3P3}	V3P3OUT電圧	$I_{OUT} = 0\text{ to }1\text{ mA}$, $V_M = 24\text{ V}$, $T_J = 25^\circ\text{C}$	3.18	3.30	3.42	V
		$I_{OUT} = 0\text{ to }1\text{ mA}$	3.10	3.30	3.50	
論理レベル入力						
V_{IL}	入力“Low”電圧			0.6	0.7	V
V_{IH}	入力“High”電圧		2		5.25	V
V_{HYS}	入力ヒステリシス			0.45		V
I_{IL}	入力“Low”電流	$V_{IN} = 0$	-20		20	μA
I_{IH}	入力“High”電流	$V_{IN} = 3.3\text{ V}$			100	μA
nFAULT出力 (オープン・ドレイン出力)						
V_{OL}	出力“Low”電圧	$I_O = 5\text{ mA}$			0.5	V
I_{OH}	出力“High”リーク電流	$V_O = 3.3\text{ V}$			1	μA
減衰入力						
V_{IL}	入力“Low”スレッショルド電圧	低速減衰モード時			0.8	V
V_{IH}	入力“High”スレッショルド電圧	高速モード時	2			V
I_{IN}	入力電流				± 40	μA
HブリッジFET						
$R_{DS(ON)}$	High Side FETオン抵抗	$V_M = 24\text{ V}$, $I_O = 1\text{ A}$, $T_J = 25^\circ\text{C}$		0.32		Ω
		$V_M = 24\text{ V}$, $I_O = 1\text{ A}$, $T_J = 85^\circ\text{C}$		0.39	0.45	
$R_{DS(ON)}$	Low Side FETオン抵抗	$V_M = 24\text{ V}$, $I_O = 1\text{ A}$, $T_J = 25^\circ\text{C}$		0.33		Ω
		$V_M = 24\text{ V}$, $I_O = 1\text{ A}$, $T_J = 85^\circ\text{C}$		0.39	0.45	
I_{OFF}	オフ時リーク電流		-40		40	μA
モータ・ドライバ						
f_{PWM}	PWM周波数			50		kHz
t_{BLANK}	電流センス・ブランキング時間			3.75		μs
t_R	立ち上がり時間	$V_M = 24\text{ V}$	100		360	ns
t_F	立ち下がり時間	$V_M = 24\text{ V}$	80		250	ns
t_{DEAD}	デッド・タイム			400		ns
t_{DEG}	入力デグリッチ時間		1.3		2.9	μs
保護回路						
I_{OCP}	過電流保護トリップ・レベル		3.6		10	A
t_{TSD}	過熱シャットダウン温度	内部チップ温度	150	160	180	$^\circ\text{C}$
電流制御						
I_{REF}	VREF入力電流	$V_{REF} = 3.3\text{ V}$	-3		3	μA
V_{TRIP}	ISENSEトリップ電圧	$V_{REF} = 3.3\text{ V}$ 、100%電流設定	635	660	685	mV
ΔI_{TRIP}	電流トリップ精度 (プログラミング値を基準)	$V_{REF} = 3.3\text{ V}$ 、5%電流設定	-25		25	%
		$V_{REF} = 3.3\text{ V}$ 、 10%~34%電流設定	-15		15	
		$V_{REF} = 3.3\text{ V}$ 、 38%~67%電流設定	-10		10	
		$V_{REF} = 3.3\text{ V}$ 、 71%~100%電流設定	-5		5	
A_{ISENSE}	電流センス・アンプ・ゲイ	参考のみ		5		V/V

機能説明

PWMモータ・ドライバ

DRV8828には、電流制御PWM回路を持つ1つのHブリッジ・モータ・ドライバが搭載されています。図1に、モータ制御回路のブロック図を示します。図にはバイポーラ・ステッピング・モータを示していますが、ドライバではDCモータも駆動できます。

VM、ISEN、OUT、およびVREFピンがそれぞれ複数あることに注意してください。同じ名前のピンはPCB上ですべて一緒に接続する必要があります。

ブリッジ制御

PHASE入力ピンは、Hブリッジを流れる電流の方向を制御します。ENBL入力ピンがアクティブのとき、Hブリッジ出力がイネーブルになります。表2に動作論理を示します。

ENBL	PHASE	OUT1	OUT2
0	X	Z	Z
1	1	H	L
1	0	L	H

表 2. Hブリッジの動作論理

電流レギュレーション

モータ巻線に流れる電流は、固定周波数PWM電流レギュレーション（電流チョッピング）によって制御されます。Hブリッジがイネーブルになると、巻線のDC電圧とインダクタンスに依存するレートで、巻線に流れる電流が増加します。電流が電流チョッピング・スレッシュホールドに達すると、ブリッジは次のPWMサイクルの開始まで電流をディスエーブルにします。

通常、ステッピング・モータの場合は、電流レギュレーションが常時使用され、電流を変化させることでモータのマイクロステッピングを実行できます。DCモータの場合、電流レギュレーションは、モータの起動電流および停止電流の制限に使用されます。

ブリッジ内のPWMチョッピング電流は、コンパレータによって設定されます。コンパレータは、ISENピンに接続された電流センス抵抗両端の電圧（5倍値）を、リファレンス電圧と比較します。リファレンス電圧はxVREFピンから入力され、5ビットDACでスケールされることで、近似的な正弦波シーケンスによる0~100%の電流設定が可能です。

フルスケール（100%）チョッピング電流は、式（1）計算されます。

$$I_{\text{CHOP}} = \frac{V_{\text{REFx}}}{5 \cdot R_{\text{ISENSE}}} \quad (1)$$

例：

0.5Ωのセンス抵抗を使用し、VREFxピンが3.3Vの場合、フルスケール（100%）チョッピング電流は $3.3\text{V} / (5 \times 0.5\Omega) = 1.32\text{A}$ となります。

5本の入力ピン（I0~I4）を使用して、ブリッジ内の電流を、VREF入力ピンとセンス抵抗によって設定されるフルスケール電流のパーセンテージとして設定します。これらのピンの機能を表3に示します。

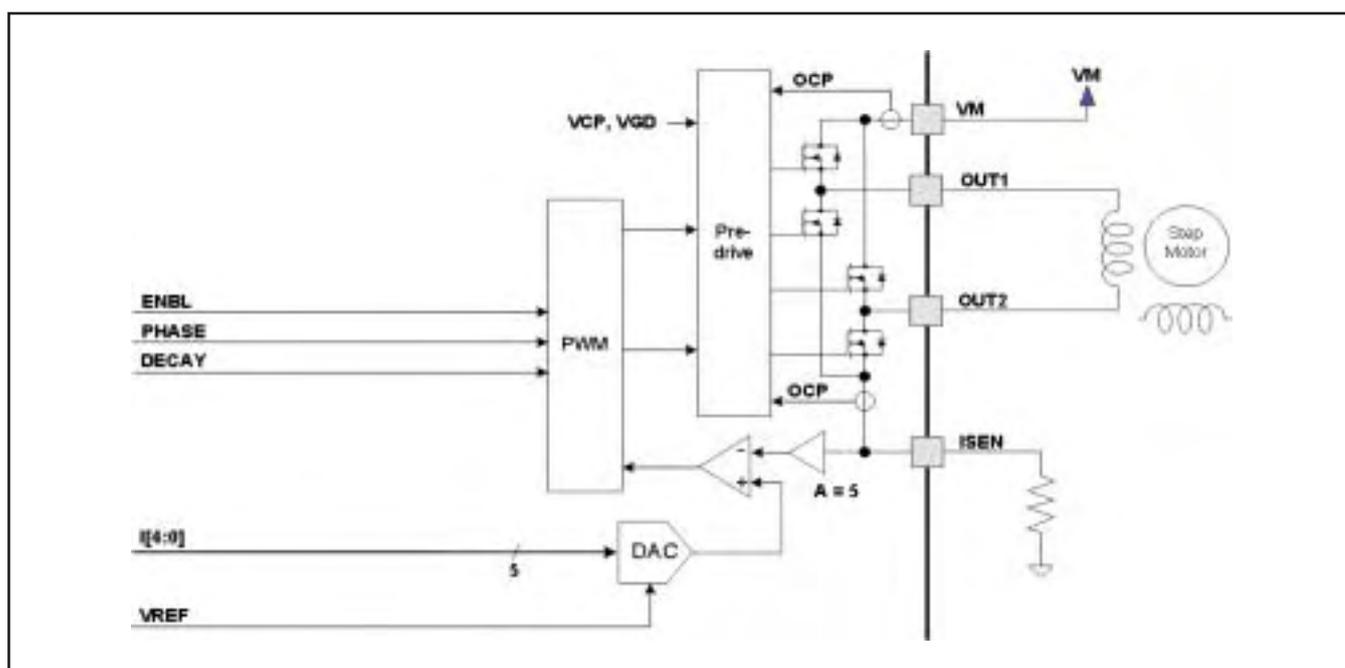


図 1. モータ制御回路

I[4..0]	相対電流 (フルスケール・チョッピング 電流に対するパーセンテージ)
0x00h	0%
0x01h	5%
0x02h	10%
0x03h	15%
0x04h	20%
0x05h	24%
0x06h	29%
0x07h	34%
0x08h	38%
0x09h	43%
0x0Ah	47%
0x0Bh	51%
0x0Ch	56%
0x0Dh	60%
0x0Eh	63%
0x0Fh	67%
0x10h	71%
0x11h	74%
0x12h	77%
0x13h	80%
0x14h	83%
0x15h	86%
0x16h	88%
0x17h	90%
0x18h	92%
0x19h	94%
0x1Ah	96%
0x1Bh	97%
0x1Ch	98%
0x1Dh	99%
0x1Eh	100%
0x1Fh	100%

表 3. Hブリッジ・ピンの機能

減衰モード

DPWM電流チョッピング中は、PWM電流スレッシュホールドに達するまでの間、Hブリッジによるモータ巻線電流の駆動がイネーブルになります。これは、図2に①として示されています。図中の電流の流れる方向は、PHASEピンが“High”のときの状態を示しています。

チョッピング電流スレッシュホールドに達すると、Hブリッジは2つの異なる状態、高速または低速減衰モードで動作できます。

高速モードでは、PWMチョッピング電流レベルに達すると、Hブリッジが状態を反転して、巻線電流が逆方向に流れるようにします。巻線電流がゼロに近づくと、ブリッジがディスエーブルになり、逆方向の電流が停止されます。高速モードは、図2に②として示されています。

低速減衰モードでは、ブリッジ内の両方のローサイドFETをイネーブルにすることで、巻線電流が再循環されます。これは、図2に③として示されています。

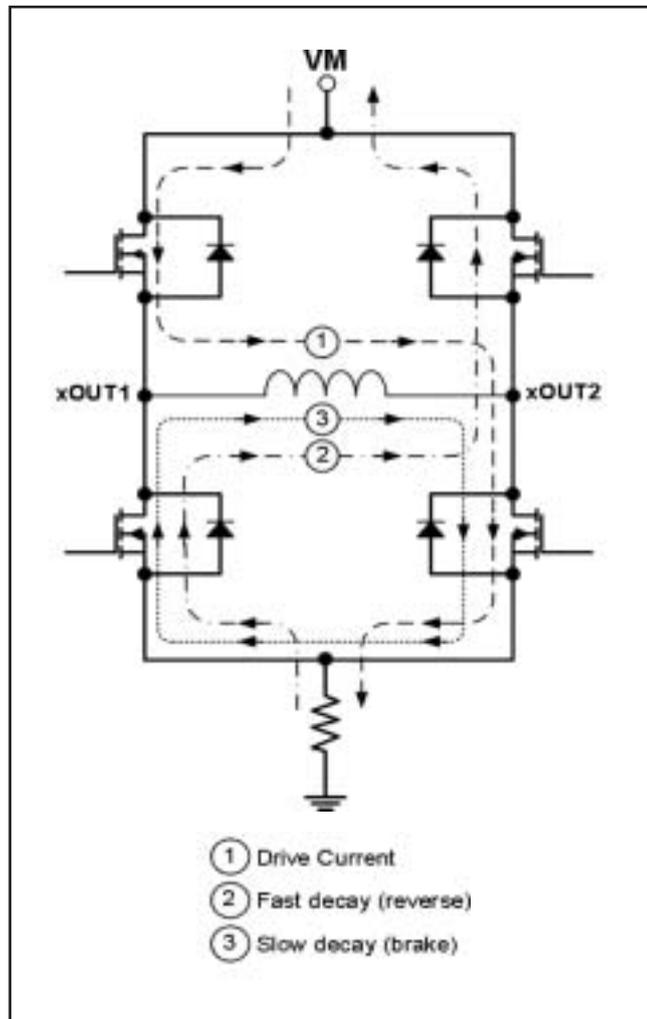


図 2. 減衰モード

DRV8828は、高速、低速減衰、および混合減衰モードをサポートしています。低速、高速、または混合減衰モードは、DECAYピンの状態によって選択されます。このピンがLowの場合は低速減衰、オープンの場合は混合減衰、“High”の場合は高速モードが設定されます。

混合減衰モードは、高速モードから開始されますが、ある一定の時間 (PWM周期の75%) が経過すると低速減衰モードに切り替わり、固定PWM周期の残りの時間は低速減衰モードに保持されます。

ブランキング時間

Hブリッジで電流がイネーブルになった後、電流センス回路がイネーブルになる前に、ある固定された期間だけISENピンの電圧が無視されます。このブランキング時間は3.75μsに固定されています。また、このブランキング時間によって、PWMの最小オン時間が設定されます。

nRESETおよびnSLEEP動作

nRESETピンが“Low”になると、内部ロジックがリセットされます。また、Hブリッジ・ドライバはディスエーブルになります。nRESETがアクティブである間は、すべての入力が無視されます。

nSLEEPを“Low”にすると、デバイスが低電力スリープ状態になります。この状態では、Hブリッジがディスエーブル、ゲート駆動チャージ・ポンプが停止、V3P3OUTレギュレータがディスエーブルとなり、すべての内部クロックが停止します。nSLEEPが“High”に戻るまで、すべての入力が無視されます。スリープ・モードから復帰する際には、モータ・ドライバが完全に動作可能になる前に、約1msの待ち時間が必要です。

保護回路

DRV8828は、低電圧、過電流、および過熱状態から完全に保護されています。

過電流保護 (OCP)

各FETのアナログ電流制限回路は、ゲート駆動を停止することで、FETを流れる電流を制限します。このアナログ電流制限がOCP時間を超えて持続した場合には、Hブリッジ内のすべてのFETがディスエーブルになり、nFAULTピンが“Low”になります。nRESETが印加されるか、またはVMが停止/再印加されるまで、デバイスはディスエーブルのままとなります。

ハイサイドとローサイドの両方のデバイスが過電流状態となった場合（地絡、天絡、モータ巻線間の短絡）は、すべて過電流シャットダウンとなります。過電流保護は、PWM電流制御用の電流センス回路を使って行われるのではなく、ISENSE抵抗値またはVREF電圧とは独立しています。

過熱シャットダウン (TSD)

内部チップ温度が設定温度を超えた場合には、Hブリッジ内のすべてのFETがディスエーブルになり、nFAULTピンが“Low”になります。内部チップ温度が安全レベルまで低下すると、動作が自動的に再開されます。

低電圧誤動作防止 (UVLO)

任意の時点でVMの電圧がUVLOスレッショルド電圧を下回った場合、デバイス内のすべての回路がディスエーブルになり、内部ロジックがリセットされます。VMが上昇してUVLOスレッショルドを超えると、動作が再開されます。

熱特性について

過熱保護

DRV8828には、前述のとおり、過熱シャットダウン (TSD) 機能があります。内部チップ温度が約150°Cを超えた場合、デバイスは、温度が安全なレベルに低下するまでディスエーブルとなります。

デバイスが過熱シャットダウン状態になる傾向がある場合には、消費電力が過剰であるか、ヒートシンクが不足しているか、または周囲温度が高すぎることを示しています。

消費電力

DRV8828の消費電力で大勢を占めるのは、出力FET抵抗R_{DS(ON)}で消費される電力です。ステッピング・モータを駆動したときの平均消費電力は、式(2)でおおまかに見積もることができます。

$$P_{TOT} = 4 \cdot R_{DS(ON)} \cdot (I_{OUT(RMS)})^2 \quad (2)$$

ここで、P_{TOT}は合計消費電力、R_{DS(ON)}は各FETの抵抗、I_{OUT(RMS)}は各巻線に流れるRMS出力電流です。I_{OUT(RMS)}は、フルスケール出力電流設定 × 0.7にほぼ等しくなります。係数の4は、2つのモータ巻線があり、各巻線について任意の時点で2つのFET（ハイサイドとローサイド）に巻線電流が流れているという事実によるものです。

デバイスで消費できる最大電力は、周囲温度およびヒートシンクに依存します。

R_{DS(ON)}は温度とともに増加するため、デバイスの温度が上昇すると、消費電力は増加します。ヒートシンクのサイズを決定するには、この点を考慮する必要があります。

ヒートシンク

PowerPAD™パッケージは、露出したパッドを使用してデバイスから熱を除去します。適切な動作のためには、このパッドをPCB上の銅領域に熱的に接続して放熱させる必要があります。グラウンド・プレーンを持つ多層PCBでは、いくつかのビアを追加してサーマル・パッドをグラウンド・プレーンに接続することで、これを実現できます。内部プレーンのないPCBでは、PCBのいずれかの側に銅領域を追加することで放熱できます。銅領域がPCB上でデバイスとは反対側にある場合は、サーマル・ビアを使用して、上層から下層へと熱を伝達します。

PCBの設計方法の詳細については、TIアプリケーション・レポートSLMA002「PowerPAD™ Thermally Enhanced Package」およびTIアプリケーション・ブリーフSLMA004「PowerPAD™ Made Easy」を参照してください。いずれも、www.ti.comから入手できます。

一般に、より多くの銅領域を設けるほど、より大きな電力を消費できます。

パッケージ情報

製品情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾	Samples (Requires Login)
DRV8828PWP	ACTIVE	HTSSOP	PWP	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	Request Free Samples
DRV8828PWPR	ACTIVE	HTSSOP	PWP	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	Purchase Samples

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Pb-Free (RoHS Exempt)：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

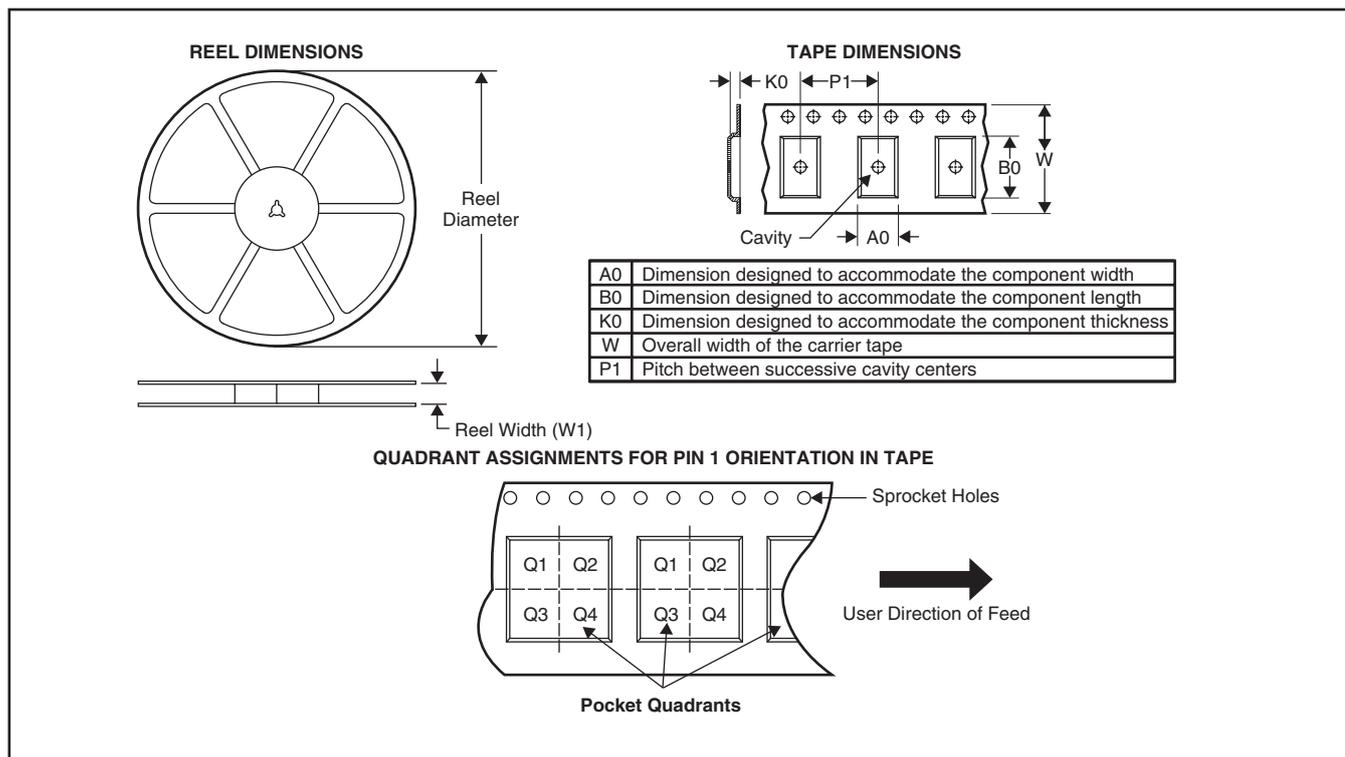
⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

パッケージ・マテリアル情報

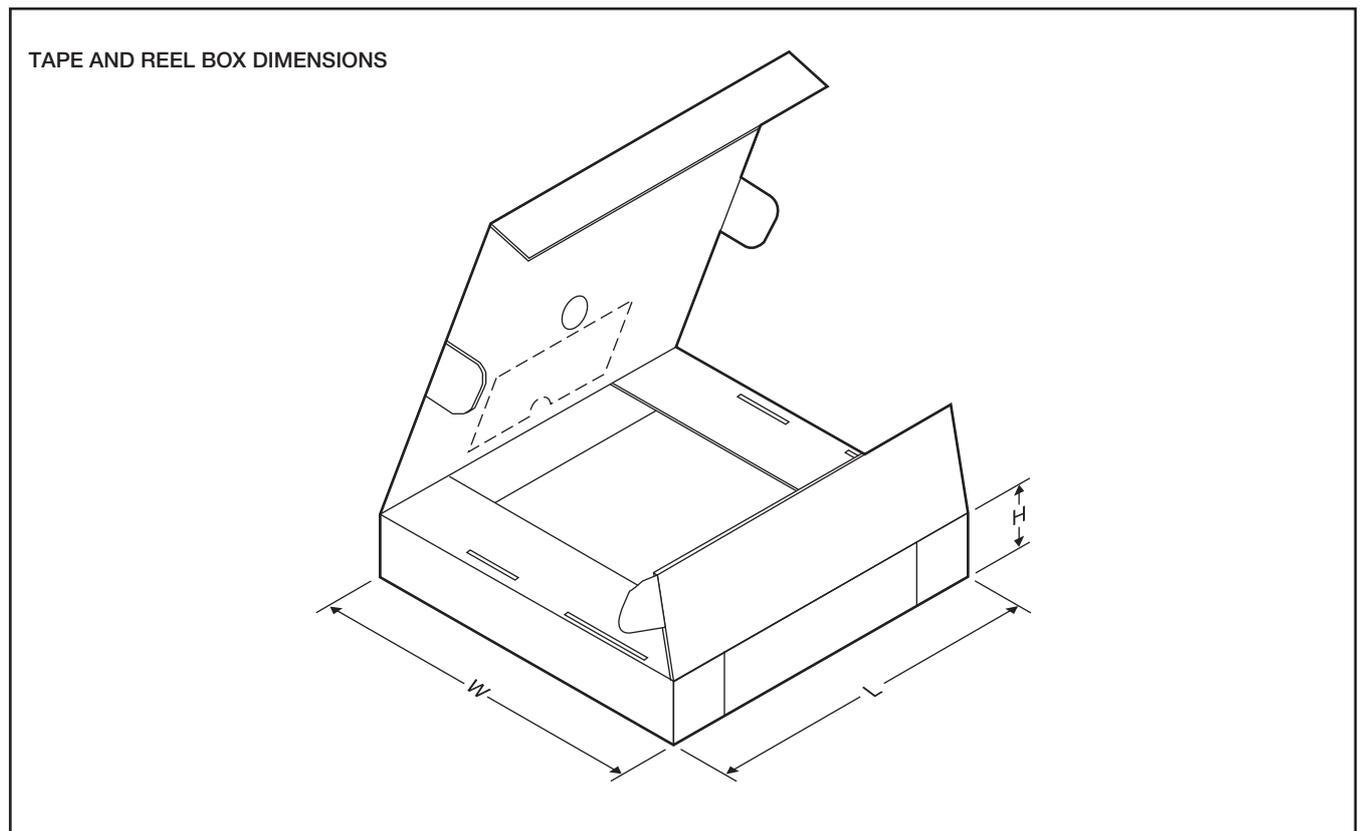
テープおよびリール・ボックス情報



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV8828PWPR	HTSSOP	PWP	28	2000	330.0	16.4	6.9	10.2	1.8	12.0	16.0	Q1

パッケージ・マテリアル情報



*All dimensions are nominal

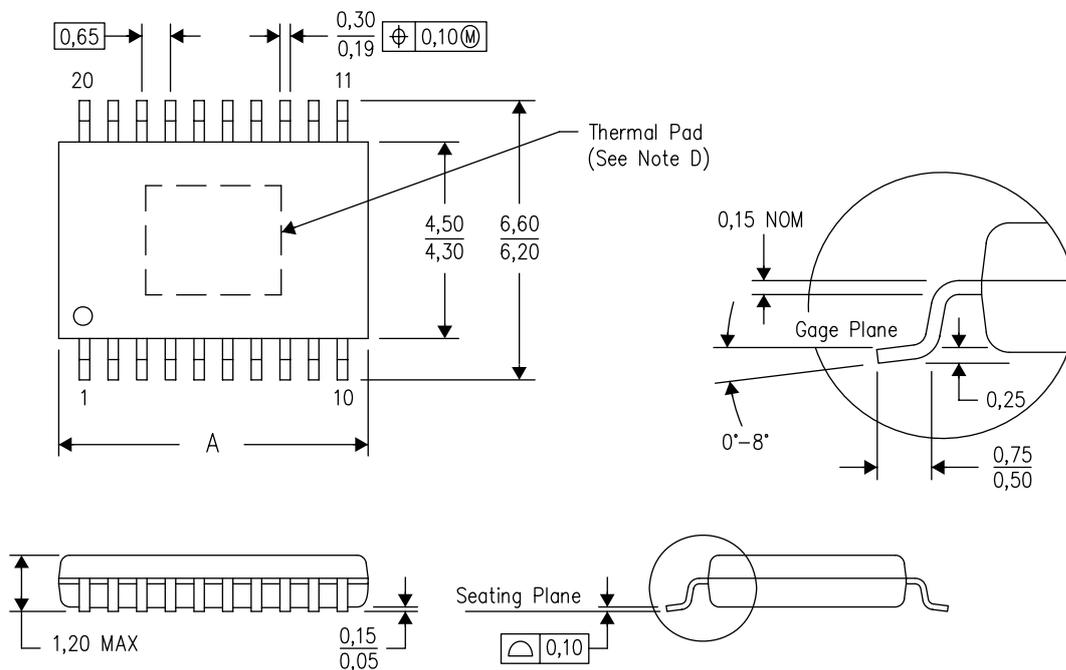
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV8828PWPR	HTSSOP	PWP	28	2000	346.0	346.0	33.0

メカニカル・データ

PWP (R-PDSO-G**)

PowerPAD™ PLASTIC SMALL-OUTLINE PACKAGE

20 PINS SHOWN



DIM \ PINS **	14	16	20	24	28
	A MAX	5,10	5,10	6,60	7,90
A MIN	4,90	4,90	6,40	7,70	9,60

4073225/H 12/05

- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. 本体寸法にはバリや突起を含みません。バリおよび突起は、各辺0.15を超えてはなりません。
 D. このパッケージは、基板上的のサーマル・パッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』（TI文献番号SLMA002）を参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. JEDEC MO-153に適合しています。

サーマルパッド・メカニカル・データ

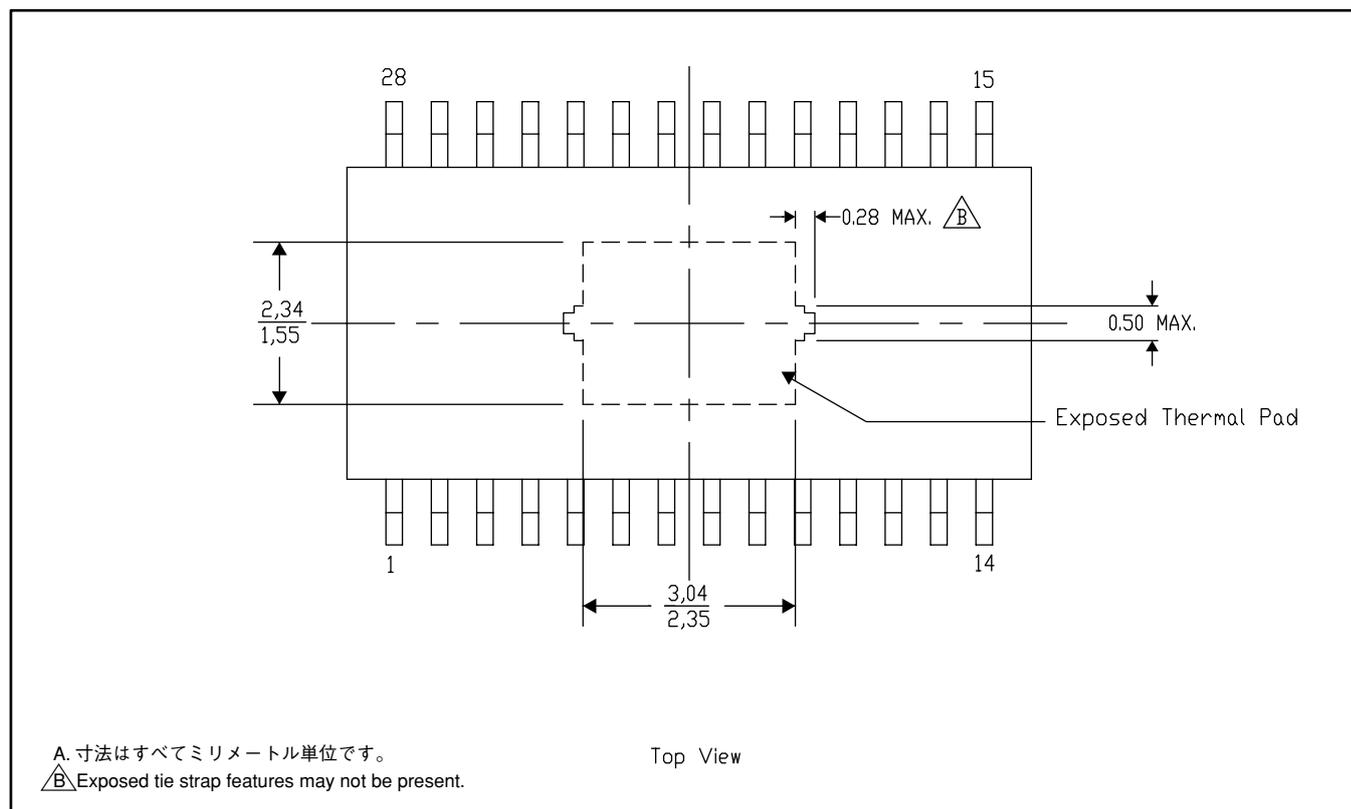
DCA (R-PDSO-G48)

熱特性について

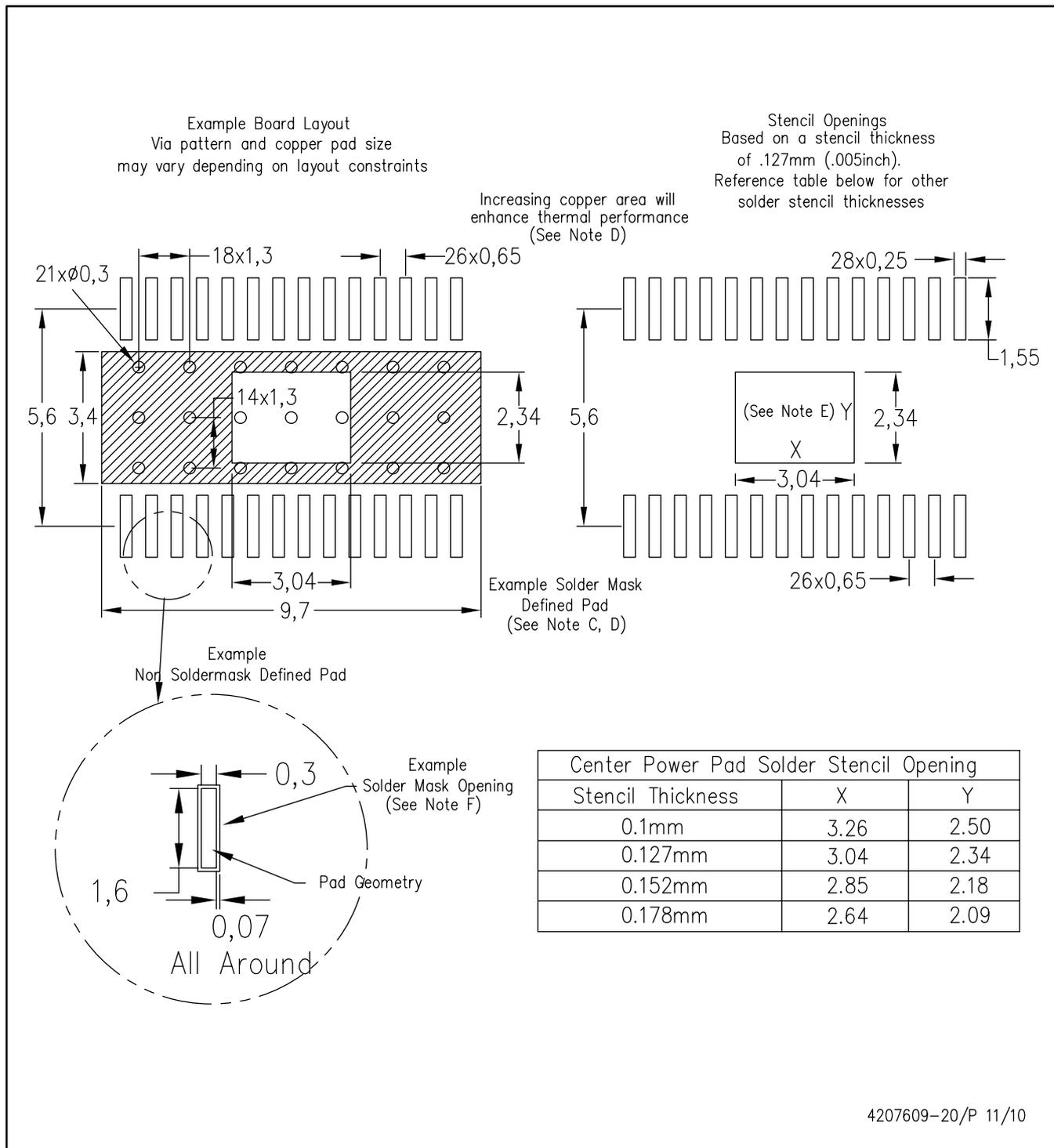
このPowerPAD™パッケージには、外部ヒートシンクに直接接続するように設計された、露出したサーマル・パッドが装備されています。このサーマル・パッドは、プリント基板(PCB)に直接半田付けする必要があります。半田付け後は、PCBをヒートシンクとして使用できます。また、サーマル・ビアを使用して、サーマル・パッドをデバイスの回路図に示された適切な銅プレーンに直接接続するか、あるいはPCB内に設計された特別なヒートシンク構造に接続することができます。この設計により、ICからの熱伝導が最適化されます。

PowerPAD™パッケージについての追加情報及びその熱放散能力の利用法については、テクニカル・ブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002)およびアプリケーション・ブリーフ『PowerPAD Made Easy』(TI文献番号SLMA004)を参照してください。いずれもホームページ www.ti.com で入手できます。

このパッケージの露出したサーマル・パッドの寸法を次の図に示します。



露出サーマル・パッドの寸法



4207609-20/P 11/10

注： A. 全ての線寸法の単位はミリメートルです。

B. 図は予告なく変更することがあります。

C. 中央の半田マスク定義パッドを変更しないように、回路基板組み立て図に注記を書き込んでください。

D. このパッケージは、基板上のサーマルパッドに半田付けされるように設計されています。推奨基板レイアウトについては、テクニカルブリーフ『PowerPAD Thermally Enhanced Package』(TI文献番号SLMA002, SLMA004)を参照してください。これらのドキュメントは、ホームページ www.ti.com で入手できます。代替設計については、資料IPC-7351を推奨します。

E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。例に示したステンシル設計は、50%容積のメタルロード半田ペーストに基づいています。ステンシルに関する他の推奨事項については、IPC-7525を参照してください。

F. 信号パッド間および信号パッド周囲の半田マスク許容差については、基板組み立て拠点にお問い合わせください。

(SLVSA11C)

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上