TEXAS INSTRUMENTS
FDC2212, FDC2214, FDC2112, FDC2114
JAJSCF9A – JUNE 2015 – REVISED JUNE 2015

FDC2x1x EMI耐性、28ビット、12ビット、キャパシタンス-デジタル・コンバータ、近接およびレベル・センシング・アプリケーション用

1 特長

- EMI耐性アーキテクチャ
- 最大出力速度（アクティブ・チャネル1つ）:
  - 13.3ksps（FDC2112、FDC2114）
  - 4.08ksps（FDC2212、FDC2214）
- 最大入力容量: 250nF（10kHz、1mHインダクタ使用時）
- センサ励起周波数: 10kHz～10MHz
- チャネル数: 2、4
- 分解能: 最大28ビット
- システム・ノイズ・フロア: 0.3fF（100sps時）
- 電源電圧: 2.7V～3.6V
- 消費電力: アクティブ時: 2.1mA
- 低電力スリープ・モード時: 35µA
- シャットダウン時: 200nA
- インターフェイス: I^2C
- 温度範囲：-40°C～+125°C

2 アプリケーション

- 近接センサ
- ジェスチャ認識
- 液体用レベル・センサ（洗剤、石鹸、インクなどの導電性液体を含む）
- 衝突回避
- 雨、霧、氷、雪センサ
- 車載ドアおよびキック・センサ
- 材料サイズ検出

3 概要

静電容量式センシングは低電力動作、低コスト、高分解能、非接触のセンシング技法であり、近接検出からジェスチャ認識、液体レベルのリモート・センシングまで、幅広いアプリケーションに適用可能です。静電容量式センシング・システムのセンサには、任意の金属や導体が使用できるため、低コストで柔軟性の高いシステム設計が可能になります。

静電容量式センシング・アプリケーションの感度の制約となる主な問題は、センサのノイズ感受性です。FDC2x1xは、革新的なEMI耐性アーキテクチャにより、ノイズの多い環境でも性能を維持できます。

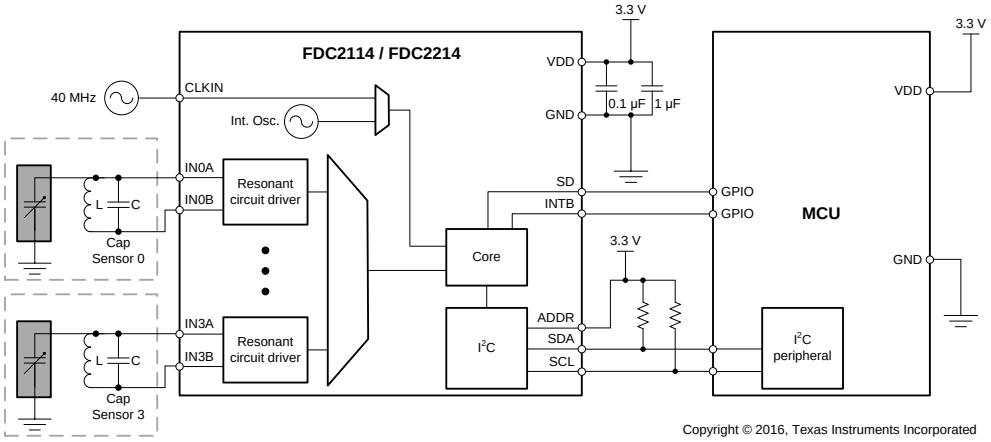
FDC2x1xマルチチャネル・ファミリは、ノイズやEMIへの耐性を持つ、高分解能、高速のキャパシタンス-デジタル・コンバータであり、静電容量式センシング・ソリューションの実装に適しています。これらのデバイスは革新的なナローバンド・ベースのアーキテクチャを採用しているため、ノイズや干渉の除去性能が高く、高速で高い分解能を実現します。さらに、幅広い励起周波数をサポートしているため、システムを柔軟に設計できます。この幅広い周波数範囲は、特に洗剤、石鹸、インクなどの導電性液体の確実なセンシングに役立ちます。

製品情報(1)

型番	パッケージ	本体サイズ（公称）
FDC2112、FDC2212	WSON（DNT 12）	4.00mm×4.00mm
FDC2114、FDC2214	WQFN（RGH 16）	4.00mm×4.00mm

(1) 提供されているすべてのパッケージについては、巻末の注文情報を参照してください。

概略回路図



Copyright © 2016, Texas Instruments Incorporated

英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.comで閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 概要 ... 1
4 改訂履歴 ... 2
5 概要（続き） ... 3
6 デバイス比較表 ... 3
7 ピン構成および機能 ... 4
8 仕様 ... 5
8.1 絶対最大定格 ... 5
8.2 ESD定格 ... 5
8.3 推奨動作条件 ... 5
8.4 熱特性について ... 5
8.5 電気的特性 ... 6
8.6 タイミング要件 ... 7
8.7 スイッチング特性 - I2C ... 8
8.8 代表的特性 ... 9
9 詳細説明 ... 11
9.1 概要 ... 11
9.2 機能ブロック図 ... 11
9.3 機能説明 ... 12
9.4 デバイスの機能モード ... 22
9.5 プログラミング ... 22
9.6 レジスタ・マップ ... 23
10 アプリケーションと実装 ... 41
10.1 アプリケーション情報 ... 41
10.2 標準アプリケーション ... 42
10.3 必須事項と禁止事項 ... 48
11 電源に関する推奨事項 ... 48
12 レイアウト ... 48
12.1 レイアウトのガイドライン ... 48
12.2 レイアウト例 ... 48
13 デバイスおよびドキュメントのサポート ... 53
13.1 デバイス・サポート ... 53
13.2 関連リンク ... 53
13.3 コミュニティ・リソース ... 53
13.4 商標 ... 53
13.5 静電気放電に関する注意事項 ... 53
13.6 用語集 ... 53
14 メカニカル、パッケージ、および注文情報 ... 53

4 改訂履歴

2015年6月 発行のものから更新 **Page**

- 新規データシート 追加 ... 1

Copyright © 2015, Texas Instruments Incorporated

5 概要（続き）

FDC221xは、最大28ビットの高分解能に対して最適化されています。FDC211xは、最大13.3kspsの高いサンプリング・レートを特長とし、高速で移動する物体を検出対象とするアプリケーションを簡単に実装できます。最大入力容量が250nFと非常に大きいため、リモート・センサの使用が可能なほか、時間、温度、湿度による環境変化も追跡できます。

FDC2x1xファミリは、近接センシング、および任意の種類の液体のレベル・センシング・アプリケーションを対象としています。人間の手などの干渉要因が存在する非導電性液体のレベル・センシング・アプリケーションに対しては、アクティブ・シールド・ドライバを内蔵したFDC1004を推奨します。

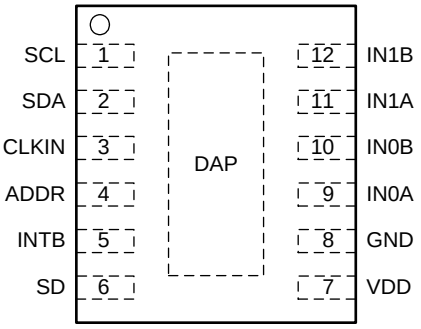
6 デバイス比較表

型番	分解能	チャネル	パッケージ
FDC2112	12ビット	2	WSON-12
FDC2114	12ビット	4	WQFN-16
FDC2212	28ビット	2	WSON-12
FDC2214	28ビット	4	WQFN-16

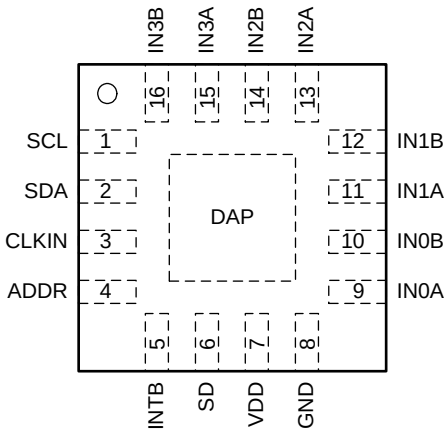
Copyright © 2015, Texas Instruments Incorporated

7 ピン構成および機能

FDC2112/FDC2212 WSON
DNT-12
上面図



FDC2114/FDC2214 WQFN
RGH-16
上面図



ピン機能

ピン		種類(1)	説明
名前	番号		
SCL	1	I	I2Cクロック入力
SDA	2	I/O	I2Cデータ入力/出力
CLKIN	3	I	マスタ・クロック入力。内部発振器を選択する場合は、このピンをGNDに接続します。
ADDR	4	I	I2Cアドレス選択ピン。ADDR=Lのとき、I2Cアドレス = 0x2A。ADDR=Hのとき、I2Cアドレス = 0x2B。
INTB	5	O	設定可能な割り込み出力ピン
SD	6	I	シャットダウン入力
VDD	7	P	電源
GND	8	G	グランド
IN0A	9	A	容量性センサ入力0
IN0B	10	A	容量性センサ入力0
IN1A	11	A	容量性センサ入力1
IN1B	12	A	容量性センサ入力1
IN2A	13	A	容量性センサ入力2（FDC2114 / FDC2214のみ）
IN2B	14	A	容量性センサ入力2（FDC2114 / FDC2214のみ）

(1) I = 入力、O = 出力、P = 電源、G = グランド、A = アナログ

Copyright © 2015, Texas Instruments Incorporated

ピン機能 **(continued)**

ピン		種類(1)	説明
名前	番号		
IN3A	15	A	容量性センサ入力3（FDC2114 / FDC2214のみ）
IN3B	16	A	容量性センサ入力3（FDC2114 / FDC2214のみ）
DAP(2)	DAP	N/A	グランドに接続します。

(2) 露出したダイ取り付けパッド（DAP）とデバイスのGNDピンの間は、内部で電気的に接続されています。DAPはフローティングにすることも可能ですが、最高の性能を得るためには、DAPをデバイスのGNDピンと同じ電位に接続する必要があります。DAPは、デバイスの主グランドとしては使用しないください。必ずデバイスのGNDピンをグランドに接続する必要があります。

8 仕様

8.1 絶対最大定格

		MIN	MAX	UNIT
VDD	Supply voltage range		5	V
Vi	Voltage on any pin	–0.3	VDD +0.3	V
IA	Input current on any INx pin	–8	8	mA
ID	Input current on any digital pin	–5	5	mA
T_J	Junction temperature	–55	150	°C
T_{stg}	Storage temperature	–65	150	℃

(1) *絶対最大定格*を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示してあり、このデータシートの「*推奨動作条件*」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

8.2 ESD定格

			VALUE	UNIT
FDC2112 / FDC2212 in 12-pin WSON package				
$V_{(ESD)}$	Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001(1)	±2000	V
		Charged-device model (CDM), per JEDEC specification JESD22-C101(2)	±750	
FDC2114 / FDC2214 in 16-pin WQFN package				
$V_{(ESD)}$	Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001(1)	±2000	V
		Charged-device model (CDM), per JEDEC specification JESD22-C101(2)	±750	

(1) JEDECのドキュメントJEP155に、500V HBMでは標準のESD管理プロセスで安全な製造が可能であると規定されています。
(2) JEDECのドキュメントJEP157に、250V CDMでは標準のESD管理プロセスで安全な製造が可能であると規定されています。

8.3 推奨動作条件

特記のない限り、すべてのリミット値はT_A＝25℃、VDD＝3.3Vに対して規定されています。

		MIN	NOM	MAX	UNIT
VDD	Supply voltage	2.7		3.6	V
T_A	Operating temperature	–40		125	°C

8.4 熱特性について

THERMAL METRIC(1)		FDC2112 / FDC2212	FDC2214 / FDC2214	UNIT
		DNT (WSON)	RGH (WQFN)	
		12 PINS	16 PINS	
$R_{\theta JA}$	Junction-to-ambient thermal resistance	50	38	°C/W

(1) 従来および新しい熱測定値の詳細については、*半導体およびICパッケージの熱測定値*のアプリケーション・レポートSPRA953を参照してください。

Copyright © 2015, Texas Instruments Incorporated

8.5 電気的特性

特記のない限り、すべてのリミット値はT_A＝25℃、VDD＝3.3Vに対して規定されています。(1)

PARAMETER		TEST CONDITIONS(2)	MIN(3)	TYP(4)	MAX(3)	UNIT
POWER						
V_{DD}	Supply voltage	T_A = –40°C to +125°C	2.7		3.6	V
I_{DD}	Supply durrent (not including sensor current)(5)	CLKIN = 10MHz(6)		2.1		mA
I_{DDSL}	Sleep mode supply current(5)			35	60	µA
I_{SD}	Shutdown mode supply current(5)			0.2	1	µA
CAPACITIVE SENSOR						
$C_{SENSORMAX}$	Maximum sensor capacitance	1mH inductor, 10kHz oscillation		250		nF
C_{IN}	Sensor pin parasitic capacitance			4		pF
N_{BITS}	Number of bits	FDC2112, FDC2114 RCOUNT ≥ 0x0400			12	bits
		FDC2212, FDC2214 RCOUNT = 0xFFFF			28	bits
f_{CS}	Maximum channel sample rate	FDC2112, FDC2114 single active channel continuous conversion, SCL = 400 kHz			13.3	kSPS
		FDC2212, FDC2214 single active channel continuous conversion, SCL= 400 kHz			4.08	kSPS
EXCITATION						
f_{SENSOR}	Sensor excitation frequency	T_A = –40°C to +125°C	0.01		10	MHz
$V_{SENSORMIN}$	Minimum sensor oscillation amplitude (pk)(7)			1.2		V
$V_{SENSORMAX}$	Maximum sensor oscillation amplitude (pk)			1.8		V
$I_{SENSORMAX}$	Sensor maximum current drive	HIGH_CURRENT_DRV = b0 DRIVE_CURRENT_CH0 = 0xF800		1.5		mA
		HIGH_CURRENT_DRV = b1 DRIVE_CURRENT_CH0 = 0xF800 Channel 0 only		6		mA
MASTER CLOCK						
f_{CLKIN}	External master clock input frequency (CLKIN)	T_A = –40°C to +125°C	2		40	MHz
$CLKIN_{DUTY_MIN}$	External master clock minimum acceptable duty cycle (CLKIN)			40%		
$CLKIN_{DUTY_MAX}$	External master clock maximum acceptable duty cycle (CLKIN)			60%		
V_{CLKIN_LO}	CLKIN low voltage threshold				0.3*VDD	V
V_{CLKIN_HI}	CLKIN high voltage threshold		0.7*VDD			V

(1) 「*電気的特性*」の値は、記載温度における工場出荷試験条件にのみ適用されます。工場試験条件で生ずる自己発熱は、T_J＝T_Aとなる程度にきわめてわずかです。「電気的特性」には、自己発熱によりT_J＞T_Aとなる条件下で保証されるパラメータ性能値は記載されていません。「*絶対最大定格*」に記載されている接合部温度上限を超えるとデバイスに物理的または電気的な恒久的損傷を与えるおそれがあります。
(2) レジスタ値は、2進数（接頭辞がb）または16進数（接頭辞が0x）で表記されています。10進値には接頭辞はありません。
(3) 25℃でのリミット値は試験、設計、または統計解析により規定されています。全動作温度範囲におけるリミット値は標準統計品質管理（SQC）法によって決められた補正データを加味して規定されています。
(4) 標準（typ）値は、特性評価時におけるパラメータの基準値（norm）を表します。実際の標準値は、経時的に変化するとともに、アプリケーションや構成にも依存します。これらの標準値はテストされた値ではなく、出荷済みの製品材料に対する保証値ではありません。
(5) SCL、SDAを流れるI2C読み取り/書き込み通信電流およびプルアップ抵抗電流は含みません。
(6) センサ・コンデンサ: 1層、20.9 x 13.9mm、Bourns CMH322522-180KLセンサ・インダクタ、L=18µHおよび33pF 1% COG/NP0、ターゲット: 接地アルミニウム・プレート（176 x 123mm）、チャネル = チャネル0（連続モード）、CLKIN = 40MHz、CHx_FIN_SEL = b10、CHx_FREF_DIVIDER = b00 0000 0001、CH0_RCOUNT = 0xFFFF、SETTLECOUNT_CH0 = 0x0100、DRIVE_CURRENT_CH0 = 0x7800
(7) より小さい$V_{SENSORMIN}$発振振幅も使用できますが、SNRは低下します。

Copyright © 2015, Texas Instruments Incorporated

電気的特性 (continued)

特記のない限り、すべてのリミット値はT_A＝25℃、VDD＝3.3Vに対して規定されています。(1)

PARAMETER		TEST CONDITIONS(2)	MIN(3)	TYP(4)	MAX(3)	UNIT
f_{INTCLK}	Internal master clock frequency range		35	43.4	55	MHz
$T_{Cf_int_\mu}$	Internal master clock temperature coefficient mean			–13		ppm/°C

8.6 タイミング要件

		MIN	NOM	MAX	UNIT
$t_{SDWAKEUP}$	Wake-up time from SD high-low transition to I2C readback			2	ms
$t_{SLEEPWAKEUP}$	Wake-up time from sleep mode			0.05	ms
$t_{WD-TIMEOUT}$	Sensor recovery time (after watchdog timeout)		5.2		ms
I2C TIMING CHARACTERISTICS					
f_{SCL}	Clock frequency	10		400	kHz
t_{LOW}	Clock low time	1.3			µs
t_{HIGH}	Clock high time	0.6			µs
$t_{HD;STA}$	Hold time (repeated) START condition: after this period, the first clock pulse is generated	0.6			µs
$t_{SU;STA}$	Setup time for a repeated START condition	0.6			µs
$t_{HD;DAT}$	Data hold time	0			µs
$t_{SU;DAT}$	Data setup time	100			ns
$t_{SU;STO}$	Setup time for STOP condition	0.6			µs
t_{BUF}	Bus free time between a STOP and START condition	1.3			µs
$t_{VD;DAT}$	Data valid time			0.9	µs
$t_{VD;ACK}$	Data valid acknowledge time			0.9	µs
t_{SP}	Pulse width of spikes that must be suppressed by the input filter(1)			50	ns

(1) このパラメータは設計および特性で規定される値であり、実製品のテストは行っていません。

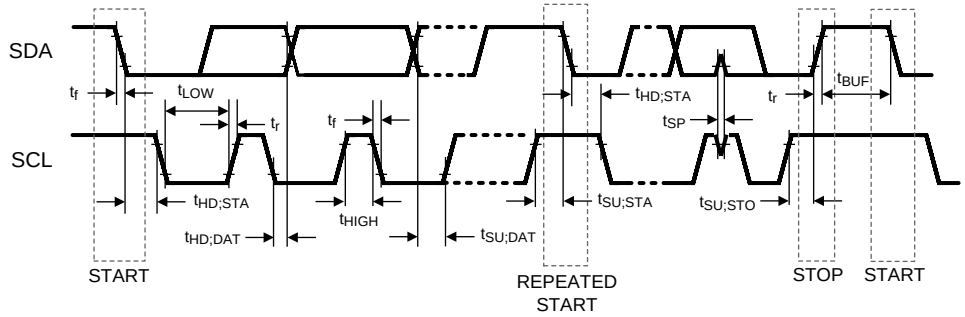


図 1. I2Cのタイミング

8.7 スイッチング特性 - I2C

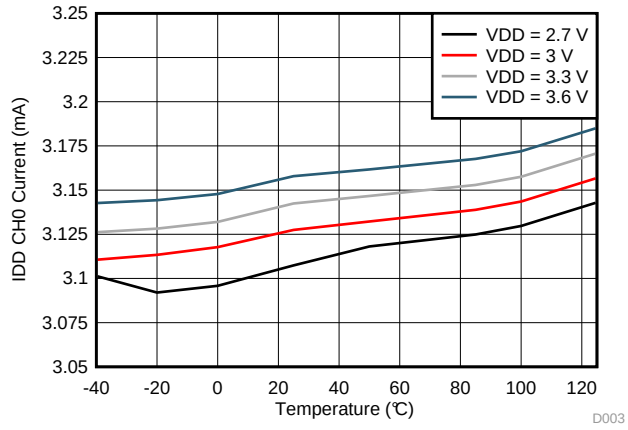
特記のない限り、すべてのリミット値はT_A＝25℃、VDD＝3.3Vに対して規定されています。

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
VOLTAGE LEVELS						
V_{IH}	Input high voltage		0.7×VDD			V
V_{IL}	Input low voltage				0.3×VDD	V
V_{OL}	Output low voltage (3 mA sink current)				0.4	V
HYS	Hysteresis			0.1×VDD		V

Copyright © 2015, Texas Instruments Incorporated

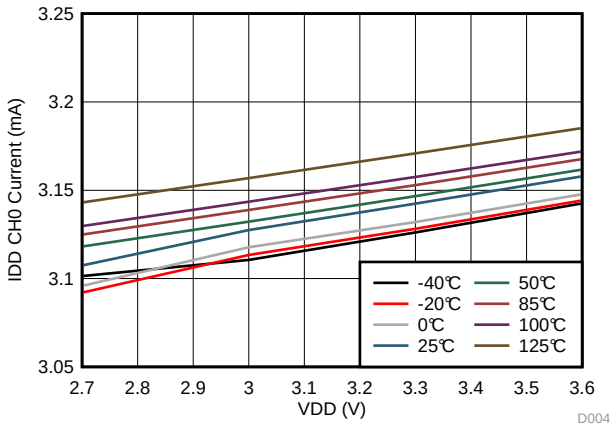
8.8 代表的特性

共通テスト条件(特に注記のない場合): センサ・コンデンサ: 1層、20.9 x 13.9mm、Bourns CMH322522-180KLセンサ・インダクタ、L= 18µHおよび33pF 1% COG/NP0、ターゲット: 接地アルミニウム・プレート(176 x 123mm)、チャネル = チャネル0(連続モード)、CLKIN = 40MHz、CHx_FIN_SEL = b01、CHx_FREF_DIVIDER = b00 0000 0001、CH0_RCOUNT = 0xFFFF、SETTLECOUNT_CH0 = 0x0100、DRIVE_CURRENT_CH0 = 0x7800



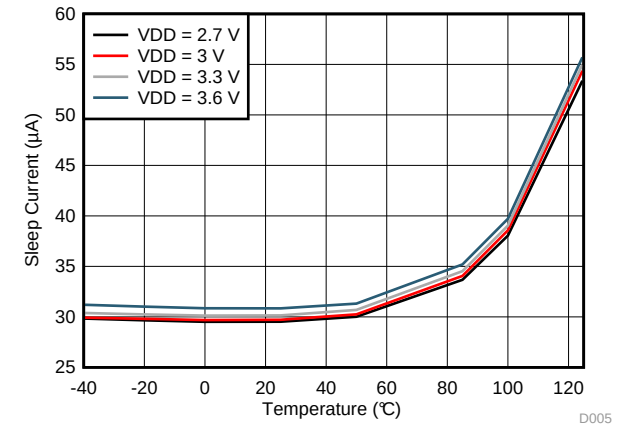
Includes 1.57 mA sensor current
–40℃～+125℃

図 2. アクティブ・モードのIDD 対 温度



Includes 1.57 mA sensor current

図 3. アクティブ・モードのIDD 対 VDD



–40℃～+125℃

図 4. スリープ・モードのIDD 対 温度

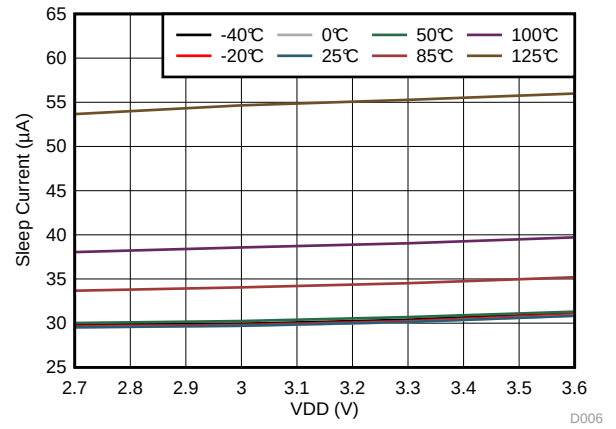
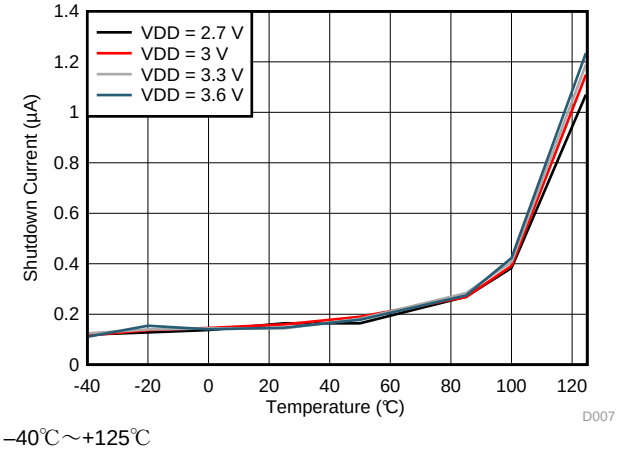


図 5. スリープ・モードのIDD 対 VDD



–40℃～+125℃

図 6. シャットダウン・モードのIDD 対 温度

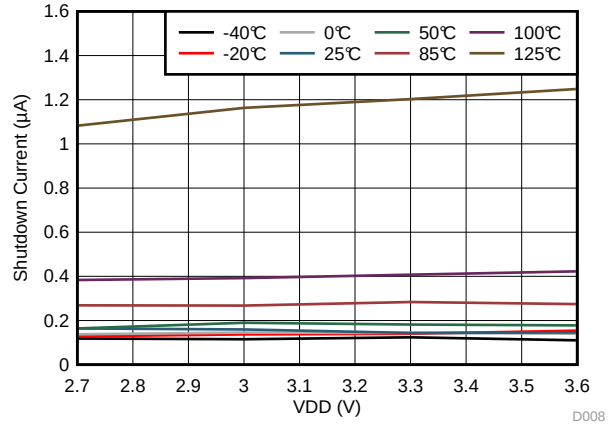
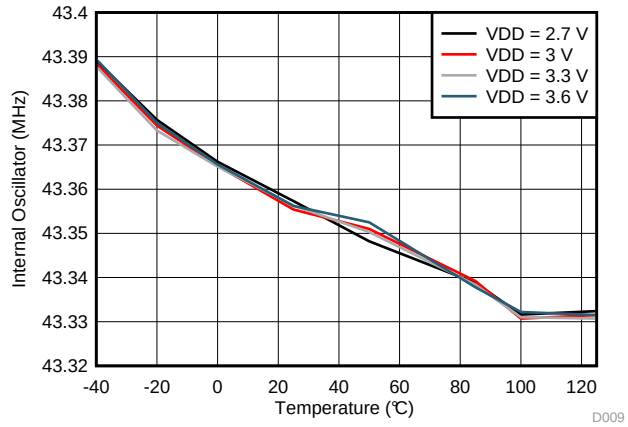


図 7. シャットダウン・モードのIDD 対 VDD

Copyright © 2015, Texas Instruments Incorporated

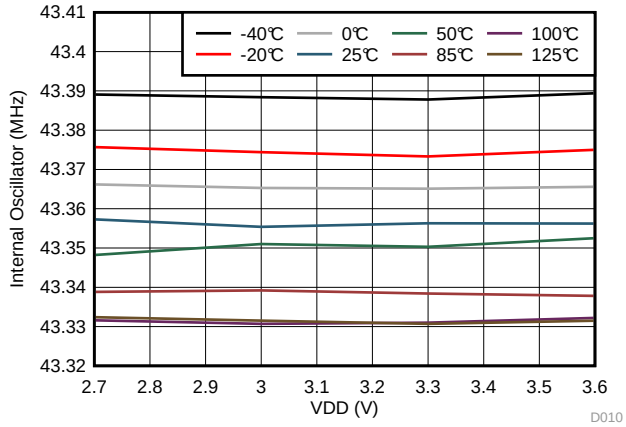
代表的特性 (continued)

共通テスト条件（特に注記のない場合）: センサ・コンデンサ: 1層、20.9 x 13.9mm、Bourns CMH322522-180KLセンサ・インダクタ、L= 18µHおよび33pF 1% COG/NP0、ターゲット: 接地アルミニウム・プレート（176 x 123mm）、チャネル = チャネル0（連続モード）、CLKIN = 40MHz、CHx_FIN_SEL = b01、CHx_FREF_DIVIDER = b00 0000 0001、CH0_RCOUNT = 0xFFFF、SETTLECOUNT_CH0 = 0x0100、DRIVE_CURRENT_CH0 = 0x7800



–40℃～+125℃

図 8. 内部発振周波数 対 温度



Data based on 1 unit

図 9. 内部発振周波数 対 VDD

Copyright © 2015, Texas Instruments Incorporated

9 詳細説明

9.1 概要

FDC2112、FDC2114、FDC2212、FDC2214は、高分解能、マルチチャネルのキャパシタンス-デジタル・コンバータであり、静電容量式センシング・ソリューションの実装に適しています。従来のスイッチド・キャパシタ・アーキテクチャとは異なり、FDC2112、FDC2114、FDC2212、FDC2214はセンサとしてL-C共振器を採用しています（L-Cタンクとも呼ばれます）。狭帯域アーキテクチャによって、これまでに例のないEMI耐性を実現し、他の静電容量式センシング・ソリューションと比較してノイズ・フロアを大きく低減しています。

このアプローチを使用することで、L-Cタンクの容量の変化を共振周波数の変化として観測できます。この原理により、FDC2x1xは、LC共振器の発振周波数を測定するキャパシタンス-デジタル・コンバータ（FDC）として機能します。このデバイスは、周波数に比例するデジタル値を出力します。この周波数測定値は、等価な容量値に変換できます。

9.2 機能ブロック図

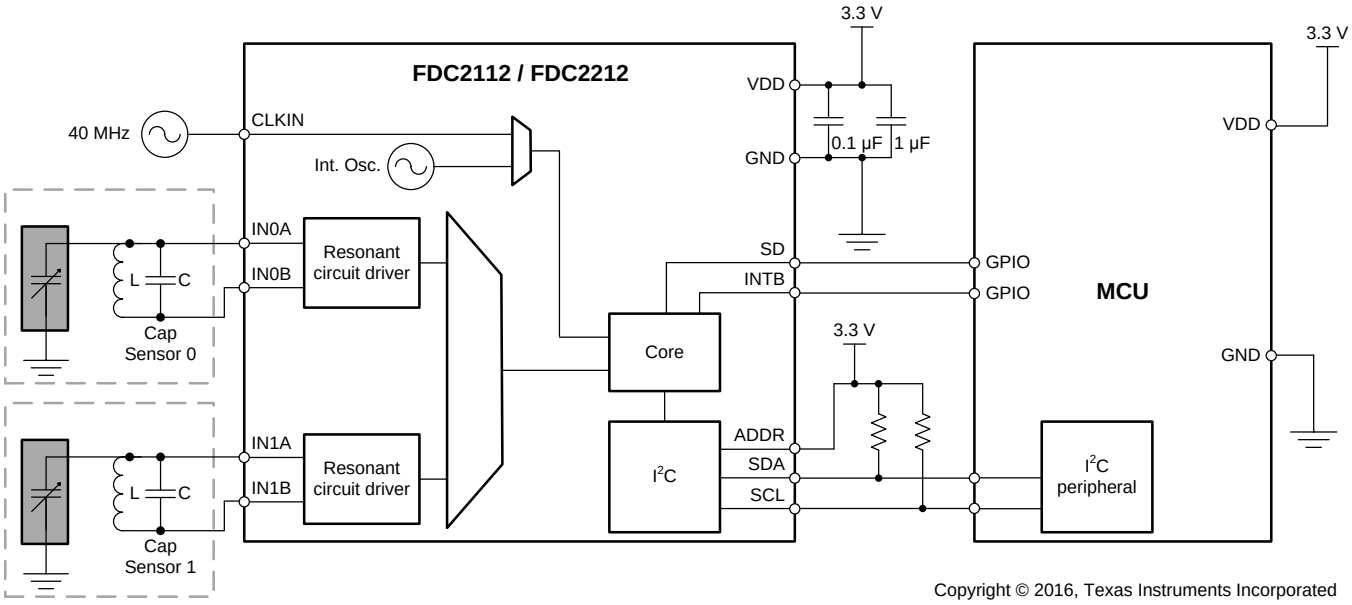
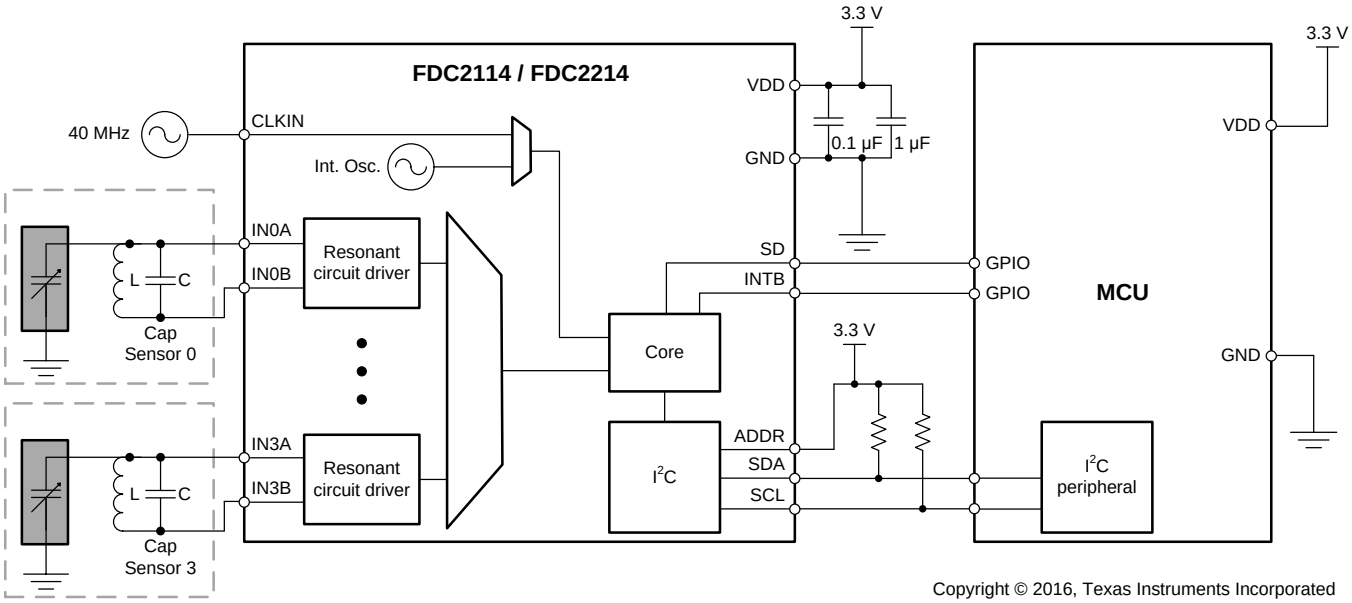


図 10. FDC2112およびFDC2212のブロック図

機能ブロック図 (continued)



Copyright © 2016, Texas Instruments Incorporated

図 11. FDC2114およびFDC2214のブロック図

FDCでは、フロントエンドの共振回路ドライバに続いて、マルチプレクサが各アクティブ・チャネルを順番にコアへと接続し、コアでセンサ周波数（f_{SENSOR}）の測定とデジタル化を行います。コアでは基準周波数（f_{REF}）を使用してセンサ周波数を測定します。f_{REF}は、内部基準クロック（発振器）または外部供給クロックから得られます。各チャネルのデジタル化出力は、f_{SENSOR}/f_{REF}の比に比例します。I2Cインターフェイスを使用して、デバイスの設定をサポートし、デジタル化された周波数値をホスト・プロセッサに送信します。SDピンを使用してFDCをシャットダウン・モードにすると、消費電流を削減できます。INTBピンは、システム状態の変化をホストに通知するように設定可能です。

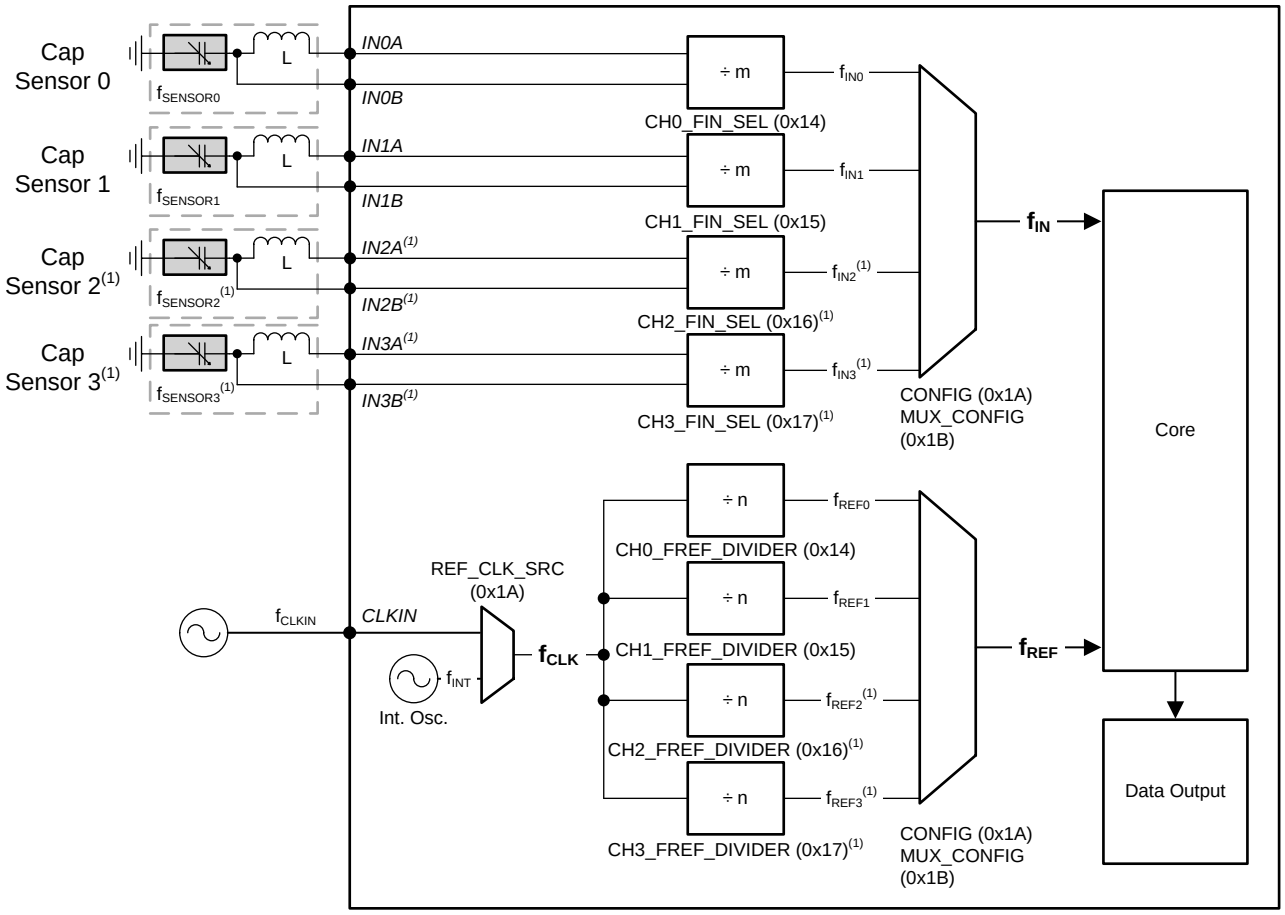
9.3 機能説明

9.3.1 クロック・アーキテクチャ

図 12 に、FDCのクロック分周器およびマルチプレクサを示します。

Copyright © 2015, Texas Instruments Incorporated

機能説明 (continued)



Copyright © 2016, Texas Instruments Incorporated

(1) FDC2114/FDC2214のみ

図 12. クロック構成図

図 12で、主要なクロックはf_{IN}、f_{REF}、およびf_{CLK}です。f_{CLK}は、内部クロック・ソースまたは外部クロック・ソース（CLKIN）から選択できます。周波数測定用の基準クロックf_{REF}は、f_{CLK}ソースから得られます。高精度アプリケーションでは、必要な安定性と精度の要件を満たすために外部マスタ・クロックを使用することを推奨します。低コスト指向で高い精度を必要としないアプリケーションでは、内部発振器を使用できます。f_{INx}クロックは、チャネルxのセンサ周波数$f_{SENSORx}$から得られます。f_{REFx}とf_{INx}は、f_{CLK}（マスタ・クロック）が内部クロックか外部クロックかに応じて、表 1に示される要件を満たす必要があります。

機能説明 (continued)

表 1. クロックの設定要件

モード(1)	CLKINソース	f_{REFx}の有効範囲（MHz）	f_{INx}の有効範囲	CHx_FIN_SELの設定(2)	CHx_SETTLECOUNTの設定	CHx_RCOUNTの設定
マルチチャネル	内部	f_{REFx} ≤ 55	< f_{REFx} /4	差動センサ構成: b01: 0.01MHz～8.75MHz（1分周） b10: 5MHz～10MHz（2分周） シングルエンド・センサ構成 b10: 0.01MHz～10MHz（2分周）	> 3	> 8
	外部	f_{REFx} ≤ 40				
シングル・チャネル	外部または内部	f_{REFx} ≤ 35				

(1) チャネル2および3は、FDC2114およびFDC2214のみで使用できます。
(2) 差動およびシングルエンド・センサ構成については、「*センサ構成*」を参照してください。

表 2 に、すべてのチャネルのクロック設定レジスタを示します。

表 2. クロック設定レジスタ

チャネル(1)	クロック	レジスタ	フィールド [ビット]	値
すべて	f_{CLK} = マスタ・クロック・ソース	CONFIG、アドレス 0x1A	REF_CLK_SRC [9]	b0 = 内部発振器をマスタ・クロックとして使用 b1 = 外部クロック・ソースをマスタ・クロックとして使用
0	f_{REF0}	CLOCK_DIVIDERS_CH0、アドレス0x14	CH0_FREF_DIVIDER [9:0]	f_{REF0} = f_{CLK} / CH0_FREF_DIVIDER
1	f_{REF1}	CLOCK_DIVIDERS_CH1、アドレス0x15	CH1_FREF_DIVIDER [9:0]	f_{REF1} = f_{CLK} / CH1_FREF_DIVIDER
2	f_{REF2}	CLOCK_DIVIDERS_CH2、アドレス0x16	CH2_FREF_DIVIDER [9:0]	f_{REF2} = f_{CLK} / CH2_FREF_DIVIDER
3	f_{REF3}	CLOCK_DIVIDERS_CH3、アドレス0x17	CH3_FREF_DIVIDER [9:0]	f_{REF3} = f_{CLK} / CH3_FREF_DIVIDER
0	f_{IN0}	CLOCK_DIVIDERS_CH0、アドレス0x14	CH0_FIN_SEL [13:12]	f_{IN0} = $f_{SENSOR0}$ / CH0_FIN_SEL
1	f_{IN1}	CLOCK_DIVIDERS_CH1、アドレス0x15	CH1_FIN_SEL [13:12]	f_{IN1} = $f_{SENSOR1}$ / CH1_FIN_SEL
2	f_{IN2}	CLOCK_DIVIDERS_CH2、アドレス0x16	CH2_FIN_SEL [13:12]	f_{IN2} = $f_{SENSOR2}$ / CH2_FIN_SEL
3	f_{IN3}	CLOCK_DIVIDERS_CH3、アドレス0x17	CH3_FIN_SEL [13:12]	f_{IN3} = $f_{SENSOR3}$ / CH3_FIN_SEL

(1) チャネル2および3は、FDC2114およびFDC2214のみで使用できます。

9.3.2 マルチチャネルおよびシングル・チャネル動作

FDCのマルチチャネル・パッケージを使用すると、基板領域を節約でき、柔軟なシステム設計が可能になります。たとえば、温度の変動によって部品値にずれが生じ、結果としてセンサの共振周波数が変化することが多くあります。第2のセンサを基準として使用することで、温度の変動を相殺できるようになります。マルチチャネル・モードで動作する場合、FDCは各アクティブ・チャネルを順番にサンプリングします。シングル・チャネル・モードでは、FDCは選択可能な1つのチャネルをサンプリングします。表 3に、マルチチャネルまたはシングル・チャネル・モードの設定に使用するレジスタおよび値を示します。

Copyright © 2015, Texas Instruments Incorporated

表 3. シングルおよびマルチチャネル設定レジスタ

モード	レジスタ	フィールド [ビット]	値
シングル・チャネル	CONFIG、アドレス0x1A	ACTIVE_CHAN [15:14]	00 = チャネル0
			01 = チャネル1
			10 = チャネル2
			11 = チャネル3
	MUX_CONFIG、アドレス0x1B	AUTOSCAN_EN [15]	0 = 1つのチャネルで連続的に変換（デフォルト）
マルチチャネル	MUX_CONFIG、アドレス0x1B	AUTOSCAN_EN [15]	1 = 複数のチャネルで連続的に変換
	MUX_CONFIG、アドレス0x1B	RR_SEQUENCE [14:13]	00 = Ch0, Ch1
			01 = Ch0, Ch1, Ch2
			10 = Ch0, Ch1, Ch2, Ch3

各チャネルのデジタル化されたセンサ測定値（DATAx）は、センサ周波数と基準周波数の比を表しています。

FDC2112およびFDC2114のデータ出力（DATAx）は、16ビットの結果の上位12ビットとして表されます。

$$DATA_x = \frac{f_{SENSORx} * 2^{12}}{f_{REFx}} \quad (1)$$

FDC2212およびFDC2214のデータ出力（DATAx）は、次の式で表されます。

$$DATA_x = \frac{f_{SENSORx} * 2^{28}}{f_{REFx}} \quad (2)$$

表 4 に、各チャネルの固定小数点サンプル値を格納するレジスタを示します。

表 4. サンプル・データ・レジスタ

チャネル(1)	レジスタ(2)	フィールド名 [ビット] および値（FDC2112、FDC2114）	フィールド名 [ビット] および値（FDC2212、FDC2214）(3)(4)
0	DATA_CH0、アドレス0x00	DATA0 [11:0]: 16ビットの結果のうち12ビット 0x000 = 有効範囲未満 0xfff = 有効範囲超過	DATA0 [27:16]: 28ビットの結果の上位12ビット
	DATA_LSB_CH0、アドレス0x01	該当なし	DATA0 [15:0]: 28ビットの変換結果の下位16ビット
1	DATA_CH1、アドレス0x02	DATA1 [11:0]: 16ビットの結果のうち12ビット 0x000 = 有効範囲未満 0xfff = 有効範囲超過	DATA1 [27:16]: 28ビットの結果の上位12ビット
	DATA_LSB_CH1、アドレス0x03	該当なし	DATA1 [15:0]: 28ビットの変換結果の下位16ビット
2	DATA_CH2、アドレス0x04	DATA2 [11:0]: 16ビットの結果のうち12ビット 0x000 = 有効範囲未満 0xfff = 有効範囲超過	DATA2 [27:16]: 28ビットの結果の上位12ビット
	DATA_LSB_CH2、アドレス0x05	該当なし	DATA2 [15:0]: 28ビットの変換結果の下位16ビット

(1) チャネル2および3は、FDC2114およびFDC2214のみで使用できます。
(2) データの整合性を確保するため、必ずDATA_CHx.DATAxレジスタを最初に読み出し、その後で同じチャネルのDATA_LSB_CHx.DATAxレジスタを読み出す必要があります。
(3) FDC2212/FDC2214の場合、DATA値0x0000000は有効範囲未満を表します。
(4) FDC2212/FDC2214の場合、DATA値0xFFFFFFFは有効範囲超過を表します。

Copyright © 2015, Texas Instruments Incorporated

表 4. サンプル・データ・レジスタ (continued)

チャネル(1)	レジスタ(2)	フィールド名 [ビット] および値 (FDC2112、FDC2114)	フィールド名 [ビット] および値 (FDC2212、FDC2214) (3)(4)
3	DATA_CH3、アドレス0x06	DATA3 [11:0]: 16ビットの結果のうち12ビット 0x000 = 有効範囲未満 0xfff = 有効範囲超過	DATA3 [27:16]: 28ビットの結果の上位12ビット
	DATA_LSB_CH3、アドレス0x07	該当なし	DATA3 [15:0]: 28ビットの変換結果の下位16ビット

マルチチャネル・モードでFDCが各チャネルを順番にサンプリングする際、チャネルごとに要する時間は次の3つの部分から構成されます。

1. センサ起動時間
2. 変換時間
3. チャネル切り替え遅延時間

センサ起動時間は、図 13に示すように、センサの発振が安定するまでに必要なセトリング時間の長さです。このセトリング待ち時間はプログラミング可能であり、安定した発振を可能にするために十分な長さに設定する必要があります。チャネルxのセトリング待ち時間は次の式で与えられます。

$$t_{Sx} = (CHX_SETTLECOUNT \times 16)/f_{REFx} \quad (3)$$

各チャネルのセトリング時間を設定するためのレジスタおよび値を表 5に示しています。

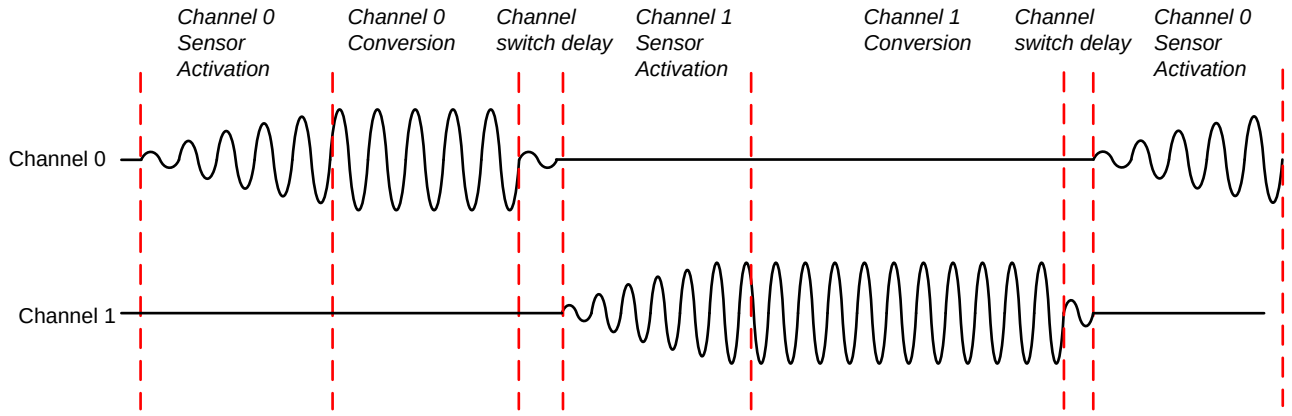


図 13. マルチチャネル・モードのシーケンス

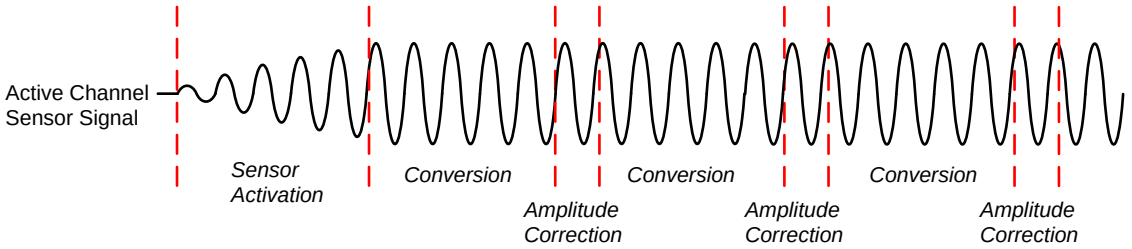


図 14. シングル・チャネル・モードのシーケンス

Copyright © 2015, Texas Instruments Incorporated

表 5. セトリング時間レジスタの構成

チャネル(1)	レジスタ	フィールド	変換時間(2)
0	SETTLECOUNT_CH0、アドレス0x10	CH0_SETTLECOUNT [15:0]	(CH0_SETTLECOUNT*16)/f_{REF0}
1	SETTLECOUNT_CH1、アドレス0x11	CH1_SETTLECOUNT [15:0]	(CH1_SETTLECOUNT*16)/f_{REF1}
2	SETTLECOUNT_CH2、アドレス0x12	CH2_SETTLECOUNT [15:0]	(CH2_SETTLECOUNT*16)/f_{REF2}
3	SETTLECOUNT_CH3、アドレス0x13	CH3_SETTLECOUNT [15:0]	(CH3_SETTLECOUNT*16)/f_{REF3}

(1) チャネル2および3は、FDC2114およびFDC2214のみで使用できます。
(2) f_{REFx}は、各チャネルに設定された基準周波数です。

任意のチャネルxのSETTLECOUNTは、次の条件を満たす必要があります。

$$CHx_SETTLECOUNT > V_{pk} \times f_{REFx} \times C \times \pi^2 / (32 \times IDRIVE_X)$$

ここで

- V_{pk} = プログラミングされたIDRIVE設定でのピーク発振振幅
- f_{REFx} = チャネルxの基準周波数
- C = センサ容量（PCBの寄生容量を含む）
- $IDRIVE_X$ = アンプのIDRIVEレジスタにプログラミングされた設定値 (4)

結果は最も近い整数へと切り上げます（たとえば、式 4で最小値として6.08が得られた場合は、レジスタを7以上に設定します）。

変換時間は、センサ周波数の測定に使用される基準クロックのサイクル数を表します。これは、チャネルのCHx_RCOUNTレジスタによって設定されます。任意のチャネルxの変換時間は次の式で与えられます。

$$t_{Cx} = (CHx_RCOUNT \times 16 + 4) / f_{REFx} \quad (5)$$

基準カウント値は、必要な有効ビット数（ENOB）をサポートできるように選択する必要があります。たとえば、ENOBとして13ビットが必要な場合、必要な最小変換時間は2^{13} = 8192クロック・サイクルとなります。8192クロック・サイクルは、CHx_RCOUNT値0x0200に対応します。

表 6. 変換時間設定レジスタ、チャネル0～3(1)

チャネル	レジスタ	フィールド [ビット]	変換時間
0	RCOUNT_CH0、アドレス0x08	CH0_RCOUNT [15:0]	(CH0_RCOUNT*16)/f_{REF0}
1	RCOUNT_CH1、アドレス0x09	CH1_RCOUNT [15:0]	(CH1_RCOUNT*16)/f_{REF1}
2	RCOUNT_CH2、アドレス0x0A	CH2_RCOUNT [15:0]	(CH2_RCOUNT*16)/f_{REF2}
3	RCOUNT_CH3、アドレス0x0B	CH3_RCOUNT [15:0]	(CH3_RCOUNT*16)/f_{REF3}

(1) チャネル2および3は、FDC2114およびFDC2214のみで使用できます。

変換の終了から次のチャネルのセンサ起動開始までの標準チャネル切り替え遅延時間は、次のようになります。

$$\text{チャネル切り替え遅延時間} = 692\ ns + 5 / f_{ref} \quad (6)$$

FDCの変換時間は決定性であるため、固定された間隔でデータのポーリングが可能です。たとえば、プログラミングされたRCOUNT設定が512 F_{REF}サイクルで、SETTLECOUNTが128 F_{REF}サイクルである場合、1回の変換にかかる時間は、1.8ms（センサ起動時間）+ 3.2ms（変換時間）+ 0.75ms（チャネル切り替え遅延時間）= 16.75ms（チャネルあたり）となります。AUTOSCAN_EN = 1およびRR_SEQUENCE = 00に設定してFDCをデュアル・チャネル動作に設定した場合は、33.5msごとにデータ・レジスタから完全な1セットの変換結果が得られます。

また、割り込みに基づくシステム設計に対しては、データ・レディ・フラグ（DRDY）も使用できます（「レジスタ・マップ」のSTATUSレジスタの説明を参照）。

Copyright © 2015, Texas Instruments Incorporated

9.3.2.1 ゲインおよびオフセット（FDC2112、FDC2114のみ）

FDC2112およびFDC2114は16ビットのデータ・コンバータを内蔵していますが、標準の変換出力ワード幅は12ビットしかありません。したがって、データ・レジスタの16ビットのうち12ビットのみが使用できます。デフォルトでは、ゲイン機能はディスエーブルになっていて、DATAレジスタには16ビット・ワードの上位12ビットが格納されます。ただし、データ出力は最大4ビット分シフトすることが可能です。図 15に、可能な各ゲイン設定に対して出力される16ビット・サンプルのセグメントを示します。

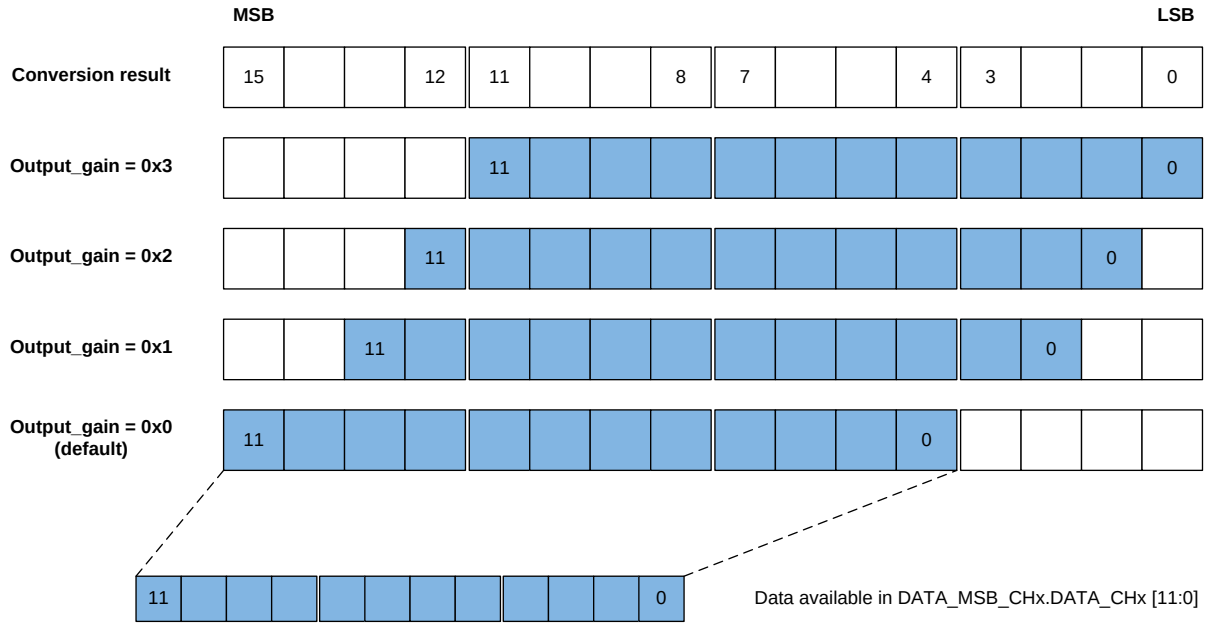


図 15. 変換データ出力のゲイン

センサ信号の変動がフルスケール範囲の25%未満であるシステムでは、出力ゲインを設定することで、より高い分解能で変換結果を出力できます。出力ゲインは、すべてのデバイス・チャネルに適用されます。出力ゲインを使用し、すべてのチャネルの出力コードに2ビット、3ビット、または4ビットのシフトを適用することで、元の16ビット変換結果の下位4ビットにアクセスできます。ゲインが適用されると、サンプルの上位ビットがシフトアウトされます。アクティブなチャネルの上位ビットが切り替わっている場合は、出力ゲインを使用しないでください。ゲインを適用すると、チャネルの上位ビットが失われます。

例: チャネルの変換結果が0x07A3で、OUTPUT_GAIN=0x0の場合、出力されるコードは0x07Aです。同じ条件でOUTPUT_GAINを0x3に設定した場合には、出力コードは0x7A3になります。元の上位4ビット（0x0）にはアクセスできなくなります。

表 7. 出力ゲイン・レジスタ（FDC2112およびFDC2114のみ）

チャネル(1)	レジスタ	フィールド [ビット]	値	有効分解能（ビット）	出力範囲
すべて	RESET_DEV、アドレス 0x1C	OUTPUT_GAIN [10:9]	00（デフォルト）: ゲイン=1（0ビット・シフト）	12	100%フルスケール
			01: ゲイン=4（2ビット・シフト）	14	25%フルスケール
			10: ゲイン=8（3ビット・シフト）	15	12.5%フルスケール
			11: ゲイン=16（4ビット・シフト）	16	6.25%フルスケール

(1) チャネル2および3は、FDC2114のみで使用できます。

Copyright © 2015, Texas Instruments Incorporated

周波数オフセットの補償、またはサンプル・データのダイナミック・レンジの最大化のために、各DATA値からオフセット値を減算することができます。このオフセット値は、($f_{SENSORx_MIN}$ / f_{REFx})よりも小さくする必要があります。そうしないと、オフセットが大きすぎて、変化する下位ビットがマスクされる可能性があります。

Copyright © 2015, Texas Instruments Incorporated

表 8. 周波数オフセット・レジスタ

チャネル(1)	レジスタ	フィールド [ビット]	値
0	OFFSET_CH0、アドレス0x0C	CH0_OFFSET [15:0]	$f_{OFFSET0}$ = CH0_OFFSET * ($f_{REF0}/2^{16}$)
1	OFFSET_CH1、アドレス0x0D	CH1_OFFSET [15:0]	$f_{OFFSET1}$ = CH1_OFFSET * ($f_{REF1}/2^{16}$)
2	OFFSET_CH2、アドレス0x0E	CH2_OFFSET [15:0]	$f_{OFFSET2}$ = CH2_OFFSET * ($f_{REF2}/2^{16}$)
3	OFFSET_CH3、アドレス0x0F	CH3_OFFSET [15:0]	$f_{OFFSET3}$ = CH3_OFFSET * ($f_{REF3}/2^{16}$)

(1) チャネル2および3は、FDC2114およびFDC2214のみで使用できます。

差動センサ構成のセンサ容量C_{SENSE}は、次の式で求められます。

$$C_{SENSOR} = \frac{1}{L * (2\pi * f_{SENSORx})^2} - C \quad (7)$$

ここで

- C = 並列センサ容量（図 55を参照）

FDC2112およびFDC2114のセンサ周波数$f_{SENSORx}$は、次の式で求められます。

$$f_{SENSORx} = CHx_FIN_SEL * f_{REFx} * \left(\frac{DATAx}{2^{(12+OUTPUT_GAIN)}} + \frac{CHx_{OFFSET}}{2^{16}} \right) \quad (8)$$

ここで

- DATAx = DATA_CHxレジスタからの変換結果
- CHx_OFFSET = OFFSET_CHxレジスタに設定されたオフセット値
- OUTPUT_GAIN = RESET_DEVICE.OUTPUT_GAINレジスタに設定された出力乗数

FDC2212およびFDC2214のセンサ周波数$f_{SENSORx}$は、次の式で求められます。

$$f_{SENSORx} = \frac{CHx_FIN_SEL * f_{REFx} * DATAx}{2^{28}} \quad (FDC2212、FDC2214) \quad (9)$$

ここで

- DATAx = DATA_CHxレジスタからの変換結果

9.3.3 電流駆動制御レジスタ

表 9に示したレジスタは、センサ駆動電流の制御に使用されます。表の最後の列に示した推奨事項に従う必要があります。

表 9. 電流駆動制御レジスタ

チャネル(1)	レジスタ	フィールド [ビット]	値
すべて	CONFIG、アドレス0x1A	SENSOR_ACTIVATE_SEL [11]	センサ起動用の電流駆動を設定します。推奨値はb0（全電流モード）です。
0	CONFIG、アドレス0x1A	HIGH_CURRENT_DRV [6]	b0 = 通常電流駆動（1.5mA） b1 = Ch0の増加電流駆動（> 1.5mA）（シングル・チャネル・モードのみ）。マルチチャネル・モードでは使用できません。
0	DRIVE_CURRENT_CH0、アドレス 0x1E	CH0_IDRIVE [15:11]	Ch0のセトリングおよび変換時間中に使用される駆動電流。1.2V ≤ センサ発振振幅（pk）≤ 1.8Vとなるように設定します。
1	DRIVE_CURRENT_CH1、アドレス 0x1F	CH1_IDRIVE [15:11]	Ch1のセトリングおよび変換時間中に使用される駆動電流。1.2V ≤ センサ発振振幅（pk）≤ 1.8Vとなるように設定します。
2	DRIVE_CURRENT_CH2、アドレス 0x20	CH2_IDRIVE [15:11]	Ch2のセトリングおよび変換時間中に使用される駆動電流。1.2V ≤ センサ発振振幅（pk）≤ 1.8Vとなるように設定します。
3	DRIVE_CURRENT_CH3、アドレス 0x21	CH3_IDRIVE [15:11]	Ch3のセトリングおよび変換時間中に使用される駆動電流。1.2V ≤ センサ発振振幅（pk）≤ 1.8Vとなるように設定します。

(1) チャネル2および3は、FDC2114およびFDC2214のみで使用できます。

Copyright © 2015, Texas Instruments Incorporated

CHx_IDRIVEフィールドは、センサが1.2Vpk（$V_{SENSORMIN}$）～1.8Vpk（$V_{SENSORMAX}$）の振幅で発振するようにプログラミングする必要があります。IDRIVE = 00000は16µAに対応し、IDRIVE = b11111は1563µAに対応します。

シングル・チャネル・モードのときに限り、高センサ電流駆動モードをイネーブルにして、チャネル0のセンサ・コイルを1.5mA以上で駆動することができます。この機能は、最大のIDRIVE設定でもセンサの最小推奨発振振幅である1.2Vを実現できない場合に使用可能です。このモードをイネーブルにするには、HIGH_CURRENT_DRVレジスタ・ビットをb1に設定します。

9.3.4 デバイス・ステータス・レジスタ

表 10に示すレジスタは、デバイス・ステータスの読み出しに使用できます。

表 10. ステータス・レジスタ

チャネル(1)	レジスタ	フィールド [ビット]	値
すべて	STATUS、アドレス0x18	各種のステータス・ビットを格納する12のフィールドがあります [15:0]	各ステータス・ビットについては、「レジスタ・マップ」を参照してください。
すべて	STATUS_CONFIG、アドレス0x19	ステータス通知の設定に使用される12のフィールドがあります [15:0]	各エラー設定ビットについては、「レジスタ・マップ」を参照してください。

(1) チャネル2および3は、FDC2114およびFDC2114のみで使用できます。

「レジスタ・マップ」のSTATUSおよびSTATUS_CONFIGレジスタの説明を参照してください。これらのレジスタは、特定のイベントに対してINTBピンに割り込みを発生させるよう設定することができます。以下の条件を満たす必要があります。

1. STATUS_CONFIGレジスタの適切なビットをイネーブルにして、エラーまたはステータス・レジスタのマスクが解除されている。
2. CONFIG.INTB_DISを0に設定して、INTB機能をイネーブルにしている。

STATUSレジスタでいずれかのビット・フィールドが設定されている場合には、STATUSレジスタまたはDATA_CHxレジスタを読み出すまでの間、STATUSレジスタ全体の内容が保持されます。また、読み出すとINTBもデアサートされます。

割り込みは、次のいずれかのイベントによってクリアされます。

1. スリープ・モードの開始
2. パワーオン・リセット（POR）
3. シャットダウン・モードの開始（SDのアサート）
4. ソフトウェア・リセット
5. STATUSレジスタのI2C読み出し: STATUSレジスタを読み出すと、STATUSに設定されたエラー・ステータス・ビットがERR_CHANフィールドとともにクリアされ、INTBがデアサートされます。

レジスタCONFIG.INTB_DISをb1に設定すると、INTB機能がディスエーブルになり、INTBピンがHighに保持されます。

9.3.5 入力デグリッチ・フィルタ

入力デグリッチ・フィルタは、EMIおよびセンサ周波数を超えるリンギングを抑制します。帯域幅を最大センサ周波数より上に設定していれば、変換結果には影響を与えません。入力デグリッチ・フィルタは、表 11に示すようにMUX_CONFIG.DEGLITCHレジスタ・フィールドに設定できます。最適なパフォーマンスを得るためには、センサの発振周波数を超える最低の設定を選択することを推奨します。たとえば、最大センサ周波数が2.0MHzの場合は、MUX_CONFIG.DEGLITCH = b100（3.3MHz）を選択します。

表 11. 入力デグリッチ・フィルタ・レジスタ

チャネル(1)	**MUX_CONFIG.DEGLITCH**（アドレス**0x1B**）のレジスタ値	デグリッチ周波数
すべて	001	1MHz

(1) チャネル2および3は、FDC2114およびFDC2214のみで使用できます。

Copyright © 2015, Texas Instruments Incorporated

表 **11.** 入力デグリッチ・フィルタ・レジスタ **(continued)**

チャネル(1)	**MUX_CONFIG.DEGLITCH**（アドレス**0x1B**）のレジスタ値	デグリッチ周波数
すべて	100	3.3MHz
すべて	101	10MHz
すべて	011	33MHz

9.4 デバイスの機能モード

9.4.1 スタートアップ・モード

電源投入時には、FDCはスリープ・モードに入り、設定が行われるまで待機します。デバイスの設定が完了したら、CONFIG.SLEEP_MODE_ENをb0に設定してスリープ・モードを終了します。

FDCの設定はスリープ・モード中に行うことを推奨します。FDCの設定を変更する必要がある場合は、デバイスを再度スリープ・モードにし、該当するレジスタを変更してから、スリープ・モードを終了します。

9.4.2 通常（変換）モード

通常（変換）モードで動作している場合、FDCはセンサの周波数を定期的にサンプリングし、アクティブ・チャネルのサンプル出力を生成します。

9.4.3 スリープ・モード

CONFIG.SLEEP_MODE_ENレジスタ・フィールドを1に設定すると、スリープ・モードになります。このモード中は、レジスタの内容が保持されます。スリープ・モードを終了するには、CONFIG.SLEEP_MODE_ENレジスタ・フィールドを0に設定します。CONFIG.SLEEP_MODE_ENをb0に設定してから、16,384 f_{INT}クロック・サイクル後に、最初の変換用のセンサの起動が開始されます。スリープ・モード中はI2Cインターフェイスが有効になり、レジスタの読み出しと書き込みを実行できます。スリープ・モード中には、変換は実行されません。また、スリープ・モードに入ると、エラー状態がクリアされ、INTBピンがデアサートされます。

9.4.4 シャットダウン・モード

SDピンがHighになると、FDCはシャットダウン・モードに入ります。シャットダウン・モードは、消費電力が最小になる状態です。シャットダウン・モードを終了するには、SDピンをLowにします。シャットダウン・モードに入ると、すべてのレジスタがデフォルト状態に戻ります。

シャットダウン・モード中には、変換は実行されません。また、シャットダウン・モードに入ると、エラー状態がクリアされ、INTBピンがデアサートされます。デバイスがシャットダウン・モードの間は、I2Cインターフェイスを介したデバイスの読み出し/書き込みはできません。

9.4.4.1 リセット

FDCは、RESET_DEV.RESET_DEVに書き込むことでリセットできます。変換は停止し、すべてのレジスタ値がデフォルト値に戻ります。このレジスタ・ビットは、読み出すと常に0bを返します。

9.5 プログラミング

FDCデバイスでは、I2Cインターフェイスを使用して制御レジスタやデータ・レジスタにアクセスします。

Copyright © 2015, Texas Instruments Incorporated

プログラミング (continued)

9.5.1 I2Cインターフェイスの仕様

FDCは、レジスタ・アクセスのためにI2Cで拡張スタート・シーケンスを使用します。I2Cインターフェイスの最大速度は400kbit/sです。このシーケンスは、標準のI2C 7ビット・スレーブ・アドレスに従い、その後にレジスタ・アドレスを設定するための8ビットのポインタ・レジスタ・バイトが続きます。ADDRピンがLowのとき、FDC I2Cアドレスは0x2Aです。ADDRピンがHighのとき、FDC I2Cアドレスは0x2Bです。シャットダウン・モードの終了後は、ADDRピンの状態を変更してはなりません。

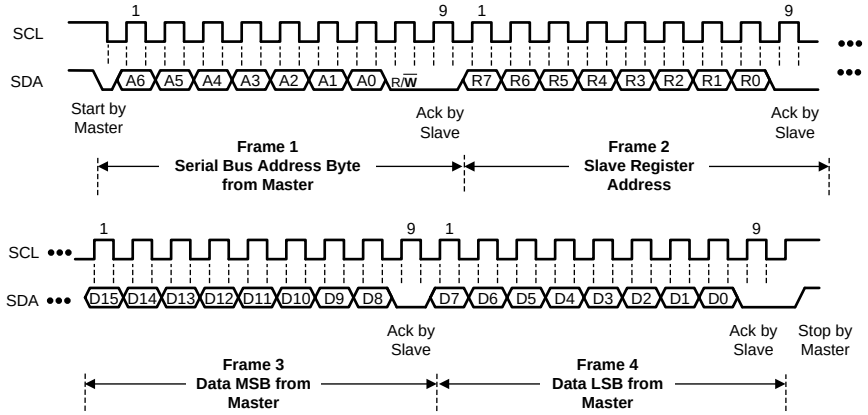


図 16. I2Cレジスタ書き込みシーケンス

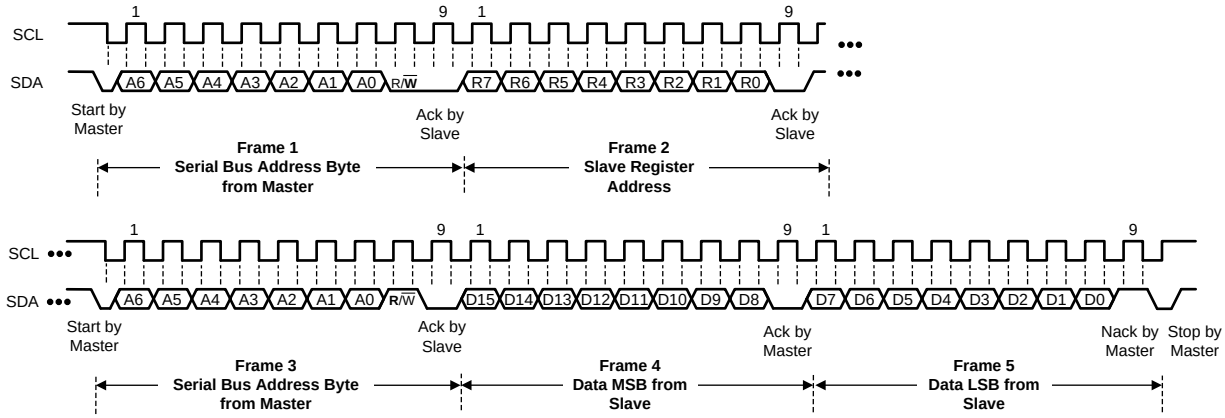


図 17. I2Cレジスタ読み出しシーケンス

9.6 レジスタ・マップ

9.6.1 レジスター覧

“RESERVED”（予約済み）と示されたフィールドには、指定された値のみを書き込む必要があります。そうしないと、デバイスが不適切な動作を行う場合があります。R/W列は、対応するフィールドの読み出し/書き込みステータスを示しています。“R/W”と示されている場合は、読み出しと書き込みが可能です。“R”は読み出し専用、“W”は書き込み専用を示します。

Copyright © 2015, Texas Instruments Incorporated

図 18. レジスター覧

アドレス	名前	デフォルト値	説明
0x00	DATA_CH0	0x0000	チャネル0変換結果およびステータス(**FDC2112 / FDC2114**のみ)
		0x0000	チャネル0変換結果上位ビットおよびステータス(**FDC2212 / FDC2214**のみ)
0x01	DATA_LSB_CH0	0x0000	チャネル0変換結果下位ビット。レジスタ・アドレス0x00の後に読み出す必要があります(**FDC2212 / FDC2214**のみ)
0x02	DATA_CH1	0x0000	チャネル1変換結果およびステータス(**FDC2112 / FDC2114**のみ)
		0x0000	チャネル1変換結果上位ビットおよびステータス(**FDC2212 / FDC2214**のみ)
0x03	DATA_LSB_CH1	0x0000	チャネル1変換結果下位ビット。レジスタ・アドレス0x02の後に読み出す必要があります(**FDC2212 / FDC2214**のみ)
0x04	DATA_CH2	0x0000	チャネル2変換結果およびステータス(**FDC2114**のみ)
		0x0000	チャネル2変換結果上位ビットおよびステータス(**FDC2214**のみ)
0x05	DATA_LSB_CH2	0x0000	チャネル2変換結果下位ビット。レジスタ・アドレス0x04の後に読み出す必要があります(**FDC2214**のみ)
0x06	DATA_CH3	0x0000	チャネル3変換結果およびステータス(**FDC2114**のみ)
		0x0000	チャネル3変換結果上位ビットおよびステータス(**FDC2214**のみ)
0x07	DATA_LSB_CH3	0x0000	チャネル3変換結果下位ビット。レジスタ・アドレス0x06の後に読み出す必要があります(**FDC2214**のみ)
0x08	RCOUNT_CH0	0x0080	チャネル0の基準カウント設定
0x09	RCOUNT_CH1	0x0080	チャネル1の基準カウント設定
0x0A	RCOUNT_CH2	0x0080	チャネル2の基準カウント設定(**FDC2114 / FDC2214**のみ)
0x0B	RCOUNT_CH3	0x0080	チャネル3の基準カウント設定(**FDC2114 / FDC2214**のみ)
0x0C	OFFSET_CH0	0x0000	チャネル0のオフセット値(**FDC2112 / FDC2114**のみ)
0x0D	OFFSET_CH1	0x0000	チャネル1のオフセット値(**FDC2112 / FDC2114**のみ)
0x0E	OFFSET_CH2	0x0000	チャネル2のオフセット値(**FDC2114**のみ)
0x0F	OFFSET_CH3	0x0000	チャネル3のオフセット値(**FDC2114**のみ)
0x10	SETTLECOUNT_CH0	0x0000	チャネル0のセトリング基準カウント
0x11	SETTLECOUNT_CH1	0x0000	チャネル1のセトリング基準カウント
0x12	SETTLECOUNT_CH2	0x0000	チャネル2のセトリング基準カウント(**FDC2114 / FDC2214**のみ)
0x13	SETTLECOUNT_CH3	0x0000	チャネル3のセトリング基準カウント(**FDC2114 / FDC2214**のみ)
0x14	CLOCK_DIVIDERS_CH0	0x0000	チャネル0の基準分周設定
0x15	CLOCK_DIVIDERS_CH1	0x0000	チャネル1の基準分周設定
0x16	CLOCK_DIVIDERS_CH2	0x0000	チャネル2の基準分周設定(**FDC2114 / FDC2214**のみ)
0x17	CLOCK_DIVIDERS_CH3	0x0000	チャネル3の基準分周設定(**FDC2114 / FDC2214**のみ)
0x18	STATUS	0x0000	デバイス・ステータス通知
0x19	STATUS_CONFIG	0x0000	デバイス・ステータス通知の設定
1x0A	CONFIG	0x2801	変換設定
0x1B	MUX_CONFIG	020x0F	チャネル多重化設定
0x1C	RESET_DEV	0x0000	デバイスのリセット
1x0E	DRIVE_CURRENT_CH0	0x0000	チャネル0のセンサ電流駆動設定
0x1F	DRIVE_CURRENT_CH1	0x0000	チャネル1のセンサ電流駆動設定
0x20	DRIVE_CURRENT_CH2	0x0000	チャネル2のセンサ電流駆動設定(**FDC2114 / FDC2214**のみ)
0x21	DRIVE_CURRENT_CH3	0x0000	チャネル3のセンサ電流駆動設定(**FDC2114 / FDC2214**のみ)
7x0E	MANUFACTURER_ID	0x5449	メーカーID
7x0F	DEVICE_ID	0x3054	デバイスID(**FDC2112 / FDC2114**のみ)
		0x3055	デバイスID(**FDC2212 / FDC2214**のみ)

9.6.2 アドレス0x00、DATA_CH0

図 19. アドレス0x00、DATA_CH0

15	14	13	12	11	10	9	8
RESERVED		CH0_ERR_WD	CH0_ERR_AW	DATA0			
7	6	5	4	3	2	1	0
DATA0							

Copyright © 2015, Texas Instruments Incorporated

表 12. アドレス0x00、DATA_CH0のフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R	00	予約済み。
13	CH0_ERR_WD	R	0	チャネル0変換ウォッチドッグ・タイムアウト・エラー・フラグ。ビットを読み出すとクリアされます。
12	CH0_ERR_AW	R	0	チャネル0振幅警告。ビットを読み出すとクリアされます。
11:0	DATA0（FDC2112 / FDC2114のみ）	R	0000 0000 0000	チャネル0変換結果
	DATA0[27:16]（FDC2212 / FDC2214のみ）			

9.6.3 アドレス0x01、DATA_LSB_CH0（FDC2212 / FDC2214のみ）

図 20. アドレス0x01、DATA_LSB_CH0

15	14	13	12	11	10	9	8
DATA0							
7	6	5	4	3	2	1	0
DATA0							

表 13. アドレス0x01、DATA_CH0のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	DATA0[15:0]	R	0000 0000 0000	チャネル0変換結果

9.6.4 アドレス0x02、DATA_CH1

図 21. アドレス0x02、DATA_CH1

15	14	13	12	11	10	9	8
RESERVED		CH1_ERR_WD	CH1_ERR_AW	DATA1			
7	6	5	4	3	2	1	0
DATA1							

表 14. アドレス0x02、DATA_CH1のフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R	00	予約済み。
13	CH1_ERR_WD	R	0	チャネル1変換ウォッチドッグ・タイムアウト・エラー・フラグ。ビットを読み出すとクリアされます。
12	CH1_ERR_AW	R	0	チャネル1振幅警告。ビットを読み出すとクリアされます。
11:0	DATA1（FDC2112 / FDC2114のみ）	R	0000 0000 0000	チャネル1変換結果
	DATA1[27:16]（FDC2212 / FDC2214のみ）			

9.6.5 アドレス0x03、DATA_LSB_CH1（FDC2212 / FDC2214のみ）

図 22. アドレス0x03、DATA_LSB_CH1

15	14	13	12	11	10	9	8
DATA1							
7	6	5	4	3	2	1	0
DATA1							

Copyright © 2015, Texas Instruments Incorporated

表 15. アドレス0x03、DATA_CH1のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	DATA1[15:0]	R	0000 0000 0000	チャネル1変換結果

9.6.6 アドレス0x04、DATA_CH2（FDC2114, FDC2214のみ）

図 23. アドレス0x04、DATA_CH2

15	14	13	12	11	10	9	8
RESERVED		CH2_ERR_WD	CH2_ERR_AW	DATA2			
7	6	5	4	3	2	1	0
DATA2							

表 16. アドレス0x04、DATA_CH2のフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R	00	予約済み。
13	CH2_ERR_WD	R	0	チャネル2変換ウォッチドッグ・タイムアウト・エラー・フラグ。ビットを読み出すとクリアされます。
12	CH2_ERR_AW	R	0	チャネル2振幅警告。ビットを読み出すとクリアされます。
11:0	DATA2（FDC2112 / FDC2114のみ）	R	0000 0000 0000	チャネル2変換結果
	DATA2[27:16]（FDC2212 / FDC2214のみ）			

9.6.7 アドレス0x05、DATA_LSB_CH2（FDC2214のみ）

図 24. アドレス0x05、DATA_LSB_CH2

15	14	13	12	11	10	9	8
DATA2							
7	6	5	4	3	2	1	0
DATA2							

表 17. アドレス0x05、DATA_CH2のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	DATA2[15:0]	R	0000 0000 0000	チャネル2変換結果

9.6.8 アドレス0x06、DATA_CH3（FDC2114, FDC2214のみ）

図 25. アドレス0x06、DATA_CH3

15	14	13	12	11	10	9	8
RESERVED		CH3_ERR_WD	CH3_ERR_AW	DATA3			
7	6	5	4	3	2	1	0
DATA3							

表 18. アドレス0x06、DATA_CH3のフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R	00	予約済み。
13	CH3_ERR_WD	R	0	チャネル3変換ウォッチドッグ・タイムアウト・エラー・フラグ。ビットを読み出すとクリアされます。
12	CH3_ERR_AW	R	0	チャネル3振幅警告。ビットを読み出すとクリアされます。

Copyright © 2015, Texas Instruments Incorporated

表 18. アドレス0x06、DATA_CH3のフィールド説明 (continued)

ビット	フィールド	種類	リセット	説明
11:0	DATA3（FDC2112 / FDC2114のみ） DATA3[27:16]（FDC2212 / FDC2214のみ）	R	0000 0000 0000	チャネル3変換結果

9.6.9 アドレス0x07、DATA_LSB_CH3（FDC2214のみ）

図 26. アドレス0x07、DATA_LSB_CH3

15	14	13	12	11	10	9	8
DATA3							
7	6	5	4	3	2	1	0
DATA3							

表 19. アドレス0x07、DATA_CH3のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	DATA3[15:0]	R	0000 0000 0000	チャネル3変換結果

9.6.10 アドレス0x08、RCOUNT_CH0

図 27. アドレス0x08、RCOUNT_CH0

15	14	13	12	11	10	9	8
CH0_RCOUNT							
7	6	5	4	3	2	1	0
CH0_RCOUNT							

表 20. アドレス0x08、RCOUNT_CH0のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH0_RCOUNT	R/W	0000 0000 1000 0000	チャネル0基準カウント変換間隔 0x0000-0x00FF: 予約済み 0x0100-0xFFFF: 変換時間（t_{C0}）= (CH0_RCOUNT×16)/f_{REF0}

9.6.11 アドレス0x09、RCOUNT_CH1

図 28. アドレス0x09、RCOUNT_CH1

15	14	13	12	11	10	9	8
CH1_RCOUNT							
7	6	5	4	3	2	1	0
CH1_RCOUNT							

表 21. アドレス0x09、RCOUNT_CH1のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH1_RCOUNT	R/W	0000 0000 1000 0000	チャネル1基準カウント変換間隔 0x0000-0x00FF: 予約済み 0x0100-0xFFFF: 変換時間（t_{C1}）= (CH1_RCOUNT×16)/f_{REF1}

Copyright © 2015, Texas Instruments Incorporated

9.6.12 アドレス0x0A、RCOUNT_CH2（FDC2114, FDC2214のみ）

図 29. アドレス0x0A、RCOUNT_CH2

15	14	13	12	11	10	9	8
CH2_RCOUNT							
7	6	5	4	3	2	1	0
CH2_RCOUNT							

表 22. アドレス0x0A、RCOUNT_CH2のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH2_RCOUNT	R/W	0000 0000 1000 0000	チャネル2基準カウント変換間隔 0x0000-0x00FF: 予約済み 0x0100-0xFFFF: 変換時間（t_{C2}）= (CH2_RCOUNT×16)/f_{REF2}

9.6.13 アドレス0x0B、RCOUNT_CH3（FDC2114, FDC2214のみ）

図 30. アドレス0x0B、RCOUNT_CH3

15	14	13	12	11	10	9	8
CH3_RCOUNT							
7	6	5	4	3	2	1	0
CH3_RCOUNT							

表 23. アドレス0x0B、RCOUNT_CH3のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH3_RCOUNT	R/W	0000 0000 1000 0000	チャネル3基準カウント変換間隔 0x0000-0x00FF: 予約済み 0x0100-0xFFFF: 変換時間（t_{C3}）= (CH3_RCOUNT×16)/f_{REF3}

9.6.14 アドレス0x0C、OFFSET_CH0（FDC2112 / FDC2114のみ）

図 31. アドレス0x0C、CH0_OFFSET

15	14	13	12	11	10	9	8
CH0_OFFSET							
7	6	5	4	3	2	1	0
CH0_OFFSET							

表 24. CH0_OFFSETのフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH0_OFFSET	R/W	0000 0000 0000 0000	チャネル0変換オフセット。f_{OFFSET_0} = (CH0_OFFSET/2^{16})*f_{REF0}

9.6.15 アドレス0x0D、OFFSET_CH1（FDC2112 / FDC2114のみ）

図 32. アドレス0x0D、OFFSET_CH1

15	14	13	12	11	10	9	8
CH1_OFFSET							
7	6	5	4	3	2	1	0
CH1_OFFSET							

Copyright © 2015, Texas Instruments Incorporated

表 25. アドレス0x0D、OFFSET_CH1のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH1_OFFSET	R/W	0000 0000 0000 0000	チャネル1変換オフセット。$f_{OFFSET_1} = (CH1_OFFSET/2^{16})*f_{REF1}$

9.6.16 アドレス0x0E、OFFSET_CH2（FDC2114のみ）

図 33. アドレス0x0E、OFFSET_CH2

15	14	13	12	11	10	9	8
CH2_OFFSET							
7	6	5	4	3	2	1	0
CH2_OFFSET							

表 26. アドレス0x0E、OFFSET_CH2のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH2_OFFSET	R/W	0000 0000 0000 0000	チャネル2変換オフセット。$f_{OFFSET_2} = (CH2_OFFSET/2^{16})*f_{REF2}$

9.6.17 アドレス0x0F、OFFSET_CH3（FDC2114のみ）

図 34. アドレス0x0F、OFFSET_CH3

15	14	13	12	11	10	9	8
CH3_OFFSET							
7	6	5	4	3	2	1	0
CH3_OFFSET							

表 27. アドレス0x0F、OFFSET_CH3のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH3_OFFSET	R/W	0000 0000 0000 0000	チャネル3変換オフセット。$f_{OFFSET_3} = (CH3_OFFSET/2^{16})*f_{REF3}$

9.6.18 アドレス0x10、SETTLECOUNT_CH0

図 35. アドレス0x10、SETTLECOUNT_CH0

15	14	13	12	11	10	9	8
CH0_SETTLECOUNT							
7	6	5	4	3	2	1	0
CH0_SETTLECOUNT							

Copyright © 2015, Texas Instruments Incorporated

表 28. アドレス0x11、SETTLECOUNT_CH0のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH0_SETTLECOUNT	R/W	0000 0000 0000 0000	チャネル0変換セトリング FDCではこのセトリング時間を使用して、チャネル0での変換開始前にLCセンサを安定させます。 変換の開始前に振幅が安定しなかった場合には、振幅警告が生成されます(この警告がイネーブルになっている場合)。 b0000 0000 0000 0000: セトリング時間(t_{S0})= 32 ÷ f_{REF0} b0000 0000 0000 0001: セトリング時間(t_{S0})= 32 ÷ f_{REF0} b0000 0000 0000 0010 - b1111 1111 1111 1111: セトリング時間(t_{S0})= (CH0_SETTLECOUNT×16) ÷ f_{REF0}

9.6.19 アドレス0x11、SETTLECOUNT_CH1

図 36. アドレス0x11、SETTLECOUNT_CH1

15	14	13	12	11	10	9	8
CH1_SETTLECOUNT							
7	6	5	4	3	2	1	0
CH1_SETTLECOUNT							

表 29. アドレス0x12、SETTLECOUNT_CH1のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH1_SETTLECOUNT	R/W	0000 0000 0000 0000	チャネル1変換セトリング FDCではこのセトリング時間を使用して、チャネル1での変換開始前にLCセンサを安定させます。 変換の開始前に振幅が安定しなかった場合には、振幅警告が生成されます(この警告がイネーブルになっている場合)。 b0000 0000 0000 0000: セトリング時間(t_{S1})= 32 ÷ f_{REF1} b0000 0000 0000 0001: セトリング時間(t_{S1})= 32 ÷ f_{REF1} b0000 0000 0000 0010 - b1111 1111 1111 1111: セトリング時間(t_{S1})= (CH1_SETTLECOUNT×16) ÷ f_{REF1}

9.6.20 アドレス0x12、SETTLECOUNT_CH2（FDC2114, FDC2214のみ）

図 37. アドレス0x12、SETTLECOUNT_CH2

15	14	13	12	11	10	9	8
CH2_SETTLECOUNT							
7	6	5	4	3	2	1	0
CH2_SETTLECOUNT							

表 30. アドレス0x12、SETTLECOUNT_CH2のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH2_SETTLECOUNT	R/W	0000 0000 0000 0000	チャネル2変換セトリング FDCではこのセトリング時間を使用して、チャネル2での変換開始前にLCセンサを安定させます。 変換の開始前に振幅が安定しなかった場合には、振幅警告が生成されます(この警告がイネーブルになっている場合)。 b0000 0000 0000 0000: セトリング時間(t_{S2})= 32 ÷ f_{REF2} b0000 0000 0000 0001: セトリング時間(t_{S2})= 32 ÷ f_{REF2} b0000 0000 0000 0010 - b1111 1111 1111 1111: セトリング時間(t_{S2})= (CH2_SETTLECOUNT×16) ÷ f_{REF2}

Copyright © 2015, Texas Instruments Incorporated

9.6.21 アドレス0x13、SETTLECOUNT_CH3（FDC2114, FDC2214のみ）

図 38. アドレス0x13、SETTLECOUNT_CH3

15	14	13	12	11	10	9	8
CH3_SETTLECOUNT							
7	6	5	4	3	2	1	0
CH3_SETTLECOUNT							

表 31. アドレス0x13、SETTLECOUNT_CH3のフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	CH3_SETTLECOUNT	R/W	0000 0000 0000 0000	チャネル3変換セトリング FDCではこのセトリング時間を使用して、チャネル3での変換開始前にLCセンサを安定させます。 変換の開始前に振幅が安定しなかった場合には、振幅警告が生成されます（この警告がイネーブルになっている場合）。 b0000 0000 0000 0000: セトリング時間（t_{S3}）= 32 ÷ f_{REF3} b0000 0000 0000 0001: セトリング時間（t_{S3}）= 32 ÷ f_{REF3} b0000 0000 0000 0010 - b1111 1111 1111 1111: セトリング時間（t_{S3}）= (CH3_SETTLECOUNT×16) ÷ f_{REF3}

9.6.22 アドレス0x14、CLOCK_DIVIDERS_CH0

図 39. アドレス0x14、CLOCK_DIVIDERS_CH0

15	14	13	12	11	10	9	8
RESERVED		CH0_FIN_SEL		RESERVED		CH0_FREF_DIVIDER	
7	6	5	4	3	2	1	0
CH0_FREF_DIVIDER							

表 32. アドレス0x14、CLOCK_DIVIDERS_CH0のフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R/W	00	予約済み。b00に設定します。
13:12	CH0_FIN_SEL	R/W	00	チャネル0センサ周波数選択 差動センサ構成の場合: b01: 1分周。センサ周波数が0.01MHz～8.75MHzの場合に選択します。 b10: 2分周。センサ周波数が5MHz～10MHzの場合に選択します。 シングルエンド・センサ構成の場合: b10: 2分周。センサ周波数が0.01MHz～10MHzの場合に選択します。
11:10	RESERVED	R/W	00	予約済み。b00に設定します。
9:0	CH0_FREF_DIVIDER	R/W	00 0000 0000	チャネル0基準分周値。チャネル0基準に対する分周値を設定します。最大変換周波数の分周に使用します。 b00'0000'0000: 予約済み。使用禁止。 CH0_FREF_DIVIDER≥b00'0000'0001: f_{REF0} = f_{CLK}/CH0_FREF_DIVIDER

9.6.23 アドレス0x15、CLOCK_DIVIDERS_CH1

図 40. アドレス0x15、CLOCK_DIVIDERS_CH1

15	14	13	12	11	10	9	8
RESERVED		CH1_FIN_SEL		RESERVED		CH1_FREF_DIVIDER	
7	6	5	4	3	2	1	0

Copyright © 2015, Texas Instruments Incorporated

CH1_FREF_DIVIDER

表 33. アドレス0x15、CLOCK_DIVIDERS_CH1のフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R/W	00	予約済み。b00に設定します。
13:12	CH1_FIN_SEL	R/W	0000	チャネル1センサ周波数選択 差動センサ構成の場合: b01: 1分周。センサ周波数が0.01MHz～8.75MHzの場合に選択します。 b10: 2分周。センサ周波数が5MHz～10MHzの場合に選択します。 シングルエンド・センサ構成の場合: b10: 2分周。センサ周波数が0.01MHz～10MHzの場合に選択します。
11:10	RESERVED	R/W	00	予約済み。b00に設定します。
9:0	CH1_FREF_DIVIDER	R/W	00 0000 0000	チャネル1基準分周値。チャネル1基準に対する分周値を設定します。最大変換周波数の分周に使用します。 b00'0000'0000: 予約済み。使用禁止。 CH1_FREF_DIVIDER≥ b00'0000'0001: $f_{REF1} = f_{CLK}$/CH1_FREF_DIVIDER

9.6.24 アドレス0x16、CLOCK_DIVIDERS_CH2（FDC2114, FDC2214のみ）

図 41. アドレス0x16、CLOCK_DIVIDERS_CH2

15	14	13	12	11	10	9	8
RESERVED		CH2_FIN_SEL		RESERVED		CH2_FREF_DIVIDER	
7	6	5	4	3	2	1	0
CH2_FREF_DIVIDER							

表 34. アドレス0x16、CLOCK_DIVIDERS_CH2のフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R/W	00	予約済み。b00に設定します。
13:12	CH2_FIN_SEL	R/W	0000	チャネル2センサ周波数選択 差動センサ構成の場合: b01: 1分周。センサ周波数が0.01MHz～8.75MHzの場合に選択します。 b10: 2分周。センサ周波数が5MHz～10MHzの場合に選択します。 シングルエンド・センサ構成の場合: b10: 2分周。センサ周波数が0.01MHz～10MHzの場合に選択します。
11:10	RESERVED	R/W	00	予約済み。b00に設定します。
9:0	CH2_FREF_DIVIDER	R/W	00 0000 0000	チャネル2基準分周値。チャネル2基準に対する分周値を設定します。最大変換周波数の分周に使用します。 b00'0000'0000: 予約済み。使用禁止。 CH2_FREF_DIVIDER ≥ b00'0000'0001: $f_{REF2} = f_{CLK}$/CH2_FREF_DIVIDER

9.6.25 アドレス0x17、CLOCK_DIVIDERS_CH3（FDC2114, FDC2214のみ）

図 42. アドレス0x17、CLOCK_DIVIDERS_CH3

15	14	13	12	11	10	9	8
RESERVED		CH3_FIN_SEL		RESERVED		CH3_FREF_DIVIDER	
7	6	5	4	3	2	1	0
CH3_FREF_DIVIDER							

Copyright © 2015, Texas Instruments Incorporated

表 35. アドレス0x17、CLOCK_DIVIDERS_CH3

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R/W	00	予約済み。b00に設定します。
13:12	CH3_FIN_SEL	R/W	0000	チャネル3センサ周波数選択 差動センサ構成の場合: b01: 1分周。センサ周波数が0.01MHz～8.75MHzの場合に選択します。 b10: 2分周。センサ周波数が5MHz～10MHzの場合に選択します。 シングルエンド・センサ構成の場合: b10: 2分周。センサ周波数が0.01MHz～10MHzの場合に選択します。
11:10	RESERVED	R/W	00	予約済み。b00に設定します。
9:0	CH3_FREF_DIVIDER	R/W	00 0000 0000	チャネル3基準分周値。チャネル3基準に対する分周値を設定します。最大変換周波数の分周に使用します。 b00'0000'0000: 予約済み CH3_FREF_DIVIDER ≥ b00'0000'0001: $f_{REF3} = f_{CLK}$/CH3_FREF_DIVIDER

9.6.26 アドレス0x18、STATUS

図 43. アドレス0x18、STATUS

15	14	13	12	11	10	9	8
ERR_CHAN		RESERVED		ERR_WD	RESERVED		
7	6	5	4	3	2	1	0
RESERVED	DRDY	RESERVED		CH0_UNREADCONV	CH1_UNREADCONV	CH2_UNREADCONV	CH3_UNREADCONV

表 36. アドレス0x18、STATUSのフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	ERR_CHAN	R	00	エラー・チャネル どのチャネルでフラグまたはエラーが発生したかを示します。フラグが設定されると、通知されたエラーはラッチされ、STATUSレジスタまたはエラー・チャネルに対応するDATA_CHxレジスタが読み出されるまでの間、保持されます。 b00: チャネル0がフラグまたはエラーの要因。 b01: チャネル1がフラグまたはエラーの要因。 b10: チャネル2がフラグまたはエラーの要因（FDC2114、FDC2214のみ）。 b11: チャネル3がフラグまたはエラーの要因（FDC2114、FDC2214のみ）。
13:12	RESERVED	R	00	予約済み
11	ERR_WD	R	0	ウォッチドッグ・タイムアウト・エラー b0: STATUSレジスタの前回の読み出し以降、ウォッチドッグ・タイムアウト・エラーは発生していません。 b1: アクティブ・チャネルでウォッチドッグ・タイムアウト・エラーが発生しました。どのチャネルがエラーの要因であるかは、STATUS.ERR_CHANフィールドを参照してください。
10	ERR_AHW	R	0	高振幅警告 b0: STATUSレジスタの前回の読み出し以降、高振幅警告は発生していません。 b1: アクティブ・チャネルで高振幅警告が発生しました。どのチャネルが警告の要因であるかは、STATUS.ERR_CHANフィールドを参照してください。

Copyright © 2015, Texas Instruments Incorporated

表 **36.** アドレス**0x18**、**STATUS**のフィールド説明 **(continued)**

ビット	フィールド	種類	リセット	説明
9	ERR_ALW	R	0	低振幅警告 b0: STATUSレジスタの前回の読み出し以降、低振幅警告は発生していません。 b1: アクティブ・チャネルで低振幅警告が発生しました。どのチャネルが警告の要因であるかは、STATUS.ERR_CHANフィールドを参照してください。
8:7	RESERVED	R	00	予約済み
6	DRDY	R	0	データ・レディ・フラグ。 b0: STATUSレジスタに新しい変換結果は通知されていません。 b1: 新しい変換結果が格納されています。シングル・チャネル変換時は、これは1つの変換結果が格納されたことを示します。シーケンシャル・モードでは、これはすべてのアクティブ・チャネルの新しい変換結果が格納されたことを示します。
3	CH0_UNREADCONV	R	0	チャネル0の未読み出し変換 b0: チャネル0にまだ読み出されていない変換結果はありません。 b1: チャネル0にまだ読み出されていない変換結果があります。 変換結果を取得するには、レジスタDATA_CH0を読み出します。
2	CH1_ UNREADCONV	R	0	チャネル1の未読み出し変換 b0: チャネル1にまだ読み出されていない変換結果はありません。 b1: チャネル1にまだ読み出されていない変換結果があります。 変換結果を取得するには、レジスタDATA_CH1を読み出します。
1	CH2_ UNREADCONV	R	0	チャネル2の未読み出し変換 b0: チャネル2にまだ読み出されていない変換結果はありません。 b1: チャネル2にまだ読み出されていない変換結果があります。 変換結果を取得するには、レジスタDATA_CH2を読み出します（FDC2114、FDC2214 のみ）。
0	CH3_ UNREADCONV	R	0	チャネル3の未読み出し変換 b0: チャネル3にまだ読み出されていない変換結果はありません。 b1: チャネル3にまだ読み出されていない変換結果があります。 変換結果を取得するには、レジスタDATA_CH3を読み出します（FDC2114、FDC2214 のみ）。

9.6.27 アドレス0x19、ERROR_CONFIG

図 44. アドレス0x19、ERROR_CONFIG

15	14	13	12	11	10	9	8
RESERVED		WD_ ERR2OUT	AH_WARN2OUT	AL_WARN2OUT	RESERVED		
7	6	5	4	3	2	1	0
RESERVED		WD_ERR2INT	RESERVED				DRDY_2INT

表 **37. アドレス0x19、ERROR_CONFIG**

ビット	フィールド	種類	リセット	説明
15:14	RESERVED	R/W	00	予約済み（b000に設定）
13	WD_ ERR2OUT	R/W	0	出力レジスタへのウォッチドッグ・タイムアウト・エラー b0: ウォッチドッグ・タイムアウト・エラーをDATA_CHxレジスタで通知しません。 b1: ウォッチドッグ・タイムアウト・エラーを、エラーが発生したチャネルに対応するDATA_CHx.CHx_ERR_WDレジスタ・フィールドで通知します。
12	AH_WARN2OUT	R/W	0	出力レジスタへの高振幅警告 b0: 高振幅警告をDATA_CHxレジスタで通知しません。 b1: 高振幅警告を、警告が発生したチャネルに対応するDATA_CHx.CHx_ERR_AWレジスタ・フィールドで通知します。

Copyright © 2015, Texas Instruments Incorporated

表 37. アドレス0x19、ERROR_CONFIG (continued)

ビット	フィールド	種類	リセット	説明
11	AL_WARN2OUT	R/W	0	出力レジスタへの低振幅警告 b0: 低振幅警告をDATA_CHxレジスタで通知しません。 b1: 低振幅警告を、警告が発生したチャネルに対応するDATA_CHx.CHx_ERR_AWレジスタ・フィールドで通知します。
10:6	RESERVED	R/W	0 0000	予約済み（b0 0000に設定）
5	WD_ERR2INT	R/W	0	INTBへのウォッチドッグ・タイムアウト・エラー b0: ウォッチドッグ・タイムアウト・エラーをINTBピンのアサートおよびSTATUSレジスタで通知しません。 b1: ウォッチドッグ・タイムアウト・エラーをINTBピンのアサートおよびSTATUS.ERR_WDレジスタ・フィールドの更新によって通知します。
4:1	予約済み	R/W	0000	予約済み（b000に設定）
0	DRDY_2INT	R/W	0	INTBへのデータ・レディ・フラグ b0: データ・レディ・フラグをINTBピンのアサートおよびSTATUSレジスタで通知しません。 b1: データ・レディ・フラグをINTBピンのアサートおよびSTATUS.DRDYレジスタ・フィールドの更新によって通知します。

9.6.28 アドレス0x1A、CONFIG

図 45. アドレス0x1A、CONFIG

15	14	13	12	11	10	9	8
ACTIVE_CHAN		SLEEP_MODE_EN	RESERVED	SENSOR_ACTIVATE_SEL	RESERVED	REF_CLK_SRC	RESERVED
7	6	5	4	3	2	1	0
INTB_DIS	HIGH_CURRENT_DRV	RESERVED					

表 38. アドレス0x1A、CONFIGのフィールド説明

ビット	フィールド	種類	リセット	説明
15:14	ACTIVE_CHAN	R/W	00	アクティブ・チャネル選択 MUX_CONFIG.SEQUENTIALが0のとき、連続変換用のチャネルを選択します。 b00: チャネル0で連続変換を実行 b01: チャネル1で連続変換を実行 b10: チャネル2で連続変換を実行（FDC2114、FDC2214のみ） b11: チャネル3で連続変換を実行（FDC2114、FDC2214のみ）
13	SLEEP_MODE_EN	R/W	1	スリープ・モード・イネーブル 低消費電力のスリープ・モードを開始または終了します。 b0: デバイスはアクティブ。 b1: デバイスはスリープ・モード。
12	RESERVED	R/W	0	予約済み。**b1に設定します。**
11	SENSOR_ACTIVATE_SEL	R/W	1	センサ起動モードの選択。 センサ初期化用のモードを設定します。 b0: 全電流起動モード – センサの起動時間を短くするために、最大センサ電流を駆動します。 b1: 低電力起動モード – 消費電力を最小化するために、DRIVE_CURRENT_CHxにプログラミングされた値を使用してセンサを起動します。
10	RESERVED	R/W	0	予約済み。**b1に設定します。**
9	REF_CLK_SRC	R/W	0	基準周波数ソースの選択 b0: 内部発振器を基準周波数として使用 b1: 基準周波数をCLKINピンから供給
8	RESERVED	R/W	0	予約済み。b0に設定します。

Copyright © 2015, Texas Instruments Incorporated

表 38. アドレス0x1A、CONFIGのフィールド説明 (continued)

ビット	フィールド	種類	リセット	説明
7	INTB_DIS	R/W	0	INTBディスエーブル b0: ステータス・レジスタの更新時にINTBピンをアサートします。 b1: ステータス・レジスタの更新時にINTBピンをアサートしません。
6	HIGH_CURRENT_DRV	R/W	0	高電流センサ駆動 b0:すべてのチャネルを通常のセンサ電流（最大1.5mA）で駆動します。 b1: チャネル0を1.5mAを超える電流で駆動します。 このモードは、AUTOSCAN_EN = b1（マルチチャネル・モード）の場合はサポートされません。
5:0	RESERVED	R/W	00 0001	予約済み。b00'0001に設定します。

9.6.29 アドレス0x1B、MUX_CONFIG

図 46. アドレス0x1B、MUX_CONFIG

15	14	13	12	11	10	9	8
AUTOSCAN_EN	RR_SEQUENCE		RESERVED				
7	6	5	4	3	2	1	0
RESERVED						DEGLITCH	

表 39. アドレス0x1B、MUX_CONFIGのフィールド説明

ビット	フィールド	種類	リセット	説明
15	AUTOSCAN_EN	R/W	0	自動スキャン・モード・イネーブル b0: CONFIG.ACTIVE_CHANレジスタ・フィールドで選択した1つのチャネル上で連続変換。 b1: MUX_CONFIG.RR_SEQUENCEレジスタ・フィールドで選択した自動スキャン変換。
14:13	RR_SEQUENCE	R/W	00	自動スキャン・シーケンス設定。マルチチャネルのシーケンスを設定します。FDCは選択したシーケンスに従って各チャネルで1回ずつ変換を実行した後、シーケンスを連続的に再実行します。 b00: Ch0, Ch1 b01: Ch0, Ch1, Ch2（FDC2114、FDC2214のみ） b10: Ch0, Ch1, Ch2, Ch3（FDC2114、FDC2214のみ） b11: Ch0, Ch1
12:3	RESERVED	R/W	00 0100 0001	予約済み。00 0100 0001に設定する必要があります。
2:0	DEGLITCH	R/W	111	入力デグリッチ・フィルタ帯域幅。 LCタンクの発振周波数を超える最小の設定を選択します。 b001: 1MHz b100: 3.3MHz b101: 10MHz b111: 33MHz

9.6.30 アドレス0x1C、RESET_DEV

図 47. アドレス0x1C、RESET_DEV

15	14	13	12	11	10	9	8
RESET_DEV	RESERVED				OUTPUT_GAIN		RESERVED
7	6	5	4	3	2	1	0
RESERVED							

Copyright © 2015, Texas Instruments Incorporated

表 40. アドレス0x1C、RESET_DEVのフィールド説明

ビット	フィールド	種類	リセット	説明
15	RESET_DEV	R/W	0	デバイス・リセット b1を書き込んでデバイスをリセットします。読み出すと常に0が返されます。
14:11	RESERVED	R/W	0000	予約済み。b0000に設定します。
10:9	OUTPUT_GAIN	R/W	00	出力ゲイン制御（FDC2112、FDC2114のみ） 00: ゲイン = 1（0ビット・シフト） 01: ゲイン = 4（2ビット・シフト） 10: ゲイン = 8（3ビット・シフト） 11: ゲイン = 16（4ビット・シフト）
8:0	RESERVED	R/W	0 0000 0000	予約済み。b0 0000 0000に設定します。

9.6.31 アドレス0x1E、DRIVE_CURRENT_CH0

図 48. アドレス0x1E、DRIVE_CURRENT_CH0

15	14	13	12	11	10	9	8
CH0_IDRIVE					RESERVED		
7	6	5	4	3	2	1	0
RESERVED							

Copyright © 2015, Texas Instruments Incorporated

表 41. アドレス0x1E、DRIVE_CURRENT_CH0のフィールド説明

ビット	フィールド	種類	リセット	説明
15:11	CH0_IDRIVE	R/W	0000 0	チャネル0センサ駆動電流 このフィールドは、チャネル0センサ・クロックのセトリングおよび変換時間中に使用される駆動電流を定義します。1.2V ≤ センサ発振振幅（pk）≤ 1.8Vとなるように設定します。 00000: 0.016mA 00001: 0.018mA 00010: 0.021mA 00011: 0.025mA 00100: 0.028mA 00101: 0.033mA 00110: 0.038mA 00111: 0.044mA 01000: 0.052mA 01001: 0.060mA 01010: 0.069mA 01011: 0.081mA 01100: 0.093mA 01101: 0.108mA 01110: 0.126mA 01111: 0.146mA 10000: 0.169mA 10001: 0.196mA 10010: 0.228mA 10011: 0.264mA 10100: 0.307mA 10101: 0.356mA 10110: 0.413mA 10111: 0.479mA 11000: 0.555mA 11001: 0.644mA 11010: 0.747mA 11011: 0.867mA 11100: 1.006mA 11101: 1.167mA 11110: 1.354mA 11111: 1.571mA
10:0	RESERVED	–	000 0000 0000	予約済み

9.6.32 アドレス0x1F、DRIVE_CURRENT_CH1

図 49. アドレス0x1F、DRIVE_CURRENT_CH1

15	14	13	12	11	10	9	8
CH1_IDRIVE					RESERVED		
7	6	5	4	3	2	1	0
RESERVED							

Copyright © 2015, Texas Instruments Incorporated

表 42. アドレス0x1F、DRIVE_CURRENT_CH1のフィールド説明

ビット	フィールド	種類	リセット	説明
15:11	CH1_IDRIVE	R/W	0000 0	チャネル1センサ駆動電流 このフィールドは、チャネル1センサ・クロックのセトリングおよび変換時間中に使用される駆動電流を定義します。1.2V ≤ センサ発振振幅（pk）≤ 1.8Vとなるように設定します。 00000: 0.016mA 00001: 0.018mA 00010: 0.021mA ... 11111: 1.571mA
10:0	RESERVED	-	000 0000 0000	予約済み

9.6.33 アドレス0x20、DRIVE_CURRENT_CH2（FDC2114 / FDC2214のみ）

図 50. アドレス0x20、DRIVE_CURRENT_CH2

15	14	13	12	11	10	9	8
CH2_IDRIVE					RESERVED		
7	6	5	4	3	2	1	0
RESERVED							

表 43. アドレス0x20、DRIVE_CURRENT_CH2のフィールド説明

ビット	フィールド	種類	リセット	説明
15:11	CH2_IDRIVE	R/W	0000 0	チャネル2センサ駆動電流 このフィールドは、チャネル2センサ・クロックのセトリングおよび変換時間中に使用される駆動電流を定義します。1.2V ≤ センサ発振振幅（pk）≤ 1.8Vとなるように設定します。 00000: 0.016mA 00001: 0.018mA 00010: 0.021mA ... 11111: 1.571mA
10:0	RESERVED	–	000 0000 0000	予約済み

9.6.34 アドレス0x21、DRIVE_CURRENT_CH3（FDC2114 / FDC2214のみ）

図 51. アドレス0x21、DRIVE_CURRENT_CH3

15	14	13	12	11	10	9	8
CH3_IDRIVE					RESERVED		
7	6	5	4	3	2	1	0
RESERVED							

Copyright © 2015, Texas Instruments Incorporated

表 44. DRIVE_CURRENT_CH3のフィールド説明

ビット	フィールド	種類	リセット	説明
15:11	CH3_IDRIVE	R/W	0000 0	チャネル3センサ駆動電流 このフィールドは、チャネル3センサ・クロックのセトリングおよび変換時間中に使用される駆動電流を定義します。1.2V ≤ センサ発振振幅（pk）≤ 1.8Vとなるように設定します。 00000: 0.016mA 00001: 0.018mA 00010: 0.021mA ... 11111: 1.571mA
10:0	RESERVED	–	000 0000 0000	予約済み

9.6.35 アドレス0x7E、MANUFACTURER_ID

図 52. アドレス0x7E、MANUFACTURER_ID

15	14	13	12	11	10	9	8
MANUFACTURER_ID							
7	6	5	4	3	2	1	0
MANUFACTURER_ID							

表 45. アドレス0x7E、MANUFACTURER_IDのフィールド説明

ビット	フィールド	種類	リセット	説明
15:0	MANUFACTURER_ID	R	0101 0100 0100 1001	メーカーID = 0x5449

9.6.36 アドレス0x7F、DEVICE_ID

図 53. アドレス0x7F、DEVICE_ID

7	6	5	4	3	2	1	0
DEVICE_ID							

表 46. アドレス0x7F、DEVICE_IDのフィールド説明

ビット	フィールド	種類	リセット	説明
7:0	DEVICE_ID	R	0011 0000 0101 0100	デバイスID 0x3054（FDC2112、FDC2114のみ） 0x3055（FDC2212、FDC2214のみ）

Copyright © 2015, Texas Instruments Incorporated

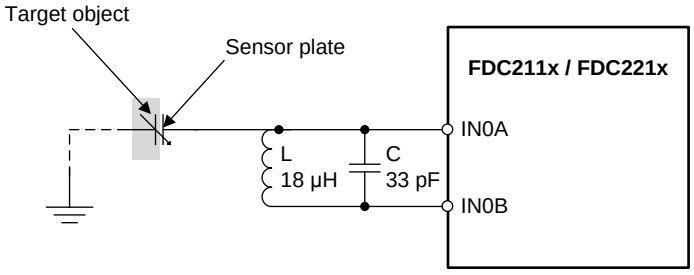
10 アプリケーションと実装

注: 以降のアプリケーション情報は、TIの製品仕様に含まれるものではなく、TIではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

10.1 アプリケーション情報

10.1.1 センサ構成

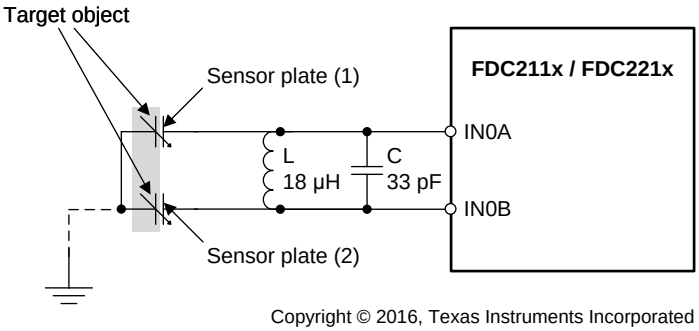
FDCは、2つのセンサ構成をサポートします。いずれの構成でも、LCタンクを使用して発振周波数を設定します。一般的な選択肢としては、18µHのシールドSMDインダクタを33pFのコンデンサと並列で使用し、6.5MHzの発振周波数を設定します。図 54に示すシングルエンド構成では、IN0Aに導電プレートが接続されています。この導電プレートが対象物とともに可変コンデンサを形成します。



Copyright © 2016, Texas Instruments Incorporated

図 54. シングルエンド・センサ構成

図 55に示す差動構成では、1つの導電プレートをIN0Aに接続し、もう1つの導電プレートをIN0Bに接続しています。これらのプレートが可変コンデンサを形成します。シングルエンド・センサ構成を使用する場合は、CHx_FIN_SELをb10（2分周）に設定します。



Copyright © 2016, Texas Instruments Incorporated

図 55. 差動センサ構成

シングルエンド構成を使用すると、与えられた合計センサ・プレート面積に対して、差動構成よりもセンシング範囲が大きくなります。近接位置で高い感度を必要とするアプリケーションでは、差動構成の方がシングルエンド構成よりも高い性能が得られます。

10.1.2 シールド

外部の物体からの干渉を最小限に抑えるために、アプリケーションによってはシールドとして追加のプレートを必要とする場合があります。シールドには、次のいずれかを使用できます。

アプリケーション情報 (continued)

- アクティブ駆動シールド: このシールドは、INxAピンのバッファ信号です。ゲイン1の外部アンプによって信号をバッファリングします。
- パッシブ・シールド: シールドをGNDに接続します。パッシブ・シールドを追加するとセンサの感度が低下しますが、これはセンシング・プレートとシールドとの間の距離に依存します。必要な感度を実現できるように、センシング・プレートとシールドとの間の距離を調整する必要があります。

10.2 標準アプリケーション

FDCを使用して、非導電性の容器内の液面レベルを測定できます。励起能力が非常に高いため、石鹸水、インク、石鹸などの導電性液体の測定が可能です。静電容量式センサを容器の外側に接続するか、または容器から離れた場所に配置できるため、非接触で測定を行えます。

動作原理はレシオメトリック測定に基づいています。図 56に、3個の電極を使用したシステムの可能な実装例を示します。レベル電極は、液面レベルに比例した容量値を提供します。基準環境電極および基準液体電極は、基準値として使用されます。基準液体電極は液体の誘電率とその変動を表し、基準環境電極は、液体自体以外による環境変動を補償するために使用されます。基準環境電極と基準液体電極は、物理的なサイズ（hREF）が同じであることに注意してください。

このアプリケーションでは、タンクが接地されているため、アクティブ・チャネル上のシングルエンド測定が適切です。測定された容量から液面レベルを求めるには、次の式を使用します。

$$Level = h_{ref} \frac{C_{Lev} - C_{Lev}(0)}{C_{RL} - C_{RE}}$$

ここで

- C_{RE}は、基準環境電極の容量です。
- C_{RL}は、基準液体電極の容量です。
- C_{Lev}は、レベル電極センサで測定された容量の現在値です。
- $C_{Lev}(0)$は、容器が空のときのレベル電極の容量です。
- h_{REF}は、所定の単位での容器または基準液体電極の高さです。

レベル電極と基準電極の容量の比を使用して、容器自体の中の液面レベルを簡単に計算できます。センサを容器から離れた場所に配置した場合でも、FDC2x1xの高い分解能によって、非常に高感度の値（数LSB/mm程度）を取得できます。ここでは、容器の断面が上から下まで均一であると仮定しているため、液面の各増分または減分は、液面の高さに直接比例する体積の変化を表しています。

Copyright © 2015, Texas Instruments Incorporated

標準アプリケーション (continued)

10.2.1 回路図

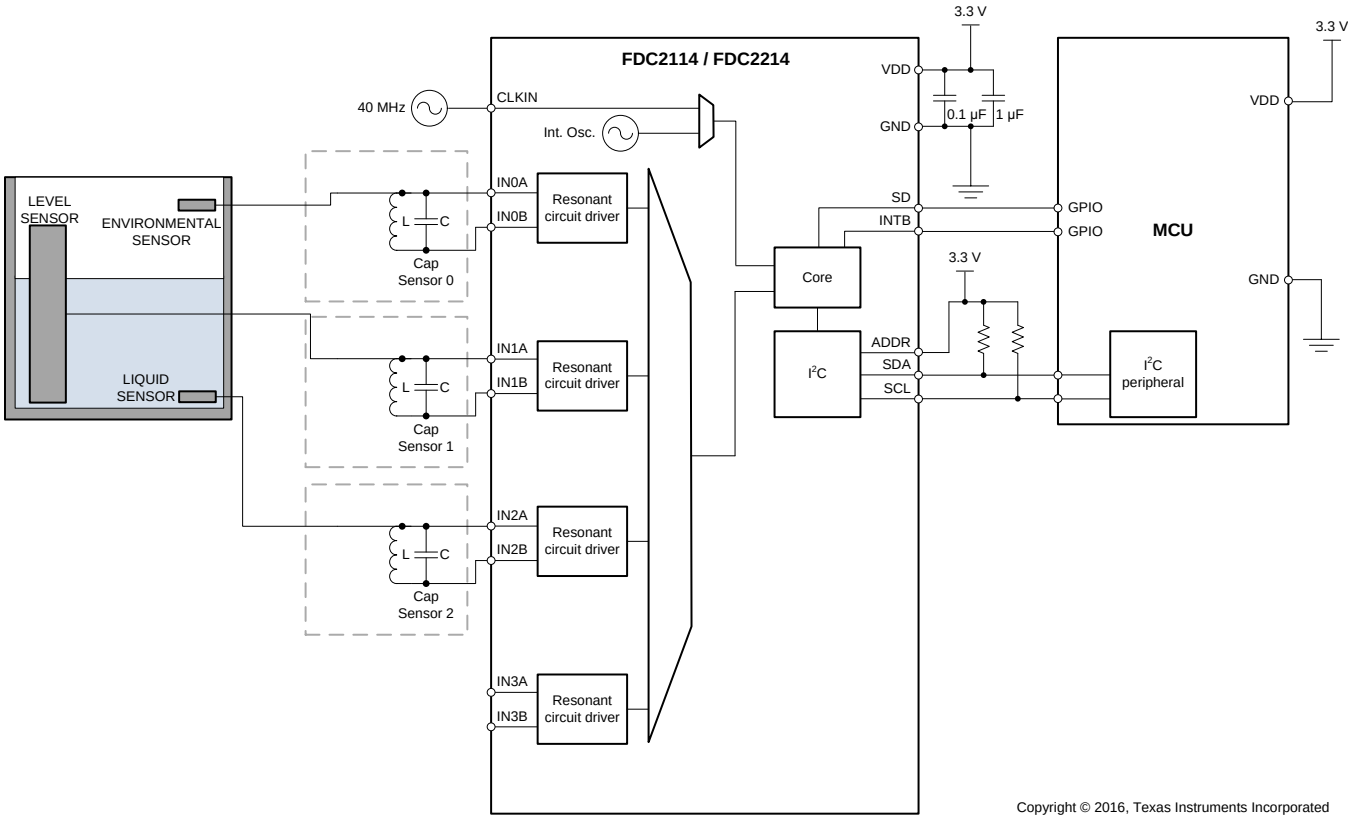


図 56. FDC（液面レベル測定）

10.2.2 設計要件

液面レベル測定は、液体に依存しないようにする必要があり、前述した3電極設計を使用して実現できます。また、センサは、人体、他の物体、EMIなどの環境的干渉要因から分離されている必要があります。

10.2.3 詳細な設計手順

静電容量式センシング・システムでは、システムの性能と能力を決定する上でセンサの設計が重要な役割を担います。ほとんどの場合、センサは単純に、PCB上で設計可能な金属のプレートです。

この例で使用するセンサは、2層PCBによって実装されています。タンクに面する上層には3個の電極（基準環境、基準液体、レベル）があり、電極の周囲はグランド・プレーンで囲まれています。

容器の形状に応じて、FDCをセンサPCB上に配置することにより、入力チャネルとセンサとの間のパターン長を最小にできます。容器の形状または他の機械的制約によってセンサとFDCを同じPCB上に配置できない場合は、チャネルとセンサの間を接続するパターンを適切なシールドで遮蔽する必要があります。

10.2.3.1 アプリケーションの性能プロット

回路図に示すような3電極の液面レベル・センサをEVMに接続しました。このプロットは、タンク内の液体の異なる液面レベルでレベル・センサによって測定された容量を示しています。基準液体センサと基準環境センサは、それぞれ液体および空気に常にさらされているため、容量値が一定の値となります。一方、レベル・センサの容量は、タンク内の液面の高さに比例して増加します。

標準アプリケーション (continued)

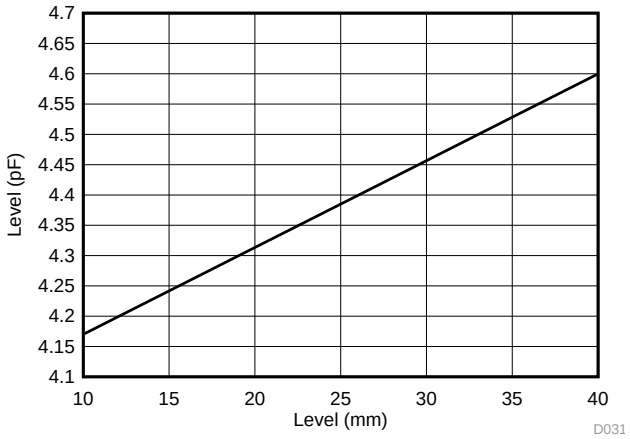


図 57. 電極の容量 対 液面レベル

10.2.3.2 推奨されるレジスタの初期設定値

このアプリケーションは、100SPS（T_{SAMPLE} = 10ms）を必要とします。18µHのインダクタと33pFのコンデンサを使用したセンサを使用しています。ピン、パターン、およびワイヤによる追加の容量が20pFであるため、合計容量は53pFです。

LおよびCを使用して、$f_{SENSOR} = 1/2\pi\sqrt{(LC)} = 1/2\pi\sqrt{(18*10^{-6} * 50*10^{-12})} = 5.15$MHzとなります。これは、最大センサ周波数を表しています。センサ容量を追加すると、周波数は低下します。

システムのマスタ・クロックとしてCLKINピンに印加される40MHzを使用することで、内部クロック周波数を柔軟に設定できます。センサ・コイルは、チャネル0（IN0AおよびIN0Bピン）、チャネル1（IN1AおよびIN1Bピン）、チャネル2（IN2AおよびIN2Bピン）に接続されています。

電源投入後は、FDCはスリープ・モードになります。以下に示すようにレジスタをプログラミングします（例ではチャネル0のレジスタのみを設定しています。チャネル1およびチャネル2のレジスタも等価な設定を使用します）。

1. チャネル0の分周値を設定します。
   (a) センサはシングルエンド構成であるため、センサ周波数選択レジスタは2に設定します。これは、フィールドCH0_FIN_SELをb10に設定することを意味します。
   (b) 設計上の制約として、$f_{REF0} > 4 \times f_{SENSOR}$とする必要があります。この制約を満たすために、$f_{REF0}$は20.6MHzより大きくなければならないので、基準分周値は1に設定します。これは、CH0_FREF_DIVIDERフィールドを0x01に設定することで行います。
   (c) これらの組み合わせにより、チャネル0分周値レジスタ（0x14）の値は0x2001となります。
2. センサ駆動電流: 発振振幅を1.2V～1.8Vの範囲内とするために、発振振幅をオシロスコープで測定してIDRIVEの値を調整するか、または内蔵のFDC GUI機能を使用して最適な設定を決定します。この場合は、IDRIVEの値を15（10進）に設定する必要があり、発振振幅は1.68V(pk)となります。INIT_DRIVE電流フィールドは0x00に設定します。これらの組み合わせにより、DRIVE_CURRENT_CH0レジスタ（アドレス0x1E）の値は0x7C00となります。
3. チャネル0のセトリング時間をプログラミングします（「*マルチチャネルおよびシングル・チャネル動作*」を参照）。
   (a) $CHx_SETTLECOUNT > V_{pk} \times f_{REFx} \times C \times \pi^2 / (32 \times IDRIVE_X) \rightarrow 7.5$、切り上げて8とします。システムの公差に対する余裕を見て、より大きな値10を選択します。
   (b) レジスタ0x10は、最小値10にプログラミングする必要があります。
   (c) セトリング時間は、(10 x 16)/40,000,000 = 4µsとなります。
   (d) チャネル0 SETTLECOUNTレジスタ（0x10）の値は0x000Aとなります。
4. チャネル切り替え遅延時間は、f_{REF} = 40MHzに対して約1µsです（「*マルチチャネルおよびシングル・チャネル動作*」を

Copyright © 2015, Texas Instruments Incorporated

標準アプリケーション (continued)

参照)。

5. チャネル0の基準カウントをプログラミングして、変換時間を設定します。変換時間の目安は、1/N * (T_{SAMPLE} – セトリング時間 – チャネル切り替え遅延時間) = 1/3 (10,000 – 4 – 1) = 3.33msです。
   (a) 変換時間レジスタの値を決定するには、次の式を使用し、CH0_RCOUNTについて解きます。変換時間(t_{C0}) = (CH0_RCOUNT×16)/f_{REF0}
   (b) この結果、CH0_RCOUNTの値は10進で8329となります(小数点以下切り捨て)。これにより、ENOB > 13ビットとなることに注意してください。
   (c) CH0_RCOUNTレジスタ(0x08)を0x2089に設定します。
6. ERROR_CONFIGレジスタ(アドレス0x19)に対してはデフォルト値を使用します。デフォルトでは、すべての割り込みがディスエーブルです。
7. MUX_CONFIGレジスタをプログラミングします。
   (a) AUTOSCAN_ENをb1に設定して、シーケンシャル・モードをイネーブルにします。
   (b) RR_SEQUENCEをb10に設定して、3つのチャネルでのデータ変換をイネーブルにします(チャネル0、チャネル1、チャネル2)。
   (c) DEGLITCHをb101に設定して、入力デグリッチ・フィルタの帯域幅を10MHzに設定します。これは、発振タンク周波数を超える最小の設定です。
   (d) これらの組み合わせにより、MUX_CONFIGレジスタ(アドレス0x1B)の値は0xC20Dとなります。
8. 最後に、CONFIGレジスタを次のようにプログラミングします。
   (a) ACTIVE_CHANフィールドをb00に設定して、チャネル0を選択します。
   (b) SLEEP_MODE_ENフィールドをb0に設定して、変換をイネーブルにします。
   (c) SENSOR_ACTIVATE_SELをb0に設定して、センサ起動時に全電流駆動を行います。
   (d) REF_CLK_SRCフィールドをb1に設定して、外部クロック・ソースを使用します。
   (e) 他のフィールドはそれぞれデフォルト値に設定します。
   (f) これらの組み合わせにより、CONFIGレジスタ(アドレス0x1A)の値は0x1601となります。

   次に、レジスタ・アドレス0x00～0x05からチャネル0～チャネル2の変換結果を10msごとに読み取ります。

上記の設定例に対して、以下のレジスタ書き込みシーケンスを推奨します。

表 47. 推奨されるレジスタの初期設定値(マルチチャネル動作)

アドレス	値	レジスタ名	備考
0x08	0x8329	RCOUNT_CH0	タイミング要件(100 SPS)と分解能要件から計算された基準カウント
0x09	0x8329	RCOUNT_CH1	タイミング要件(100 SPS)と分解能要件から計算された基準カウント
0x0A	0x8329	RCOUNT_CH2	タイミング要件(100 SPS)と分解能要件から計算された基準カウント
0x10	000x0A	SETTLECOUNT_CH0	選択したセンサの最小セトリング時間
0x11	000x0A	SETTLECOUNT_CH1	選択したセンサの最小セトリング時間
0x12	000x0A	SETTLECOUNT_CH2	選択したセンサの最小セトリング時間
0x14	0x2002	CLOCK_DIVIDER_CH0	CH0_FIN_DIVIDER = 1、CH0_FREF_DIVIDER = 2
0x15	0x2002	CLOCK_DIVIDER_CH1	CH1_FIN_DIVIDER = 1、CH1_FREF_DIVIDER = 2
0x16	0x2002	CLOCK_DIVIDER_CH2	CH2_FIN_DIVIDER = 1、CH2_FREF_DIVIDER = 2
0x19	0x0000	ERROR_CONFIG	ステータスおよびエラー状態を通知するためにデフォルト値から変更可能
0x1B	0xC20D	MUX_CONFIG	チャネル0、1、2をイネーブル(シーケンシャル・モード)、入力デグリッチ帯域幅を10MHzに設定
1x0E	7x0C00	DRIVE_CURRENT_CH0	チャネル0のセンサ駆動電流を設定
0x1F	7x0C00	DRIVE_CURRENT_CH1	チャネル1のセンサ駆動電流を設定
0x20	7x0C00	DRIVE_CURRENT_CH2	チャネル2のセンサ駆動電流を設定

Copyright © 2015, Texas Instruments Incorporated

標準アプリケーション (continued)

表 47. 推奨されるレジスタの初期設定値（マルチチャネル動作）(continued)

アドレス	値	レジスタ名	備考
1x0A	0x1601	CONFIG	センサ起動中の全電流駆動をイネーブル、外部クロック・ソースを選択、デバイスをウェイクアップして変換を開始。FDCがアクティブ・モードの間はデバイスの設定が許可されないため、このレジスタへの書き込みは最後に行う必要があります。

10.2.3.3 インダクタの自己共振周波数

すべてのインダクタには分散された寄生容量があり、これはインダクタの構造や種類によって異なります。自己共振周波数（SRF）では、インダクタのリアクタンスによって寄生容量のリアクタンスが相殺されます。SRFを超える周波数では、インダクタは電気的にコンデンサとして振る舞います。寄生容量は十分に制御されず不安定であるため、$f_{SENSOR} < 0.8 \times f_{SR}$とすることを推奨します。

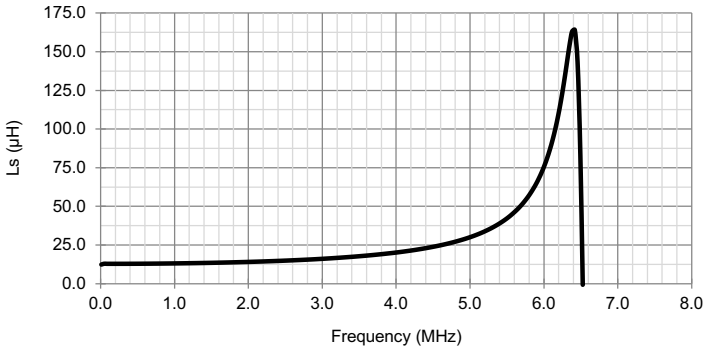


図 58. コイルのインダクタンスと周波数の関係の例

図 58の例に示したインダクタはSRFが6.38MHzであるため、0.8×6.38MHz = 5.1MHz以上での動作は推奨されません。

Copyright © 2015, Texas Instruments Incorporated

10.2.4 アプリケーション曲線

共通テスト条件（特に注記のない場合）: センサ・コンデンサ: 1層、20.9 x 13.9mm、Bourns CMH322522-180KLセンサ・インダクタ、L=18µHおよび33pF 1% COG/NP0、ターゲット: 接地アルミニウム・プレート（176 x 123mm）、チャネル = チャネル0（連続モード）、CLKIN = 40MHz、CHx_FIN_SEL = b10、CHx_FREF_DIVIDER = b00 0000 0001、CH0_RCOUNT = 0xFFFF、SETTLECOUNT_CH0 = 0x0100、DRIVE_CURRENT_CH0 = 0x7800

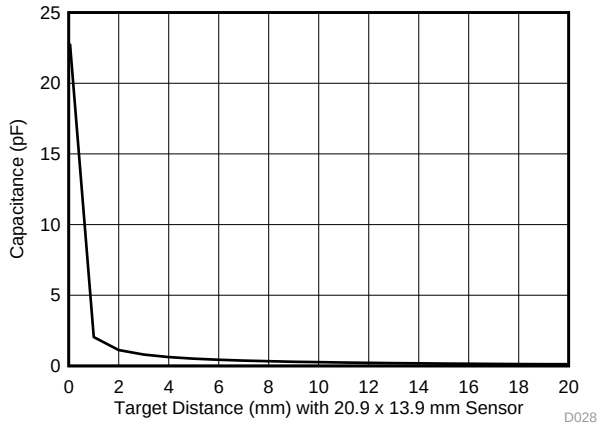


図 59. FDC2212 / FDC2214: 容量 対 ターゲット距離（0～20mm）

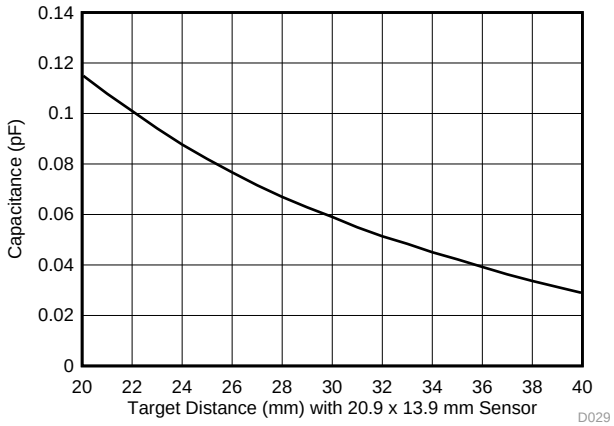


図 60. FDC2112 / FDC2114: 容量 対ターゲット距離（20～40mm）

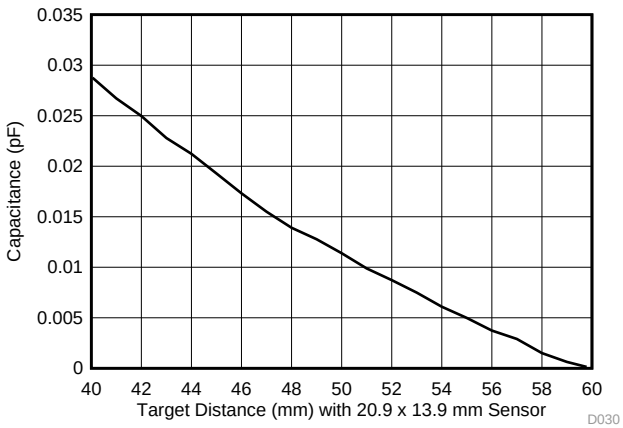


図 61. FDC2212 / FDC2214: 容量 対ターゲット距離（40～60mm）

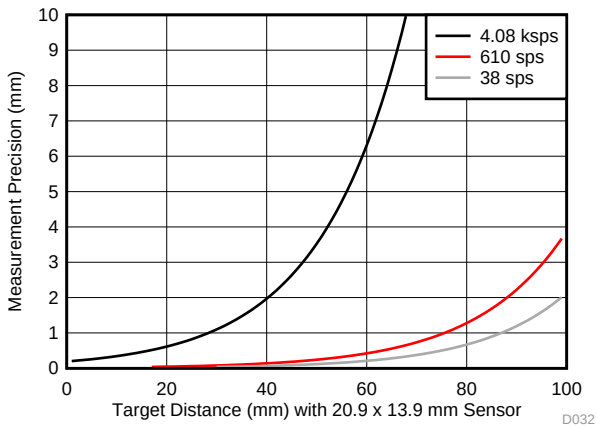


図 62. 距離の測定精度 対 ターゲット距離（0～60mm）

10.2.5 パワー・サイクルを使用したアプリケーション

高いサンプル・レートや最大の変換分解能を必要としないアプリケーションでは、FDCの合計アクティブ変換時間を最小限に抑えることで、消費電力を削減できます。これは、変換が必要でない期間中にスリープ・モードまたはシャットダウン・モードを使用することで実現します（*デバイスの機能モード*を参照）。

例として、分解能16ビットで毎秒10サンプルしか必要としないアプリケーションでは、低消費電力モードを利用できます。このセンサでは、SETTLECOUNT = 16およびIDRIVE = 01111b（0.146mA）と設定する必要があります。FREF = 40MHzおよびRCOUNT = 4096によって、必要な分解能が得られます。これにより、1秒あたりのアクティブ変換時間が4096 * 16 * 10 / 40 MHz → 16.4msとなります。スタートアップ時間とチャネル切り替え遅延時間のために、追加で0.34msが必要です。それ以外の時間は、デバイスをスリープ・モードに設定できます。したがって、19.4ms * 3.6mAのアクティブ電流 + 980.6ms * 35µAのスリープ電流により、平均消費電流は約104.6µAとなります。スリープ・モードではレジスタ設定が維持されるため、シャットダウン・モードと比較して、FDCのウェイクアップに必要なI2C書き込み回数が少なくて済みます。

Copyright © 2015, Texas Instruments Incorporated

非アクティブ期間中にシャットダウン・モードを使用すると、より大きく消費電流を削減できます。シャットダウン・モードでは、デバイス設定が維持されないため、サンプルごとにデバイスを設定する必要があります。この例では、各サンプルの設定に約1.2ms（レジスタごとに92.5µs × 13レジスタ）かかります。合計のアクティブ時間は20.6msです。20ms * 3.6mAのアクティブ電流 + 980ms * 2µAのシャットダウン電流により、平均消費電流は約75µAとなります。

10.3 必須事項と禁止事項

- 差動構成では、センサ・プレート間に小さなギャップを保持してください。最小2～3mmの間隔を推奨します。
- FDCはセンサのホットスワップをサポートしていません。外部マルチプレクサなどを使用したセンサのホットスワップは行わないでください。

11 電源に関する推奨事項

FDCには2.7V～3.6Vの電源電圧が必要です。VDDピンとGNDピンの間には、0.1µF～1µFの多層セラミック・バイパスX7Rコンデンサを接続することを推奨します。電源がFDCから数インチ以上離れている場合は、セラミック・バイパス・コンデンサに加えて追加のバルク容量が必要となることがあります。通常は、10µFの電解コンデンサを使用します。

デバイスのVDDピンとGNDピンにできるだけ近づけて配置するのが最適です。バイパス・コンデンサ接続、VDDピン、およびデバイスのGNDピンによって形成されるループ領域は、最小限に抑えるよう注意が必要です。レイアウト例については、図 63および図 63を参照してください。

12 レイアウト

12.1 レイアウトのガイドライン

- センサとFDCの間を長いパターンで接続することは避けてください。短いパターンを使用することで、センサ・インダクタ間の寄生容量が低減され、システム性能が向上します。
- マッチングされたチャネル応答が必要なシステムでは、すべてのアクティブ・チャネルのパターン長を一致させる必要があります。

12.2 レイアウト例

図 63～図 66に、FDC2114 / FDC2214評価モジュール（EVM）のレイアウトを示します。

Copyright © 2015, Texas Instruments Incorporated

レイアウト例 (continued)

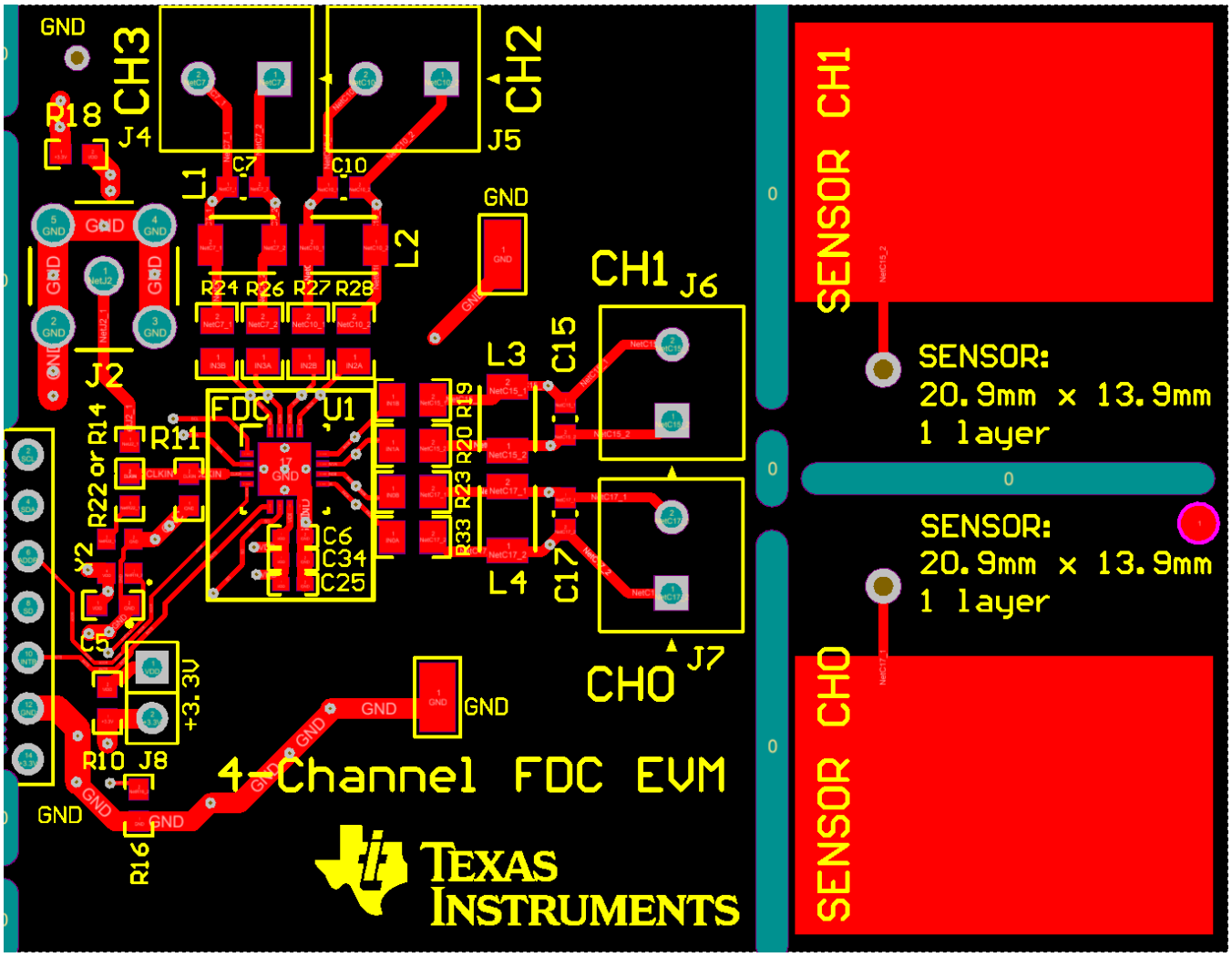


図 63. PCBレイアウト例: 最上層（信号）

レイアウト例 (continued)

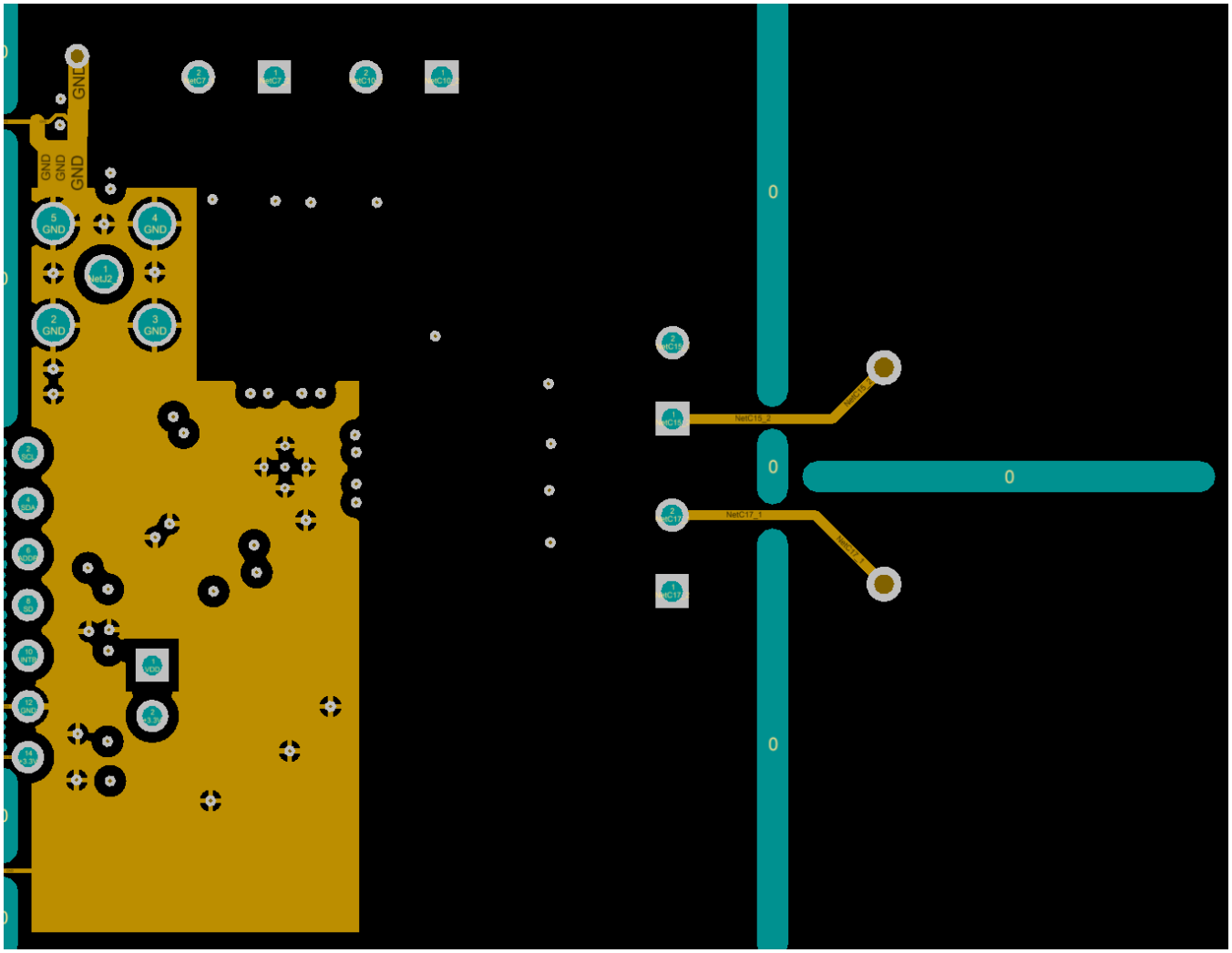


図 64. PCBレイアウト例: 中間層1（GND）

Copyright © 2015, Texas Instruments Incorporated

レイアウト例 (continued)

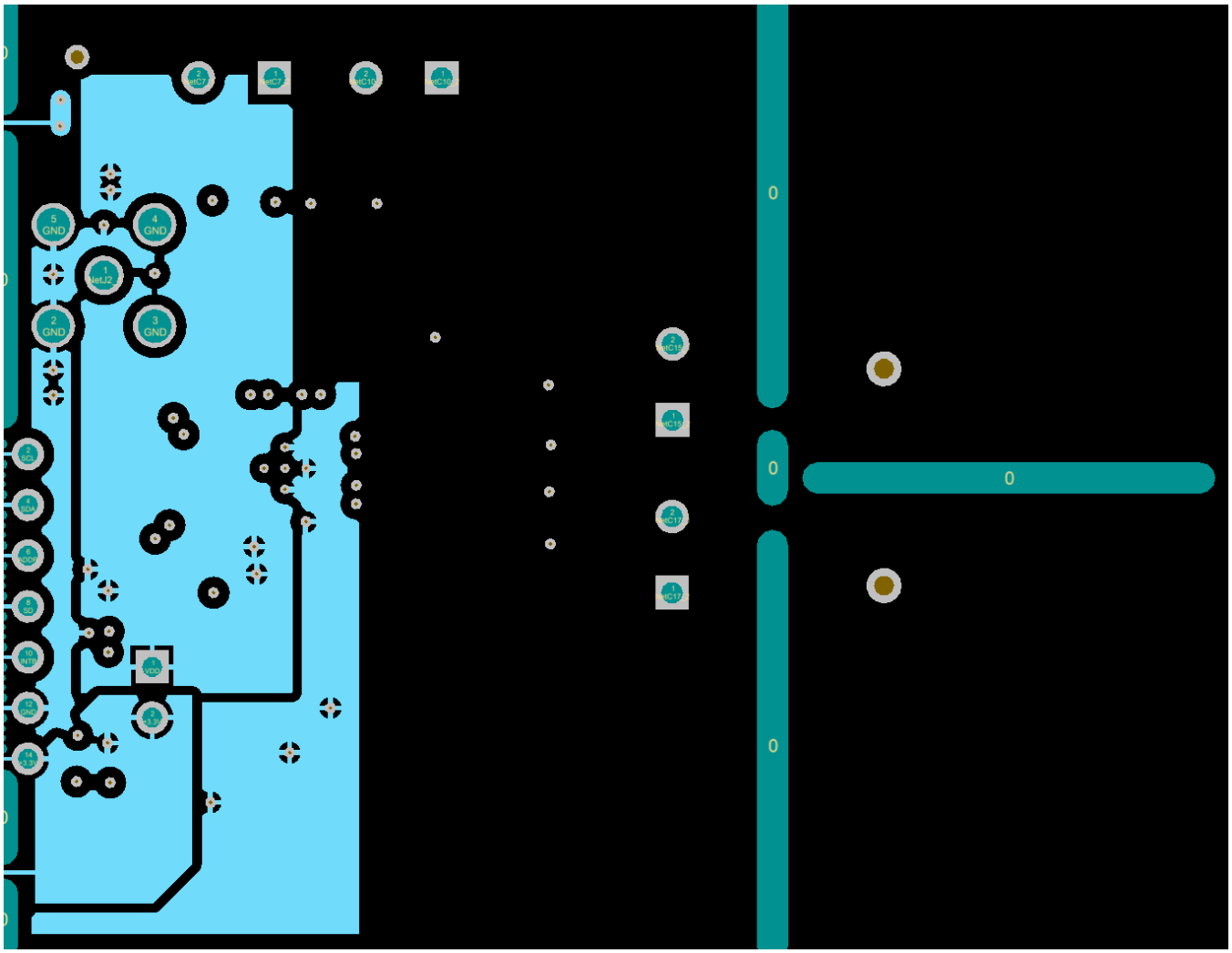


図 65. PCBレイアウト例: 中間層2（電源）

レイアウト例 (continued)

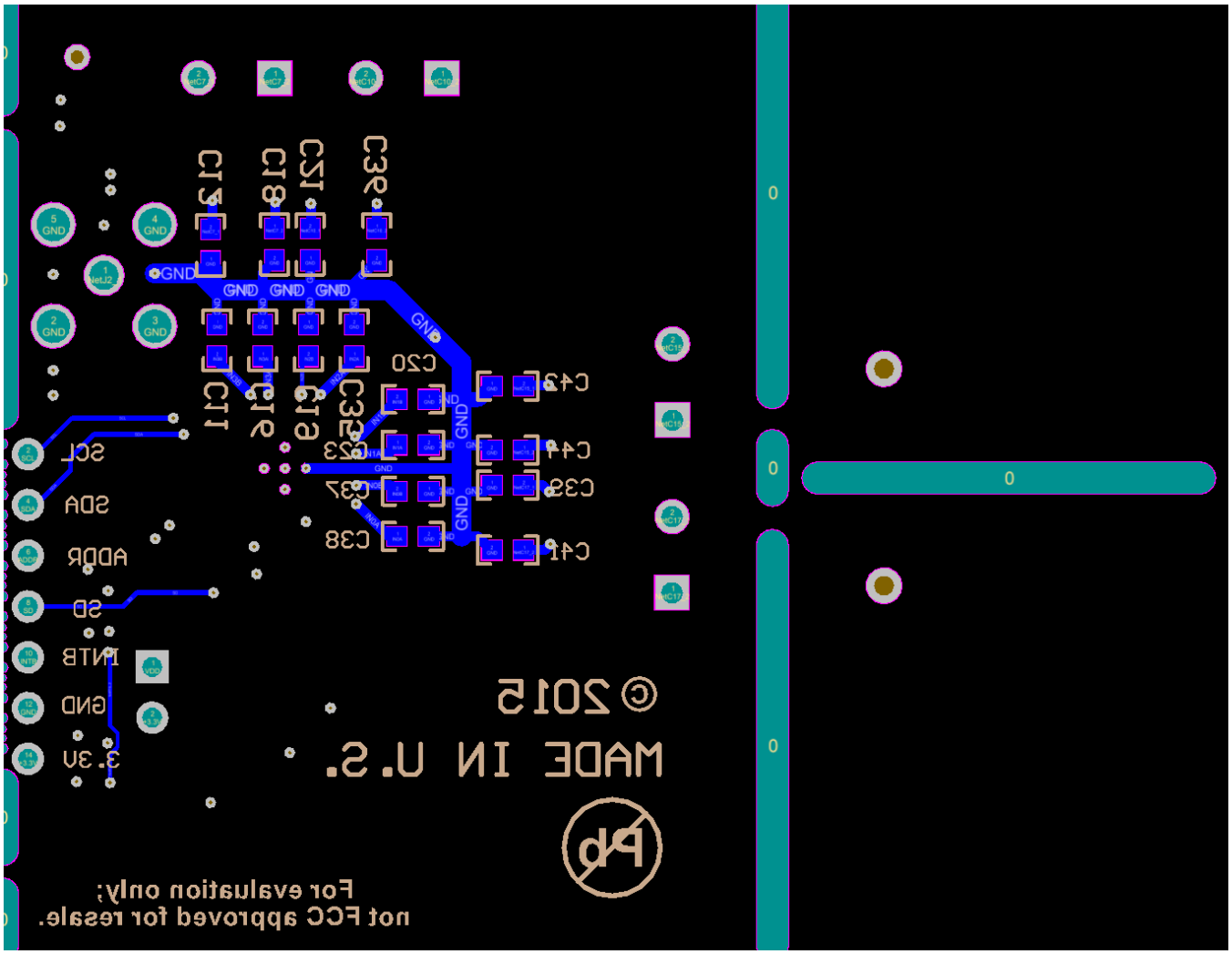


図 66. PCBレイアウト例: 最下層（信号）

Copyright © 2015, Texas Instruments Incorporated

13 デバイスおよびドキュメントのサポート

13.1 デバイス・サポート

13.1.1 デベロッパー・ネットワークの製品に関する免責事項

デベロッパー・ネットワークの製品またはサービスに関するTIの出版物は、単独またはTIの製品、サービスと一緒に提供される場合に関係なく、デベロッパー・ネットワークの製品またはサービスの適合性に関する是認、デベロッパー・ネットワークの製品またはサービスの是認の表明を意味するものではありません。

13.2 関連リンク

表 48 に、クイック・アクセス・リンクの一覧を示します。カテゴリには、技術資料、サポートおよびコミュニティ・リソース、ツールとソフトウェア、およびサンプル注文またはご購入へのクイック・アクセスが含まれます。

表 48. 関連リンク

製品	プロダクト・フォルダ	サンプルとご購入	技術資料	ツールとソフトウェア	サポートとコミュニティ
FDC2212	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック
FDC2214	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック
FDC2112	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック
FDC2114	ここをクリック	ここをクリック	ここをクリック	ここをクリック	ここをクリック

13.3 コミュニティ・リソース

以下のリンクから、TIのコミュニティ・ リソースにアクセスできます。リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらはTIの仕様を構成するものではなく、必ずしもTIの見解を反映したものではありません。TIの使用条件を参照してください。

TI E2E™オンライン・ コミュニティ ***TIのE2E (Engineer-to-Engineer) コミュニティ。*** **エンジニア間の共同作業を促進するために開設されたものです。e2e.ti.comでは、他のエンジニアに質問し、知識を共有し、アイディアを検討して、問題解決に役立てることができます。**

設計サポート ***TIの設計サポート*** **役に立つE2Eフォーラムや、設計サポート・ ツールをすばやく見つけることができます。技術サポート用の連絡先情報も参照できます。**

13.4 商標

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

13.5 静電気放電に関する注意事項

これらのデバイスは、限定的なESD（静電破壊）保護機能を内 蔵しています。保存時または取り扱い時は、MOSゲートに対す る静電破壊を防止するために、リード線同士をショートさせて おくか、デバイスを導電フォームに入れる必要があります。

13.6 用語集

SLYZ022 — *TI用語集*.

この用語集には、用語や略語の一覧および定義が記載されています。

14 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。これらの情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2015, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
FDC2112DNTR	ACTIVE	WSON	DNT	12	4500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	FDC2112	Samples
FDC2112QDNTRQ1	ACTIVE	WSON	DNT	12	4500	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	FDC2112 Q1	Samples
FDC2114QRGHRQ1	ACTIVE	WQFN	RGH	16	4500	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	FC2114Q	Samples
FDC2114RGHR	ACTIVE	WQFN	RGH	16	4500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	FDC2114	Samples
FDC2212DNTR	ACTIVE	WSON	DNT	12	4500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	FDC2212	Samples
FDC2212QDNTRQ1	ACTIVE	WSON	DNT	12	4500	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	FDC2212 Q1	Samples
FDC2214QRGHRQ1	ACTIVE	WQFN	RGH	16	4500	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 125	FC2214Q	Samples
FDC2214RGHR	ACTIVE	WQFN	RGH	16	4500	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	FDC2214	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF FDC2112, FDC2112-Q1, FDC2114, FDC2114-Q1, FDC2212, FDC2212-Q1, FDC2214, FDC2214-Q1 :

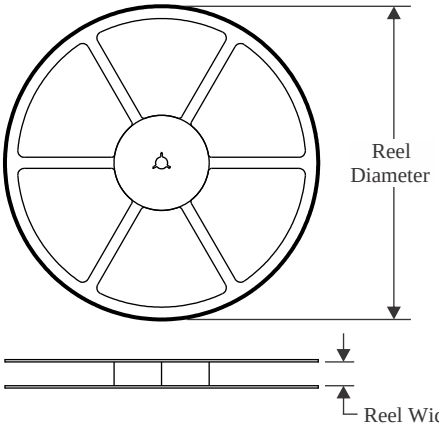
- Catalog : FDC2112, FDC2114, FDC2212, FDC2214
- Automotive : FDC2112-Q1, FDC2114-Q1, FDC2212-Q1, FDC2214-Q1

NOTE: Qualified Version Definitions:

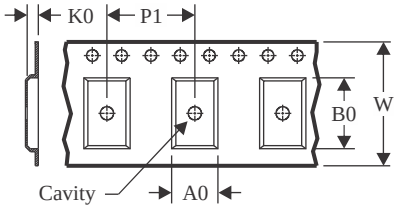
- Catalog - TI's standard catalog product
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

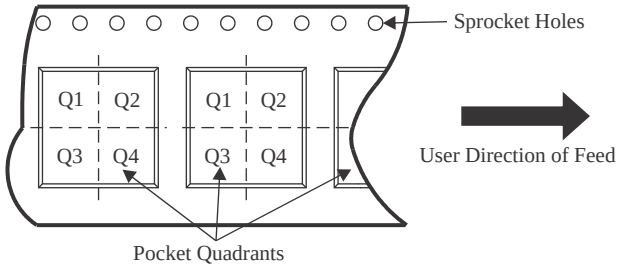


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

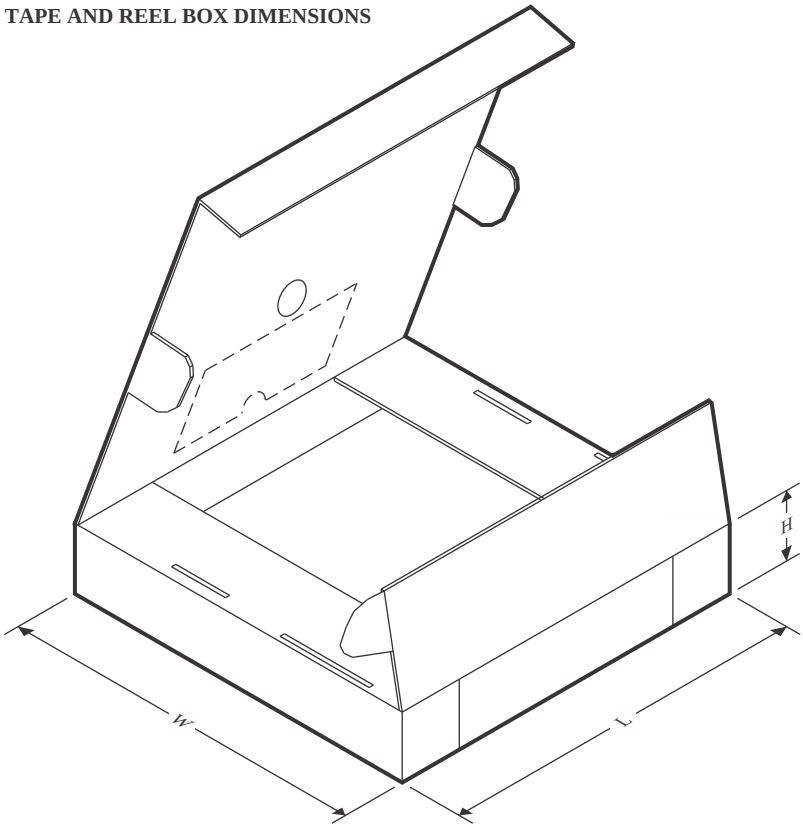
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
FDC2112DNTR	WSON	DNT	12	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2112QDNTRQ1	WSON	DNT	12	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2114QRGHRQ1	WQFN	RGH	16	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2114RGHR	WQFN	RGH	16	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2212DNTR	WSON	DNT	12	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2212QDNTRQ1	WSON	DNT	12	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2214QRGHRQ1	WQFN	RGH	16	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1
FDC2214RGHR	WQFN	RGH	16	4500	330.0	12.4	4.3	4.3	1.3	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

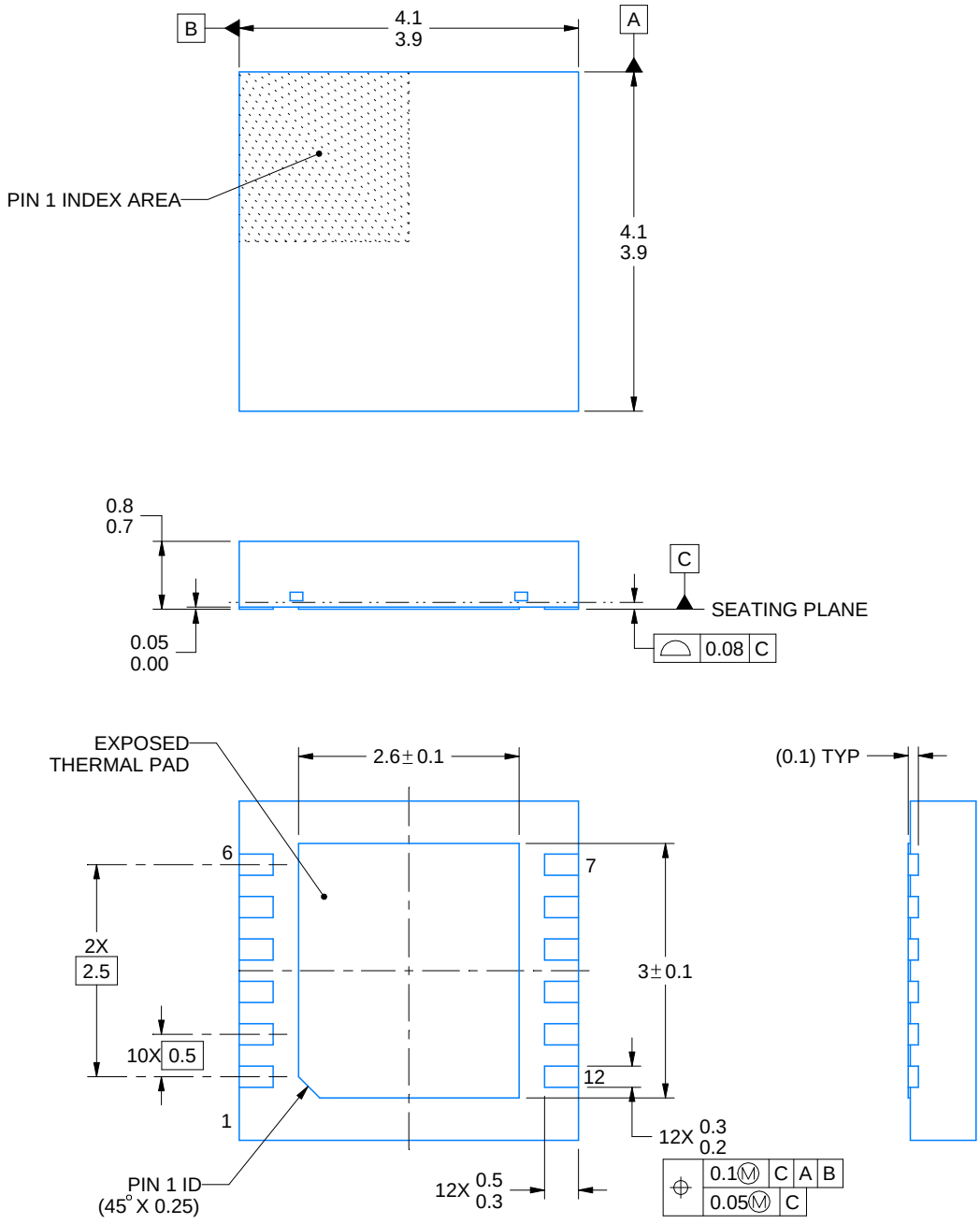
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
FDC2112DNTR	WSON	DNT	12	4500	367.0	367.0	35.0
FDC2112QDNTRQ1	WSON	DNT	12	4500	356.0	356.0	35.0
FDC2114QRGHRQ1	WQFN	RGH	16	4500	356.0	356.0	35.0
FDC2114RGHR	WQFN	RGH	16	4500	367.0	367.0	35.0
FDC2212DNTR	WSON	DNT	12	4500	367.0	367.0	35.0
FDC2212QDNTRQ1	WSON	DNT	12	4500	356.0	356.0	35.0
FDC2214QRGHRQ1	WQFN	RGH	16	4500	356.0	356.0	35.0
FDC2214RGHR	WQFN	RGH	16	4500	367.0	367.0	35.0

DNT0012B

PACKAGE OUTLINE

WSON - 0.8 mm max height

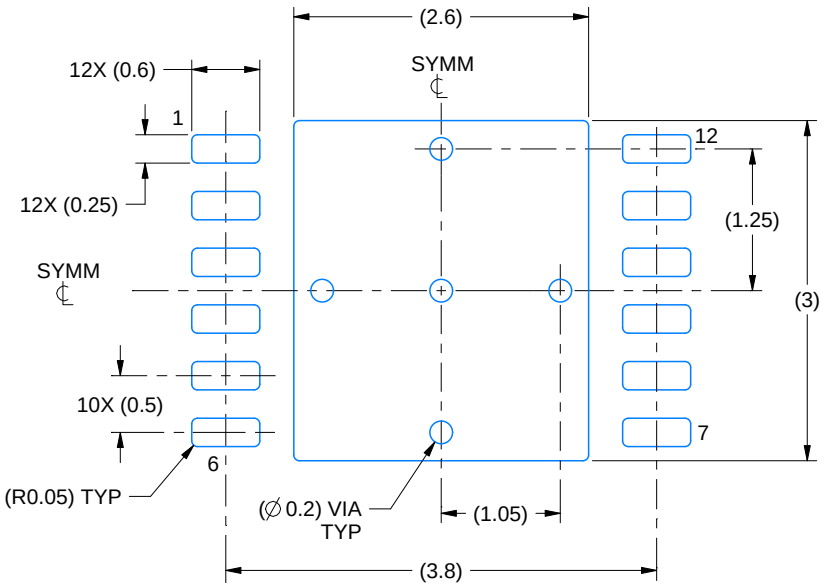
PLASTIC SMALL OUTLINE - NO LEAD



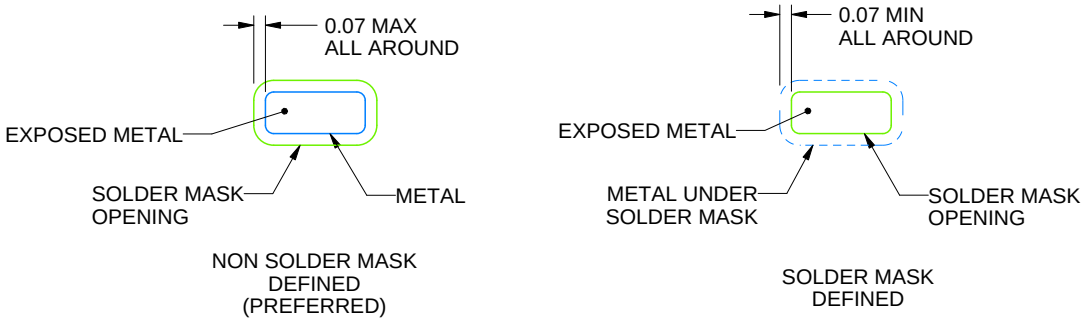
4214928/C 10/2021

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

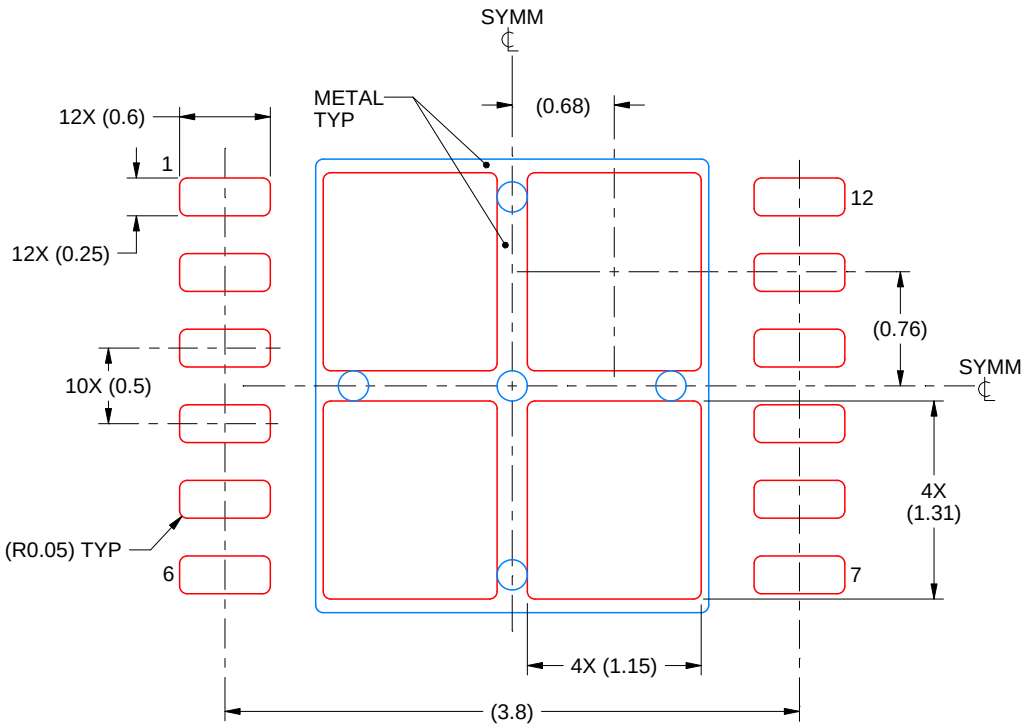


SOLDER MASK DETAILS

4214928/C 10/2021

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL

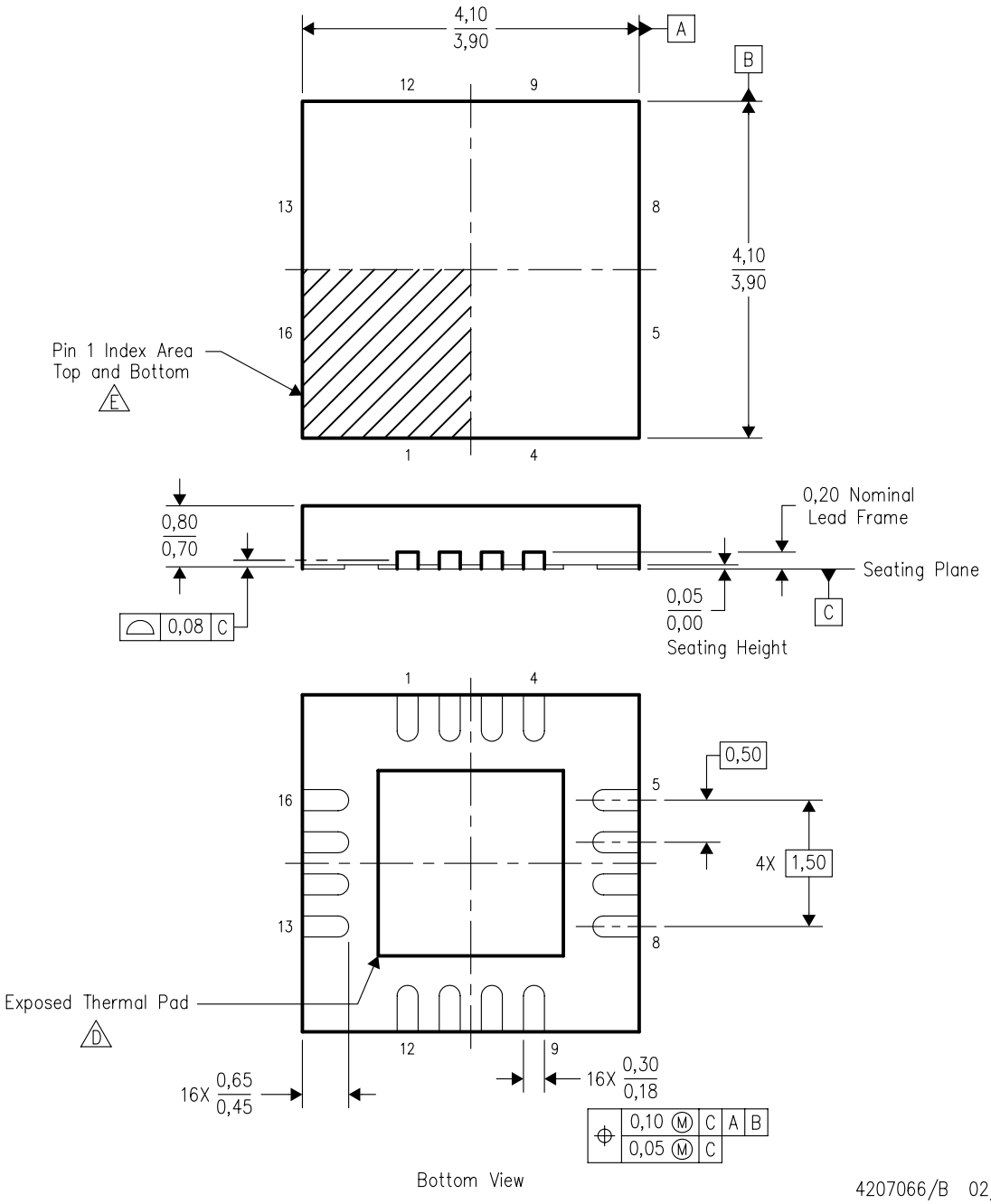
EXPOSED PAD
77% PRINTED SOLDER COVERAGE BY AREA
SCALE:20X

4214928/C 10/2021

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

RGH (S–PQFP–N16) PLASTIC QUAD FLATPACK



NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M–1994.
B. This drawing is subject to change without notice.
C. QFN (Quad Flatpack No–Lead) package configuration.
D. The package thermal pad must be soldered to the board for thermal and mechanical performance. See the Product Data Sheet for details regarding the exposed thermal pad dimensions.
E. Pin 1 identifiers are located on both top and bottom of the package and within the zone indicated. The Pin 1 identifiers are either a molded, marked, or metal feature.
F. Complies to JEDEC MO–220 variation WGGD–4.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス· デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated