



4チャンネル デジタル・アイソレータ

特 長

- 信号レート・オプション：1Mbps、25Mbps、150Mbps
 - 低チャンネル間出力スキュー：最大1ns
 - 低パルス幅歪 (PWD)：最大2ns
 - 低ジッタ成分：標準1ns (150Mbps時)
- 定格動作電圧で標準寿命25年 (アプリケーション・ノートSLLA197および図14を参照)
- 4000V_{peak}の絶縁耐圧、560V_{peak}の動作耐電圧
- UL 1577に適合
- 4kV のESD保護
- 3.3Vまたは5V電源で動作
- 高電磁耐量 (アプリケーション・レポートSLLA181を参照)
- 動作温度：-40℃～125℃

アプリケーション

- 産業用フィールドバス
- コンピュータ周辺インターフェイス
- サーボ制御インターフェイス
- データ・アキュイジション

概 要

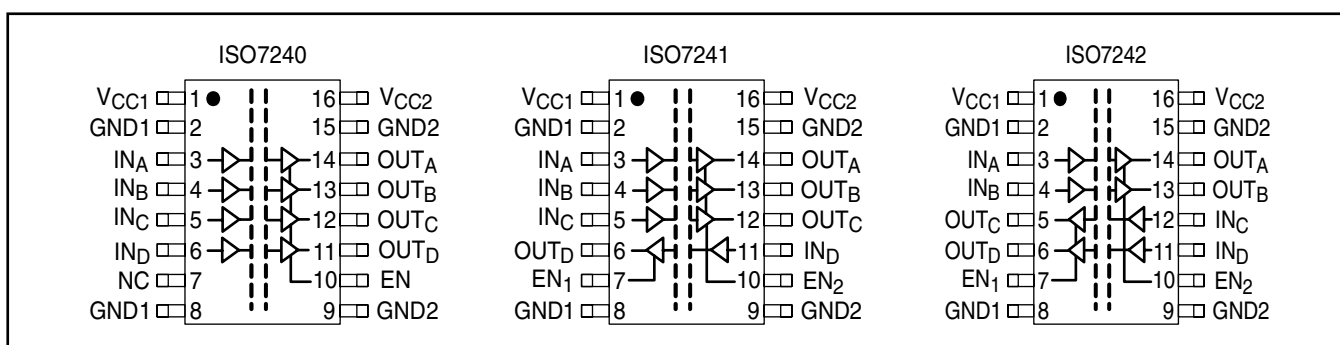
ISO7240、ISO7241、およびISO7242は、複数のチャンネル構成および出力イネーブル機能を備えたクワッド・チャンネル・デジタル・アイソレータです。ロジック入力とロジック出力バッファが、TIの二酸化ケイ素 (SiO₂) 絶縁バリアによって分離されています。絶縁型の電源と組み合わせて使用することで、高電圧をブロックし、グラウンドを絶縁することで、ノイズ電流がローカル・グラウンドに流れ込んだり、干渉したり、敏感な回路に損傷を及ぼしたりすることを防止できます。

ISO7240では4つのチャンネルがすべて同じ方向に配置され、ISO7241では3つのチャンネルが同じ方向、1つのチャンネルが反対方向に配置されています。ISO7242では、各方向に2つずつチャンネルが配置されています。

AおよびCオプションのデバイスは、TTL入力のスレッシュホールドとノイズフィルタを持ち、過渡パルスがデバイス出力に伝わるのを防ぎます。MオプションのデバイスはCMOSのV_{cc}/2入力スレッシュホールドを持ちますが、入力ノイズ・フィルタが無く、伝播遅延は大きくなりません。

周期的に“update pulse”がバリアに対して送られ、正しいDCレベルを出力で維持します。この“DC-update pulse”が受信されない場合、入力が無通電状態またはアクティブに駆動されていないと判断され、フェイルセーフ回路によって出力を“High”にします。(ISO7240CF (SLLS869)を参照していただくか“Low”のフェイルセーフ・オプションについては、TIまでご相談ください)。

入出力側とも3.3Vまたは5V電源を使用でき、3.3V/3.3V、5V/5V、5V/3.3V、3.3V/5Vのいずれかの組み合わせで動作でき



この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。
資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。
製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。
TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

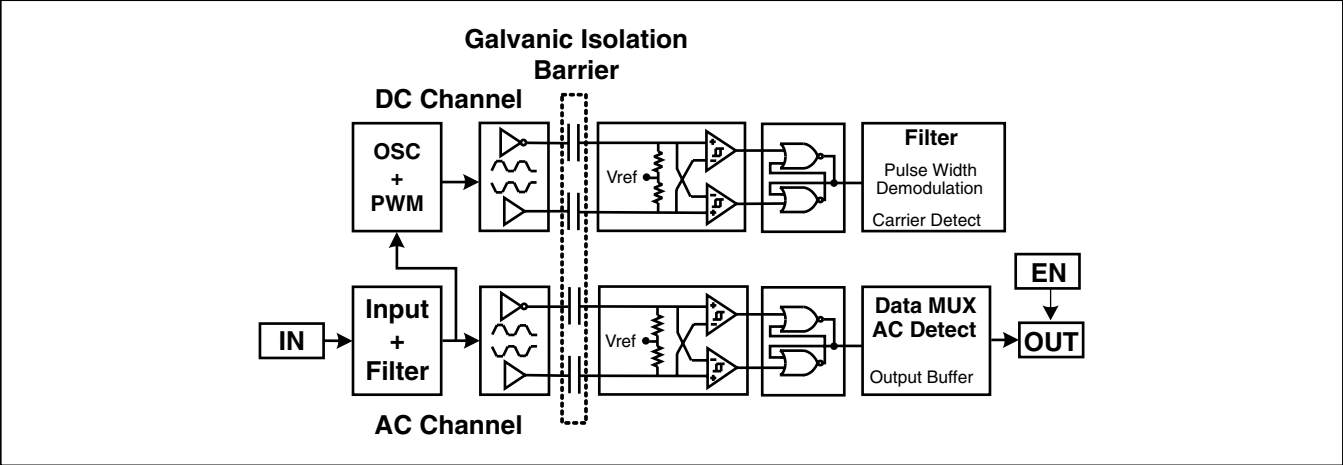
ます。使用される電源電圧レベルに関わらず、信号入力ピンは5Vトレラントです。

各デバイスの動作は、周囲温度-40℃～125℃の範囲で仕様が規定されています。

静電気放電対策

これらのデバイスは、限定的な ESD (静電破壊) 保護機能を内蔵しています。保存時または取り扱い時は、MOS ゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを伝導性のフォームに入れる必要があります。

機能図



V _{CC1}	V _{CC2}	INPUT (IN)	OUTPUT ENABLE (EN)	OUTPUT (OUT)
PU	PU	H	H or Open	H
		L	H or Open	L
		X	L	Z
		Open	H or Open	H
PD	PU	X	H or Open	H
PD	PU	X	L	Z

表1. デバイス機能表：ISO724x⁽¹⁾ (1) PU = 電源オン、PD = 電源オフ、X = 無関係、H = “High” レベル、L = “Low” レベル

製品オプション

製品型名	信号速度	入力 スレッシュホールド	チャネル構成	捺印	型番
ISO7240ADW	1 Mbps	~1.5 V (TTL) (CMOS compatible)	4/0	ISO7240A	ISO7240ADW (レール)
					ISO7240ADWR (リール)
ISO7240CDW	25 Mbps	~1.5 V (TTL) (CMOS compatible)		ISO7240C	ISO7240CDW (レール)
					ISO7240CDWR (リール)
ISO7240MDW	150 Mbps	Vcc/2 (CMOS)		ISO7240M	ISO7240MDW (レール)
					ISO7240MDWR (リール)
ISO7241ADW	1 Mbps	~1.5 V (TTL) (CMOS compatible)	3/1	ISO7241A	ISO7241ADW (レール)
					ISO7241ADWR (リール)
ISO7241CDW	25 Mbps	~1.5 V (TTL) (CMOS compatible)		ISO7241C	ISO7241CDW (レール)
					ISO7241CDWR (リール)
ISO7241MDW	150 Mbps	Vcc/2 (CMOS)		ISO7241M	ISO7241MDW (レール)
					ISO7241MDWR (リール)
ISO7242ADW	1 Mbps	~1.5 V (TTL) (CMOS compatible)	2/2	ISO7242A	ISO7242ADW (レール)
					ISO7242ADWR (リール)
ISO7242CDW	25 Mbps	~1.5 V (TTL) (CMOS compatible)		ISO7242C	ISO7242CDW (レール)
					ISO7242CDWR (リール)
ISO7242MDW	150 Mbps	Vcc/2 (CMOS)		ISO7242M	ISO7242MDW (レール)
					ISO7242MDWR (リール)

(1) 最新のパッケージおよび発注情報については、このデータシート終わりの添付パッケージ・オプション、またはTIホームページ www.ti.com または www.tij.co.jp を参照してください。

絶対最大定格⁽¹⁾

				値	単位
V _{CC} 電源電圧 ⁽²⁾ , V _{CC1} , V _{CC2}				−0.5 ~ 6	V
V _I 電圧 (IN, OUT, EN)				−0.5 ~ 6	V
I _O 出力電流				±15	mA
ESD 静電気放電	HBM	JEDEC Standard 22, Test Method A114-C.01	All pins	±4	kV
	フィールド誘導CDM	JEDEC Standard 22, Test Method C101		±1	
	MM	ANSI/ESDS5.2-1996		±200	V
T _J 最大接合部温度				170	℃

- (1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。
- (2) すべての電圧値は回路のグランド端子を基準とし、またピーク電圧値です。

推奨動作条件

		MIN	TYP	MAX	単位
V_{CC}	電源電圧	4.5		5.5	V
		3.15		3.45	
I_{OH}	“H” レベル出力電流			4	mA
I_{OL}	“L” レベル出力電流	-4			mA
t_{ui}	入力パルス幅	ISO724xA		1	µs
		ISO724xC		40	ns
		ISO724xM		6.67 5	
$1/t_{ui}$	シグナル・レート	ISO724xA		0 1500 ⁽¹⁾	kbps
		ISO724xC		0 30 ⁽¹⁾	Mbps
		ISO724xM		0 200 ⁽¹⁾	
V_{IH}	“H” レベル入力電圧 (IN)	ISO724xM		0.7 V_{CC}	V_{CC} V
V_{IL}	“L” レベル入力電圧 (IN)			0 0.3 V_{CC}	V
V_{IH}	“H” レベル入力電圧 (IN) (EN、すべてのデバイス)	ISO724xA, ISO724xC		2	V_{CC} V
V_{IL}	“L” レベル入力電圧 (IN) (EN、すべてのデバイス)			0 0.8	V
T_J	接合部温度				150 °C
H	外部磁界強度 (IEC 61000-4-8 と IEC 61000-4-9 証明)				1000 A/m

- (1) 適切に安定化された電源を使用し、+25°C での標準値 (Typical) です。

電気的特性

$V_{CC1} = V_{CC2} = 5V$ 、推奨動作条件範囲内での動作です (特に記述のない限り)

パラメータ			測定条件	MIN	TYP	MAX	単 位
電源電流							
I _{CC1}	ISO7240A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN at 3 V	1	3	mA	
	ISO7240A	1 Mbps		1	3		
	ISO7240C/M	25 Mbps		7	10.5		
	ISO7241A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V	6.5	10	mA	
	ISO7241A	1 Mbps		6.5	10		
	ISO7241C/M	25 Mbps		12	18		
	ISO7242A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V	10	16	mA	
	ISO7242A	1 Mbps		10	16		
	ISO7242C/M	25 Mbps		15	24		
I _{CC2}	ISO7240A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN at 3 V	15	22	mA	
	ISO7240A	1 Mbps		16	22		
	ISO7240C/M	25 Mbps		17	25		
	ISO7241A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V	13	20	mA	
	ISO7241A	1 Mbps		13	20		
	ISO7241C/M	25 Mbps		18	28		
	ISO7242A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V	10	16	mA	
	ISO7242A	1 Mbps		10	16		
	ISO7242C/M	25 Mbps		15	24		
電気的特性							
I _{OFF}	スリープ・モード出力電流	EN at V _{CC} 、シングル・チャネル		0		μA	
V _{OH}	“H” レベル出力電圧	I _{OH} = -4mA、図1参照		V _{CC} - 0.8		V	
		I _{OH} = -20μA、図1参照		V _{CC} - 0.1			
V _{OL}	“L” レベル出力電圧	I _{OL} = 4mA、図1参照		0.4		V	
		I _{OL} = 20μA、図1参照		0.1			
V _{I(HYS)}	入力電圧ヒステリシス			150		mV	
I _{IH}	“H” レベル入力電流	入力 (0V ~ V _{CC})		10		μA	
I _{IL}	“L” レベル入力電流			-10			
C _I	対グランド入力容量	IN at V _{CC} 、V _I = 0.4 sin (4E6Πt)		2		pF	
CMTI	同相トランジェント耐量	V _I = V _{CC} or 0 V、図4参照		25	50	kV/μs	

スイッチング特性

$V_{CC1} = V_{CC2} = 5V$ 、推奨動作条件範囲内での動作です（特に記述のない限り）

パラメータ			測定条件	MIN	TYP	MAX	単 位
t _{PLH} , t _{PHL}	伝播遅延	ISO724xA	図1参照	40		95	ns
PWD	パルス幅歪 ⁽¹⁾ t _{PHL} - t _{PLH}					10	
t _{PLH} , t _{PHL}	伝播遅延	ISO724xC		18		42	
PWD	パルス幅歪 ⁽¹⁾ t _{PHL} - t _{PLH}					2.5	
t _{PLH} , t _{PHL}	伝播遅延	ISO724xM		10		23	ns
PWD	パルス幅歪 ⁽¹⁾ t _{PHL} - t _{PLH}				1	2	
t _{sk(o)}	チャネル間出力スキュー ⁽²⁾	ISO724xA/C				2	ns
		ISO724xM			0	1	
t _r	出力信号立ち上がり時間	図1参照	図1参照		2		ns
t _f	出力信号立ち下がり時間				2		
t _{PHZ}	伝播遅延、“H”レベルからハイ・インピーダンス出力	図2参照	図2参照		15	20	ns
t _{PZH}	伝播遅延、ハイ・インピーダンスから“H”レベル出力				15	20	
t _{PLZ}	伝播遅延、“L”レベルからハイ・インピーダンス出力				15	20	
t _{PZL}	伝播遅延、ハイ・インピーダンスから“L”レベル出力				15	20	
t _{fs}	入力部電源遮断からフェイルセーフ出力遅延	図3参照			12		μs
t _{jit(pp)}	ピーク・ツー・ピークのアイパターン・ジッタ	ISO724xM	150Mbps NRZ データ入力 全チャネル同極性入力 図5参照		1		ns

(1) パルス・スキューとも呼ばれます。

(2) $t_{sk(o)}$ は、1つのデバイスの各出力端子間のスキューであり、すべての入力を互いに接続し、各出力より同等負荷の駆動時に同じ方向にスイッチングするときの値です。

電気的特性

$V_{CC1} = 5V$ 、 $V_{CC2} = 3.3V$ 、推奨動作条件範囲内での動作です (特に記述のない限り)

パラメータ			測定条件		MIN	TYP	MAX	単位
電源電流								
I _{CC1}	ISO7240A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN at 3 V		1	3	mA	
	ISO7240A	1 Mbps			1	3		
	ISO7240C/M	25 Mbps			7	10.5		
	ISO7241A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V		6.5	10	mA	
	ISO7241A	1 Mbps			6.5	10		
	ISO7241C/M	25 Mbps			12	18		
	ISO7242A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V		10	16	mA	
	ISO7242A	1 Mbps			10	16		
	ISO7242C/M	25 Mbps			15	24		
I _{CC2}	ISO7240A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN at 3 V		9.5	15	mA	
	ISO7240A	1 Mbps			10	15		
	ISO7240C/M	25 Mbps			10.5	17		
	ISO7241A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V		8	13	mA	
	ISO7241A	1 Mbps			8	13		
	ISO7241C/M	25 Mbps			11.5	18		
	ISO7242A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V		6	10	mA	
	ISO7242A	1 Mbps			6	10		
	ISO7242C/M	25 Mbps			9	14		
電気的特性								
I _{OFF}	スリープ・モード出力電流		EN at V _{CC} 、シングル・チャネル		0		μA	
V _{OH}	“H”レベル出力電圧		I _{OH} = -4mA、図1参照	ISO7240	V _{CC} - 0.4		V	
				ISO724x (5-V side)	V _{CC} - 0.8			
			I _{OH} = -20μA、図1参照		V _{CC} - 0.1			
V _{OL}	“L”レベル出力電圧		I _{OL} = 4mA、図1参照			0.4	V	
			I _{OL} = 20μA、図1参照		0.1			
V _{I(HYS)}	入力電圧ヒステリシス				150		mV	
I _{IH}	“H”レベル入力電流		入力 (0V ~ V _{CC})		10		μA	
I _{IL}	“L”レベル入力電流				-10			
C _I	対グランド入力容量		IN at V _{CC} 、V _I = 0.4 sin (4E6πt)		2		pF	
CMTI	同相トランジェント耐量		V _I = V _{CC} or 0 V、図4参照		25	50	kV/μs	

スイッチング特性

$V_{CC1} = 5V$ 、 $V_{CC2} = 3.3V$ 、推奨動作条件範囲内での動作です（特に記述のない限り）

パラメータ		測定条件	MIN	TYP	MAX	単 位
t_{PLH} , t_{PHL}	伝播遅延	図1参照	40		100	ns
PWD	パルス幅歪 ⁽¹⁾ $ t_{PHL} - t_{PLH} $			11		
t_{PLH} , t_{PHL}	伝播遅延		20		50	
PWD	パルス幅歪 ⁽¹⁾ $ t_{PHL} - t_{PLH} $			3		ns
t_{PLH} , t_{PHL}	伝播遅延		12		29	
PWD	パルス幅歪 ⁽¹⁾ $ t_{PHL} - t_{PLH} $			1	2	
$t_{sk(o)}$	チャネル間出力スキュー ⁽²⁾	ISO724xA/C			3	ns
		ISO724xM		0	1	
t_r	出力信号立ち上がり時間	図1参照		2		ns
t_f	出力信号立ち下がり時間			2		
t_{PHZ}	伝播遅延、“H”レベルからハイ・インピーダンス出力	図2参照		15	20	ns
t_{PZH}	伝播遅延、ハイ・インピーダンスから“H”レベル出力			15	20	
t_{PLZ}	伝播遅延、“L”レベルからハイ・インピーダンス出力			15	20	
t_{PZL}	伝播遅延、ハイ・インピーダンスから“L”レベル出力			15	20	
t_{fs}	入力部電源遮断からフェイルセーフ出力遅延時間	図3参照		18		μs
$t_{jit(pp)}$	ピーク・ツー・ピークのアイパターン・ジッタ	ISO724xM 150Mbps PRBS NRZ データ入力 全チャネル同極性入力 図5参照		1		ns

(1) パルス・スキューとも呼ばれます。

(2) $t_{sk(o)}$ は、1つのデバイスの各出力端子間のスキューであり、すべての入力を互いに接続し、各出力より同等負荷の駆動時に同じ方向にスイッチングするときの値です。

電気的特性

$V_{CC1} = 3.3V$ 、 $V_{CC2} = 5V$ 、推奨動作条件範囲内での動作です (特に記述のない限り)

パラメータ			測定条件		MIN	TYP	MAX	単 位
電源電流								
I _{CC1}	ISO7240A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₂ at 3 V		0.5	1	mA	
	ISO7240A	1 Mbps			1	2		
	ISO7240C/M	25 Mbps			3	5		
	ISO7241A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V		4	7	mA	
	ISO7241A	1 Mbps			4	7		
	ISO7241C/M	25 Mbps			6.5	11		
	ISO7242A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V		6	10	mA	
	ISO7242A	1 Mbps			6	10		
	ISO7242C/M	25 Mbps			9	14		
I _{CC2}	ISO7240A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₂ at 3 V		15	22	mA	
	ISO7240A	1 Mbps			16	22		
	ISO7240C/M	25 Mbps			17	25		
	ISO7241A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V		13	20	mA	
	ISO7241A	1 Mbps			13	20		
	ISO7241C/M	25 Mbps			18	28		
	ISO7242A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V		10	16	mA	
	ISO7242A	1 Mbps			10	16		
	ISO7242C/M	25 Mbps			15	24		
電気的特性								
I _{OFF}	スリープ・モード出力電流		EN at V _{CC} 、シングル・チャネル		0		μA	
V _{OH}	“H” レベル出力電圧		I _{OH} = -4mA、図1参照		ISO7240	V _{CC} - 0.4		V
					ISO724x (5-V side)	V _{CC} - 0.8		
			I _{OH} = -20μA、図1参照		V _{CC} - 0.1			
V _{OL}	“L” レベル出力電圧		I _{OL} = 4mA、図1参照		0.4		V	
			I _{OL} = 20μA、図1参照		0.1			
V _{I(HYS)}	入力電圧ヒステリシス				150		mV	
I _{IH}	“H” レベル入力電流		入力 (0V ~ V _{CC})		10		μA	
I _{IL}	“L” レベル入力電流				-10			
C _I	対グランド入力容量		IN at V _{CC} 、V _I = 0.4 sin (4E6πt)		2		pF	
CMTI	同相トランジェント耐量		V _I = V _{CC} or 0 V、図4参照		25	50	kV/μs	

スイッチング特性

$V_{CC1} = 3.3V$ 、 $V_{CC2} = 5V$ 、推奨動作条件範囲内での動作です（特に記述のない限り）

パラメータ			測定条件	MIN	TYP	MAX	単 位
t _{PLH} , t _{PHL}	伝播遅延	ISO724xA	図1参照	40		100	ns
PWD	パルス幅歪 ⁽¹⁾ t _{PHL} - t _{PLH}					11	
t _{PLH} , t _{PHL}	伝播遅延	ISO724xC		22		51	
PWD	パルス幅歪 ⁽¹⁾ t _{PHL} - t _{PLH}					3	
t _{PLH} , t _{PHL}	伝播遅延	ISO724xM		12		30	ns
PWD	パルス幅歪 ⁽¹⁾ t _{PHL} - t _{PLH}				1	2	
t _{sk(o)}	チャンネル間出力スキュー ⁽²⁾	ISO724xA/C				2.5	ns
		ISO724xM			0	1	
t _r	出力信号立ち上がり時間	図1参照	図1参照		2		ns
t _f	出力信号立ち下がり時間				2		
t _{PHZ}	伝播遅延、“H”レベルからハイ・インピーダンス出力	図2参照	図2参照		15	20	ns
t _{PZH}	伝播遅延、ハイ・インピーダンスから“H”レベル出力				15	20	
t _{PLZ}	伝播遅延、“L”レベルからハイ・インピーダンス出力				15	20	
t _{PZL}	伝播遅延、ハイ・インピーダンスから“L”レベル出力				15	20	
t _{ts}	入力部電源遮断からフェイルセーフ出力遅延時間	図3参照			12		μs
t _{jit(pp)}	ピーク・ツー・ピークのアイパターン・ジッタ	ISO724xM	150Mbps NRZ データ入力 全チャンネル同極性、図5参照		1		ns

(1) パルス・スキューとも呼ばれます。

(2) $t_{sk(o)}$ は、1つのデバイスの各出力端子間のスキューであり、すべての入力を互いに接続し、各出力より同等負荷の駆動時に同じ方向にスイッチングするときの値です。

電気的特性

$V_{CC1} = V_{CC2} = 3.3V$ 動作、推奨動作条件時(特に記述のない限り)

パラメータ			測定条件	MIN	TYP	MAX	単 位
電源電流							
I _{CC1}	ISO7240A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN at 3 V	0.5	1	mA	
	ISO7240A	1 Mbps		1	2		
	ISO7240C/M	25 Mbps		3	5		
	ISO7241A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V	4	7	mA	
	ISO7241A	1 Mbps		4	7		
	ISO7241C/M	25 Mbps		6.5	11		
	ISO7242A/C/M	無信号時		6	10		
	ISO7242A	1 Mbps		6	10		
	ISO7242C/M	25 Mbps		9	14		
I _{CC2}	ISO7240A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN at 3 V	9.5	15	mA	
	ISO7240A	1 Mbps		10	15		
	ISO7240C/M	25 Mbps		10.5	17		
	ISO7241A/C/M	無信号時	V _I = V _{CC} or 0 V、全チャネル、無負荷 EN ₁ at 3 V、EN ₂ at 3 V	8	13	mA	
	ISO7241A	1 Mbps		8	13		
	ISO7241C/M	25 Mbps		11.5	18		
	ISO7242A/C/M	無信号時		6	10		
	ISO7242A	1 Mbps		6	10		
	ISO7242C/M	25 Mbps		9	14		
電気的特性							
I _{OFF}	スリープ・モード出力電流	EN at V _{CC} 、シングル・チャネル	0			μA	
V _{OH}	“H” レベル出力電圧	I _{OH} = -4mA、図1参照	V _{CC} - 0.4			V	
		I _{OH} = -20μA、図1参照	V _{CC} - 0.1				
V _{OL}	“L” レベル出力電圧	I _{OL} = 4mA、図1参照		0.4		V	
		I _{OL} = 20μA、図1参照		0.1			
V _{I(HYS)}	入力電圧ヒステリシス			150		mV	
I _{IH}	“H” レベル入力電流	入力 (0V ~ V _{CC})		10		μA	
I _{IL}	“L” レベル入力電流			-10			
C _I	対グランド入力容量	IN at V _{CC} 、V _I = 0.4 sin (4E6πt)		2		pF	
CMTI	同相トランジェント耐量	V _I = V _{CC} or 0 V、図4参照		25	50	kV/μs	

スイッチング特性

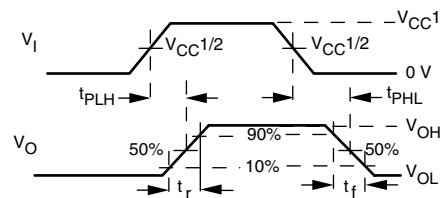
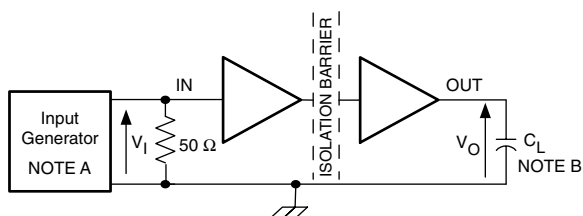
$V_{CC1} = V_{CC2} = 3.3V$ 動作、推奨動作条件時 (特に記述のない限り)

パラメータ		測定条件	MIN	TYP	MAX	単 位
t_{PLH}, t_{PHL}	伝播遅延	図1参照	45		110	ns
PWD	パルス幅歪 ⁽¹⁾ $ t_{PHL} - t_{PLH} $				12	
t_{PLH}, t_{PHL}	伝播遅延		25		56	
PWD	パルス幅歪 ⁽¹⁾ $ t_{PHL} - t_{PLH} $				4	
t_{PLH}, t_{PHL}	伝播遅延		12		34	ns
PWD	パルス幅歪 ⁽¹⁾ $ t_{PHL} - t_{PLH} $			1	2	
$t_{sk(o)}$	チャンネル間出力スキュー ⁽²⁾	ISO724xA/C			3.5	ns
		ISO724xM		0	1	
t_r	出力信号立ち上がり時間	図1参照		2		μs
t_f	出力信号立ち下がり時間			2		
t_{PHZ}	伝播遅延、“H”レベルからハイ・インピーダンス出力	図2参照		15	20	ns
t_{PZH}	伝播遅延、ハイ・インピーダンスから“H”レベル出力			15	20	
t_{PLZ}	伝播遅延、“L”レベルからハイ・インピーダンス出力			15	20	
t_{PZL}	伝播遅延、ハイ・インピーダンスから“L”レベル出力			15	20	
t_{fs}	入力部電源遮断からフェイルセーフ出力遅延	図3参照		18		μs
$t_{jit(pp)}$	ピーク・ツー・ピークのアイパターン・ジッタ	ISO724xM		1		ns

(1) パルス・スキューとも呼ばれます。

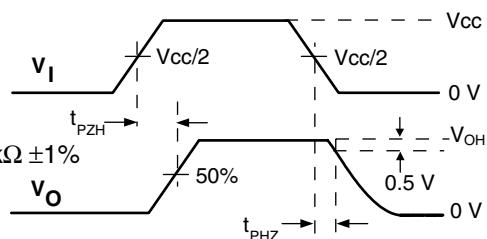
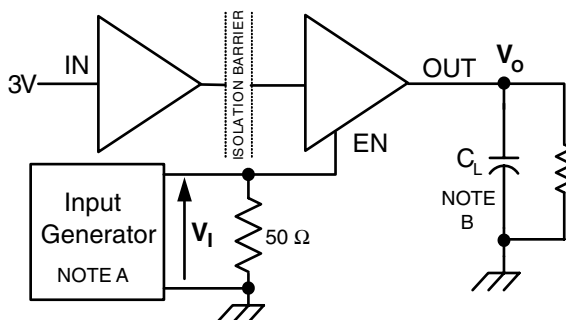
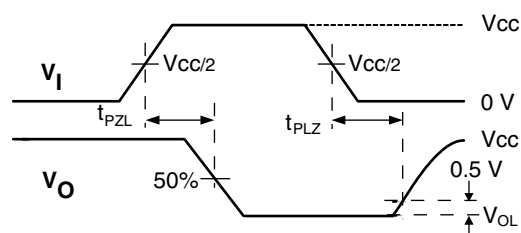
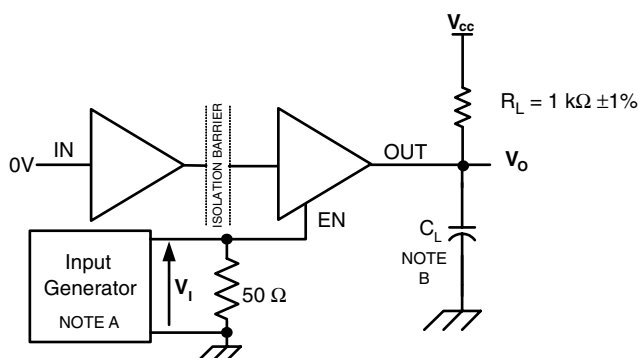
(2) $t_{sk(o)}$ は、1つのデバイスの各出力端子間のスキューであり、すべての入力を互いに接続し、各出力より同等負荷の駆動時に同じ方向にスイッチングするときの値です。

パラメータ測定情報



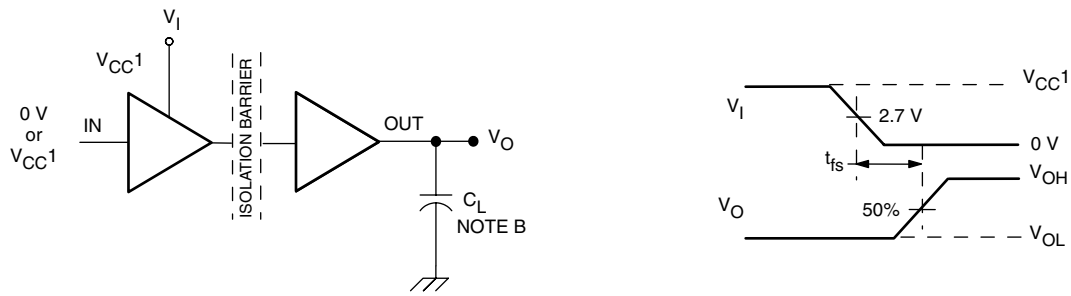
- A. 入力パルスは、次の特性を持つジェネレータによって供給されています。PRR ≤ 50 kHz、50%デューティ・サイクル、 $t_r \leq 3$ ns、 $t_f \leq 3$ ns、 $Z_O = 50\Omega$
- B. $C_L = 15$ pFであり、 $\pm 20\%$ 以内の計測器/ケーブル容量を含みます。

図1. スイッチング特性の測定回路と電圧波形



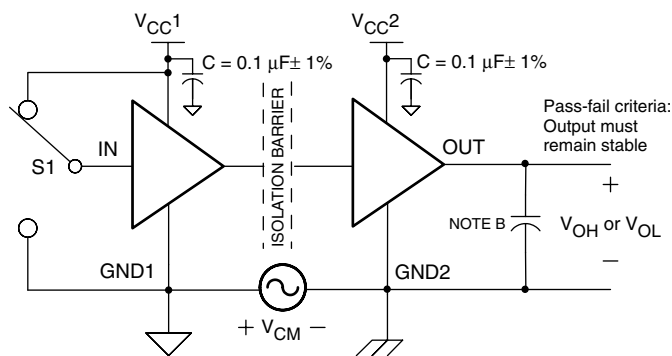
- A. 入力パルスは、次の特性を持つジェネレータによって供給されています。PRR ≤ 50 kHz、50%デューティ・サイクル、 $t_r \leq 3$ ns、 $t_f \leq 3$ ns、 $Z_O = 50\Omega$
- B. $C_L = 15$ pFであり、 $\pm 20\%$ 以内の計測器/ケーブル容量を含みます。

図2. イネーブル/ディスエーブル伝播遅延時間の測定回路と波形



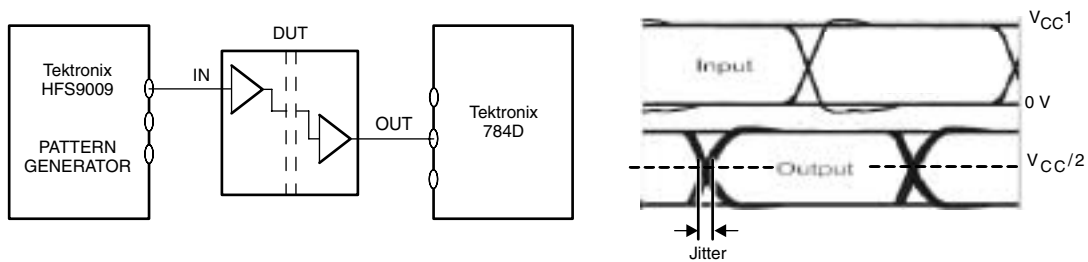
- A. $C_L = 15\text{pF}$ であり、 $\pm 20\%$ 以内の計測器/ケーブル容量を含みます。
 B. 入力パルスは、次の特性を持つジェネレータによって供給されています。PRR $\leq 50\text{ kHz}$ 、50%デューティ・サイクル、 $t_r \leq 3\text{ ns}$ 、 $t_f \leq 3\text{ ns}$ 、 $Z_O = 50\Omega$

図3. フェイルセーフ遅延時間の測定回路と電圧波形



- A. $C_L = 15\text{pF}$ であり、 $\pm 20\%$ 以内の計測器/ケーブル容量を含みます。
 B. 入力パルスは、次の特性を持つジェネレータによって供給されています。PRR $\leq 50\text{ kHz}$ 、50%デューティ・サイクル、 $t_r \leq 3\text{ ns}$ 、 $t_f \leq 3\text{ ns}$ 、 $Z_O = 50\Omega$

図4. 同相モード過渡耐量の測定回路と電圧波形



注：PRBSのビット・パターン長は、 $2^{16} - 1$ です。遷移時間は800psです。NRZデータ入力では、1または0の連続は最大5回までです。

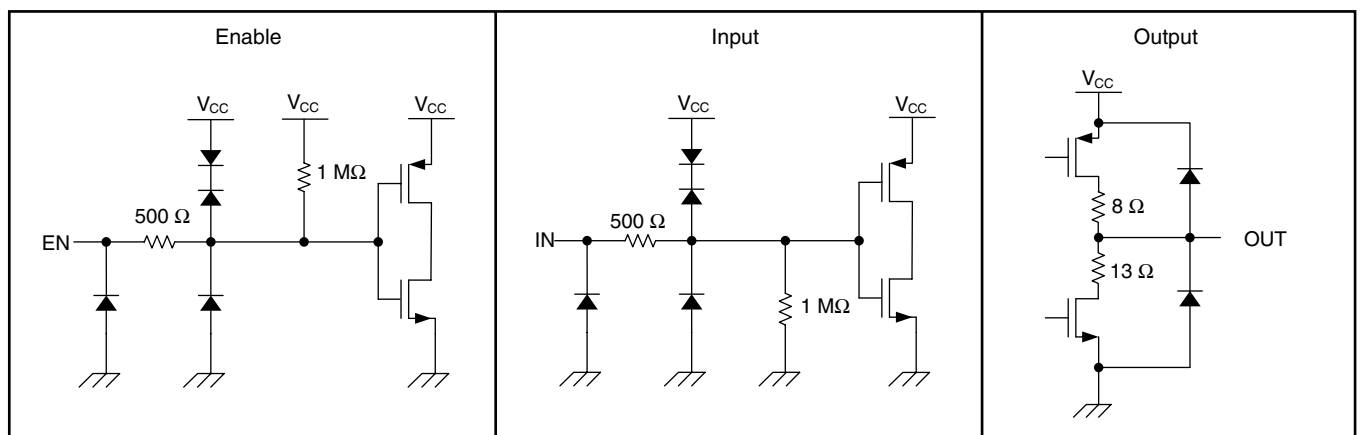
図5. ピーク・ツー・ピーク・アイパターン・ジッタの測定回路と電圧波形

製品情報

パッケージ特性

パラメータ	測定条件	MIN	TYP	MAX	単位
L(I01) 最小エア・ギャップ(クリアランス)	最小端子間空間距離	7.7			mm
L(I02) 最小外部トラックング(沿面距離)	パッケージ面最小端子間空間距離	8.1			mm
最小内部ギャップ(内部クリアランス)	絶縁距離	0.008			mm
R_{IO} 絶縁抵抗	入出力間 $V_{IO} = 500$ V、デバイスの2つの端子間の両側の全てのピン	$>10^{12}$			Ω
C_{IO} バリア容量(入出力間)	$V_I = 0.4 \sin(4E6\pi t)$		2		pF
C_I 対グランド入力容量	$V_I = 0.4 \sin(4E6\pi t)$		2		pF

デバイスI/O回路



規格情報

VDE	CSA	UL
Certified according to IEC 60747-5-2	Approved under CSA Component Acceptance Notice	Recognized under 1577 Component Recognition Program ⁽¹⁾
ファイル番号：40016131	ファイル番号：1698195	ファイル番号：E181974

(1) UL 1577に従って製品テスト済み (3000 Vrms以上、1秒間)

熱特性

推奨動作条件時 (特に記述のない限り)

パラメータ	テスト条件	MIN	TYP	MAX	単位
θ_{JA} Junction-to-air	Low-K Thermal Resistance ⁽¹⁾		168		°C/W
	High-K Thermal Resistance		96.1		
θ_{JB} Junction-to-Board 熱抵抗			61		°C/W
θ_{JC} Junction-to-Case 熱抵抗			48		°C/W
P_D デバイス消費電力	$V_{CC1} = V_{CC2} = 5.5\text{ V}$ 、 $T_J = 150^\circ\text{C}$ 、 $C_L = 15\text{ pF}$ 、50%デューティ矩形波入力			220	mW

(1) リード付き表面実装パッケージに対するEIA/JESD51-3のLow-KまたはHigh-K熱測定定義に従って測定しています。

代表的特性

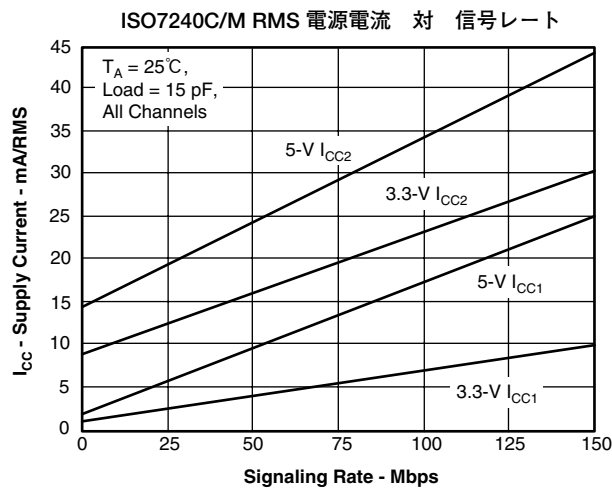


図6

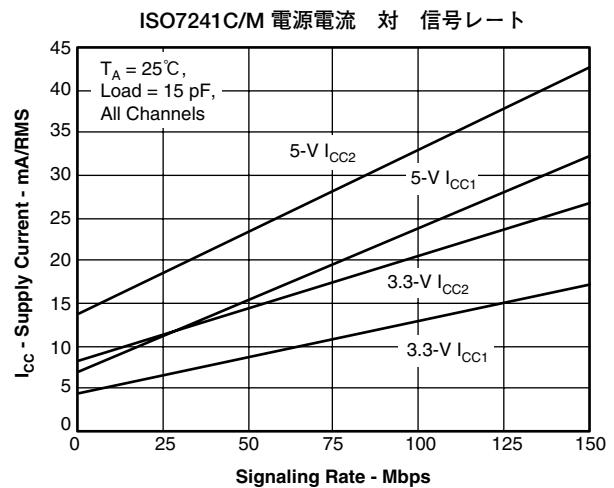


図7

代表的特性

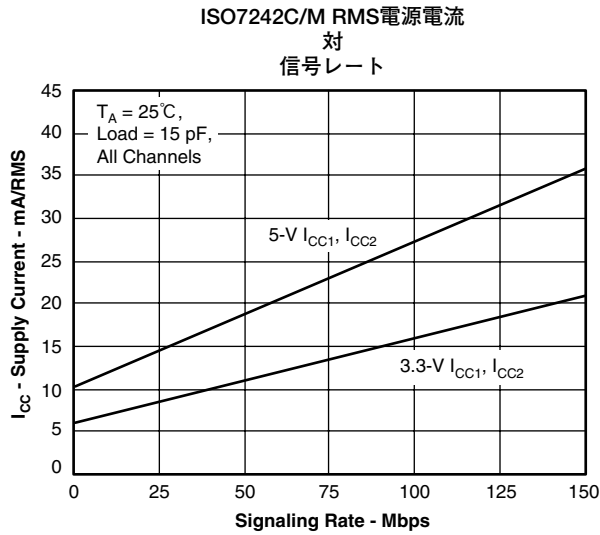


図8

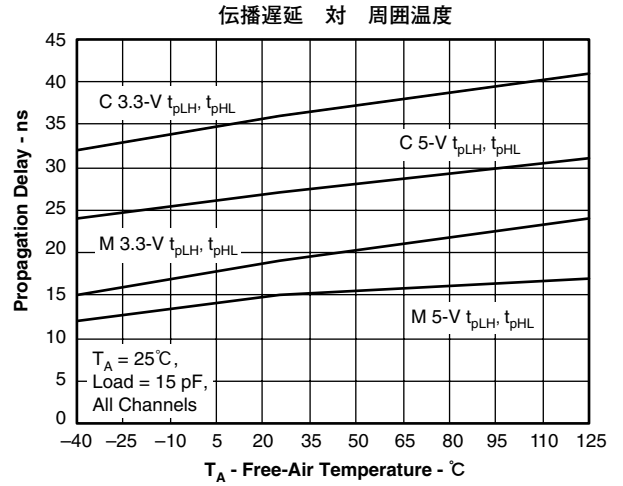


図9

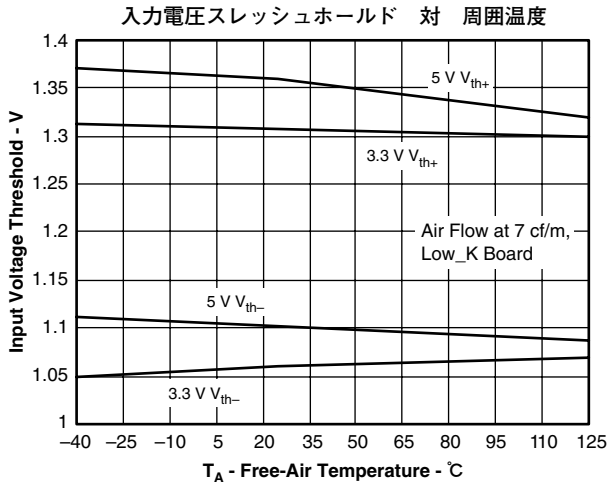


図10

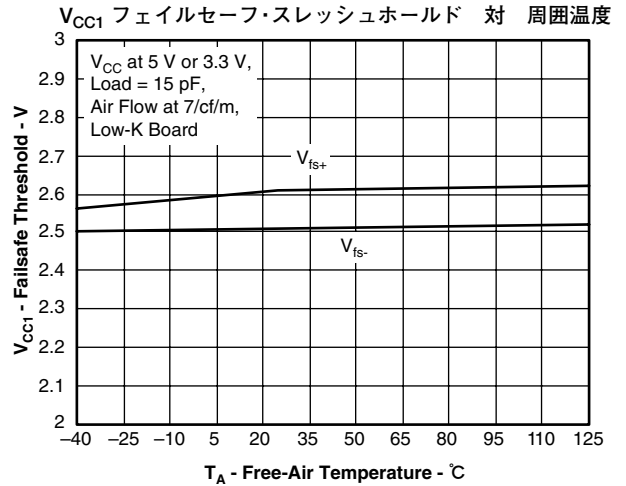


図11

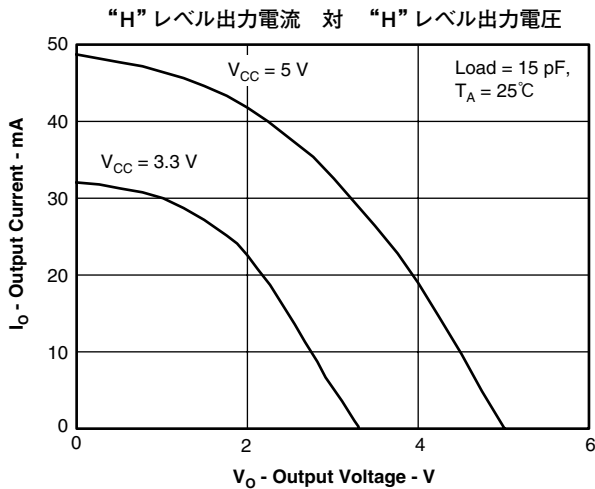


図12

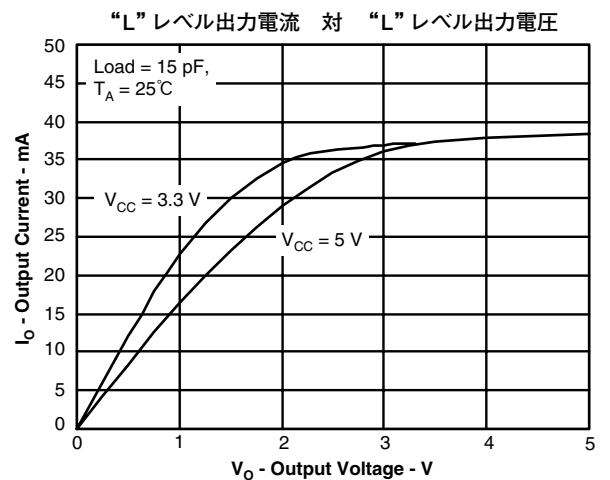


図13

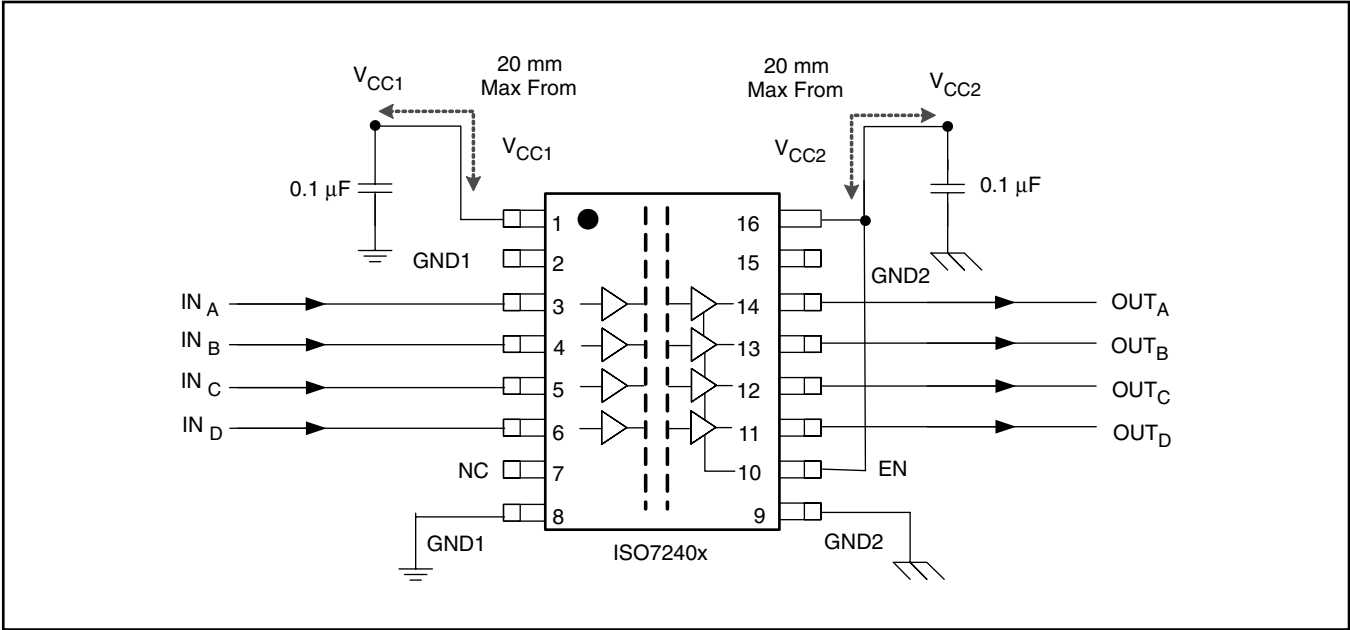


図14. ISO724xのアプリケーション回路例

推定寿命 対 動作電圧

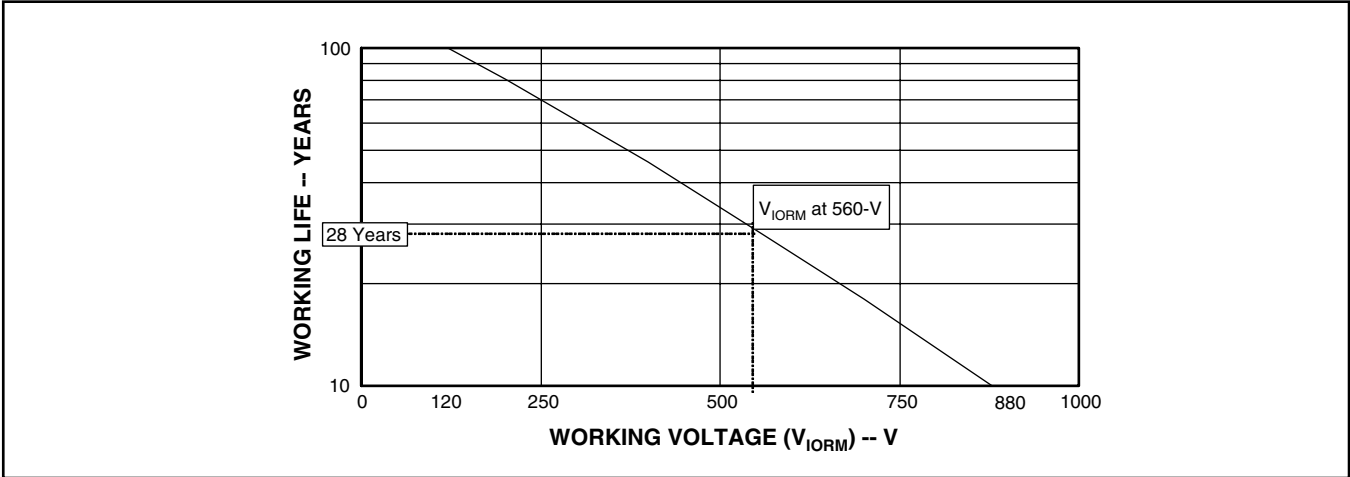
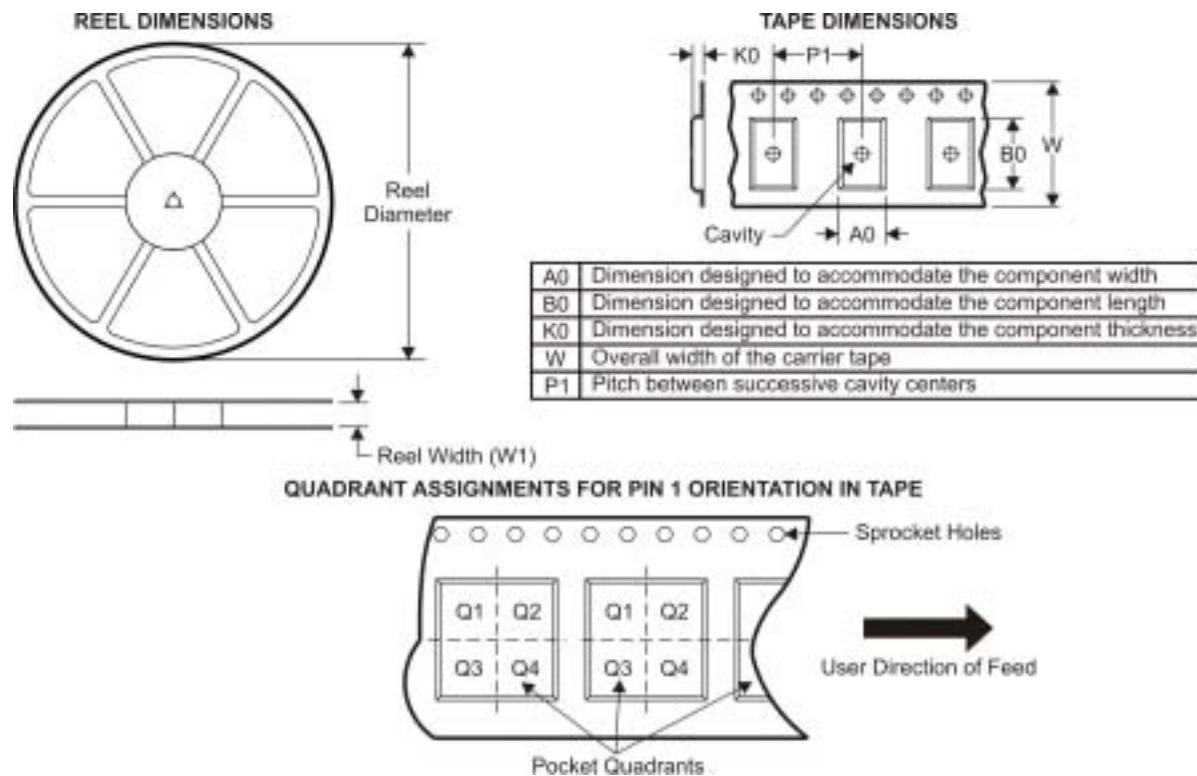


図15. 時間依存の絶縁耐圧測定結果

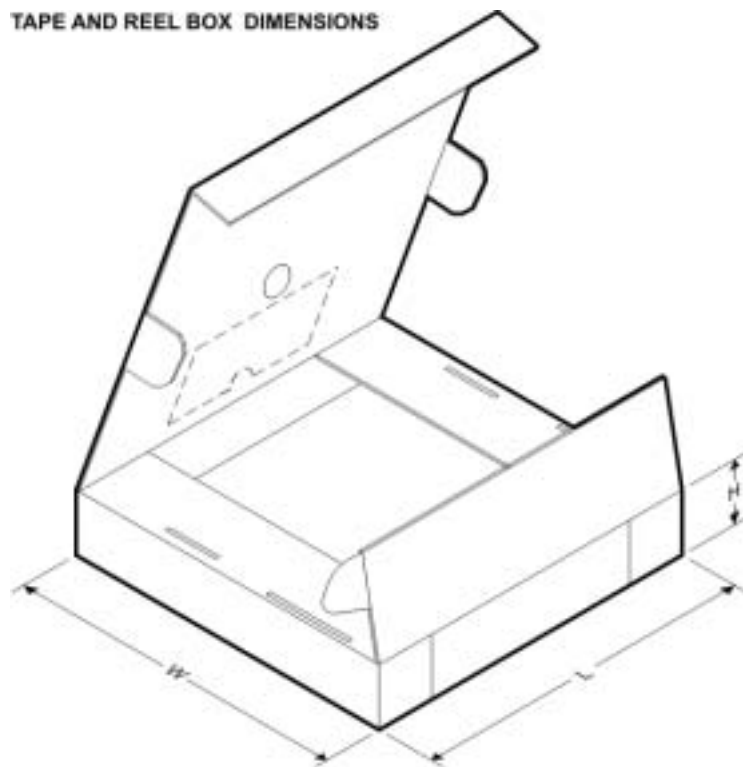
テープ/リール 情報



*All dimensions are nominal

Device	Package Type	Package	Pins	SPQ	Reel Diameter (mm)	Reel Width (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ISO7240ADWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1
ISO7240CDWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1
ISO7240MDWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1
ISO7241ADWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1
ISO7241CDWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1
ISO7241MDWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1
ISO7242ADWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1
ISO7242CDWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1
ISO7242MDWR	SOIC	DW	16	2000	330.0	16.4	10.9	10.78	3.0	12.0	16.0	Q1

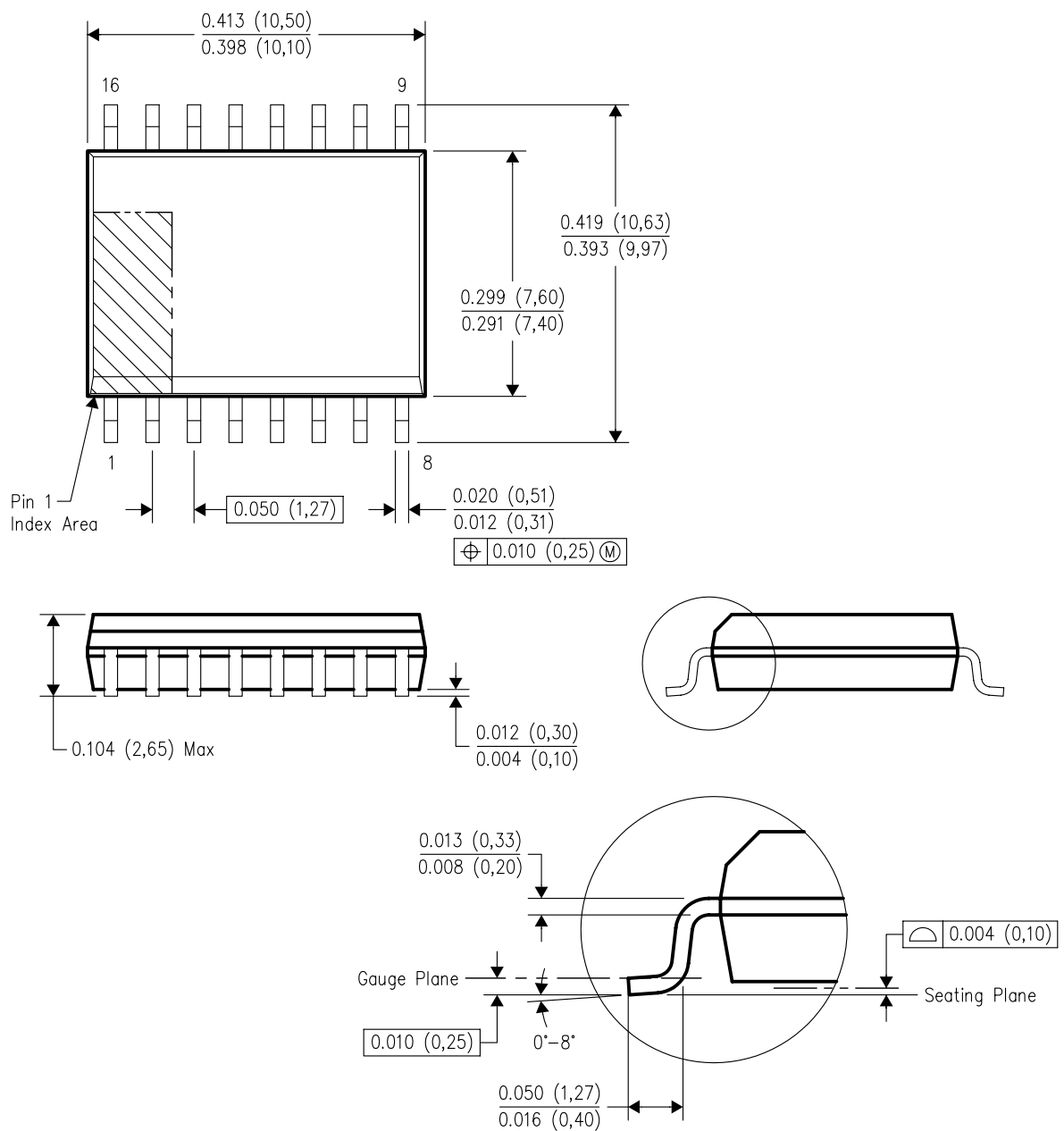
TAPE AND REEL BOX DIMENSIONS



Device	Package	Pins	Site	Length (mm)	Width (mm)	Height (mm)
ISO7240ADWR	DW	16	SITE 35	406.0	348.0	63.0
ISO7240CDWR	DW	16	SITE 35	406.0	348.0	63.0
ISO7240MDWR	DW	16	SITE 35	406.0	348.0	63.0

DW (R-PDSO-G16)

PLASTIC SMALL-OUTLINE PACKAGE



4040000-2/F 06/2004

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion not to exceed 0.006 (0,15).
 - D. Falls within JEDEC MS-013 variation AA.

PRODUCT NOTIFICATION

An ISO724xA anomaly occurs when a negative-going pulse below the specified 1 μ s minimum bit width is input to the device. The output locks in a logic-low condition until the next rising edge occurs after a 1 μ s period.

Positive noise edges in pulses of less than the minimum specified 1 μ s have no effect on the device, and are properly filtered.

To prevent noise from interfering with ISO724xA performance, it is recommended that an appropriately sized capacitor be placed on each input of the device

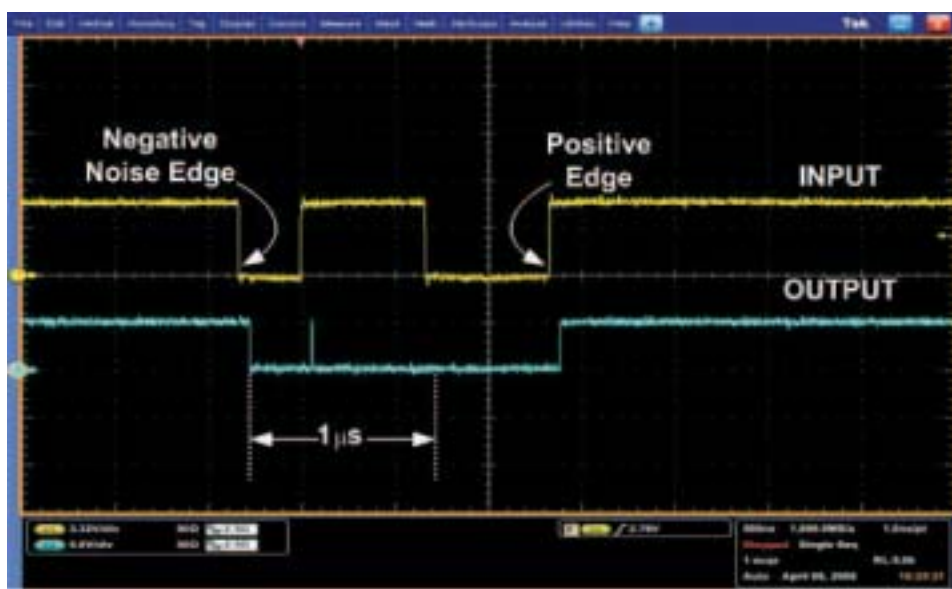


Figure 11. ISO724xA Anomaly

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといいます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製品部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製品部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気
 - 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
 - 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
 - マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
 - 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。
2. 温・湿度環境
 - 温度：0～40℃、相対湿度：40～85％で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上