SN74AXC2T45 2 ビット変換トランシーバ、設定可能なレベル シフト機能付き

1 特長

- AEC-Q100 車載認証済み
- 完全に構成可能なデュアル レール設計により、各ポートは 0.65V～3.6V の範囲の電源電圧で動作可能
- 動作温度範囲:–40℃～+125℃
- グリッチの発生しない電源シーケンシング
- 1.8V から 3.3V への変換時に最高 380Mbps をサポート
- V_{CC} 絶縁機能
  - どちらかの V_{CC} 入力が 100mV を下回った場合、すべての I/O 出力がディセーブルされ高インピーダンス状態に移行
- I_{off} により部分的パワーダウン モードでの動作をサポート
- AVC ファミリのレベル シフタと互換
- JESD 78、Class II 準拠で 100mA 超のラッチアップ性能
- JESD 22 を上回る ESD 保護
  - 人体モデルで 8000V
  - デバイス帯電モデルで 1000V

2 アプリケーション

- エンタープライズおよび通信
- 産業用
- パーソナル エレクトロニクス
- ワイヤレス インフラ
- ビル オートメーション
- POS (Point-of-Sale)

3 概要

SN74AXC2T45 は、個別に構成可能な 2 つの電源レールを使用した 2 ビット非反転バス トランシーバです。このデバイスは、V_{CCA} および V_{CCB} 電源の両方が最低 0.65V で動作します。A ポートは V_{CCA} (0.65V～3.6V の任意の電源電圧を入力できます) に追従するように設計されています。同様に B ポートは V_{CCB} (0.65V～3.6V の任意の電源電圧を入力できます) に追従するように設計されています。さらに SN74AXC2T45 は単一電源システムと互換性があります。

SN74AXC2T45 は、データ バス間の非同期通信用に設計されています。このデバイスは、方向制御入力 (DIR) の論理レベルに応じて、A バスから B バスへ、または B バスから A バスへデータを転送します。SN74AXC2T45 デバイスは、制御ピン (DIR) が V_{CCA} を基準とするよう設計されています。

このデバイスは、I_{off} 電流を使用する部分的パワーダウン アプリケーション用に完全に動作が規定されています。I_{off} 保護回路により、電源切断時に入力、出力、複合 I/O は指定の電圧にバイアスされ、それらとの間に過剰な電流が流れないように設計されています。

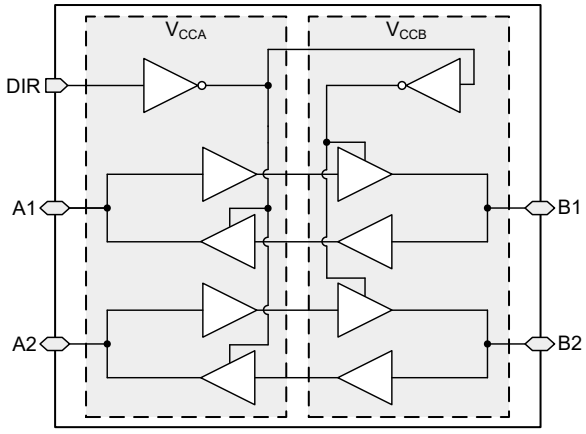
V_{CC} 絶縁機能により、V_{CCA} と V_{CCB} のどちらかが 100mV を下回ると、両方の出力をディセーブルにすることで、両方の I/O ポートがハイ インピーダンス状態になるように設計されています。

グリッチの発生しない電源シーケンシングにより、堅牢な電源シーケンシング性能が得られると同時に、どちらの電源レールも任意の順序で電源オン / オフできます。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
SN74AXC2T45	DCT (SSOP、8)	2.95mm × 4mm
	DCU (VSSOP、8)	2mm × 3.1mm
	DTM (X2SON、8)	0.8mm × 1.35mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。



機能ブロック図

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....1
2 アプリケーション.....1
3 概要.....1
4 ピン構成および機能.....2
5 仕様.....4
5.1 絶対最大定格.....4
5.2 ESD 定格.....4
5.3 推奨動作条件.....5
5.4 熱に関する情報.....5
5.5 電気的特性.....7
5.6 スイッチング特性、V_{CCA} = 0.7 ± 0.05V.....9
5.7 スイッチング特性、V_{CCA} = 0.8 ± 0.04V.....10
5.8 スイッチング特性、V_{CCA} = 0.9 ± 0.045V.....11
5.9 スイッチング特性、V_{CCA} = 1.2 ± 0.1V.....12
5.10 スイッチング特性、V_{CCA} = 1.5 ± 0.1V.....13
5.11 スイッチング特性、V_{CCA} = 1.8 ± 0.15V.....14
5.12 スイッチング特性、V_{CCA} = 2.5 ± 0.2V.....15
5.13 スイッチング特性、V_{CCA} = 3.3 ± 0.3V.....16
5.14 動作特性:T_A = 25℃.....17
5.15 代表的特性.....18
6 パラメータ測定情報.....19
6.1 負荷回路および電圧波形.....19
7 詳細説明.....21
7.1 概要.....21
7.2 機能ブロック図.....21
7.3 機能説明.....21
7.4 デバイスの機能モード.....23
8 アプリケーションと実装.....24
8.1 アプリケーション情報.....24
8.2 代表的なアプリケーション.....24
8.3 電源に関する推奨事項.....26
8.4 レイアウト.....26
9 デバイスおよびドキュメントのサポート.....27
9.1 ドキュメントのサポート.....27
9.2 ドキュメントの更新通知を受け取る方法.....27
9.3 サポート・リソース.....27
9.4 商標.....27
9.5 静電気放電に関する注意事項.....27
9.6 用語集.....27
10 改訂履歴.....27
11 メカニカル、パッケージ、および注文情報.....28

4 ピン構成および機能

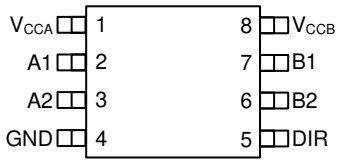


図 4-1. DCT パッケージ、 8 ピン SSOP (上面図)

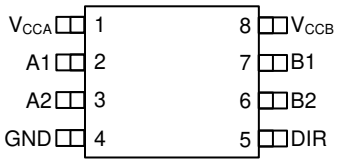


図 4-2. DCU パッケージ、 8 ピン VSSOP (上面図)

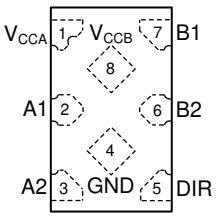


図 4-3. DTM パッケージ、 8 ピン X2SON トランスペアレント (上面図)

表 4-1. ピンの機能

ピン		種類 (1)	説明
名称	番号		
A1	2	I/O	入力 / 出力 A1。V_{CCA} を基準とする。
A2	3	I/O	入力 / 出力 A2。V_{CCA} を基準とする。
B1	7	I/O	入力 / 出力 B1。V_{CCB} を基準とする。
B2	6	I/O	入力 / 出力 B2。V_{CCB} を基準とする。
DIR	5		両方のポートでの方向制御。V_{CCA} を基準とする
GND	4	G	グランド
V_{CCA}	1	P	A ポートの電源電圧。0.65V ≦ V_{CCA} ≦ 3.6V

Copyright © 2024 Texas Instruments Incorporated

表 4-1. ピンの機能 (続き)

ピン		種類 (1)	説明
名称	番号		
V_{CCB}	8	P	B ポートの電源電圧。0.65V ≦ V_{CCB} ≦ 3.6V

(1) I = 入力、O = 出力、P = 電源、G = グランド

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)(1)

			最小値	最大値	単位
V_{CCA}	電源電圧 A		-0.5	4.2	V
V_{CCB}	電源電圧 B		-0.5	4.2	V
V_I	入力電圧(2)	I/O ポート (A ポート)	-0.5	4.2	V
		I/O ポート (B ポート)	-0.5	4.2	
		制御入力	-0.5	4.2	
V_O	高インピーダンスまたは電源オフ状態で出力に印加される電圧(2)	A ポート	-0.5	4.2	V
		B ポート	-0.5	4.2	
V_O	High または Low 状態で出力に印加される電圧(2) (3)	A ポート	-0.5	V_{CCA} + 0.2	V
		B ポート	-0.5	V_{CCB} + 0.2	
I_{IK}	入力クランプ電流	V_I < 0	-50		mA
I_{OK}	出力クランプ電流	V_O < 0	-50		mA
I_O	連続出力電流		-50	50	mA
	V_{CC} または GND を通過する連続電流		-100	100	mA
T_j	接合部温度			150	℃
T_{stg}	保管温度		-65	150	℃

(1) 「絶対最大定格」を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみに関するものであり、絶対最大定格において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗黙的に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
(2) 入力電流と出力電流の定格を順守しても、入力電圧と出力の負電圧の定格を超えることがあります。
(3) 出力電流の定格を順守しても、出力の正電圧の定格を最大 4.2V 超過することがあります。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 (1)	±8000	V
		荷電デバイス モデル (CDM)、JEDEC V 仕様 JESD22-C101 準拠(2)	±1000	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC のドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

Copyright © 2024 Texas Instruments Incorporated

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)(1) 2

				最小値	最大値	単位
V_{CCA}	電源電圧 A			0.65	3.6	V
V_{CCB}	電源電圧 B			0.65	3.6	V
V_{IH}	High レベル入力電圧	データ入力	V_{CCI} = 0.65V～0.75V	V_{CCI} × 0.70		
			V_{CCI} = 0.76V～1V	V_{CCI} × 0.70		
			V_{CCI} = 1.1V～1.95V	V_{CCI} × 0.65		
			V_{CCI} = 2.3V～2.7V	1.6		
			V_{CCI} = 3V～3.6V	2		
		制御入力 (DIR)、V_{CCA} を基準とする	V_{CCA} = 0.65V～0.75V	V_{CCA} × 0.70		
			V_{CCA} = 0.76V～1V	V_{CCA} × 0.70		
			V_{CCA} = 1.1V～1.95V	V_{CCA} × 0.65		
			V_{CCA} = 2.3V～2.7V	1.6		
			V_{CCA} = 3V～3.6V	2		
V_{IL}	Low レベル入力電圧	データ入力	V_{CCI} = 0.65V～0.75V		V_{CCI} x 0.30	V
			V_{CCI} = 0.76V～1V		V_{CCI} x 0.30	
			V_{CCI} = 1.1V～1.95V		V_{CCI} x 0.35	
			V_{CCI} = 2.3V～2.7V		0.7	
			V_{CCI} = 3V～3.6V		0.8	
		制御入力 (DIR)、V_{CCA} を基準とする	V_{CCA} = 0.65V～0.75V		V_{CCA} × 0.30	
			V_{CCA} = 0.76V～1V		V_{CCA} × 0.30	
			V_{CCA} = 1.1V～1.95V		V_{CCA} × 0.35	
			V_{CCA} = 2.3V～2.7V		0.7	
			V_{CCA} = 3V～3.6V		0.8	
V_I	入力電圧			0	3.6	V
V_O	出力電圧	アクティブ状態		0	V_{CCO}	V
		トライステート		0	3.6	
$\Delta t/\Delta v$[2]	入力遷移の立ち上がり時間と立ち下がり時間				10	ns/V
$\Delta t/\Delta v$[3]	単一チャネルの入力遷移の立ち上がり時間と立ち下がり時間				100	ns/V
T_A	自由気流での動作温度			-40	125	℃

(1) V_{CCI} は入力ポートに関連付けられた V_{CC} です。V_{CCO} は出力ポートに関連付けられた V_{CC} です。
(2) デバイスが適切に動作するように、デバイスの未使用の入力はすべて、V_{CC} または GND に固定する必要があります。テキサス・インスツルメンツのアプリケーション レポート『遅延またはフローティング CMOS 入力の影響』SCBA004 を参照してください。
(3) 他のチャネルが有効なロジック状態でスイッチングされていないときの、1 つのチャネルの入力遷移レート。

5.4 熱に関する情報

熱評価基準(1)		SN74AXC2T45			単位
		DCT (SM8)	DCU (VSSOP)	DTM (X2SON)	
$R_{\theta JA}$	接合部から周囲への熱抵抗	223.5	242.9	225.9	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	120.7	96.2	131.6	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	138.0	153.3	141.3	℃/W
Y_{JT}	接合部から上面への特性パラメータ	47.5	38.2	12.7	℃/W

Copyright © 2024 Texas Instruments Incorporated

5.4 熱に関する情報 (続き)

熱評価基準(1)		SN74AXC2T45			単位
		DCT (SM8)	DCU (VSSOP)	DTM (X2SON)	
Y_{JB}	接合部から基板への特性パラメータ	136.7	152.5	140.9	℃/W

(1) 熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

Copyright © 2024 Texas Instruments Incorporated

5.5 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り) (1) (2) (3)

パラメータ		テスト条件		V_{CCA}	V_{CCB}	自由気流での動作温度 (T_A)				単位
						-40℃～85℃		-40℃～125℃		
						最小値	標準値 最大値	最小値	標準値 最大値	
V_{OH}	HIGH レベル出力電圧	$V_I = V_{IH}$	I_{OH} = -100μA	0.7V～3.6V	0.7V～3.6V	V_{CCO} -0.1		V_{CCO} -0.1		V
			I_{OH} = -50μA	0.65V	0.65V	0.55		0.55		
			I_{OH} = -200μA	0.76V	0.76V	0.58		0.58		
			I_{OH} = -500μA	0.85V	0.85V	0.65		0.65		
			I_{OH} = -3mA	1.1V	1.1V	0.85		0.85		
			I_{OH} = -6mA	1.4V	1.4V	1.05		1.05		
			I_{OH} = -8mA	1.65V	1.65V	1.2		1.2		
			I_{OH} = -9mA	2.3V	2.3V	1.75		1.75		
			I_{OH} = -12mA	3V	3V	2.3		2.3		
V_{OL}	LOW レベル出力電圧	$V_I = V_{IL}$	I_{OL} = 100μA	0.7V～3.6V	0.7V～3.6V		0.1		0.1	V
			I_{OL} = 50μA	0.65V	0.65V		0.1		0.1	
			I_{OL} = 200μA	0.76V	0.76V		0.18		0.18	
			I_{OL} = 500μA	0.85V	0.85V		0.2		0.2	
			I_{OL} = 3mA	1.1V	1.1V		0.25		0.25	
			I_{OL} = 6mA	1.4V	1.4V		0.35		0.35	
			I_{OL} = 8mA	1.65V	1.65V		0.45		0.45	
			I_{OL} = 9mA	2.3V	2.3V		0.55		0.55	
			I_{OL} = 12mA	3V	3V		0.7		0.7	
I_I	入力リーク電流	制御入力 (DIR): $V_I = V_{CCA}$ または GND		0.65V～3.6V	0.65V～3.6V	-0.5	0.5	-1	1	μA
		データ入力 (Ax、Bx)、$V_I = V_{CCI}$ または GND		0.65V～3.6V	0.65V～3.6V	-4	4	-8	8	μA
I_{off}	部分的パワーダウン電流	A ポート: V_I または V_O = 0V～3.6V		0V	0V～3.6V	-4	4	-8	8	μA
		B ポート: V_I または V_O = 0V～3.6V		0V～3.6V	0V	-4	4	-8	8	
I_{CCA}	V_{CCA} の電源電流	$V_I = V_{CCI}$ または GND	I_O = 0	0.65V～3.6V	0.65V～3.6V		8		14	μA
				0V	3.6V	-2		-12		
				3.6V	0V		4		8	
I_{CCB}	V_{CCB} の電源電流	$V_I = V_{CCI}$ または GND	I_O = 0	0.65V～3.6V	0.65V～3.6V		8		14	μA
				0V	3.6V		4		8	
				3.6V	0V	-2		-12		
I_{CCA} + I_{CCB}	複合電源電流	$V_I = V_{CCI}$ または GND	I_O = 0	0.65V～3.6V	0.65V～3.6V		16		23	μA
C_i	制御入力 (DIR) 容量	V_I = 3.3V または GND		3.3V	3.3V		3.3		3.3	pF
C_{io}	データ I/O 容量	V_O = DC 1.65V +1MHz -16dBm 正弦波		3.3V	3.3V		5.4		5.4	pF

(1) V_{CCI} は入力ポートに関連付けられた V_{CC} です。
(2) V_{CCO} は出力ポートに関連付けられた V_{CC} です。

Copyright © 2024 Texas Instruments Incorporated

(3) 標準的なデータはすべて 25℃で取得されます。

Copyright © 2024 Texas Instruments Incorporated

5.6 スイッチング特性、V_{CCA} = 0.7 ± 0.05V

テスト回路と負荷については、図 5 と表 1 を参照してください。測定波形については、図 6、図 7、および図 8 を参照してください。

パラメータ		送信元	送信先	テスト条件	B ポート電源電圧 (V_{CCB})																単位
					0.7 ± 0.05V		0.8 ± 0.04V		0.9 ± 0.045V		1.2 ± 0.1V		1.5 ± 0.1V		1.8 ± 0.15V		2.5 ± 0.2V		3.3 ± 0.3V		
					最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	伝搬遅延	A	B	-40℃～85℃	0.5	170	0.5	115	0.5	84	0.5	50	0.5	50	0.5	56	0.5	71	0.5	106	ns
				-40℃～125℃	0.5	170	0.5	115	0.5	84	0.5	50	0.5	50	0.5	56	0.5	71	0.5	106	
		B	A	-40℃～85℃	0.5	170	0.5	149	0.5	122	0.5	83	0.5	79	0.5	78	0.5	77	0.5	76	
				-40℃～125℃	0.5	170	0.5	149	0.5	122	0.5	83	0.5	79	0.5	78	0.5	77	0.5	76	
t_{dis}	ディセーブル時間	DIR	A	-40℃～85℃	0.5	140	0.5	140	0.5	140	0.5	140	0.5	140	0.5	140	0.5	140	0.5	140	ns
				-40℃～125℃	0.5	140	0.5	140	0.5	140	0.5	140	0.5	140	0.5	140	0.5	140	0.5	140	
		DIR	B	-40℃～85℃	0.5	143	0.5	105	0.5	84	0.5	41	0.5	39	0.5	42	0.5	56	0.5	107	
				-40℃～125℃	0.5	143	0.5	105	0.5	84	0.5	41	0.5	39	0.5	42	0.5	56	0.5	107	
t_{en}	イネーブル時間	DIR	A	-40℃～85℃	0.5	311	0.5	311	0.5	311	0.5	311	0.5	311	0.5	311	0.5	311	0.5	311	ns
				-40℃～125℃	0.5	311	0.5	311	0.5	311	0.5	311	0.5	311	0.5	311	0.5	311	0.5	311	
		DIR	B	-40℃～85℃	0.5	306	0.5	247	0.5	216	0.5	186	0.5	182	0.5	183	0.5	194	0.5	228	
				-40℃～125℃	0.5	306	0.5	247	0.5	216	0.5	186	0.5	182	0.5	183	0.5	194	0.5	228	

Copyright © 2024 Texas Instruments Incorporated

5.7 スイッチング特性、V_{CCA} = 0.8 ± 0.04V

テスト回路と負荷については、図 5 と表 1 を参照してください。測定波形については、図 6、図 7、および図 8 を参照してください。

パラメータ		送信元	送信先	テスト条件	B ポート電源電圧 (V_{CCB})																単位
					0.7 ± 0.05V		0.8 ± 0.04V		0.9 ± 0.045V		1.2 ± 0.1V		1.5 ± 0.1V		1.8 ± 0.15V		2.5 ± 0.2V		3.3 ± 0.3V		
					最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	伝搬遅延	A	B	-40℃～85℃	0.5	150	0.5	94	0.5	63	0.5	33	0.5	28	0.5	27	0.5	28	0.5	34	ns
				-40℃～125℃	0.5	150	0.5	94	0.5	63	0.5	33	0.5	28	0.5	27	0.5	28	0.5	34	
		B	A	-40℃～85℃	0.5	115	0.5	94	0.5	76	0.5	50	0.5	41	0.5	40	0.5	38	0.5	38	
				-40℃～125℃	0.5	115	0.5	94	0.5	76	0.5	50	0.5	41	0.5	40	0.5	38	0.5	38	
t_{dis}	ディセーブル時間	DIR	A	-40℃～85℃	0.5	96	0.5	96	0.5	96	0.5	96	0.5	96	0.5	96	0.5	96	0.5	96	ns
				-40℃～125℃	0.5	96	0.5	96	0.5	96	0.5	96	0.5	96	0.5	96	0.5	96	0.5	96	
		DIR	B	-40℃～85℃	0.5	136	0.5	97	0.5	76	0.5	33	0.5	27	0.5	26	0.5	28	0.5	35	
				-40℃～125℃	0.5	136	0.5	97	0.5	76	0.5	33	0.5	27	0.5	26	0.5	28	0.5	35	
t_{en} (1)	イネーブル時間	DIR	A	-40℃～85℃	0.5	246	0.5	246	0.5	246	0.5	246	0.5	246	0.5	246	0.5	246	0.5	246	ns
				-40℃～125℃	0.5	246	0.5	246	0.5	246	0.5	246	0.5	246	0.5	246	0.5	246	0.5	246	
		DIR	B	-40℃～85℃	0.5	243	0.5	188	0.5	157	0.5	128	0.5	123	0.5	122	0.5	123	0.5	125	
				-40℃～125℃	0.5	243	0.5	188	0.5	157	0.5	128	0.5	123	0.5	122	0.5	123	0.5	125	

(1) イネーブル時間は、「イネーブル時間」セクションに示す式を使用して計算された値です。

Copyright © 2024 Texas Instruments Incorporated

5.8 スイッチング特性、V_{CCA} = 0.9 ± 0.045V

テスト回路と負荷については、図 5 と表 1 を参照してください。測定波形については、図 6、図 7、および図 8 を参照してください。

パラメータ		送信元	送信先	テスト条件	B ポート電源電圧 (V_{CCB})																単位
					0.7 ± 0.05V		0.8 ± 0.04V		0.9 ± 0.045V		1.2 ± 0.1V		1.5 ± 0.1V		1.8 ± 0.15V		2.5 ± 0.2V		3.3 ± 0.3V		
					最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	伝搬遅延	A	B	-40℃～85℃	0.5	122	0.5	76	0.5	51	0.5	23	0.5	18	0.5	16	0.5	15	0.5	17	ns
				-40℃～125℃	0.5	122	0.5	76	0.5	51	0.5	23	0.5	18	0.5	16	0.5	15	0.5	17	
		B	A	-40℃～85℃	0.5	84	0.5	63	0.5	51	0.5	39	0.5	28	0.5	24	0.5	21	0.5	21	
				-40℃～125℃	0.5	84	0.5	63	0.5	51	0.5	39	0.5	28	0.5	24	0.5	21	0.5	21	
t_{dis}	ディセーブル時間	DIR	A	-40℃～85℃	0.5	74	0.5	74	0.5	74	0.5	74	0.5	74	0.5	74	0.5	74	0.5	74	ns
				-40℃～125℃	0.5	74	0.5	74	0.5	74	0.5	74	0.5	74	0.5	74	0.5	74	0.5	74	
		DIR	B	-40℃～85℃	0.5	133	0.5	94	0.5	73	0.5	30	0.5	23	0.5	22	0.5	20	0.5	22	
				-40℃～125℃	0.5	133	0.5	94	0.5	73	0.5	31	0.5	24	0.5	22	0.5	20	0.5	23	
t_{en} (1)	イネーブル時間	DIR	A	-40℃～85℃	0.5	211	0.5	211	0.5	211	0.5	211	0.5	211	0.5	211	0.5	211	0.5	211	ns
				-40℃～125℃	0.5	211	0.5	211	0.5	211	0.5	211	0.5	211	0.5	211	0.5	211	0.5	211	
		DIR	B	-40℃～85℃	0.5	192	0.5	146	0.5	120	0.5	93	0.5	88	0.5	86	0.5	85	0.5	87	
				-40℃～125℃	0.5	192	0.5	146	0.5	120	0.5	93	0.5	88	0.5	86	0.5	85	0.5	87	

(1) イネーブル時間は、「イネーブル時間」セクションに示す式を使用して計算された値です。

Copyright © 2024 Texas Instruments Incorporated

5.9 スイッチング特性、V_{CCA} = 1.2 ± 0.1V

テスト回路と負荷については、図 5 と表 1 を参照してください。測定波形については、図 6、図 7、および図 8 を参照してください。

パラメータ		送信元	送信先	テスト条件	B ポート電源電圧 (V_{CCB})																単位
					0.7 ± 0.05V		0.8 ± 0.04V		0.9 ± 0.045V		1.2 ± 0.1V		1.5 ± 0.1V		1.8 ± 0.15V		2.5 ± 0.2V		3.3 ± 0.3V		
					最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	伝搬遅延	A	B	-40℃～85℃	0.5	84	0.5	51	0.5	38	0.5	15	0.5	10	0.5	9	0.5	7	0.5	8	ns
				-40℃～125℃	0.5	84	0.5	51	0.5	38	0.5	15	0.5	11	0.5	9	0.5	8	0.5	8	
		B	A	-40℃～85℃	0.5	50	0.5	33	0.5	23	0.5	15	0.5	12	0.5	10	0.5	8	0.5	7	
				-40℃～125℃	0.5	50	0.5	33	0.5	23	0.5	15	0.5	12	0.5	10	0.5	8	0.5	7	
t_{dis}	ディセーブル時間	DIR	A	-40℃～85℃	0.5	26	0.5	26	0.5	26	0.5	26	0.5	26	0.5	26	0.5	26	0.5	26	ns
				-40℃～125℃	0.5	27	0.5	27	0.5	27	0.5	27	0.5	27	0.5	27	0.5	27	0.5	27	
		DIR	B	-40℃～85℃	0.5	129	0.5	90	0.5	70	0.5	27	0.5	20	0.5	18	0.5	15	0.5	15	
				-40℃～125℃	0.5	129	0.5	90	0.5	71	0.5	28	0.5	21	0.5	19	0.5	16	0.5	16	
t_{en} (1)	イネーブル時間	DIR	A	-40℃～85℃	0.5	177	0.5	177	0.5	177	0.5	177	0.5	177	0.5	177	0.5	177	0.5	177	ns
				-40℃～125℃	0.5	177	0.5	177	0.5	177	0.5	177	0.5	177	0.5	177	0.5	177	0.5	177	
		DIR	B	-40℃～85℃	0.5	105	0.5	71	0.5	59	0.5	40	0.5	36	0.5	35	0.5	33	0.5	34	
				-40℃～125℃	0.5	105	0.5	71	0.5	59	0.5	41	0.5	37	0.5	36	0.5	34	0.5	35	

(1) イネーブル時間は、「イネーブル時間」セクションに示す式を使用して計算された値です。

Copyright © 2024 Texas Instruments Incorporated

5.10 スイッチング特性、V_{CCA} = 1.5 ± 0.1V

テスト回路と負荷については、図 5 と表 1 を参照してください。測定波形については、図 6、図 7、および図 8 を参照してください。

パラメータ		送信元	送信先	テスト条件	B ポート電源電圧 (V_{CCB})																単位
					0.7 ± 0.05V		0.8 ± 0.04V		0.9 ± 0.045V		1.2 ± 0.1V		1.5 ± 0.1V		1.8 ± 0.15V		2.5 ± 0.2V		3.3 ± 0.3V		
					最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	伝搬遅延	A	B	-40℃～85℃	0.5	79	0.5	41	0.5	28	0.5	12	0.5	9	0.5	7	0.5	6	0.5	6	ns
				-40℃～125℃	0.5	79	0.5	41	0.5	28	0.5	12	0.5	9	0.5	8	0.5	6	0.5	6	
		B	A	-40℃～85℃	0.5	50	0.5	28	0.5	18	0.5	10	0.5	9	0.5	8	0.5	6	0.5	5	
				-40℃～125℃	0.5	50	0.5	28	0.5	18	0.5	11	0.5	9	0.5	8	0.5	6	0.5	5	
t_{dis}	ディセーブル時間	DIR	A	-40℃～85℃	0.5	18	0.5	18	0.5	18	0.5	18	0.5	18	0.5	18	0.5	18	0.5	18	ns
				-40℃～125℃	0.5	19	0.5	19	0.5	19	0.5	19	0.5	19	0.5	19	0.5	19	0.5	19	
		DIR	B	-40℃～85℃	0.5	128	0.5	89	0.5	69	0.5	26	0.5	19	0.5	17	0.5	13	0.5	13	
				-40℃～125℃	0.5	128	0.5	89	0.5	70	0.5	27	0.5	20	0.5	18	0.5	14	0.5	14	
t_{en} (1)	イネーブル時間	DIR	A	-40℃～85℃	0.5	172	0.5	172	0.5	172	0.5	172	0.5	172	0.5	172	0.5	172	0.5	172	ns
				-40℃～125℃	0.5	172	0.5	172	0.5	172	0.5	172	0.5	172	0.5	172	0.5	172	0.5	172	
		DIR	B	-40℃～85℃	0.5	92	0.5	54	0.5	42	0.5	31	0.5	27	0.5	25	0.5	24	0.5	24	
				-40℃～125℃	0.5	92	0.5	54	0.5	42	0.5	31	0.5	28	0.5	26	0.5	25	0.5	25	

(1) イネーブル時間は、「イネーブル時間」セクションに示す式を使用して計算された値です。

Copyright © 2024 Texas Instruments Incorporated

5.11 スイッチング特性、V_{CCA} = 1.8 ± 0.15V

テスト回路と負荷については、図 5 と表 1 を参照してください。測定波形については、図 6、図 7、および図 8 を参照してください。

パラメータ		送信元	送信先	テスト条件	B ポート電源電圧 (V_{CCB})																単位
					0.7 ± 0.05V		0.8 ± 0.04V		0.9 ± 0.045V		1.2 ± 0.1V		1.5 ± 0.1V		1.8 ± 0.15V		2.5 ± 0.2V		3.3 ± 0.3V		
					最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	伝搬遅延	A	B	-40℃～85℃	0.5	78	0.5	40	0.5	24	0.5	10	0.5	8	0.5	7	0.5	5	0.5	5	ns
				-40℃～125℃	0.5	78	0.5	40	0.5	24	0.5	10	0.5	8	0.5	7	0.5	6	0.5	5	
		B	A	-40℃～85℃	0.5	56	0.5	27	0.5	16	0.5	9	0.5	7	0.5	7	0.5	5	0.5	4	
				-40℃～125℃	0.5	56	0.5	27	0.5	16	0.5	9	0.5	8	0.5	7	0.5	5	0.5	5	
t_{dis}	ディセーブル時間	DIR	A	-40℃～85℃	0.5	16	0.5	16	0.5	16	0.5	16	0.5	16	0.5	16	0.5	16	0.5	16	ns
				-40℃～125℃	0.5	17	0.5	17	0.5	17	0.5	17	0.5	17	0.5	17	0.5	17	0.5	17	
		DIR	B	-40℃～85℃	0.5	127	0.5	88	0.5	69	0.5	25	0.5	18	0.5	16	0.5	12	0.5	12	
				-40℃～125℃	0.5	127	0.5	88	0.5	70	0.5	26	0.5	19	0.5	17	0.5	13	0.5	13	
t_{en} (1)	イネーブル時間	DIR	A	-40℃～85℃	0.5	171	0.5	171	0.5	171	0.5	171	0.5	171	0.5	171	0.5	171	0.5	171	ns
				-40℃～125℃	0.5	171	0.5	171	0.5	171	0.5	171	0.5	171	0.5	171	0.5	171	0.5	171	
		DIR	B	-40℃～85℃	0.5	89	0.5	50	0.5	36	0.5	26	0.5	23	0.5	22	0.5	21	0.5	20	
				-40℃～125℃	0.5	89	0.5	50	0.5	36	0.5	27	0.5	24	0.5	23	0.5	22	0.5	21	

(1) イネーブル時間は、「イネーブル時間」セクションに示す式を使用して計算された値です。

Copyright © 2024 Texas Instruments Incorporated

5.12 スイッチング特性、V_{CCA} = 2.5 ± 0.2V

テスト回路と負荷については、図 5 と表 1 を参照してください。測定波形については、図 6、図 7、および図 8 を参照してください。

パラメータ		送信元	送信先	テスト条件	B ポート電源電圧 (V_{CCB})																単位
					0.7 ± 0.05V		0.8 ± 0.04V		0.9 ± 0.045V		1.2 ± 0.1V		1.5 ± 0.1V		1.8 ± 0.15V		2.5 ± 0.2V		3.3 ± 0.3V		
					最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	伝搬遅延	A	B	-40℃～85℃	0.5	77	0.5	38	0.5	21	0.5	8	0.5	6	0.5	5	0.5	5	0.5	4	ns
				-40℃～125℃	0.5	77	0.5	38	0.5	21	0.5	8	0.5	6	0.5	5	0.5	5	0.5	5	
		B	A	-40℃～85℃	0.5	71	0.5	28	0.5	15	0.5	7	0.5	6	0.5	5	0.5	5	0.5	4	
				-40℃～125℃	0.5	71	0.5	28	0.5	15	0.5	8	0.5	6	0.5	6	0.5	5	0.5	4	
t_{dis}	ディセーブル時間	DIR	A	-40℃～85℃	0.5	11	0.5	11	0.5	11	0.5	11	0.5	11	0.5	11	0.5	11	0.5	11	ns
				-40℃～125℃	0.5	12	0.5	12	0.5	12	0.5	12	0.5	12	0.5	12	0.5	12	0.5	12	
		DIR	B	-40℃～85℃	0.5	127	0.5	88	0.5	68	0.5	25	0.5	18	0.5	15	0.5	12	0.5	11	
				-40℃～125℃	0.5	127	0.5	88	0.5	69	0.5	26	0.5	19	0.5	16	0.5	12	0.5	12	
t_{en} (1)	イネーブル時間	DIR	A	-40℃～85℃	0.5	182	0.5	182	0.5	182	0.5	182	0.5	182	0.5	182	0.5	182	0.5	182	ns
				-40℃～125℃	0.5	182	0.5	182	0.5	182	0.5	182	0.5	182	0.5	182	0.5	182	0.5	182	
		DIR	B	-40℃～85℃	0.5	84	0.5	46	0.5	29	0.5	18	0.5	17	0.5	16	0.5	15	0.5	15	
				-40℃～125℃	0.5	84	0.5	46	0.5	29	0.5	19	0.5	18	0.5	17	0.5	16	0.5	16	

(1) イネーブル時間は、「イネーブル時間」セクションに示す式を使用して計算された値です。

Copyright © 2024 Texas Instruments Incorporated

5.13 スイッチング特性、V_{CCA} = 3.3 ± 0.3V

テスト回路と負荷については、図 5 と表 1 を参照してください。測定波形については、図 6、図 7、および図 8 を参照してください。

パラメータ		送信元	送信先	テスト条件	B ポート電源電圧 (V_{CCB})																単位
					0.7 ± 0.05V		0.8 ± 0.04V		0.9 ± 0.045V		1.2 ± 0.1V		1.5 ± 0.1V		1.8 ± 0.15V		2.5 ± 0.2V		3.3 ± 0.3V		
					最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値	
t_{pd}	伝搬遅延	A	B	-40℃～85℃	0.5	76	0.5	38	0.5	21	0.5	7	0.5	5	0.5	4	0.5	4	0.5	4	ns
				-40℃～125℃	0.5	76	0.5	38	0.5	21	0.5	7	0.5	5	0.5	5	0.5	4	0.5	4	
		B	A	-40℃～85℃	0.5	105	0.5	34	0.5	17	0.5	8	0.5	6	0.5	5	0.5	4	0.5	4	
				-40℃～125℃	0.5	105	0.5	34	0.5	17	0.5	8	0.5	6	0.5	5	0.5	5	0.5	4	
t_{dis}	ディセーブル時間	DIR	A	-40℃～85℃	0.5	10	0.5	10	0.5	10	0.5	10	0.5	10	0.5	10	0.5	10	0.5	10	ns
				-40℃～125℃	0.5	11	0.5	11	0.5	11	0.5	11	0.5	11	0.5	11	0.5	11	0.5	11	
		DIR	B	-40℃～85℃	0.5	128	0.5	88	0.5	68	0.5	24	0.5	17	0.5	15	0.5	11	0.5	11	
				-40℃～125℃	0.5	128	0.5	88	0.5	69	0.5	26	0.5	19	0.5	16	0.5	12	0.5	11	
t_{en} (1)	イネーブル時間	DIR	A	-40℃～85℃	0.5	218	0.5	218	0.5	218	0.5	218	0.5	218	0.5	218	0.5	218	0.5	218	ns
				-40℃～125℃	0.5	218	0.5	218	0.5	218	0.5	218	0.5	218	0.5	218	0.5	218	0.5	218	
		DIR	B	-40℃～85℃	0.5	83	0.5	45	0.5	28	0.5	17	0.5	15	0.5	14	0.5	14	0.5	14	
				-40℃～125℃	0.5	83	0.5	45	0.5	28	0.5	18	0.5	16	0.5	15	0.5	15	0.5	15	

(1) イネーブル時間は、「イネーブル時間」セクションに示す式を使用して計算された値です。

Copyright © 2024 Texas Instruments Incorporated

5.14 動作特性：T_A = 25℃

パラメータ		テスト条件	V_{CCA}	V_{CCB}	最小値	標準値	最大値	単位
C_{pdA}	トランシーバあたりの消費電力容量 (A から B)	CL = 0、RL = オープン f = 1MHz、tr = tf = 1ns	0.7V	0.7V		2.2		pF
			0.8V	0.8V		2.0		
			0.9V	0.9V		2.0		
			1.2V	1.2V		2.0		
			1.5V	1.5V		2.0		
			1.8V	1.8V		2.1		
			2.5V	2.5V		2.5		
			3.3V	3.3V		3.0		
	トランシーバあたりの消費電力容量 (B から A)	CL = 0、RL = オープン f = 1MHz、tr = tf = 1ns	0.7V	0.7V		10.6		pF
			0.8V	0.8V		10.7		
			0.9V	0.9V		10.6		
			1.2V	1.2V		10.8		
			1.5V	1.5V		11.1		
			1.8V	1.8V		12.2		
			2.5V	2.5V		15.9		
			3.3V	3.3V		19.6		
C_{pdB}	トランシーバあたりの消費電力容量 (A から B)	CL = 0、RL = オープン f = 1MHz、tr = tf = 1ns	0.7V	0.7V		10.6		pF
			0.8V	0.8V		10.7		
			0.9V	0.9V		10.6		
			1.2V	1.2V		10.8		
			1.5V	1.5V		11.1		
			1.8V	1.8V		12.2		
			2.5V	2.5V		15.8		
			3.3V	3.3V		19.3		
	トランシーバあたりの消費電力容量 (B から A)	CL = 0、RL = オープン f = 1MHz、tr = tf = 1ns	0.7V	0.7V		2.2		pF
			0.8V	0.8V		2.0		
			0.9V	0.9V		2.0		
			1.2V	1.2V		2.0		
			1.5V	1.5V		2.0		
			1.8V	1.8V		2.1		
			2.5V	2.5V		2.5		
			3.3V	3.3V		3.0		

Copyright © 2024 Texas Instruments Incorporated

5.15 代表的特性

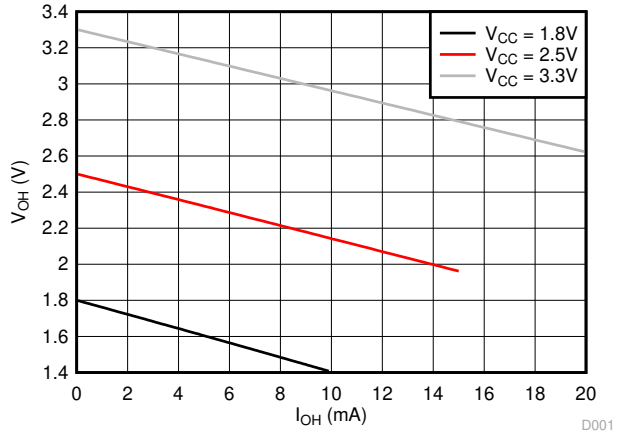


図 5-1. 標準 (T_A=25℃) 出力高電圧 (V_{OH}) とソース電流 (I_{OH}) との関係

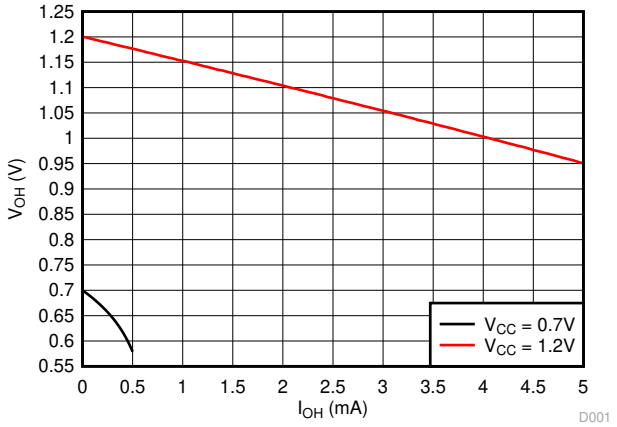


図 5-2. 標準 (T_A=25℃) 出力高電圧 (V_{OH}) とソース電流 (I_{OH}) との関係

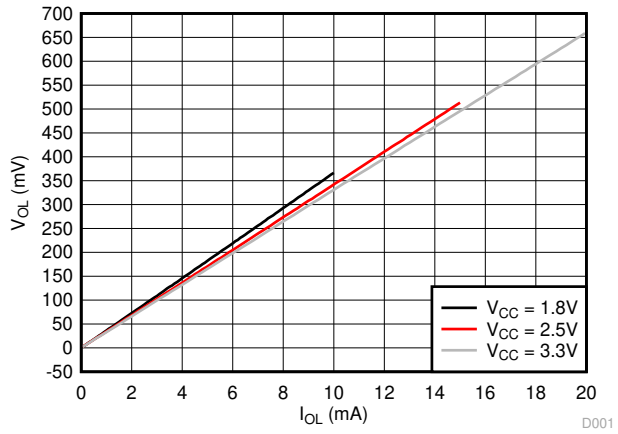


図 5-3. 標準 (T_A=25℃) 出力高電圧 (V_{OL}) とシンク電流 (I_{OL}) との関係

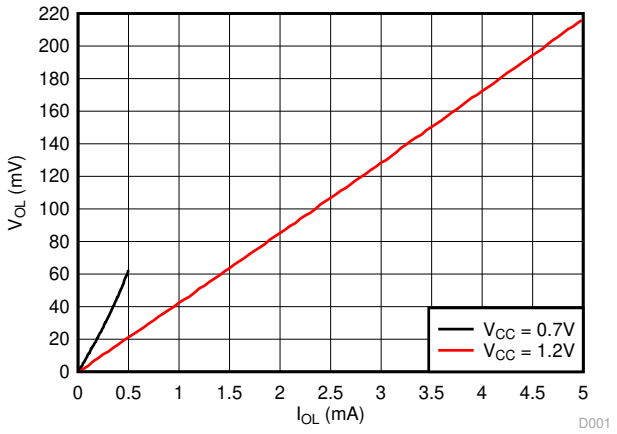


図 5-4. 標準 (T_A=25℃) 出力高電圧 (V_{OL}) とシンク電流 (I_{OL}) との関係

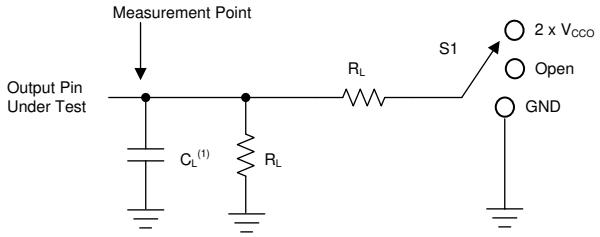
Copyright © 2024 Texas Instruments Incorporated

6 パラメータ測定情報

6.1 負荷回路および電圧波形

特に記述のない限り、すべての入力パルスは、以下の特性を持つジェネレータで生成されます。

- f = 1MHz
- Z_O = 50Ω
- dv/dt ≦ 1ns/V

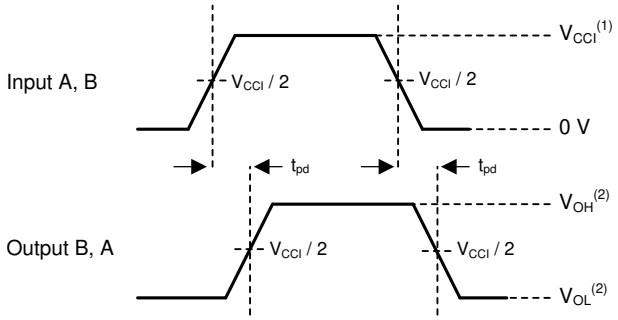


A. C_L にはプローブと治具の容量が含まれます。

図 6-1. 負荷回路

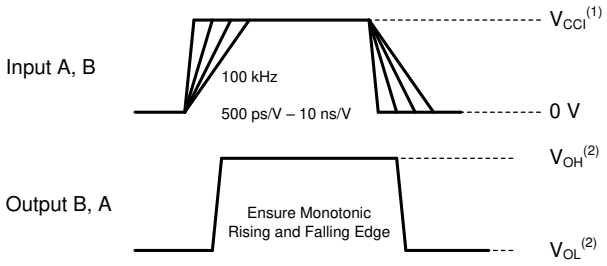
表 6-1. 負荷回路の条件

パラメータ		V_{CCO}	R_L	C_L	S_1	V_{TP}
Δt/Δv	入力遷移の立ち上がりまたは立ち下がりレート	0.65V～3.6V	1MΩ	15pF	オープン	該当なし
t_{pd}	伝搬 (遅延) 時間	1.1V～3.6V	2kΩ	15pF	オープン	該当なし
		0.65V～0.95V	20kΩ	15pF	オープン	該当なし
t_{en}、t_{dis}	イネーブル時間、ディセーブル時間	3V～3.6V	2kΩ	15pF	2 × V_{CCO}	0.3V
		1.65V～2.7V	2kΩ	15pF	2 × V_{CCO}	0.15V
		1.1V～1.6V	2kΩ	15pF	2 × V_{CCO}	0.1V
		0.65V～0.95V	20kΩ	15pF	2 × V_{CCO}	0.1V
t_{en}、t_{dis}	イネーブル時間、ディセーブル時間	3V～3.6V	2kΩ	15pF	GND	0.3V
		1.65V～2.7V	2kΩ	15pF	GND	0.15V
		1.1V～1.6V	2kΩ	15pF	GND	0.1V
		0.65V～0.95V	20kΩ	15pF	GND	0.1V



1. V_{CCI} は、入力ポートに関連付けられた電源ピンです。
2. V_{OH} と V_{OL} は、指定した R_L、C_L、S_1 で発生する標準出力電圧レベルです。

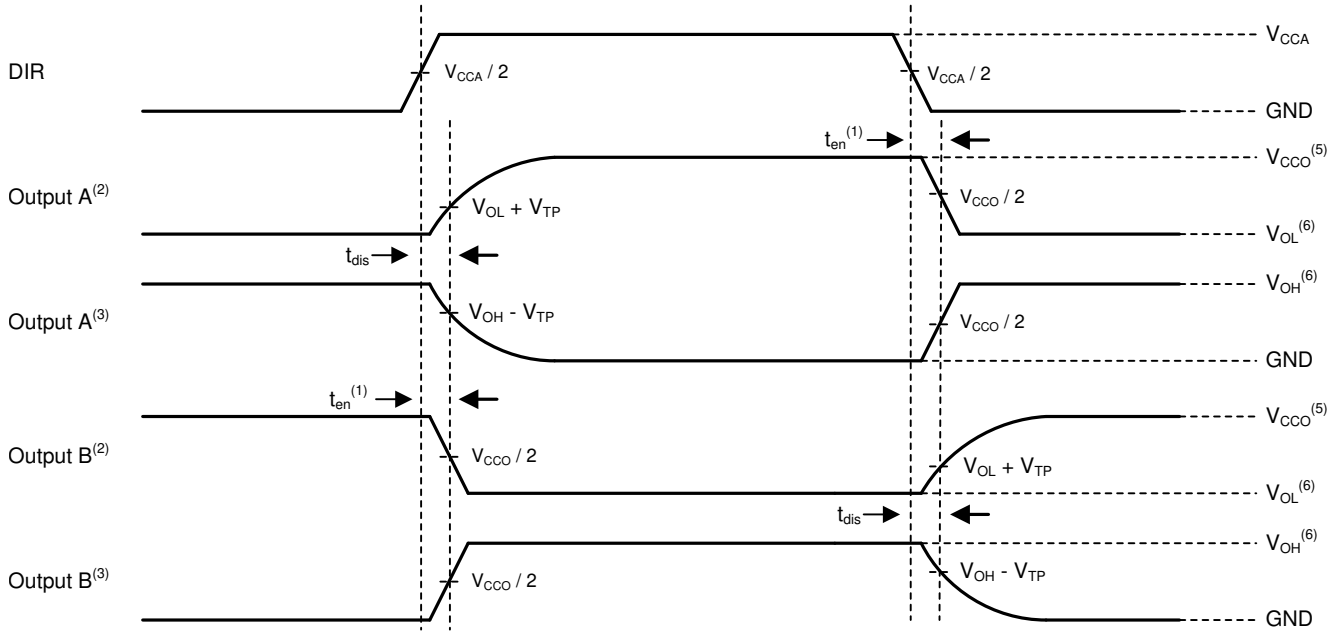
図 6-2. 伝搬遅延



1. V_{CCI} は、入力ポートに関連付けられた電源ピンです。
2. V_{OH} と V_{OL} は、指定した R_L、C_L、S_1 で発生する標準出力電圧レベルです。

図 6-3. 入力遷移の立ち上がりまたは立ち下がりレート

Copyright © 2024 Texas Instruments Incorporated



A. 説明用です。イネーブル時間は、「アプリケーション情報」セクションに記載されている計算式です。
B. 入力が有効なロジック Low に駆動されたときの出力波形。
C. 入力が有効なロジック High に駆動されたときの出力波形。
D. V_{CCI} は、入力ポートに関連付けられた電源ピンです。
E. V_{CCO} は、出力ポートに関連付けられた電源ピンです。
F. V_{OH} と V_{OL} は、指定した R_L、C_L、S_1 における標準出力電圧レベルです。

図 6-4. イネーブル時間とディセーブル時間

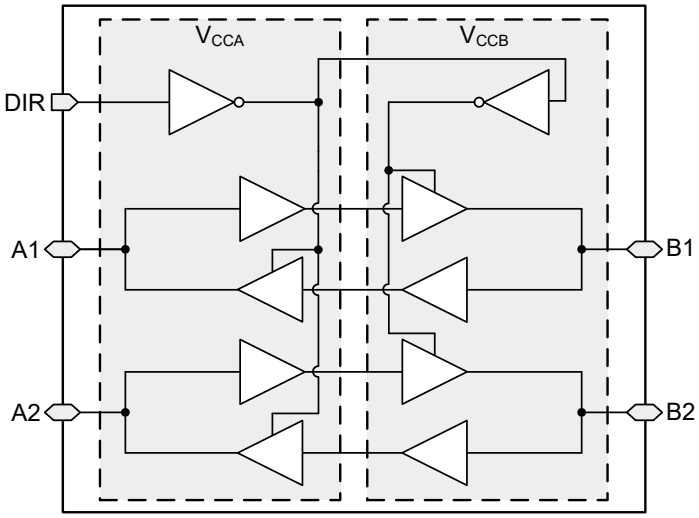
Copyright © 2024 Texas Instruments Incorporated

7 詳細説明

7.1 概要

SN74AXC2T45 は、2 ビット、デュアル電源、非反転双方向電圧レベル変換デバイスです。Ax ピンおよび DIR ピンは V_{CCA} ロジック レベルを基準とし、Bx ピンは V_{CCB} ロジック レベルを基準としています。A ポートは 0.65V～3.6V の範囲の I/O 電圧を受け入れ、B ポートは 0.65V～3.6V の範囲の I/O 電圧を受け入れることができます。DIR が High のときは A から B へ、DIR が Low のときは B から A へデータが転送されます。制御ロジックの動作の概要については、セクション 7.4 を参照してください。

7.2 機能ブロック図



7.3 機能説明

7.3.1 標準 CMOS 入力

標準 CMOS 入力はハイ インピーダンスであり、通常はセクション 5.5 に示されている入力容量と並列の抵抗としてモデル化されます。ワースト ケースの抵抗は、セクション 5.1 に示されている最大入力電圧と、セクション 5.5 に示されている最大入力リーク電流からオームの法則 (R = V ÷ I) を使用して計算されます。

入力に印加する信号は、過剰な消費電流と発振を避けるため、セクション 5.3 の Δt/Δv で定義されているように、高速エッジ レートを維持する必要があります。低速またはノイズの多い入力信号が必要な場合は、シュミット トリガ入力を備えたデバイスを使用して、標準 CMOS 入力の前に入力信号を調整する必要があります。

7.3.2 バランスのとれた高駆動能力の CMOS プッシュプル出力

バランスのとれた出力により、このデバイスは同程度の電流をシンクおよびソースすることができます。このデバイスは高駆動能力を備えており、軽負荷に高速エッジが生成されるため、リンギングを防ぐために配線と負荷の条件を考慮する必要があります。さらに、このデバイスの出力は、デバイスを損傷することなく維持できる以上に大きな電流を駆動することができます。セクション 5.1 で定義されている電気的および熱的制限を常に順守してください。

7.3.3 部分的パワーダウン (I_{off})

デバイスがパワーダウンすると、このデバイスの入力と出力は高インピーダンス状態に入り、デバイスへの電流の逆流が抑止されます。デバイス上の任意の入力や出力との間の最大リーケージは、セクション 5.5 の I_{off} で規定されます。

7.3.4 V_{CC} 絶縁機能

どちらかの電源が 100mV 未満の場合、このデバイスの入力と出力はハイ インピーダンス状態に移行します。

Copyright © 2024 Texas Instruments Incorporated

7.3.5 過電圧許容入力

このデバイスへの入力信号は、セクション 5.3 に記載されている最大入力電圧値を下回っている限り、電源電圧以上で駆動できます。

7.3.6 グリッチの発生しない電源シーケンシング

どちらの電源レールも、I/O にグリッチを発生させることなく任意の順番で電源をオンまたはオフにできます (つまり、V_{CC} を Low に保持する必要がある場合に、出力が誤って V_{CC} に遷移します)。この性質のグリッチは、周辺装置から有効なデータ ビットと誤って解釈される可能性があり、周辺装置のデバイス リセットやデバイス構成を誤ってトリガしたり、周辺装置のデータを誤って初期化する可能性もあります。AXC ファミリのレベル トランスレータの電源オン時のグリッチ性能の詳細については、『AXC レベル トランスレータによるグリッチ フリーの電源シーケンス』アプリケーション レポートを参照してください。

7.3.7 負のクランプ ダイオード

このデバイスの入力と出力には、図 7-1 に示すように負のクランプ ダイオードがあります。

注意

「絶対最大定格」表に規定されている値を超える電圧は、デバイスに損傷を与える可能性があります。入力と出力のクランプ電流の定格を順守しても、入力の負の電圧定格と出力の電圧定格を超えることがあります。

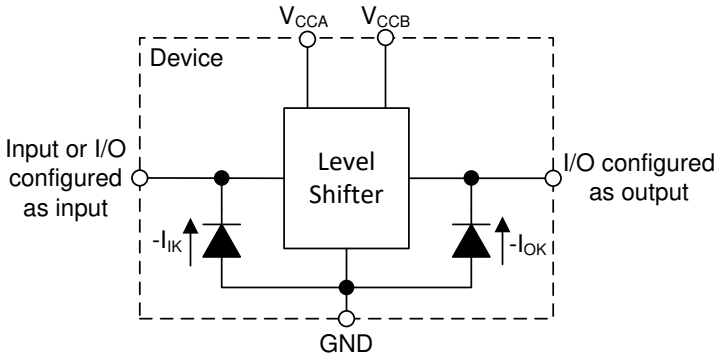


図 7-1. 各入力と出力に対するクランプ ダイオードの電気的配置

7.3.8 フル構成可能なデュアル レール設計

V_{CCA} ピンと V_{CCB} ピンはどちらも 0.65V～3.6V の任意の電圧で供給できるため、このデバイスは任意の電圧ノード間 (0.7V、0.8V、0.9V、1.2V、1.8V、2.5V、および 3.3V) での変換に適しています。

7.3.9 スタティック プルダウン抵抗内蔵の I/O

I/O のフローティング入力を防止するため、このデバイスのすべてのデータ I/O には標準で 71kΩ の弱いプルダウンが内蔵されています。この機能により、出力の不安定性や消費電流の増加を心配することなく、すべての入力をフローティングのままにできます。これにより、すべてのチャネルが使用されるわけではない、または Low に固定する必要があるアプリケーションで、外付け部品数を減らすこともできます。外付けのプルアップが必要な場合、内蔵の 71kΩ のプルダウンとの競合を避けるため、7kΩ 以上にはしないでください。

7.3.10 高速変換をサポート

SN74AXC2T45 デバイスは、高データ レートのアプリケーションをサポートできます。信号が 1.8V から 3.3V に変換された場合、変換された信号のデータ レートは最大 380Mbps になります。

Copyright © 2024 Texas Instruments Incorporated

7.4 デバイスの機能モード

表 7-1. 機能表(1)

制御入力	ポートのステータス		動作
DIR	A ポート	B ポート	
L	出力 (イネーブル)	入力 (ハイ インピーダンス)	B データを A バスへ
H	入力 (ハイ インピーダンス)	出力 (イネーブル)	A データを B バスへ

(1) データ I/O の入力回路は常にアクティブです。

Copyright © 2024 Texas Instruments Incorporated

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

SN74AXC2T45 デバイスは、相互に異なるインターフェイス電圧で動作するデバイスまたはシステムのインターフェイスのレベル変換アプリケーションで使用できます。SN74AXC2T45 デバイスは、プッシュプル ドライバがデータ I/O に接続されているアプリケーションでの使用に最適です。デバイスが信号を 1.8V から 3.3V に変換すると、最大データ レートは 380Mbps まで可能になります。

図 8-1 に、SN74AXC2T45 デバイスを使用して CPU からの低電圧誤差信号を高電圧信号に変換し、システム コントローラの入力を適切に駆動するアプリケーション例を示します。その結果、過熱や他の致命的なプロセッサ エラーなどの CPU エラーをシステムに警告できます。

8.1.1 イネーブル時間

以下の式を使用して、SN74AXC2T45 のイネーブル時間を計算します。

$$t_{A_en}\text{ (DIR から A)} = t_{dis}\text{ (DIR から B)} + t_{pd}\text{ (B から A)} \quad (1)$$

$$t_{B_en}\text{ (DIR から A)} = t_{dis}\text{ (DIR から A)} + t_{pd}\text{ (A から B)} \quad (2)$$

双方向アプリケーションでは、これらのイネーブル時間によって、出力が想定されるまでに DIR ビットが切り替わる時間からの最大遅延時間が得られます。たとえば、SN74AXC2T45 が最初に A から B に送信しており、その後に DIR ビットが切り替わる場合、デバイスの B ポートはそれが入力として指定される前にディセーブル (t_{dis}) にする必要があります。B ポートがディセーブルになると、このポートに印加されていた入力信号は、指定の伝搬遅延 (t_{pd}) を経過した後に対応する A ポートで確認できるようになります。バスの競合を回避するため、出力ポートがディセーブルになる前 (t_{dis} の最大値) に入力信号を印加しないように注意してください。

8.2 代表的なアプリケーション

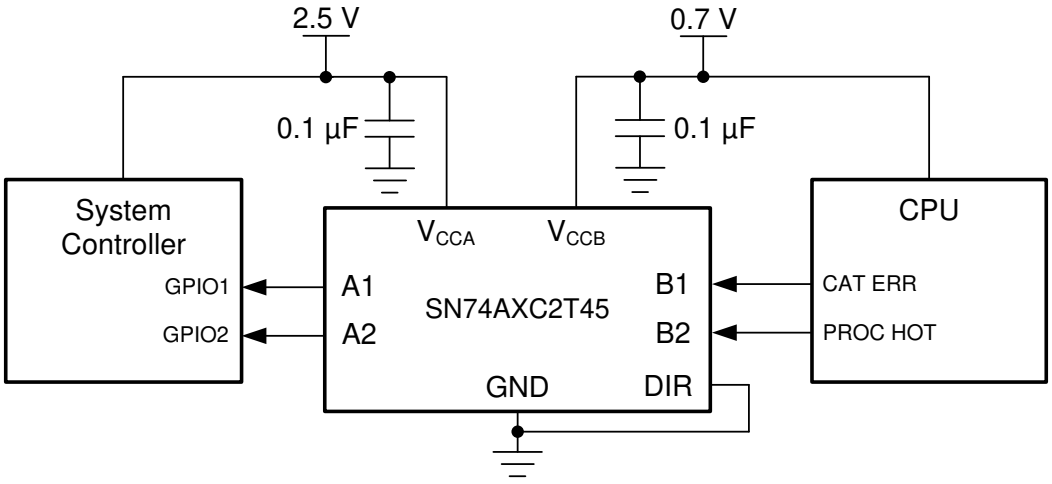


図 8-1. プロセッサ エラー アプリケーション

Copyright © 2024 Texas Instruments Incorporated

8.2.1 設計要件

この設計例では、表 8-1 に記載されているパラメータを使用します。

表 8-1. 設計パラメータ

設計パラメータ	例の値
入力電圧範囲	0.65V～3.6V
出力電圧範囲	0.65V～3.6V

8.2.2 詳細な設計手順

設計プロセスを開始するには、以下を決定する必要があります。

- 入力電圧範囲
  - SN74AXC2T45 デバイスを駆動している電源電圧を使用して、入力電圧範囲を決定します。有効なロジック High の場合、値は入力ポートのハイレベル入力電圧 (V_{IH}) を超える必要があります。有効なロジック Low の場合、値は入力ポートのローレベル入力電圧 (V_{IL}) 未満である必要があります。
- 出力電圧範囲
  - SN74AXC2T45 デバイスが駆動している電源電圧を使用して、出力電圧範囲を決定します。

8.2.3 アプリケーション曲線

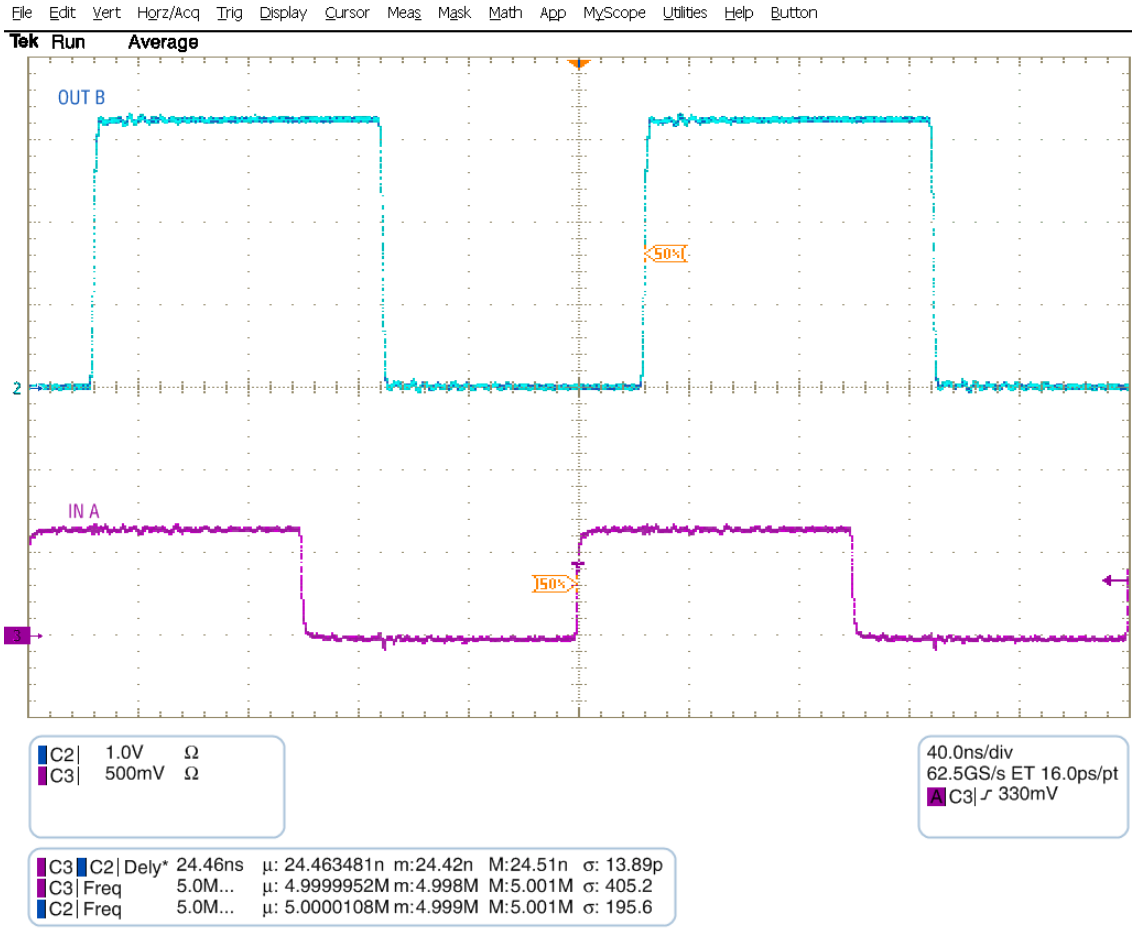


図 8-2. 2.5MHz での昇圧変換 (0.7V から 3.3V)

8.3 電源に関する推奨事項

GND ピンには最初に必ずグランド リファレンス電圧を印加してください。このデバイスは、グリッチの発生しない電源シーケンシング用に設計されており、ランプの順序やランプ レートなどの電源シーケンシング要件はありません。

このデバイスはさまざまな電源シーケンシング手法を考慮して設計されており、ダウンストリーム デバイスの意図しないトリガ防止に役立ちます。AXC ファミリのレベル トランスレータの電源オン時のグリッチ性能の詳細については、『AXC レベル トランスレータによるグリッチ フリーの電源シーケンス』アプリケーション レポートを参照してください。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

デバイスの信頼性を確保するため、一般的なプリント基板レイアウトのガイドラインに従うことを推奨します。

- 電源ピンにバイパス コンデンサを使用し、デバイスのできる限り近くに配置します。0.1µF のコンデンサを推奨しますが、バイパス コンデンサとして 1µF と 0.1µF のコンデンサを並列に使用することで、過渡性能を向上させることができます。
- 過度の負荷を避けるため、短い配線長を使用してください。

8.4.2 レイアウト例

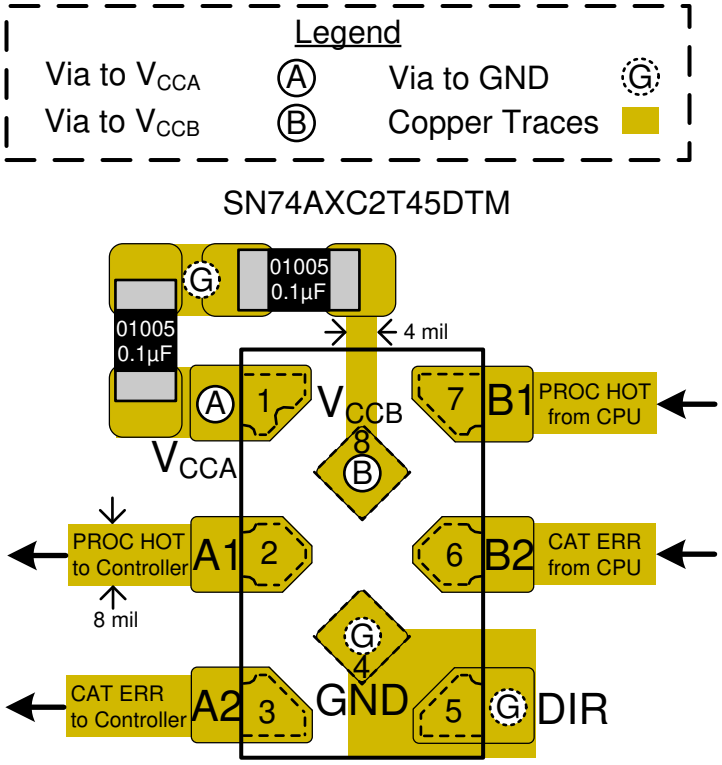


図 8-3. SN74AXC2T45DTM のレイアウト例

Copyright © 2024 Texas Instruments Incorporated

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『低速またはフローティング CMOS 入力の影響』アプリケーション レポート
- テキサス・インスツルメンツ、『AXC デバイス ファミリの電源シーケンス』アプリケーション レポート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (June 2021) to Revision D (January 2024)	Page
• 「スタティック プルダウン抵抗を内蔵した I/O」セクションを追加	21

Changes from Revision B (January 2020) to Revision C (June 2021)	Page
• 文書全体にわたって表、図、相互参照の採番方法を更新	1
• 「イネーブル時間」セクションを更新	24

Changes from Revision A (December 2019) to Revision B (January 2020)	Page
• データシートに DCU および DCT パッケージを追加	1

Copyright © 2024 Texas Instruments Incorporated

Changes from Revision * (August 2019) to Revision A (December 2019) **Page**

- 「事前情報」から「量産データ」に変更 1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2024 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
SN74AXC2T45DCTR	ACTIVE	SM8	DCT	8	3000	RoHS & Green	NIPDAU | SN	Level-1-260C-UNLIM	-40 to 125	(1H6, 2W7T) G	Samples
SN74AXC2T45DCUR	ACTIVE	VSSOP	DCU	8	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-40 to 125	22HT	Samples
SN74AXC2T45DTMR	ACTIVE	X2SON	DTM	8	5000	RoHS & Green	NIPDAU | NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	1FP	Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74AXC2T45 :

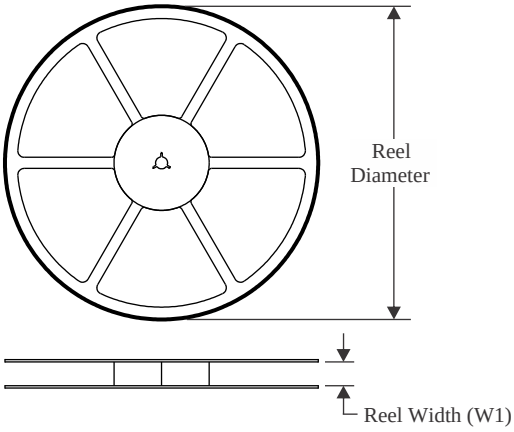
- Automotive : SN74AXC2T45-Q1

NOTE: Qualified Version Definitions:

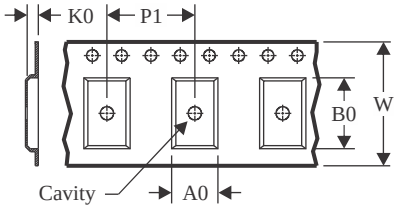
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

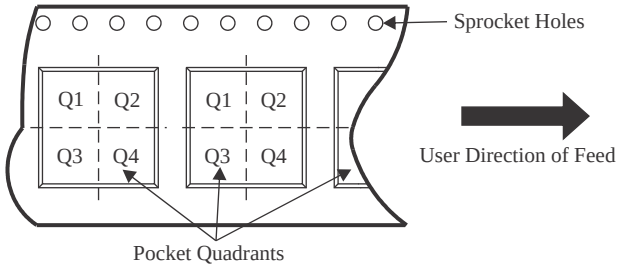


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

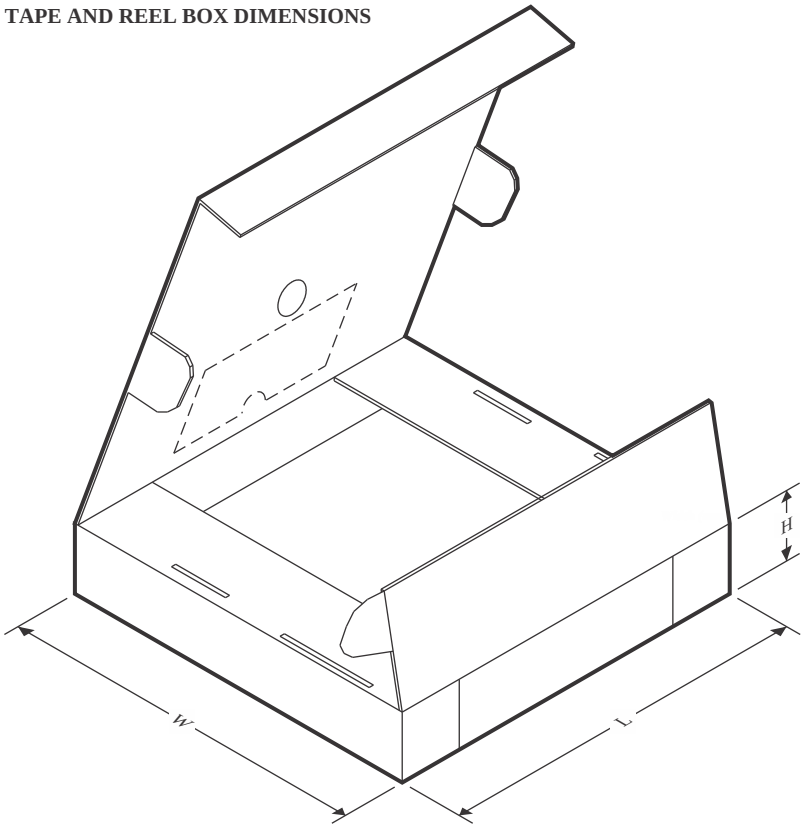
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
SN74AXC2T45DCTR	SM8	DCT	8	3000	180.0	12.4	3.15	4.35	1.55	4.0	12.0	Q3
SN74AXC2T45DCTR	SM8	DCT	8	3000	177.8	12.4	3.45	4.4	1.45	4.0	12.0	Q3
SN74AXC2T45DCUR	VSSOP	DCU	8	3000	178.0	9.0	2.25	3.35	1.05	4.0	8.0	Q3
SN74AXC2T45DTMR	X2SON	DTM	8	5000	180.0	9.5	0.93	1.49	0.43	2.0	8.0	Q1
SN74AXC2T45DTMR	X2SON	DTM	8	5000	178.0	8.4	0.93	1.49	0.43	2.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

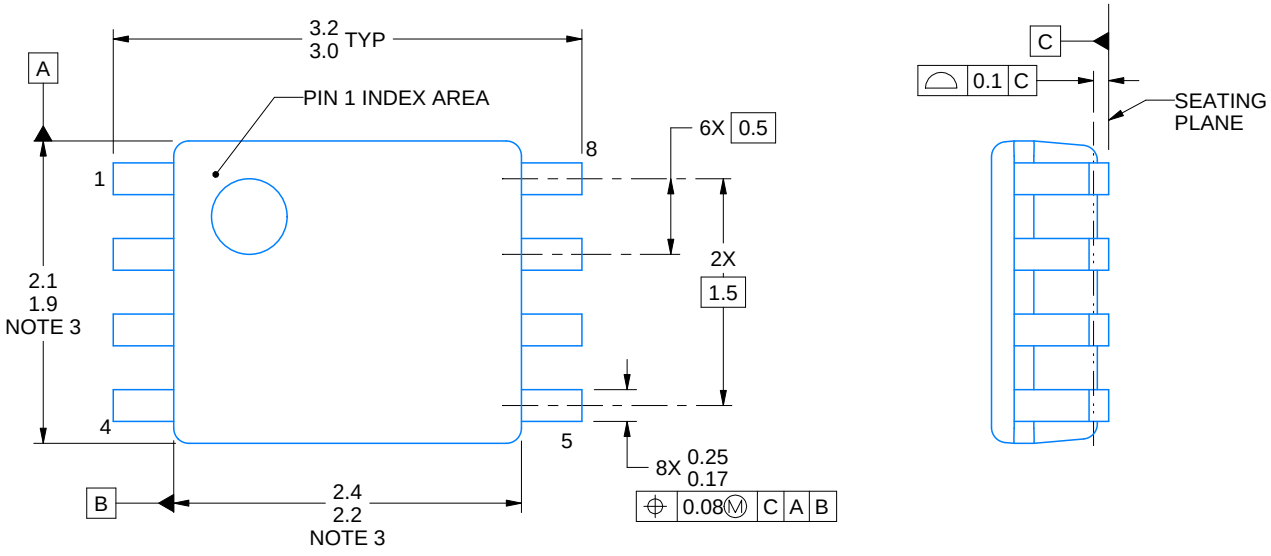
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
SN74AXC2T45DCTR	SM8	DCT	8	3000	190.0	190.0	30.0
SN74AXC2T45DCTR	SM8	DCT	8	3000	183.0	183.0	20.0
SN74AXC2T45DCUR	VSSOP	DCU	8	3000	180.0	180.0	18.0
SN74AXC2T45DTMR	X2SON	DTM	8	5000	189.0	185.0	36.0
SN74AXC2T45DTMR	X2SON	DTM	8	5000	205.0	200.0	33.0

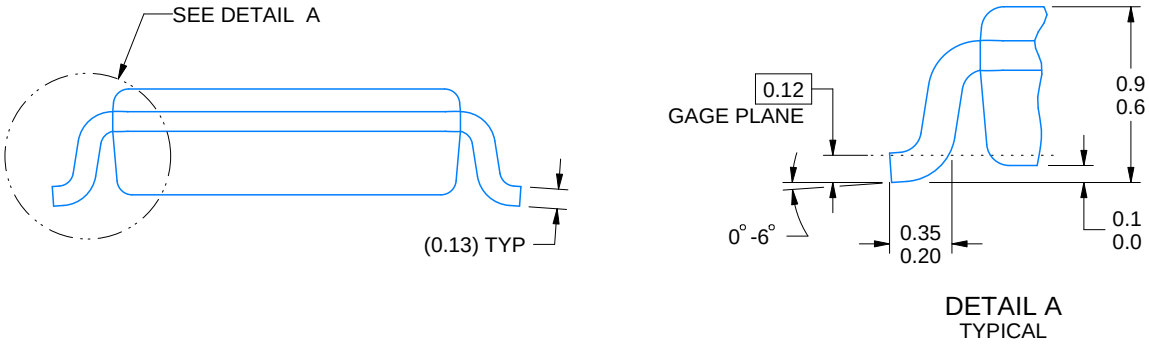
DCU0008A

PACKAGE OUTLINE

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE

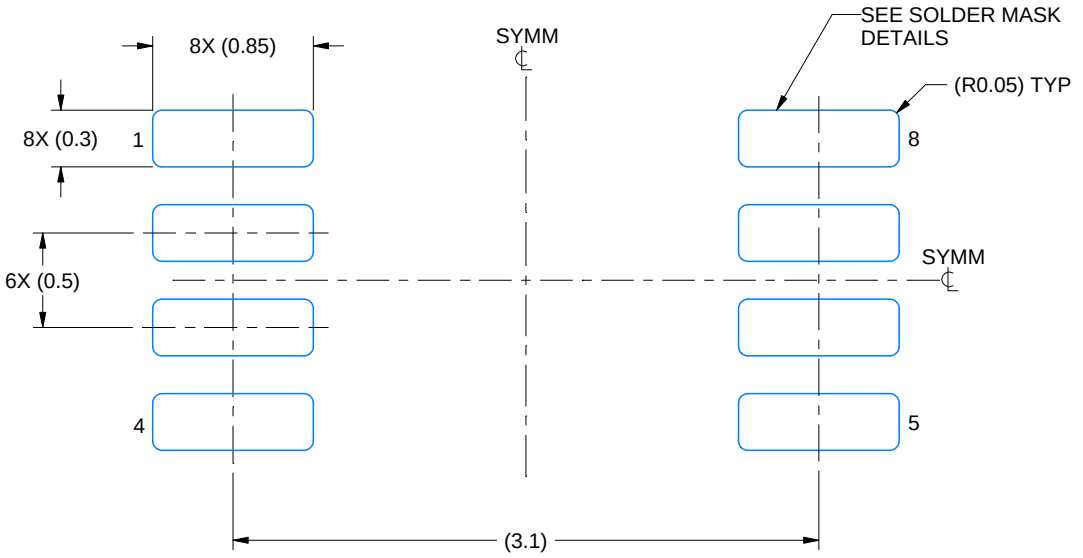




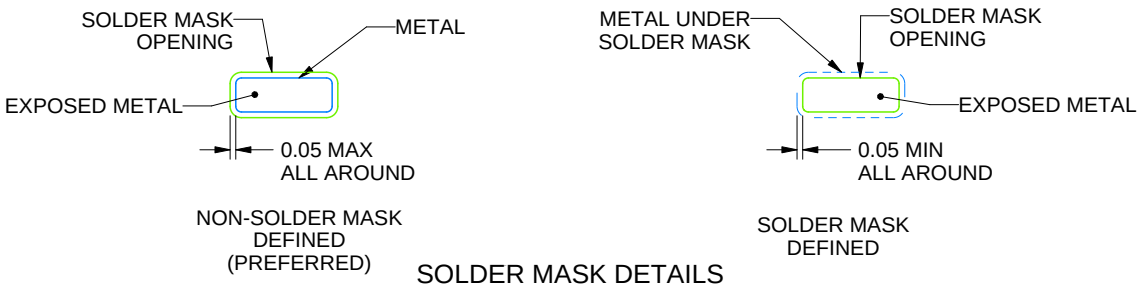
4225266/A 09/2014

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-187 variation CA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 25X



SOLDER MASK DETAILS

4225266/A 09/2014

NOTES: (continued)

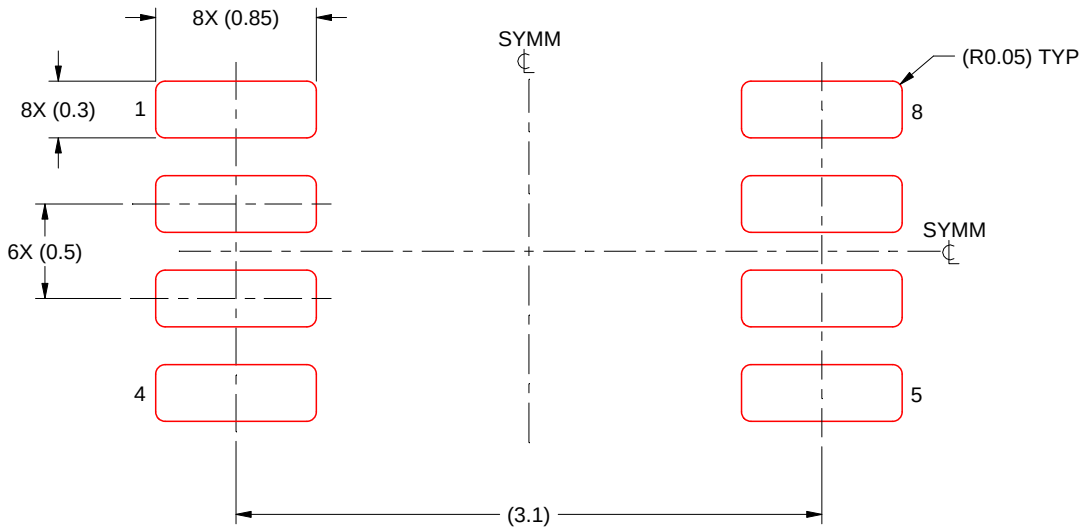
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DCU0008A

VSSOP - 0.9 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 25X

4225266/A 09/2014

NOTES: (continued)

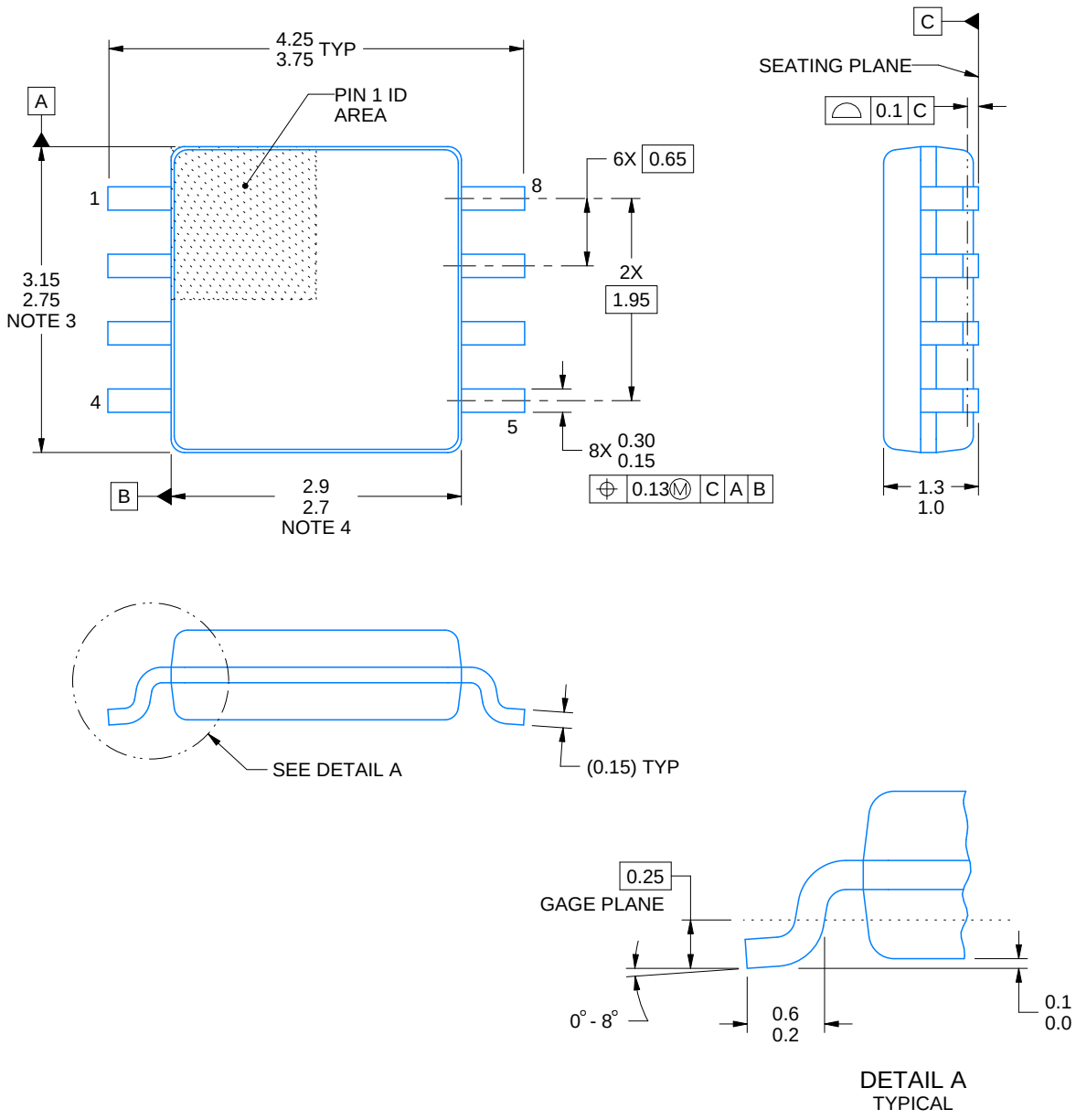
7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

PACKAGE OUTLINE

DCT0008A

SSOP - 1.3 mm max height

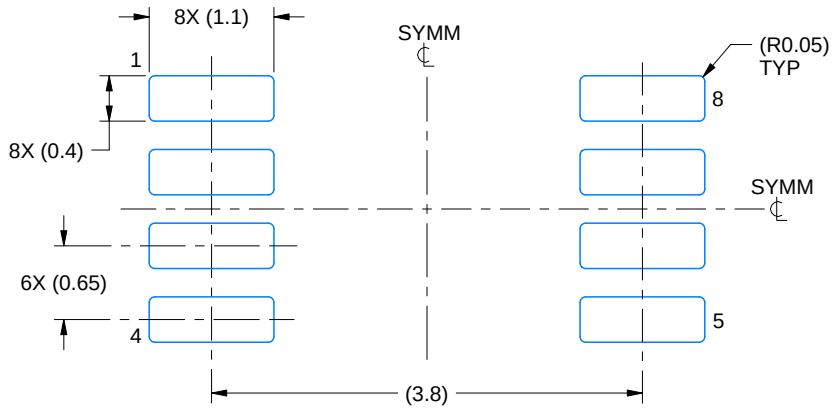
SMALL OUTLINE PACKAGE



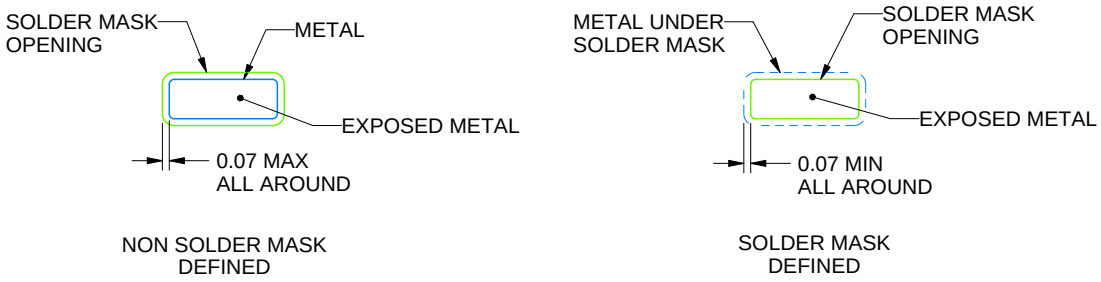
4220784/C 06/2021

NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X

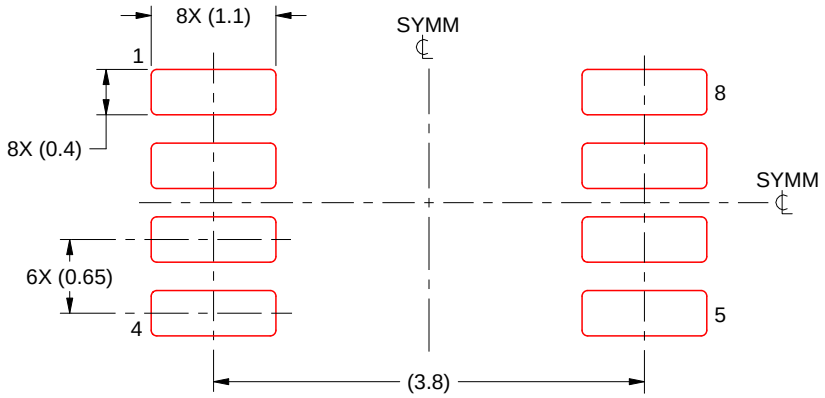


SOLDER MASK DETAILS

4220784/C 06/2021

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

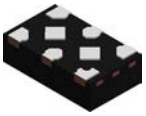


SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4220784/C 06/2021

NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

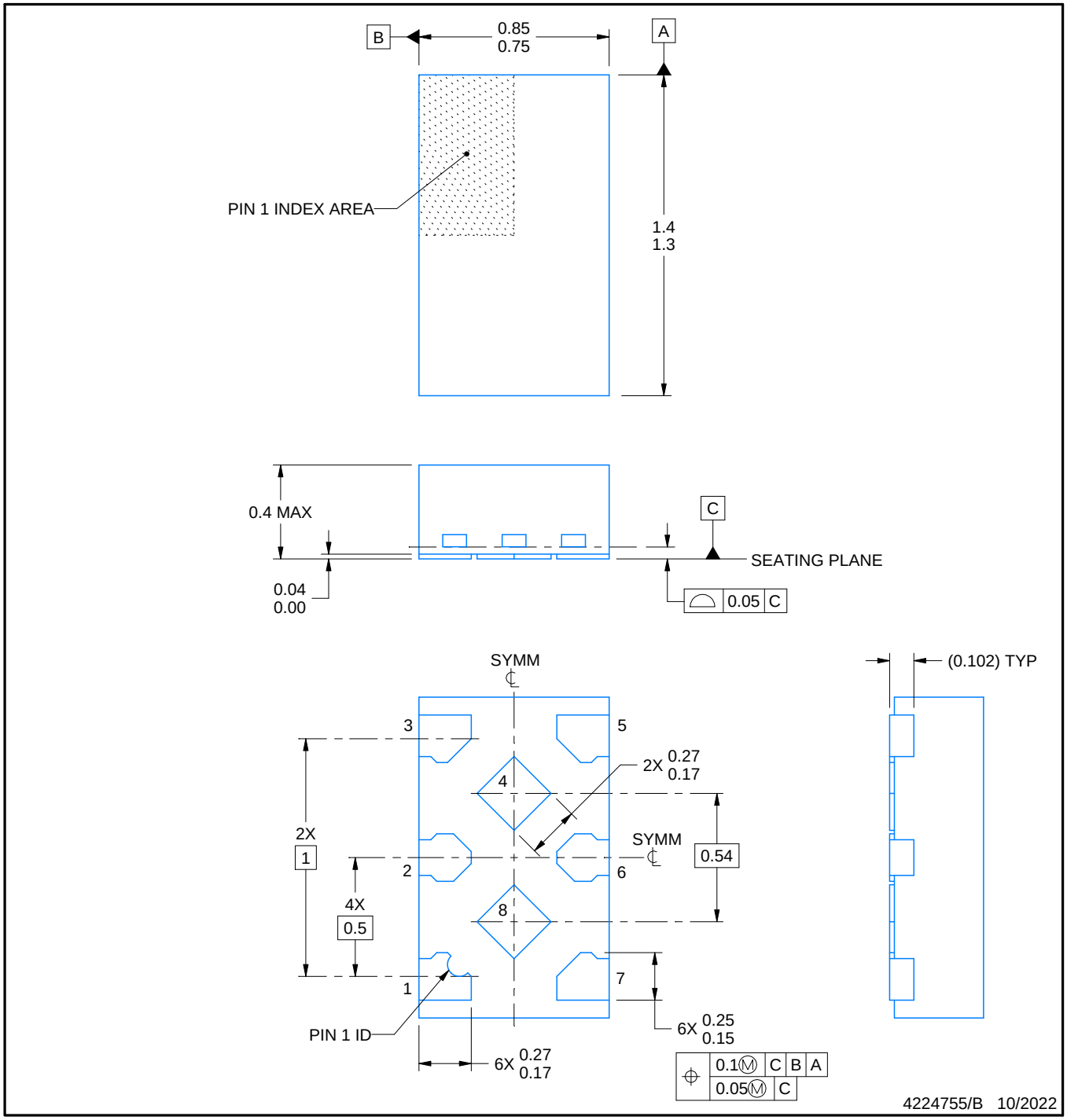


PACKAGE OUTLINE

DTM0008A

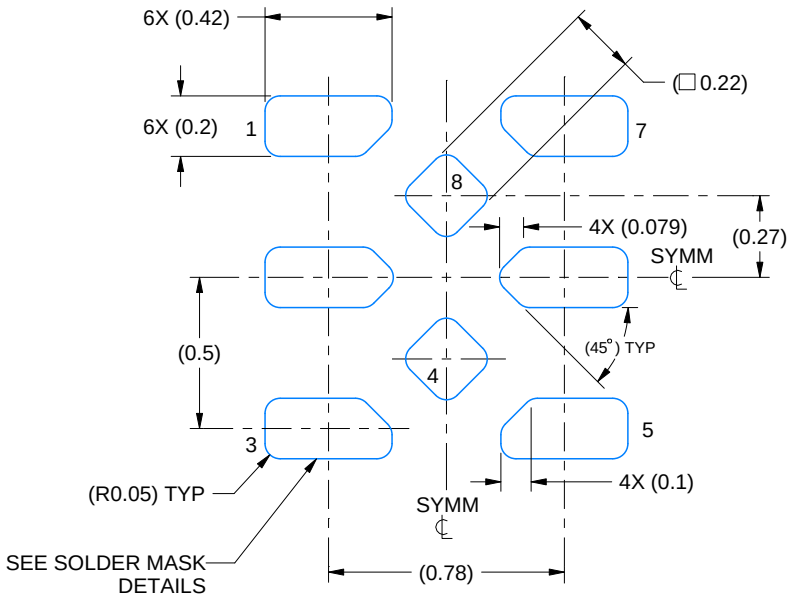
X2SON - 0.4 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad(s) must be soldered to the printed circuit board for thermal and mechanical performance.



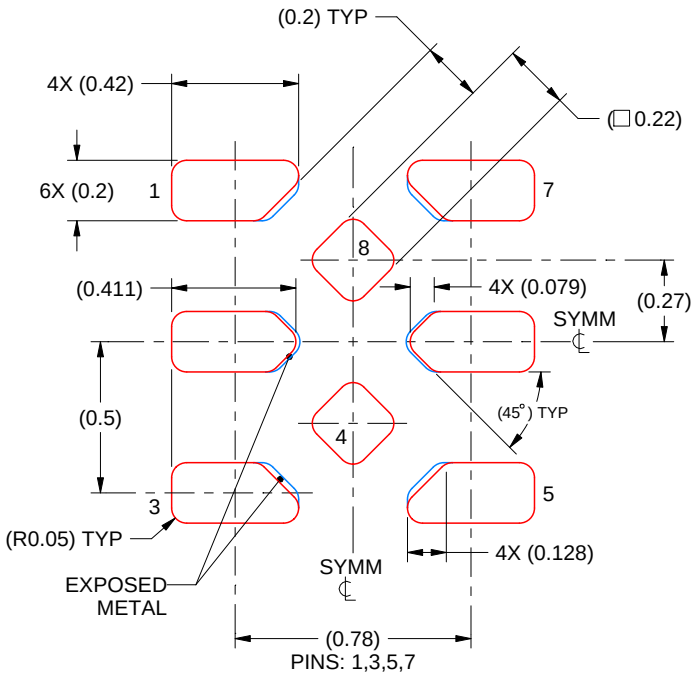
LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:40X

SOLDER MASK DETAILS

4224755/B 10/2022

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).



SOLDER PASTE EXAMPLE

BASED ON 0.075 mm THICK STENCIL

SCALE: 40X

4224755/B 10/2022

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス· デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated