

TPS61299-Q1 95nA 静止電流、5.5V 昇圧コンバータ、 入力電流制限および高速過渡性能

1 特長

- AEC-Q100 認定済み :
 - デバイス温度グレード 1 : 動作時周囲温度範囲 : -40°C ~ +125°C
- 機能安全対応
 - 機能安全準拠のシステム設計に役立つ資料を利用可能
- 入力電圧範囲 : 0.5V ~ 5.5V
- スタートアップ時の最低入力電圧 : 0.7V
- 信号 $V_{IN} > 0.7V$ で入力動作電圧の最小値が 150mV
- 出力電圧範囲 : 1.8V ~ 5.5V の VSEL ピンで出力電圧を選択
- 平均入力電流制限 : 1.2A
- VOUT からの静止電流 : 95nA (代表値)
- VIN および SW からのシャットダウン電流 : 60nA (代表値)
- $V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 10\mu A$ で最大 91% の効率
- $V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 200mA$ で最大 94% の効率
- EN Low で完全な切断
- PFM/PWM モードの自動遷移
- $V_{IN} > V_{OUT}$ での自動パススルー
- 出力 SCP およびサーマルシャットダウン保護機能
- SOT563 パッケージ (1.6mm x 1.6mm)

2 アプリケーション

- 車載用インフォテインメントおよびクラスタ
- 車載テール ライト
- 先進運転支援システム (ADAS)

3 概要

TPS61299-Q1 は、95nA の超低静止電流と平均入力電流制限を備えた同期整流式昇圧コンバータです。このデバイスは、アルカリ バッテリーとコイン セル バッテリーを搭載したポータブル機器向けの電源ソリューションを提供します。このデバイスは軽負荷条件で高い効率を実現し、長い動作時間を実現します。また、平均入力電流制限により、大電流でのバッテリー放電を防止できます。

TPS61299-Q1 は、0.5V ~ 5.5V の広い入力電圧レンジと 1.8V ~ 5.5V の出力電圧範囲に対応しています。このデバイスの平均入力電流制限は 1.2A です。1.2A の電流制限を持つ TPS61299-Q1 は、3V から 5V への変換時に最大 500mA の出力電流をサポートし、200mA の負荷時に約 94% の効率を達成します。

TPS61299-Q1 は、出力電圧が 4.5V、5V、または 5.5V 時の高速負荷過渡性能をオプションで備えています。

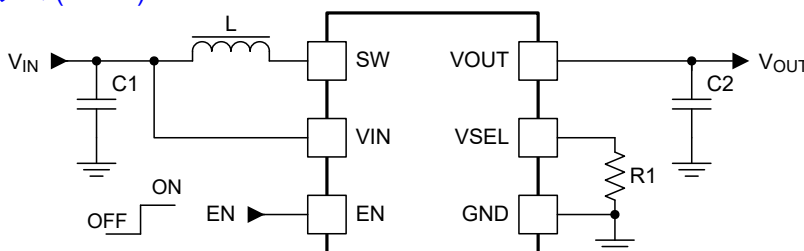
TPS61299-Q1 は、ディセーブル時の完全なシャットダウン機能をサポートしています。

TPS61299-Q1 は、1.6mm x 1.6mm SOT563 パッケージで供給され、非常に小型のソリューション サイズを実現します。

製品情報

部品番号	パッケージ (1)	本体サイズ (公称)
TPS61299-Q1	SOT563	1.6mm x 1.6mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



アプリケーション概略図



目次

1 特長.....	1	7.2 代表的なアプリケーション：高速モードでのリチウムイオン バッテリから 5V への昇圧コンバータ.....	15
2 アプリケーション.....	1	7.3 代表的なアプリケーション：通常モードでのリチウムイオン バッテリから 5V への昇圧コンバータ.....	20
3 概要.....	1	7.4 電源に関する推奨事項.....	23
4 ピン構成および機能.....	3	7.5 レイアウト.....	23
5 仕様.....	4	8 デバイスおよびドキュメントのサポート.....	25
5.1 絶対最大定格.....	4	8.1 デバイスのサポート.....	25
5.2 ESD 定格.....	4	8.2 ドキュメントのサポート.....	25
5.3 推奨動作条件.....	4	8.3 ドキュメントの更新通知を受け取る方法.....	25
5.4 熱に関する情報.....	5	8.4 サポート・リソース.....	25
5.5 電気的特性.....	5	8.5 商標.....	25
5.6 代表的特性.....	7	8.6 静電気放電に関する注意事項.....	25
6 詳細説明.....	9	8.7 用語集.....	25
6.1 概要.....	9	9 改訂履歴.....	25
6.2 機能ブロック図.....	9	10 メカニカル、パッケージ、および注文情報.....	26
6.3 機能説明.....	10		
6.4 デバイスの機能モード.....	14		
7 アプリケーションと実装.....	15		
7.1 アプリケーション情報.....	15		

4 ピン構成および機能

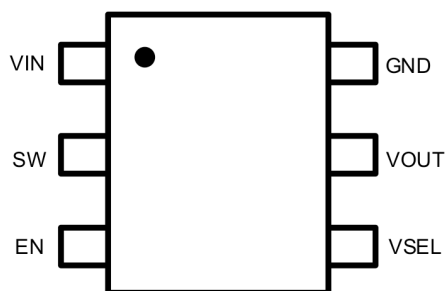


図 4-1. DRL パッケージ上面図

表 4-1. ピンの機能

端子		I/O	説明
名称	DRL		
VIN	1	PWR	IC 電源入力
SW	2	I	コンバータのスイッチ ピン。内部ローサイド パワー MOSFET のドレインおよび内部ハイサイド パワー MOSFET のソースに接続されます。
EN	3	I	イネーブル論理入力。High にすると、デバイスがイネーブルになります。Low にすると、デバイスがディセーブルになります。
VSEL	4	I	昇圧出力電圧の選択ピン。このピンとグランドとの間に抵抗を接続して、21 の出力電圧のいずれかを選択します。
VOUT	5	PWR	昇圧コンバータ出力
GND	6	PWR	グランド

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
電圧	VIN、VOUT、SW、EN、VSEL	-0.3	6.5	V
	10ns での SW スパイク	-0.7	8	V
	1ns での SW スパイク	-0.7	10	V
T _J	動作時の接合部温度	-40	125	°C
T _{stg}	保管温度	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの恒久的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

		値	単位
V _(ESD)	静電気放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000
		デバイス帯電モデル (CDM)、JEDEC 規格 JESD22-C101 準拠、すべてのピン ⁽²⁾	±500

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。必要な予防措置をとれば、HBM の ESD 耐圧が 500V 未満でも製造可能です。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。必要な予防措置をとれば、CDM の ESD 耐圧が 250V 未満でも製造可能です。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V _{IN}	入力電圧	0.5		5.5	V
V _{OUT}	昇圧出力電圧	1.8		5.5	V
T _J	接合部温度	-40		125	°C
L	実効インダクタンス	0.47 * 0.7	1.0	1.0 * 1.3	μH
C _{OUT}	OUT ピンの実効出力容量、出力電流 1A 未満の場合	5 * 0.8	10		μF
	OUT ピンの実効出力容量、出力電流が 1A を上回る場合と TPS612997Q の使用時		20		μF
C _{IN}	VIN ピンの実効入力容量	2.2			μF

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		TPS61299-Q1	TPS61299-Q1	単位
		DRL 6 ピン	DRL 6 ピン	
		標準	EVM	
$R_{\theta JA}$	接合部から周囲への熱抵抗	135.6	93.8	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	66.3	該当なし	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	24.6	該当なし	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	1.6	7.9	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	24.4	39.6	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	N/A	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。

5.5 電気的特性

$T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、 $V_{IN} = 3.6\text{V}$ 、 $V_{OUT} = 5.0\text{V}$ 。標準値は $T_J = 25^{\circ}\text{C}$ 時に測定 (特に記述のない限り)

パラメータ		バージョン	テスト条件	最小値	標準値	最大値	単位
電源							
V_{IN}	入力電圧範囲	すべて		0.5		5.5	V
V_{IN_UVLO}	低電圧誤動作防止スレッシュホールド	すべて	V_{IN} の立ち上がり			0.7	V
V_{IN_UVLO}	低電圧誤動作防止スレッシュホールド	すべて	V_{IN} の立ち下がり			0.5	V
I_Q	VIN ピンへの静止電流	すべて	IC イネーブル、無負荷、スイッチングなし、 T_J 最大 85°C		0.5		nA
I_Q	VOOUT ピンへの静止電流	すべて	IC イネーブル、無負荷、スイッチングなし、 T_J 最大 85°C		95	300	nA
I_{SD}	VIN ピンへのシャットダウン電流	すべて	EN = Low、 $V_{IN} = 3.6\text{V}$ 、 $V_{OUT} = 0\text{V}$		60		nA
I_{LKG_SW}	SW ピンへのリーク電流 (SW ピンから VOOUT ピン)	すべて	$V_{SW} = 3.0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 、 $T_J = 25^{\circ}\text{C}$		1	4	nA
I_{LKG_SW}	SW ピンへのリーク電流 (SW ピンから VOOUT ピン)	すべて	$V_{SW} = 3.0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 、 $T_J = 85^{\circ}\text{C}$		1		nA
I_{LKG_SW}	SW ピンへのリーク電流 (SW ピンから GND ピン)	すべて	$V_{SW} = 3.0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 、 $T_J = 25^{\circ}\text{C}$		1	15	nA
I_{LKG_SW}	SW ピンへのリーク電流 (SW ピンから GND ピン)	すべて	$V_{SW} = 3.0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 、 T_J 最大 85°C		1	200	nA
出力							
V_{OUT}	出力電圧設定範囲	すべて		1.8		5.5	V
$V_{OUT_PWM_ACY}$	出力電圧精度	すべて	PWM、PFM モード	-2		2	%
$V_{OUT_SNOOZE_ACY}$	出力電圧精度	すべて	通常モード	$V_{OUT_PWM_ACY} + 37.5\text{mV}$			V
			高速モード	$V_{OUT_PWM_ACY} + 15\text{mV}$			V

$T_J = -40^{\circ}\text{C} \sim 150^{\circ}\text{C}$ 、 $V_{IN} = 3.6\text{V}$ 、 $V_{OUT} = 5.0\text{V}$ 。標準値は $T_J = 25^{\circ}\text{C}$ 時に測定 (特に記述のない限り)

パラメータ		バージョン	テスト条件	最小値	標準値	最大値	単位
パワー スイッチ							
$R_{DS(on)}$	ハイサイド MOSFET オン抵抗	すべて	$V_{OUT} = 5.0\text{V}$		150		mΩ
$R_{DS(on)}$	ローサイド MOSFET オン抵抗	すべて	$V_{OUT} = 5.0\text{V}$		88		mΩ
I_{LIM}	入力電流制限	TPS61299Q	$V_{IN} = 3.6\text{V}$ 、 $V_{OUT} = 5.0\text{V}$	0.96	1.2	1.44	A
I_{LH}	インダクタ電流リップル	TPS61299Q	PWM		350		mA
アプリケーション							
ロジック インターフェイス							
V_{EN_H}	EN のロジック High のスレッショルド	すべて	$V_{IN} \geq 1.05\text{V}$			0.84	V
V_{EN_L}	EN のロジック Low のスレッショルド	すべて	$V_{IN} \geq 1.05\text{V}$	0.36			V
V_{EN_H}	EN のロジック High のスレッショルド	すべて	$V_{IN} < 1.05\text{V}$			$0.8 \cdot V_{IN}$	V
V_{EN_L}	EN のロジック Low のスレッショルド	すべて	$V_{IN} < 1.05\text{V}$	$0.2 \cdot V_{IN}$			V
I_{EN_LKG}	EN ピンへのリーク電流	すべて	$V_{EN} = 5\text{V}$		1	50	nA
R_{EN}	EN ピンのプルダウン抵抗	すべて	EN = Low		800		kΩ
PROTECTION							
T_{SD}	サーマル シャットダウンのスレッショルド		T_J 立ち上がり		150		$^{\circ}\text{C}$
T_{SD_HYS}	サーマル シャットダウン ヒステリシス		T_J が T_{SD} を下回る		20		$^{\circ}\text{C}$

5.6 代表的特性

$V_{IN} = 3.6V$ 、 $V_{OUT} = 5V$ 、通常モード、 $T_J = 25^\circ C$ 、特に記述のない限り

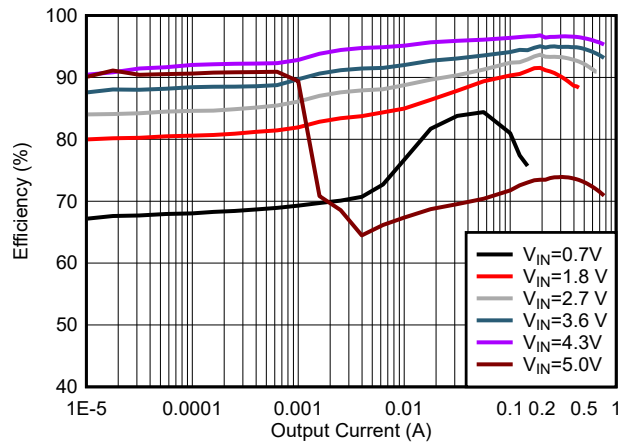


図 5-1. 通常モードにおける異なる入力での 5.0V VOUT の効率

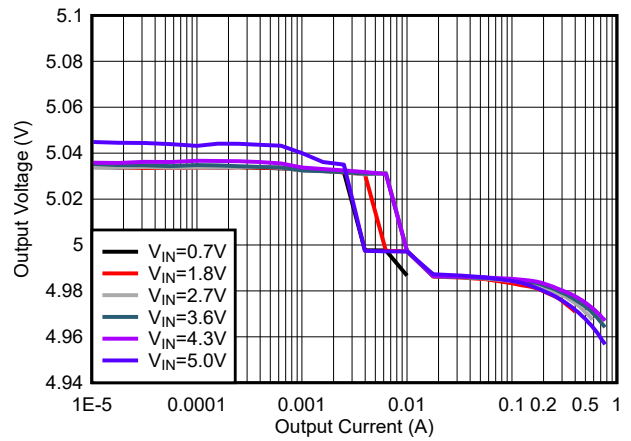


図 5-2. 通常モードにおける異なる入力での 5.0V VOUT の効率

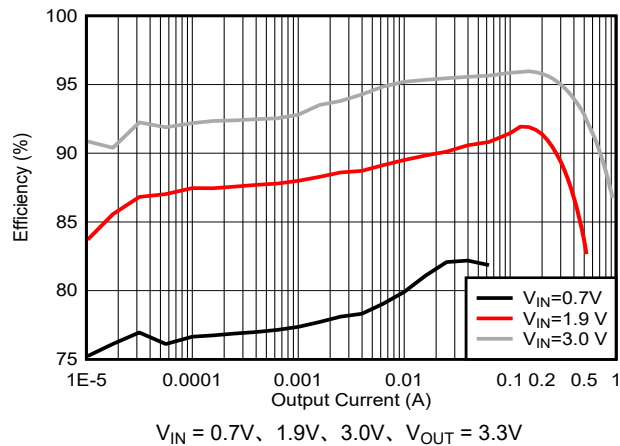


図 5-3. 通常モードにおける異なる入力での 3.3V VOUT の効率

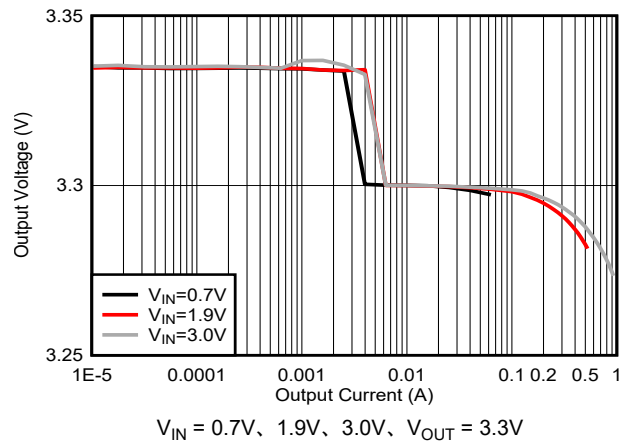


図 5-4. 通常モードでの 3.3V VOUT のロードレギュレーション

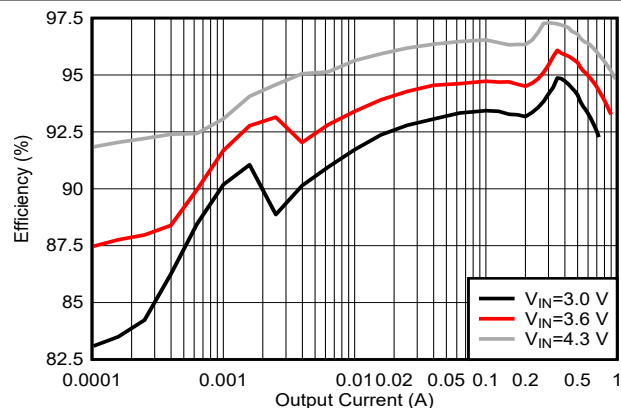
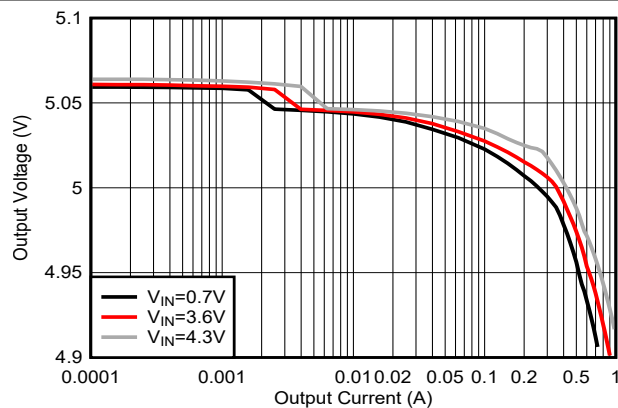
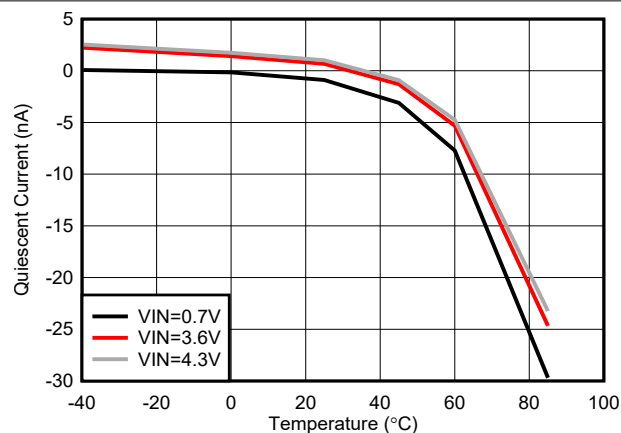

 $V_{IN} = 3.0\text{V}, 3.6\text{V}, 4.3\text{V}, V_{OUT} = 5.0\text{V}$
図 5-5. 高速モードにおける異なる入力での 5.0V VOUT の効率

 $V_{IN} = 3.0\text{V}, 3.6\text{V}, 4.3\text{V}, V_{OUT} = 5.0\text{V}$
図 5-6. 高速モードにおける異なる入力での 5.0V VOUT のロードレギュレーション

 $V_{IN} = 0.7\text{V}, 3.6\text{V}, 4.3\text{V}, V_{OUT} = 5\text{V}, T_J = -40^\circ\text{C} \sim +85^\circ\text{C}$, スイッチングなし

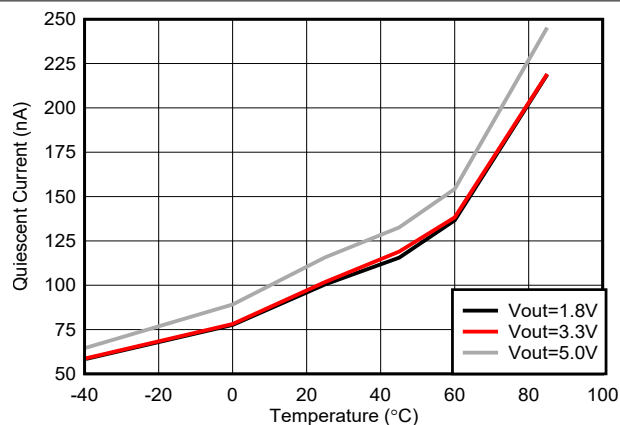
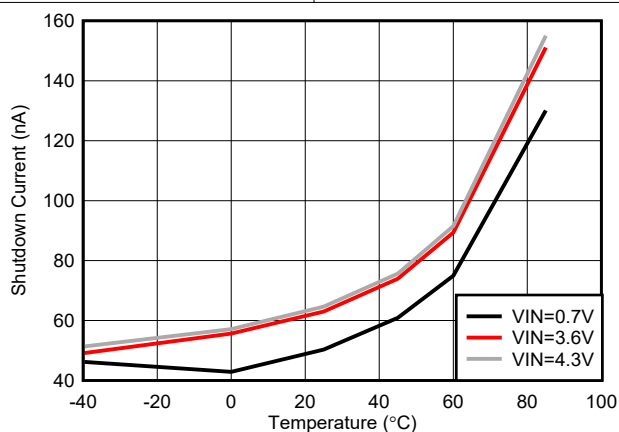
図 5-7. VIN への静止電流と温度との関係

 $V_{IN} = 1.5\text{V}, V_{OUT} = 1.8\text{V}, 3.3\text{V}, 5\text{V}, T_J = -40^\circ\text{C} \sim +85^\circ\text{C}$, スイッチングなし

図 5-8. VOUT への静止電流と温度との関係

 $V_{IN} = 0.7\text{V}, 3.6\text{V}, 4.3\text{V}, V_{OUT} = 0\text{V}, T_J = -40^\circ\text{C} \sim +85^\circ\text{C}$
図 5-9. シャットダウン電流と温度との関係

6 詳細説明

6.1 概要

TPS61299-Q1 は、ヒステリシス制御方式で動作する同期整流昇圧コンバータです。TPS61299-Q1 は、0.5V ~ 5.5V (スタートアップ時の立ち上がり電圧 0.7V) の広い入力電源電圧範囲に対応しています。消費される静止電流はわずか 95nA で、軽負荷の状況で高い効率を実現できます。

TPS61299-Q1 は、1.2A の平均入力電流制限をサポートし、EN が Low のときの完全なシャットダウン機能をサポートしています。

TPS61299-Q1 には、さまざまなシステム用に、高速過渡性能モードと正確なロードレギュレーションモードがあります。

6.2 機能ブロック図

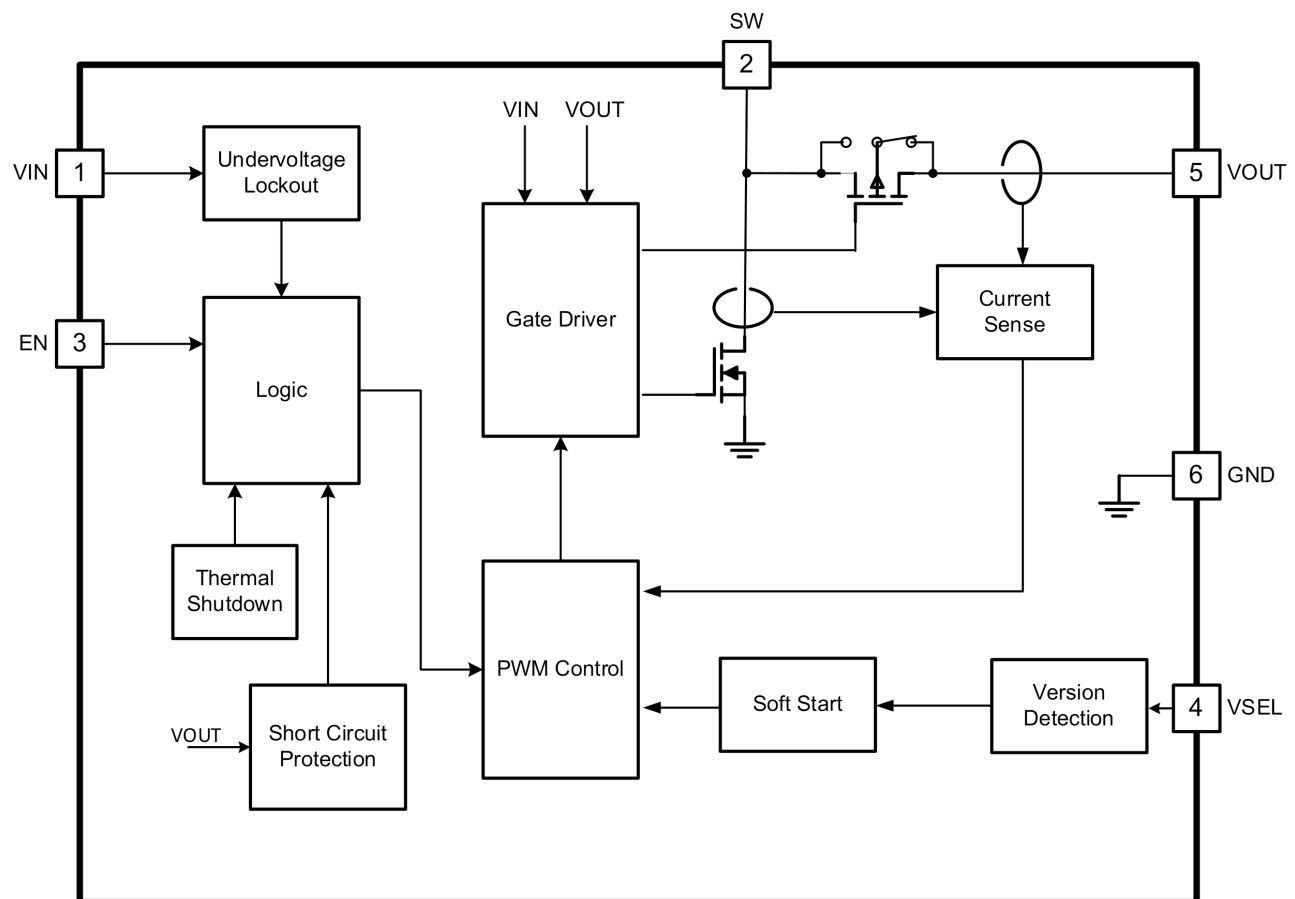


図 6-1. 機能ブロック図

6.3 機能説明

6.3.1 昇圧制御動作

TPS61299-Q1 昇圧コンバータは、ヒステリシス電流モード コントローラで制御されます。このコントローラは、インダクタ リップル電流を 350mA の範囲で一定に保ち、このインダクタのバレー電流を出力負荷に応じて調整することで、出力電圧をレギュレートします。入力電圧、出力電圧、インダクタ値のすべてがインダクタ リップル電流の立ち上がり / 立ち下がり勾配に影響を与えるため、スイッチング周波数は固定されず、動作条件によって決定されます。必要な平均入力電流がこの一定リップルによって定義される平均インダクタ電流よりも小さい場合、軽負荷状況でも高効率を維持するため、インダクタ電流は不連続になります。負荷電流がさらに減少すると、昇圧コンバータはバースト モードに移行します。バースト モードでは、昇圧コンバータは数回のスイッチング サイクルで出力電圧を上昇させます。出力電圧がスレッシュホールドの設定 (通常モードでは $V_{out_target} + 50\text{mV}$ 、高速負荷過渡モードでは $V_{out_target} + 25\text{mV}$) を超えると、デバイスはスイッチングを停止して、スリープ ステータスに移行します。スリープ ステータスでは、静止電流が 95nA になります。出力電圧がスレッシュホールドの設定 (通常モードでは $V_{out_target} + 25\text{mV}$ 、高速負荷過渡モードでは $V_{out_target} + 10\text{mV}$) を下回ると、昇圧コンバータはスイッチングを再開します。出力電流がこのモードの対応範囲外になると、デバイスはバースト モードを終了します。

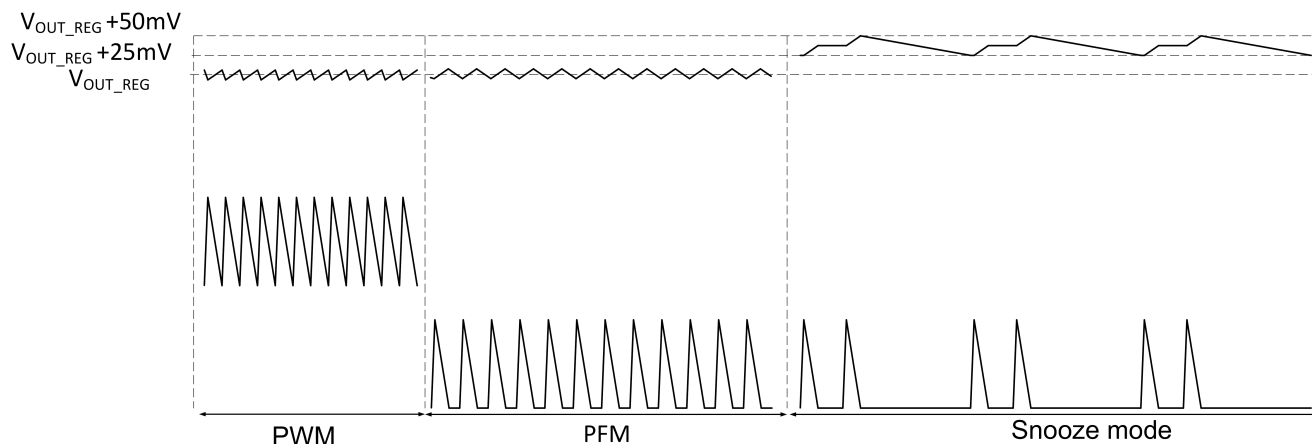


図 6-2. さまざまな負荷での制御モード

6.3.2 バージョン検出

TPS61299-Q1 は、VSEL ピンとグランドとの間に抵抗を接続することで、21 の内部出力電圧設定オプションをサポートしています。

スタートアップ時に、出力電圧が 1.8V に近づくと、

VSEL ピンの構成状態が検出されます。TPS61299-Q1 は、10 μ s のクロックで、抵抗設定を低いオプションから高いオプションまで変化させて VSEL ピンの構成を検出します。構成が検出されると、TPS61299-Q1 は設定出力レギュレーション電圧をラッチします。

動作中 TPS61299-Q1 は VSEL ピンを検出しないため、動作中に抵抗を変更しても VSEL 設定は変更されません。設定を更新する方法の 1 つは、動作中に EN ピンを切り替えることです。

正常に動作させるには、設定抵抗精度は 1% にし、

VSEL ピンの寄生容量は 10pF 未満にする必要があります。

表 6-1. VSEL ピン構成

抵抗 (k Ω)	VOUT_REG (V)	抵抗 (k Ω)	VOUT_REG (V)	抵抗 (k Ω)	VOUT_REG (V)	抵抗 (k Ω)	VOUT_REG (V)
0 (GND)	3.3	12.1	4.5	49.9	3.6	191	2.5
3.01	5.5	14.7	4.5 (高速)	75	3.5	237	2.2
4.75	5.5 (高速)	18.2	4.3	100	3.2	294	2
6.19	5.2	22.6	4	124	3	365	1.8
7.87	5	28.7	3.8	154	2.8	442/ VOUT ピン	5 (高速)
9.76	4.8						

6.3.3 低電圧誤動作防止

TPS61299-Q1 には低電圧誤動作防止 (UVLO) 回路が内蔵されており、デバイスの正常な動作を確保しています。入力電圧が UVLO 立ち上がりスレッショルドの 0.7V を上回ったら、TPS61299-Q1 をイネーブルにして出力電圧を昇圧できます。TPS61299-Q1 が起動し、出力電圧が 1.8V を上回った後、TPS61299-Q1 は最低 0.5V の入力電圧で動作できます。

6.3.4 スイッチング周波数

TPS61299-Q1 昇圧コンバータには固定の周波数はなく、インダクタ リップル電流を 350mA の範囲内で一定に維持するため、周波数は動作条件によって決定されます。入力 3.6V、出力 5V、インダクタ 1 μ H の場合の周波数は約 3MHz です。連続電流モードでの推定スイッチング周波数 f は、式 1 を使用して計算できます。スイッチング周波数は一定の値ではなく、インダクタンス、入力電圧、出力電圧によって決定されます。

$$f = \frac{V_{IN} \times (V_{OUT} - V_{OUT} \times \eta)}{L \times I_{LH} \times V_{OUT}} \quad (1)$$

ここで

- L はインダクタ値です。
- V_{IN} は入力電圧
- V_{OUT} は出力電圧

6.3.5 入力電流制限

TPS61299-Q1 は、入力平均電流保護 (OCP) 機能を採用しています。インダクタの平均電流が電流制限スレッシュホールド ILIM に達すると、制御ループがインダクタの平均電流を制限します。この場合、入力と出力の間の電力バランスが達成されるまで、出力電圧は低下します。出力が入力電圧を下回ると、TPS61299-Q1 はダウンモードに移行します。出力が 1.6V を下回ると、TPS61299-Q1 は再びスタートアップ プロセスを開始します。パススルー動作では、入力電流制限機能はイネーブルになりません。

6.3.6 イネーブルおよびディセーブル

入力電圧が UVLO 立ち上がりスレッシュホールドを上回り、EN ピンが High になると、TPS61299-Q1 がイネーブルになります。EN ピンが Low になると、TPS61299-Q1 はシャットダウン モードに移行します。の間の突極性によるリラクタンストルクが含まれます。完全なシャットダウン モードでは、デバイスはスイッチングを停止し、ハイサイド MOSFET が完全にオフになり、入力と出力の間の接続が完全に切断されます。シャットダウン モードで消費される入力電流は 60nA 未満です。

6.3.7 ソフト スタートのタイミング制御

EN ピンが高電圧に接続されると、TPS61299-Q1 はスタートアップを開始します。

入力電流制限が 250mA、500mA、1.2A、1.9A のバージョンでは、最初出力電圧が 0.5V より低いときは、デバイスは短絡保護のため出力電力を制限します。出力電圧が 0.5V を超えると、デバイスは不連続導通モード (DCM) と連続導通モード (CCM) の境界で動作し、この段階ではインダクタのピーク電流は約 350mA に制限されます。出力電圧が 1.8V 近くに達すると、TPS61299-Q1 は VSEL ピンの出力電圧構成を検出し、その構成をラッチします。バージョン検出時間は VSEL ピンの抵抗値によって異なり、抵抗が大きいほどバージョン検出時間は長くなります。たとえば、5V の通常バージョンの場合、TPS61299-Q1 はバージョン検出に約 170μs を必要とします。バージョン検出後、TPS61299-Q1 はスイッチングを継続し、出力電圧はさらに上昇します。内部ソフト スタート時間は約 1.3ms で、出力のソフト スタート時間は出力容量、負荷条件、構成条件によって異なります。TPS61299-Q1 は、出力電圧が 2.5V を下回ると、インダクタの平均電流を 500mA (250mA バージョンでは入力電流制限 250mA) 未満に制限します。このように、ソフト スタート機能により、スタートアップ時の突入電流が低減されます。

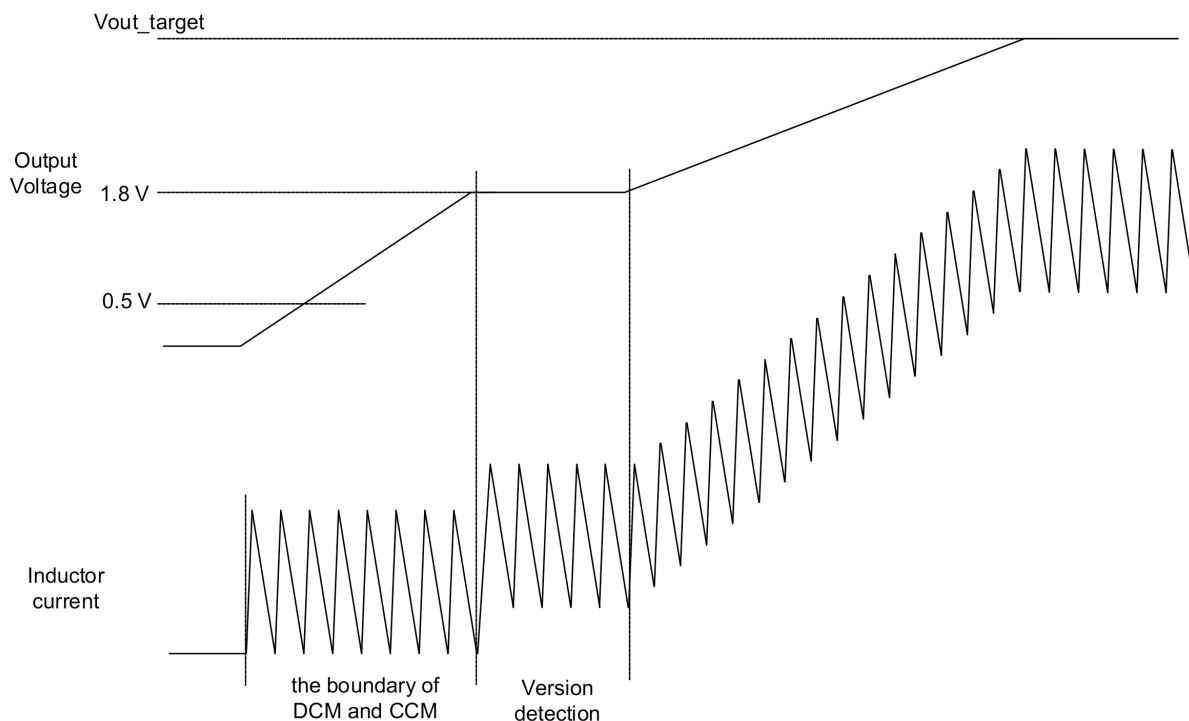


図 6-3. ソフト スタートのタイミング制御

6.3.8 ダウン モード

スタートアップ中、入力電圧が出力電圧より高い場合、TPS61299-Q1 はダウン モードで動作し、スイッチングを維持します。ダウン モードでは、整流 PMOS のゲートはグランドではなく入力電圧が印加されます。これにより、PMOS 両端の電圧降下が出力電圧をレギュレートするのに十分な大きさに増加します。ハイサイド PMOS は飽和領域で動作するため、昇圧モードよりも効率ははるかに低くなります。このモードでは電力損失も増加するため、それを熱を考慮する際に含める必要があります。ダウン モードではさらに、電流制限も TPS61299-Q1 では 20% 減少します。

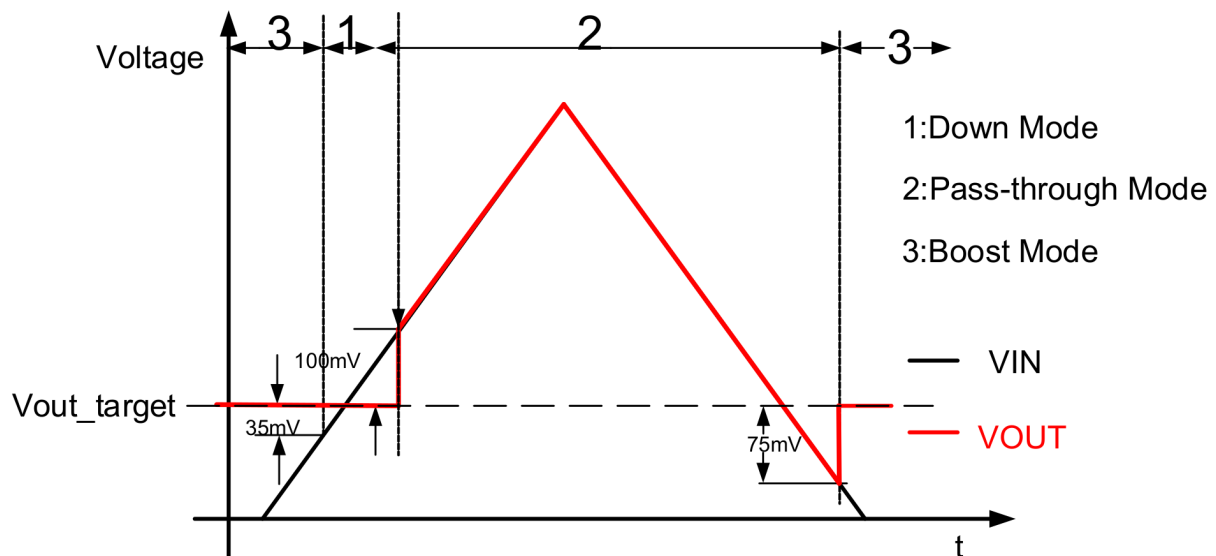
6.3.9 パススルー動作

TPS61299-Q1 は、入力電圧が出力電圧に近くなった場合、または出力電圧より高くなった場合、ダウン モードおよびパススルー モードで動作します。

ダウン モード動作では、入力電圧が出力電圧より高い場合でも、出力電圧は目標電圧にレギュレートされます。制御回路は、整流 P チャネル PMOS のゲートにグランドではなく入力電圧を印加することで、整流 P チャネル PMOS の動作を変化させます。これにより、P チャネル PMOS 両端の電圧降下が出力電圧をレギュレートするのに十分な大きさに増加します。

パススルー モードでは、TPS61299-Q1 はスイッチングを停止し、ハイサイド P チャネル MOSFET をオンにします。出力電圧は、入力電圧からインダクタの DCR と P チャネル MOSFET のオン抵抗 ($R_{DS(on)}$) 間の電圧降下を減算した値になります。パススルー動作では、入力電流制限機能、逆電流保護、サーマル シャットダウンはディセーブルになります。

入力電圧が上昇して $V_{in} > V_{out} - 35\text{mV}$ になると、TPS61299-Q1 はダウン モードに移行します。デバイスは $V_{in} > V_{out} + 100\text{mV}$ になるまでダウン モードで動作し、その後自動的にパススルー動作に移行します。パススルー動作では、出力電圧は入力電圧に追従します。出力電圧が設定目標電圧を 75mV 以上下回ると、TPS61299-Q1 はパススルー動作を終了し、昇圧モードに戻ります。



- A. ダウン モード
- B. パススルー モード
- C. 昇圧モード

図 6-4. TPS61299-Q1 でのモード遷移

6.3.10 グランドへの出力短絡保護

VOUT ピンがグランドに短絡され、出力電圧が 0.5V 未満になると、TPS61299-Q1 デバイスはソフト スタート動作と同じようにインダクタ電流を制限し始めます。入力電圧が 1.8V を下回ると、TPS61299-Q1 は不連続導通モード (DCM) と連続導通モード (CCM) の境界で動作し、入力電圧が 1.8V を上回ると DCM で動作します。

短絡が解消されると、TPS61299-Q1 はソフト スタート シーケンスを再び実行し、レギュレートされた出力電圧を供給します。

6.3.11 サーマル・シャットダウン

接合部温度が 150°C を超えると、TPS61299-Q1 はサーマル シャットダウンに移行します。接合部温度が、サーマル シャットダウン温度スレッショルドからヒステリシスを引いた値 (通常 130°C) を下回ると、デバイスは動作を再開します。

6.4 デバイスの機能モード

6.4.1 高速負荷過渡モードと通常モード

TPS61299-Q1 には高速負荷過渡モードと通常モードの 2 つのモードがあり、これらは VSEL ピンで選択できます。

高速負荷過渡モードでは、ループ応答は高速です。たとえば、3.6V から 5V への昇圧で、出力過渡電流が 0A から 200mA に変化した場合の負荷過渡セトリング時間は約 8μs です。ただし、ロードレギュレーションがトレードオフとなります。通常モードの方が、ロードレギュレーションは優れています。

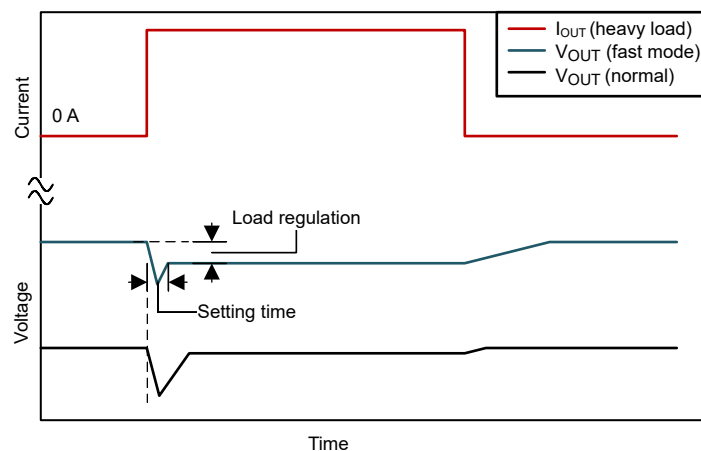


図 6-5. 高速モードと通常モードでの過渡性能の比較

7 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

TPS61299-Q1 は、ヒステリシス制御方式で動作する同期整流昇圧コンバータです。TPS61299-Q1 は、0.5V ~ 5.5V (スタートアップ時の立ち上がり電圧 0.7V) の広い入力電源電圧範囲に対応しています。消費される静止電流はわずか 95nA で、軽負荷の状況で高効率を実現できます。

TPS61299-Q1 には 1.2A の入力電流制限があり、EN が Low のときの完全なシャットダウン機能をサポートします。

TPS61299-Q1 には、さまざまなシステム用に、高速過渡性能モードと正確なロードレギュレーションモードがあります。

7.2 代表的なアプリケーション：高速モードでのリチウムイオン バッテリから 5V への昇圧コンバータ

TPS61299-Q1 は、0 から 200mA の負荷ステップで、セトリング時間 8 μ s の高速過渡モードで動作できます。高速モードで異なるターゲット VOUT を選択するには、表 8-1 に従って VSEL を設定します。

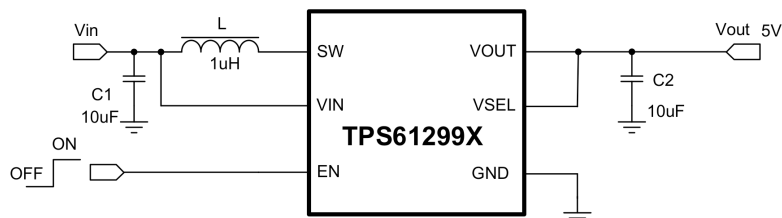


図 7-1. 高速モードでの 3.6V 入力ソースから 5V への昇圧コンバータ

7.2.1 設計要件

設計パラメータを表 7-1 に示します。

表 7-1. 設計要件

パラメータ	値
入力電圧	2.7V ~ 4.3V
出力電圧	5V (高速モード)
出力電流	500mA
出力電圧リップル	±50mV

7.2.2 詳細な設計手順

7.2.2.1 最大出力電流

TPS61299-Q1 の最大出力能力は、入出力比および昇圧コンバータの電流制限によって決定されます。最大出力電流は、式 2 を使用して推定できます。

$$I_{OUT(max)} = \frac{V_{IN} I_{LIM}}{V_{OUT}} \eta \quad (2)$$

ここで、

- η : 変換効率。推定には 85% を使用します。
- I_{LIM} : 平均スイッチ電流制限。

最小入力電圧、最大昇圧出力電圧、および最小電流制限 I_{LIM} が、推定のワーストケース条件として使用されます。

7.2.2.2 インダクタの選択

TPS61299-Q1 昇圧コンバータには固定の周波数はなく、インダクタ リップル電流を 350mA の範囲内で一定に維持するため、周波数はインダクタンスと動作電圧によって決定されます。

TPS61299-Q1 は、1 μ H のインダクタ値で動作するよう設計されています。

表 7-2. TPS61299-Q1 の推奨インダクタ

部品番号	L (μ H)	DCR 最大値 (m Ω)	飽和電流 (A)	サイズ (LxWxH)	メーカー ⁽¹⁾
HTTH16080H-1R0MSR-99	1	110	2.3	1.6 × 0.8 × 0.8	Cyntec
WIP252010P-1R0ML	1	54	3.5	2.5 × 2.0 × 1.0	INPAQ
WPN252010H1R0MT	1	76	3.5	2.5 × 2.0 × 1.0	Sunlord

(1) 「サード パーティー製品に関する免責事項」をご覧ください。

7.2.2.3 出力コンデンサの選択

出力コンデンサは主に、出力リップルとループ安定性の要件を満たすように選択します。リップル電圧は、コンデンサの容量と、その等価直列抵抗 (ESR) に関係します。ESR がゼロのセラミック コンデンサを仮定した場合、あるリップル電圧に対して必要な最小容量は [式 3](#) を使用して計算できます。

$$C_{OUT} = \frac{I_{OUT} \times D_{MAX}}{f_{SW} \times V_{RIPPLE}} \quad (3)$$

ここで、

- D_{MAX} : 最大スイッチング デューティ サイクル。
- V_{RIPPLE} : ピーク ツー ピークの出力リップル電圧。
- I_{OUT} : 最大出力電流。
- f_{SW} : スwitching 周波数。

タンタルまたはアルミ電解コンデンサを使用する場合は、出力リップルに対する ESR の影響を考慮する必要があります。出力コンデンサの ESR に起因する出力ピーク ツー ピーク リップル電圧は、[式 4](#) を使用して計算できます。

$$V_{RIPPLE(ESR)} = I_{L(P)} \times R_{ESR} \quad (4)$$

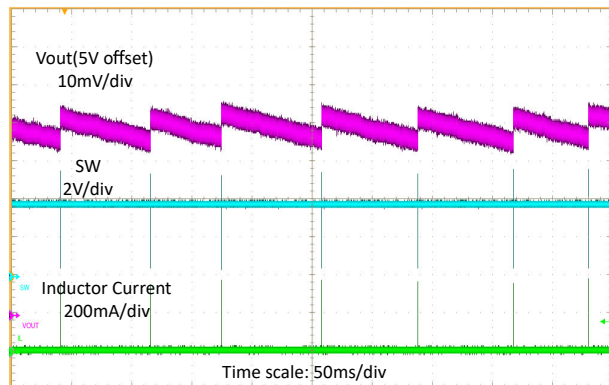
DC バイアス電圧、経年劣化、AC 信号におけるセラミック コンデンサのデレーティングを評価する際には注意が必要です。たとえば、DC バイアス電圧により静電容量が大幅に低減される可能性があります。セラミック コンデンサは、定格電圧で容量の 50% 以上を失う可能性があります。そのため、電圧定格には常にマージンを確保して、必要な出力電圧で十分な容量が得られるようにします。PWM モードでは、出力コンデンサを大きくすると、出力リップル電圧が小さくなります。

実効静電容量値が 4μF ~ 1000μF の X5R または X7R セラミック出力コンデンサを使用することをお勧めします。出力コンデンサは、昇圧レギュレータの小信号制御ループの安定性に影響します。出力電流が 1A を上回った時点で、20μF 以上の実効出力容量が必要になります。出力コンデンサがこの範囲を下回ると、昇圧レギュレータが不安定になる可能性があります。

7.2.2.4 入力コンデンサの選択

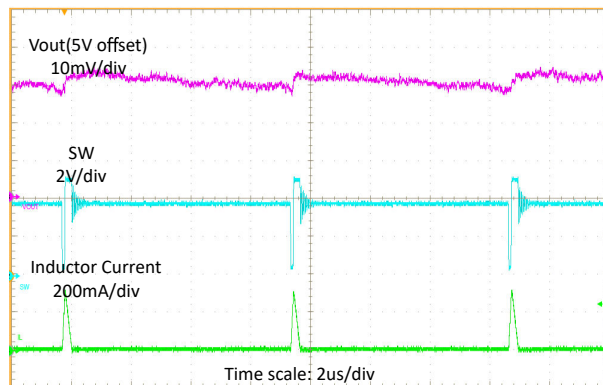
X5R または X7R の多層セラミック コンデンサは、ESR が極めて低く、占有面積も小さいため、昇圧コンバータの入力デカップリング用に優れた選択肢となります。入力コンデンサは、できる限りデバイスに近づけて配置する必要があります。ほとんどのアプリケーションでは 10μF の入力コンデンサで十分ですが、入力電流リップルを低減するために、さらに大きな値を制限なしで使用できます。セラミック入力コンデンサのみを使用する場合には注意が必要です。入力でセラミック コンデンサを使用している場合に、長いワイヤを通して電源を供給すると、出力での負荷ステップにより VIN ピンでリングングが発生する可能性があります。このリングングは出力に結びつきループが不安定であると誤判断をしたり、部品の損傷を招くこともあります。この場合、セラミック入力コンデンサと電源の間に追加のバルク容量 (タンタルまたはアルミ電解コンデンサ) を配置して、電源リード線のインダクタンスとセラミック入力コンデンサの間で発生する可能性のあるリングングを低減します。

7.2.3 アプリケーション曲線



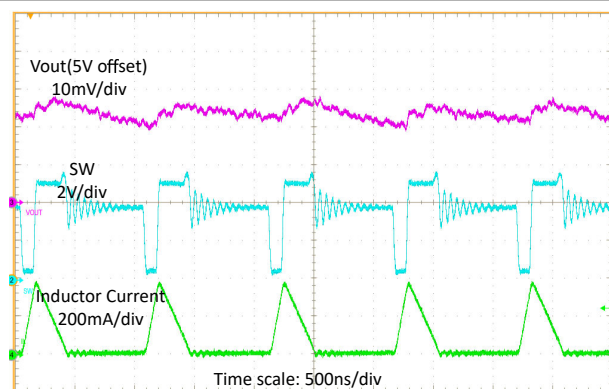
$V_{IN} = 3.6V$ $I_{OUT} = 0A$

図 7-2. 開放負荷時のスイッチング波形



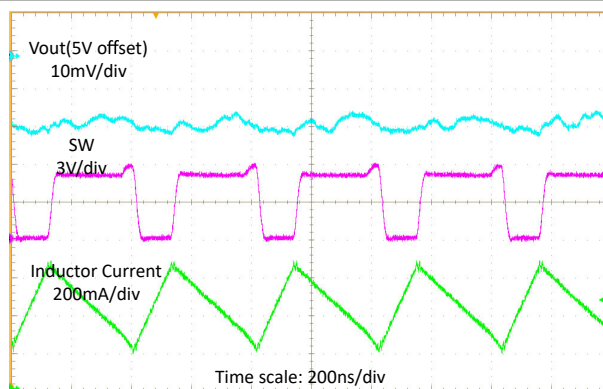
$V_{IN} = 3.6V$ $I_{OUT} = 5mA$

図 7-3. 軽負荷時のスイッチング波形



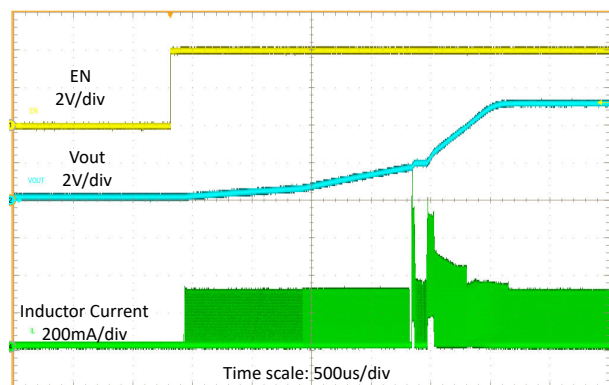
$V_{IN} = 3.6V$ $I_{OUT} = 50mA$

図 7-4. 中負荷時のスイッチング波形



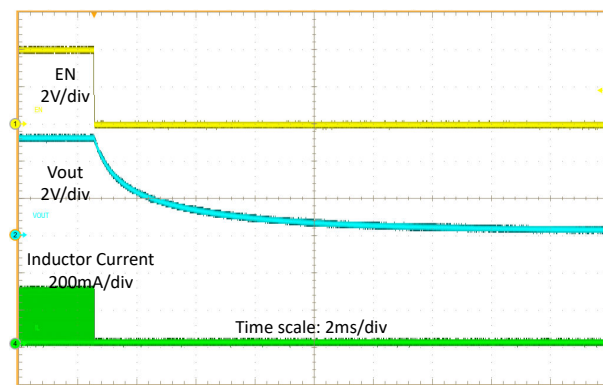
$V_{IN} = 3.6V$ $I_{OUT} = 300mA$

図 7-5. 重負荷時のスイッチング波形



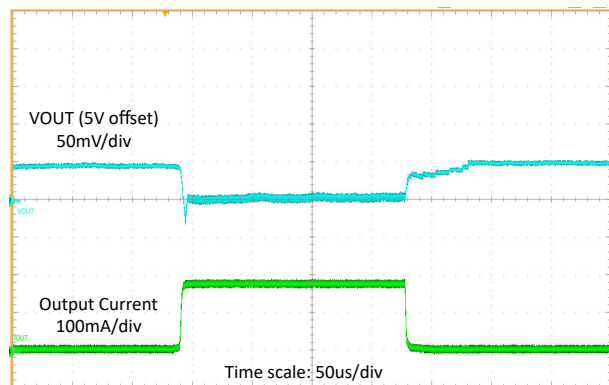
$V_{IN} = 3.6V$ $V_{OUT} = 5V$ $R_{load} = 500\Omega$

図 7-6. EN によるスタートアップ



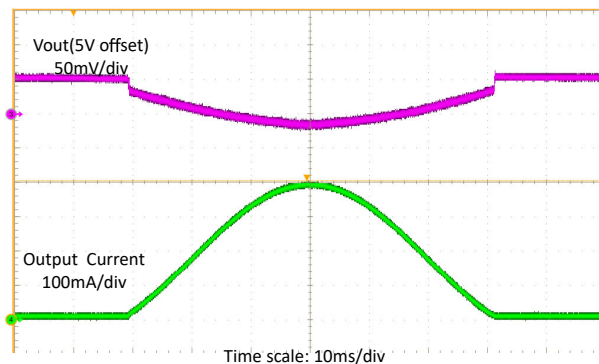
$V_{IN} = 3.6V$ $V_{OUT} = 5V$ $R_{load} = 500\Omega$

図 7-7. EN によるシャットダウン



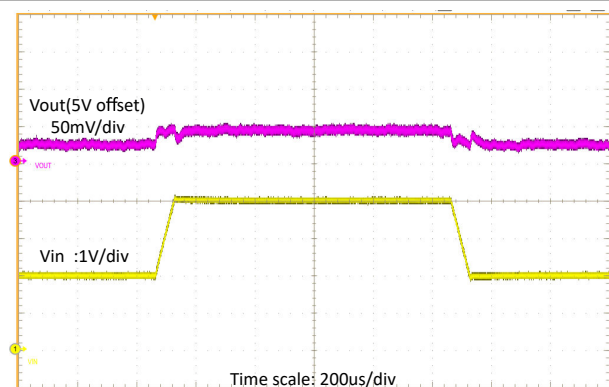
$V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 0 \sim 200mA$ (スルーレート $20\mu s$)

図 7-8. 負荷過渡



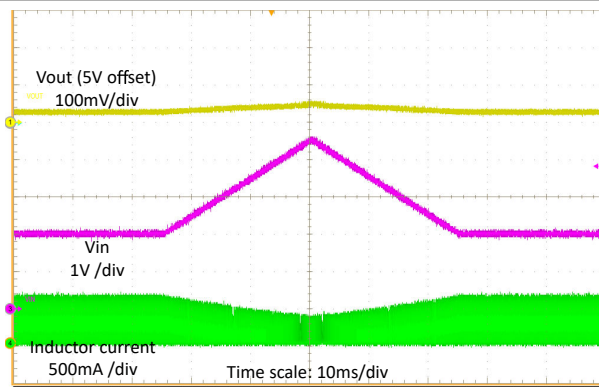
$V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 0 \sim 400mA$ スweep

図 7-9. 負荷スweep



$V_{IN} = 2V \sim 4V$ (スルーレート $20\mu s$), $V_{OUT} = 5V$, $R_{load} = 50\Omega$

図 7-10. ライン過渡



$V_{IN} = 2V \sim 4.5V$ スweep, $V_{OUT} = 5V$, $R_{load} = 25\Omega$

図 7-11. ライン スweep

7.3 代表的なアプリケーション：通常モードでのリチウムイオン バッテリから 5V への昇圧コンバータ

TPS61299-Q1 は通常モードでも動作できますが、過渡性能は高速モードよりもわずかに遅くなります。高速モード動作で異なる目標出力電圧を選択するには、表 8-1 に従って VSEL を設定します。設計パラメータを表 9-3 に示します。

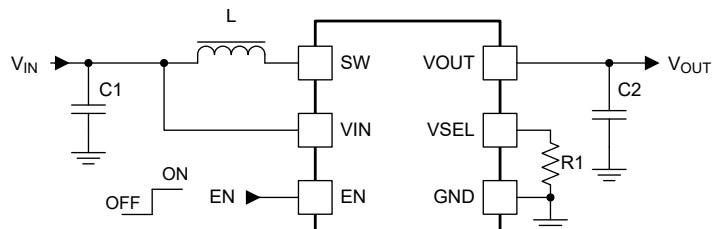


図 7-12. 通常モードでの 3.6V 入力ソースから 5V への昇圧コンバータ

7.3.1 設計要件

設計パラメータを表 7-1 に示します。

表 7-3. 設計要件

パラメータ	値
入力電圧	2.7V ~ 4.3V
出力電圧	5V (通常モード)
出力電流	10mA
出力電圧リップル	± 50mV

7.3.2 アプリケーション曲線

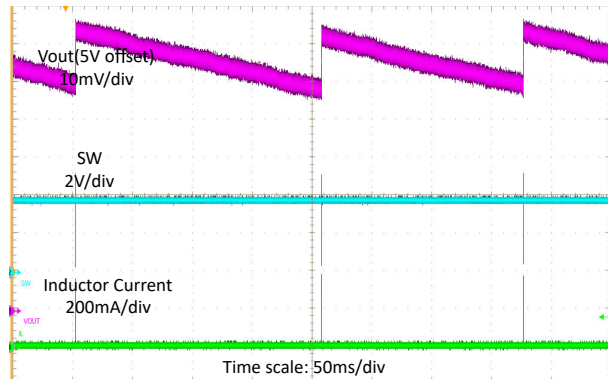


図 7-13. 開放負荷時のスイッチング波形

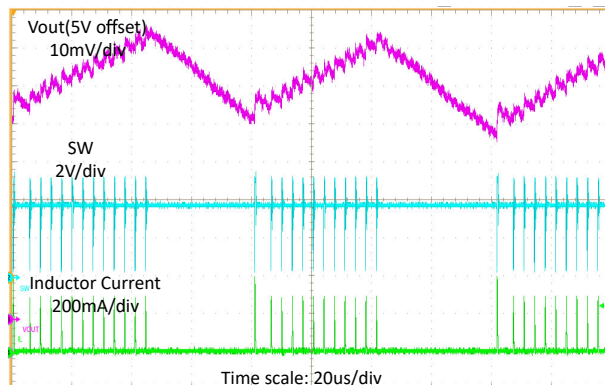


図 7-14. 軽負荷時のスイッチング波形

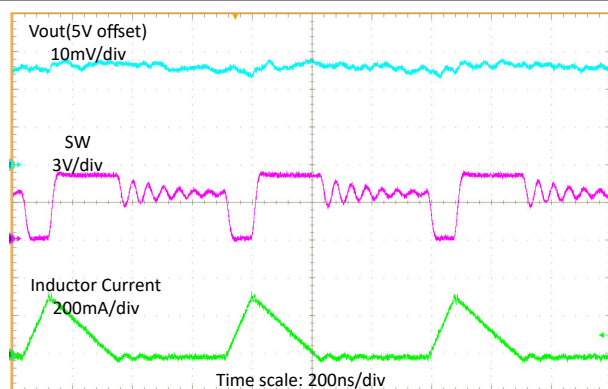


図 7-15. 中負荷時のスイッチング波形

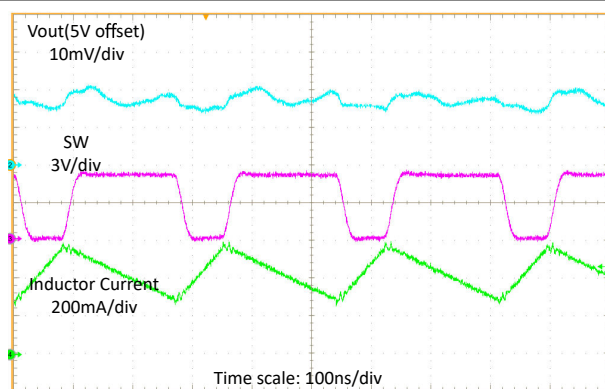


図 7-16. 重負荷時のスイッチング波形

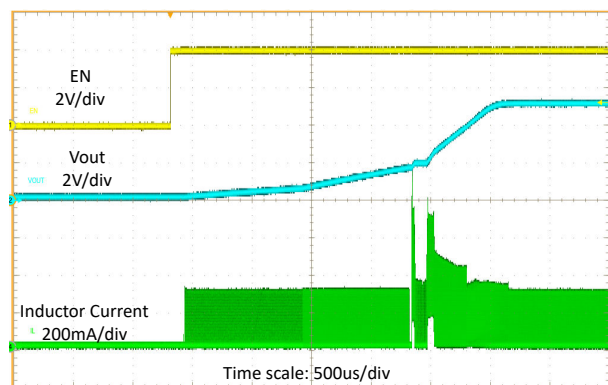


図 7-17. EN によるスタートアップ

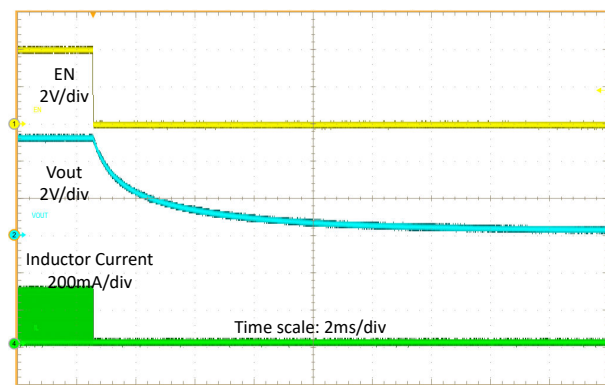
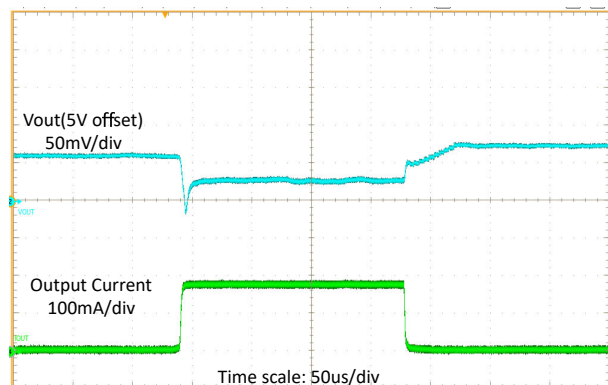
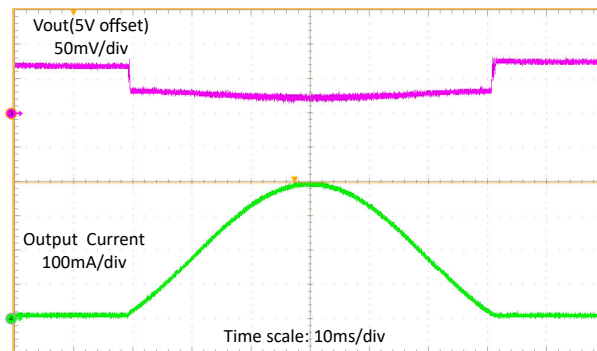


図 7-18. EN によるシャットダウン



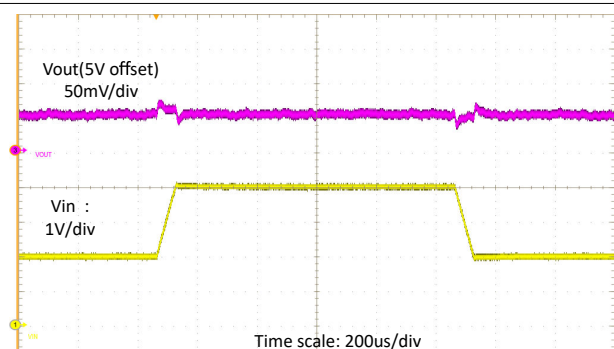
$V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 0 \sim 200mA$ (スルーレート $20\mu s$)

図 7-19. 負荷過渡



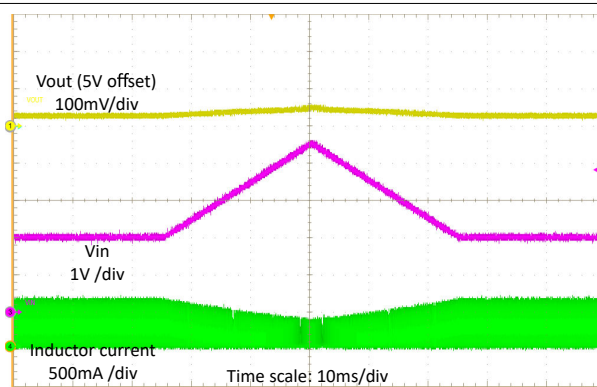
$V_{IN} = 3.6V$, $V_{OUT} = 5V$, $I_{OUT} = 0 \sim 400mA$ スweep

図 7-20. 負荷スweep



$V_{IN} = 2V \sim 4V$ (スルーレート $20\mu s$), $V_{OUT} = 5V$, $R_{load} = 50\Omega$

図 7-21. ライン過渡



$V_{IN} = 2V \sim 4.5V$ スweep, $V_{OUT} = 5V$, $R_{load} = 25\Omega$

図 7-22. ライン スweep

7.4 電源に関する推奨事項

このデバイスは、0.7V~5.5V の入力電源電圧範囲で動作するように設計されています。この入力電源には適切なレギュレーションが行われる必要があります。入力電源がコンバータから数インチ以上離れている場合は、セラミック バイパス コンデンサに加えて追加のバルク容量が必要となることがあります。一般的な選択肢は、100 μ F のタンタルまたはアルミ電解コンデンサです。入力電源の出力電流は、TPS61299-Q1 の電源電圧、出力電圧、出力電流に応じた定格である必要があります。

7.5 レイアウト

7.5.1 レイアウトのガイドライン

すべてのスイッチング電源において、レイアウトは設計での重要なステップとなります。ピーク電流およびスイッチング周波数が高い場合には、特に重要です。レイアウトが注意深く行われていないと、レギュレータでは EMI 問題だけでなく安定性の問題も生じる場合があります。主要な電流パスおよびパワー グランド パスには、幅が広く短い配線を使用してください。入力コンデンサ、出力コンデンサ、インダクタは、デバイスのできるだけ近くに配置します。

7.5.2 レイアウト例

最下層は、ビアで接続された大きな GND プレーンです。

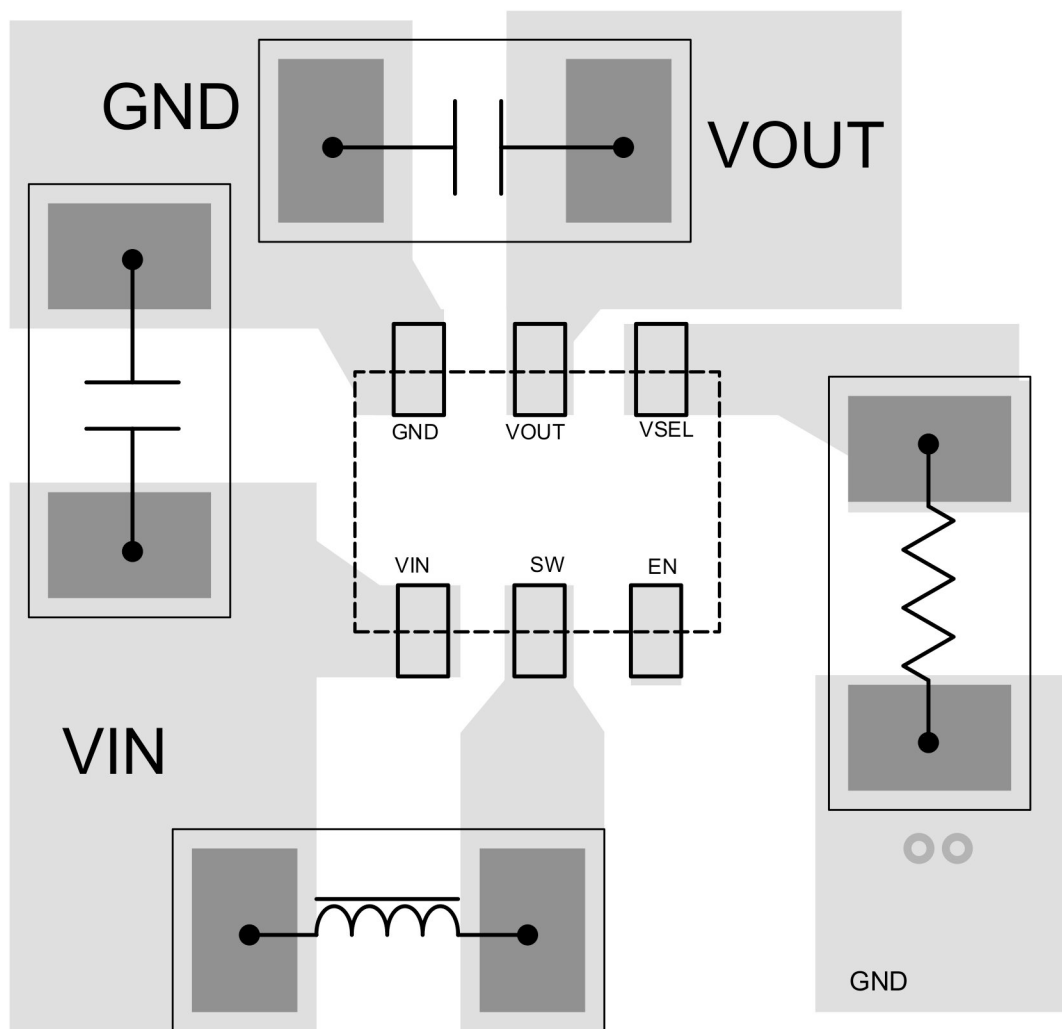


図 7-23. レイアウト例 - DRL

7.5.3 熱に関する情報

通常の動作条件では、最大接合部温度が 125°C に制限されます。最大許容消費電力 $P_{D(max)}$ を計算し、実際の消費電力を $P_{D(max)}$ 以下に維持します。最大消費電力制限は、式 5 で決定されます。

$$P_{D(max)} = \frac{125 - T_A}{R_{\theta JA}} \quad (5)$$

ここで、

- T_A : アプリケーションの最大周囲温度
- θ_{JA} : 「熱に関する情報」の表に記載されている接合部から周囲への熱抵抗。

TPS61299-Q1 は WCSP または SOT583 パッケージで供給されます。パッケージの実際の接合部から周囲への熱抵抗は、PCB のタイプとレイアウトに大きく依存します。厚い PCB 銅箔を使用し、GND ピンを大きなグラウンドプレートに半田付けすると、熱性能が向上します。また、より多くのビアを使用して半田マスクを使用せずに IC の最上層と最下層のグラウンドプレートを接続しても、熱性能が向上します。

8 デバイスおよびドキュメントのサポート

8.1 デバイスのサポート

8.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

8.2 ドキュメントのサポート

8.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『PFM モードの効率の正確な測定』アプリケーション・レポート
- テキサス・インスツルメンツ、『超低 IQ デバイスの効率の正確な測定』テクニカル・ブリーフ
- テキサス・インスツルメンツ、『IQ：その意味と使用法』テクニカル・ブリーフ

8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#) は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.7 用語集

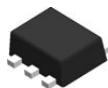
[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

日付	改訂	注
2024 年 2 月	*	初版

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

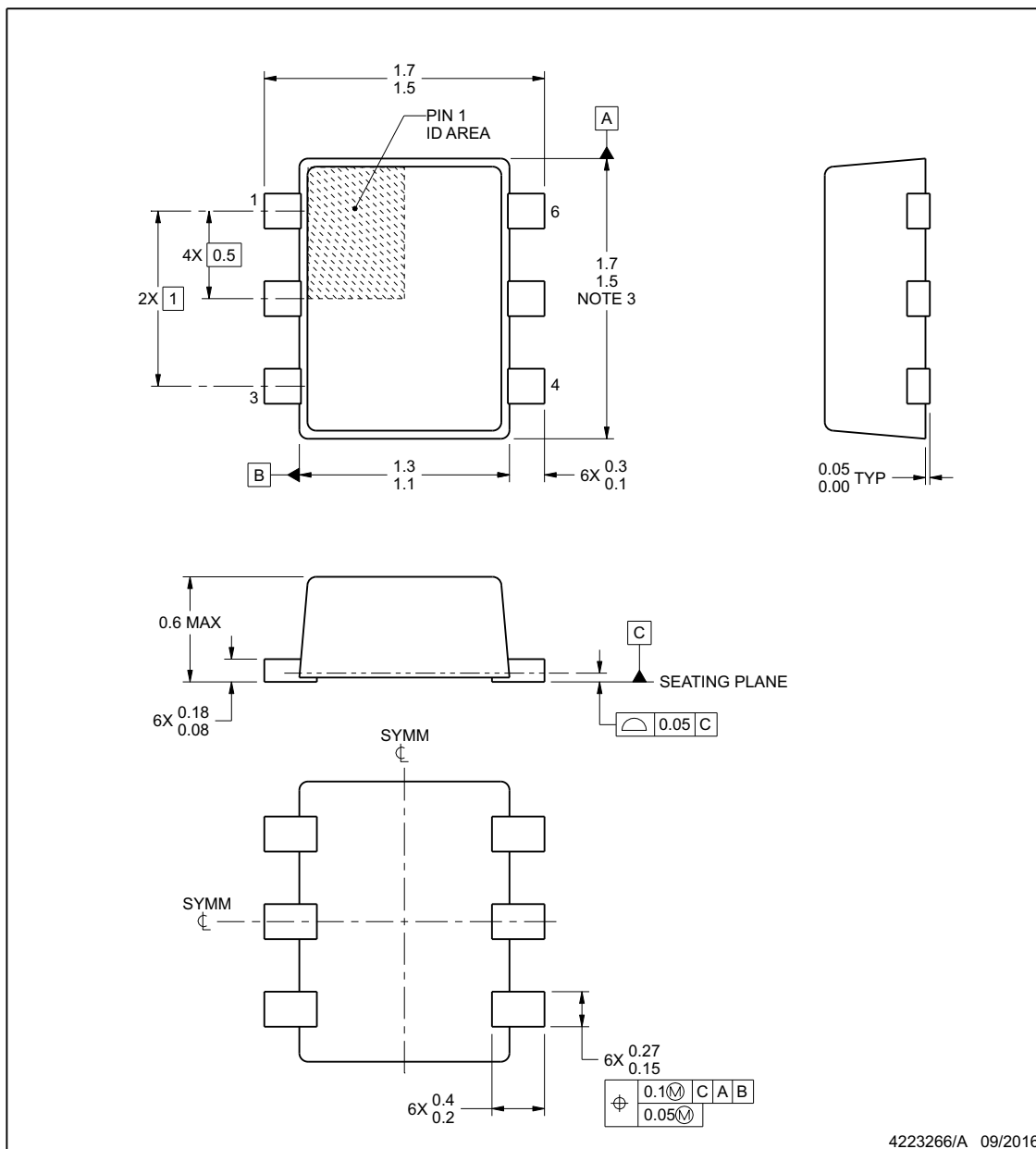


DRL0006A

PACKAGE OUTLINE

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



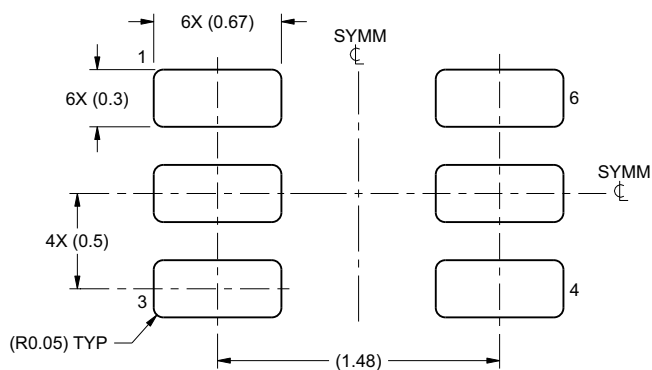
NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.

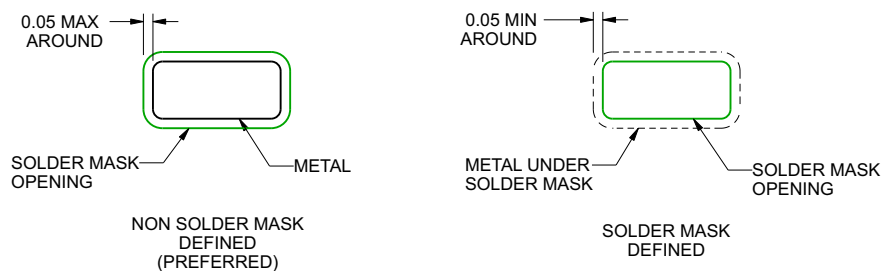
www.ti.com

EXAMPLE BOARD LAYOUT**DRL0006A****SOT - 0.6 mm max height**

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



SOLDERMASK DETAILS

4223266/A 09/2016

NOTES: (continued)

4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

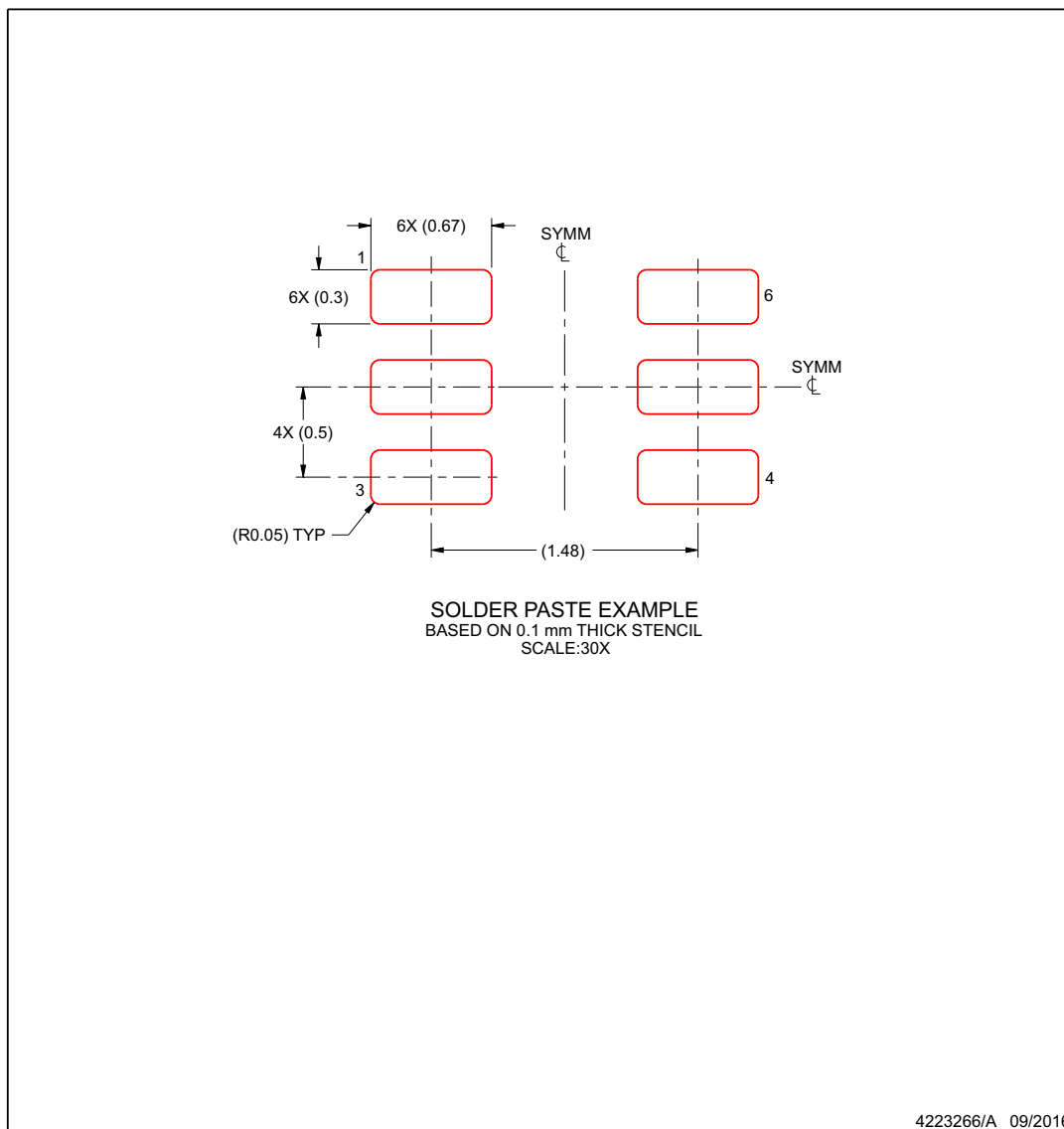
www.ti.com

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

www.ti.com

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS61299QDRLRQ1	ACTIVE	SOT-5X3	DRL	6	4000	RoHS & Green	Call TI SN	Level-1-260C-UNLIM	-40 to 125	299Q	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBsolete: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

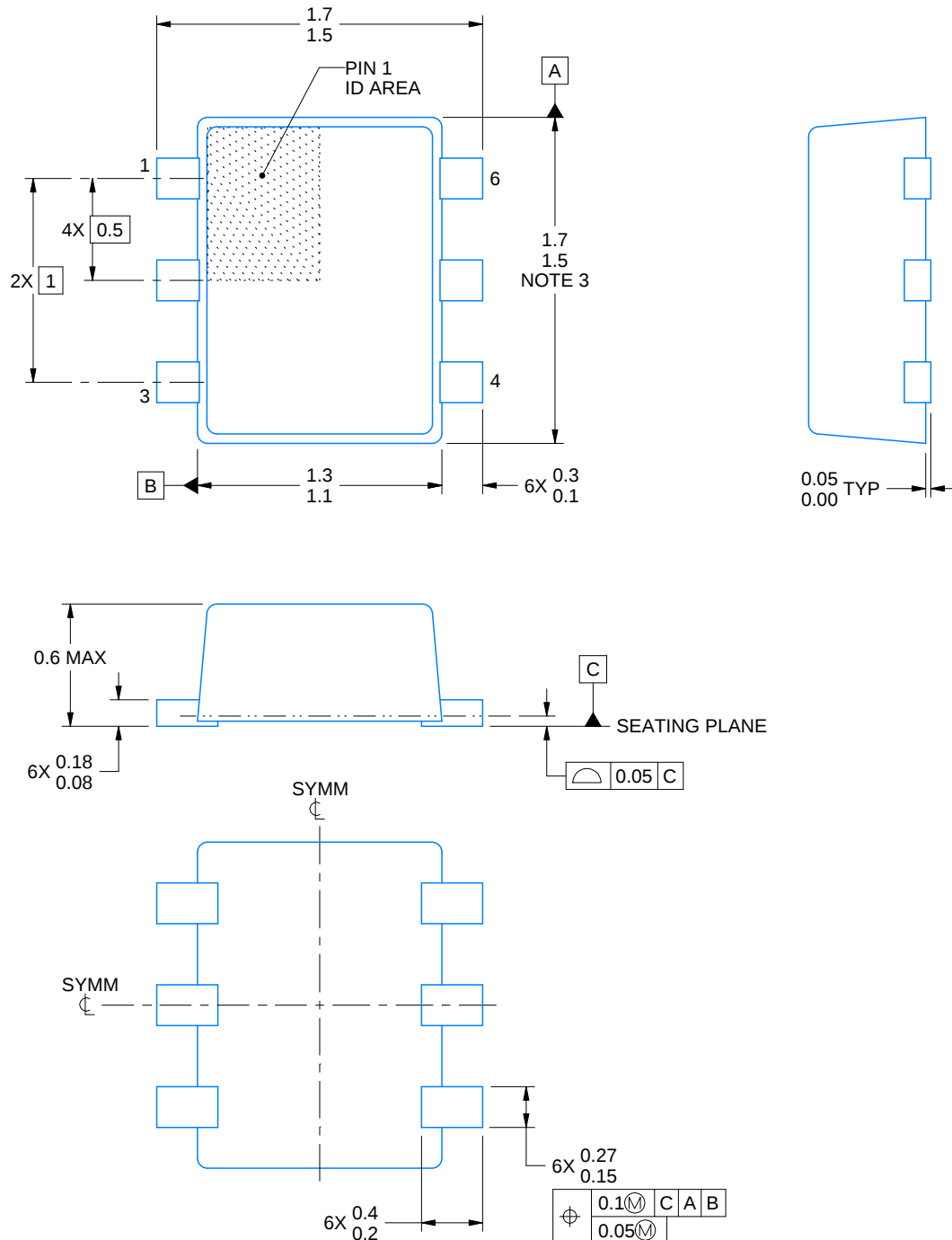
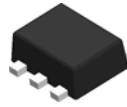
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS61299-Q1 :

- Catalog : [TPS61299](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product



4223266/C 12/2021

NOTES:

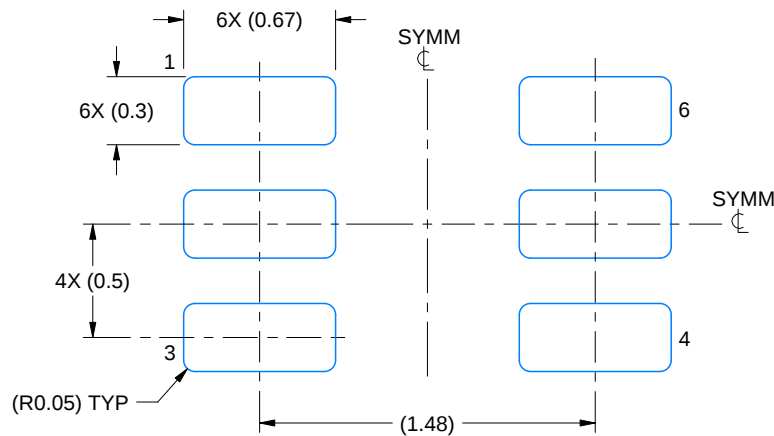
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-293 Variation UAAD

EXAMPLE BOARD LAYOUT

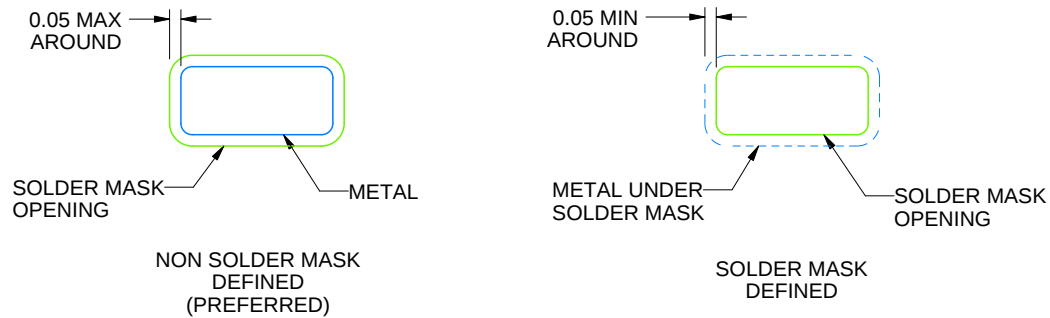
DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
SCALE:30X



SOLDERMASK DETAILS

4223266/C 12/2021

NOTES: (continued)

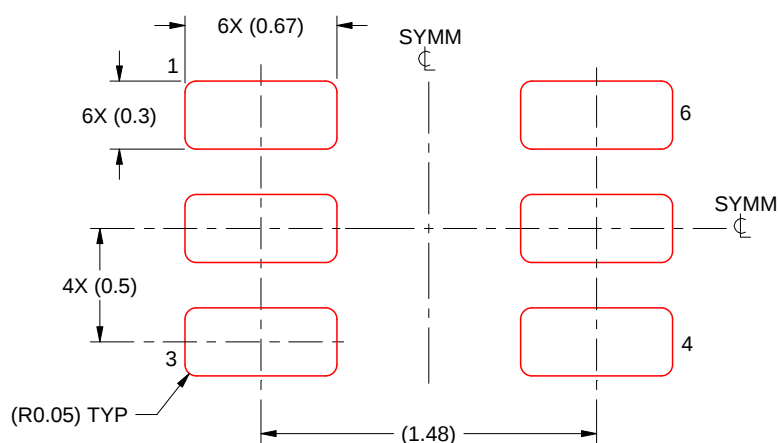
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. Land pattern design aligns to IPC-610, Bottom Termination Component (BTC) solder joint inspection criteria.

EXAMPLE STENCIL DESIGN

DRL0006A

SOT - 0.6 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:30X

4223266/C 12/2021

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated