

Application Report

DLP3021-Q1 ダイナミック・グランド・プロジェクション・システムの設計



Jake Pulliam

概要

プロジェクタ・システムを、自動車のさまざまな場所を使用するには、小型かつ低コストにする必要があります。多くのアプリケーションでは、プロジェクタは HDMI または FPD-Link による標準ビデオ信号に対応しています。しかし、プロジェクタを配置する車内の場所の多くでは、ビデオ情報を伝達するための高速バスにアクセスできません。場合によっては、リモート・プロジェクタとの通信に CAN も LIN も使用できないことさえあります。これらの制限が原因で、これらの問題に対処する新しいシステム・アーキテクチャを開発しました。プロジェクション・システムにコンテンツを提供するためのマイコンも GPU も不要にすることで、車内の必要なすべての場所にプロジェクタを配置できるようになり、必要な配線は電源とグランドのみになりました。これにより、従来は利用できなかった、または静的な単一画像の投射に限定されていた、自動車のカスタマイズと通信に新しい可能性が生まれました。このアプリケーション・レポートでは、ダイナミック・グランド・プロジェクション (DGP) システムのアーキテクチャを紹介し、ヘッドアップ・ディスプレイやヘッドライトで使用される従来型プロジェクション・システムと DGP システムの電気的特性上の主な相違点を説明します。

目次

1 代表的な車載用システムのアーキテクチャ.....	2
2 ダイナミック・グランド・プロジェクション.....	3
3 LED ドライバ.....	5
4 フラッシュ・ストレージ容量の要件.....	6
5 まとめ.....	8
6 関連資料.....	9

商標

E2E™ is a trademark of Texas Instruments.

DLP® is a registered trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

1 代表的な車載用システムのアーキテクチャ

図 1-1 (2 ページ) に示す代表的な DLP® 車載用プロジェクタ・システムは、固体照明と、ヘッドアップ・ディスプレイ (HUD)、高解像度ヘッドライトなどのアプリケーションに適した DLPC120 や DLPC230 などの DMD コントローラを使用しています。このコントローラは、ビデオ・データ用入力、DMD データ用出力、DMD 制御信号、照明制御信号を備えています。ビデオの各フレームは、コントローラによって読み取られ、処理され、一連の DMD ネイティブ・フォーマット・ビット・プレーンに変換されます。これらの一連のビット・プレーンは DMD ミラーの状態を設定し、プロジェクション光学系の方向、またはプロジェクション光学系からそれた方向に光反射させます。各ビット・プレーンにはそれぞれの色の LED 照明が関連付けられています。ビット・プレーンが書き込まれ、表示されるたびに、DMD コントローラからの制御信号は適切な LED 照明を有効にします。各ビット・プレーンが書き込まれるにつれて、人はビット・プレーンを 1 つのフルカラー・ビデオ・フレームに合成します。

この方法は、システム設計の柔軟性を最大限に高めますが、システム・コストと複雑さを増大させる可能性があるシステム要件を増やすことにもつながります。このタイプのシステムには、ビデオ・コンテンツを生成し、またはビデオ・コンテンツをメモリから読み込む CPU/GPU コンボなどのビデオ信号源が必要です。また、DMD コントローラを起動および構成するためのホスト・マイコンが必要な場合もあります。DMD コントローラ自体にも、コントローラ・アーキテクチャに応じて、外部または内部フレーム・バッファ用 RAM が必要です。スペースの心配がある場合、時にはホスト・プロセッサと GPU を離して配置することも必要です。この場合、シリアライザ/デシリアライザと、専用ケーブルおよびコネクタを含む高速ビデオ・バスをシステムに追加する必要があります。HUD などの ADAS システムからの情報を常に更新する必要があるシステム・クリティカルなディスプレイの場合、これらはすべて適切ですが、情報の限定された部分のみを短時間表示することが要求されるダイナミック・グランド・プロジェクション・ディスプレイには適していない場合があります。

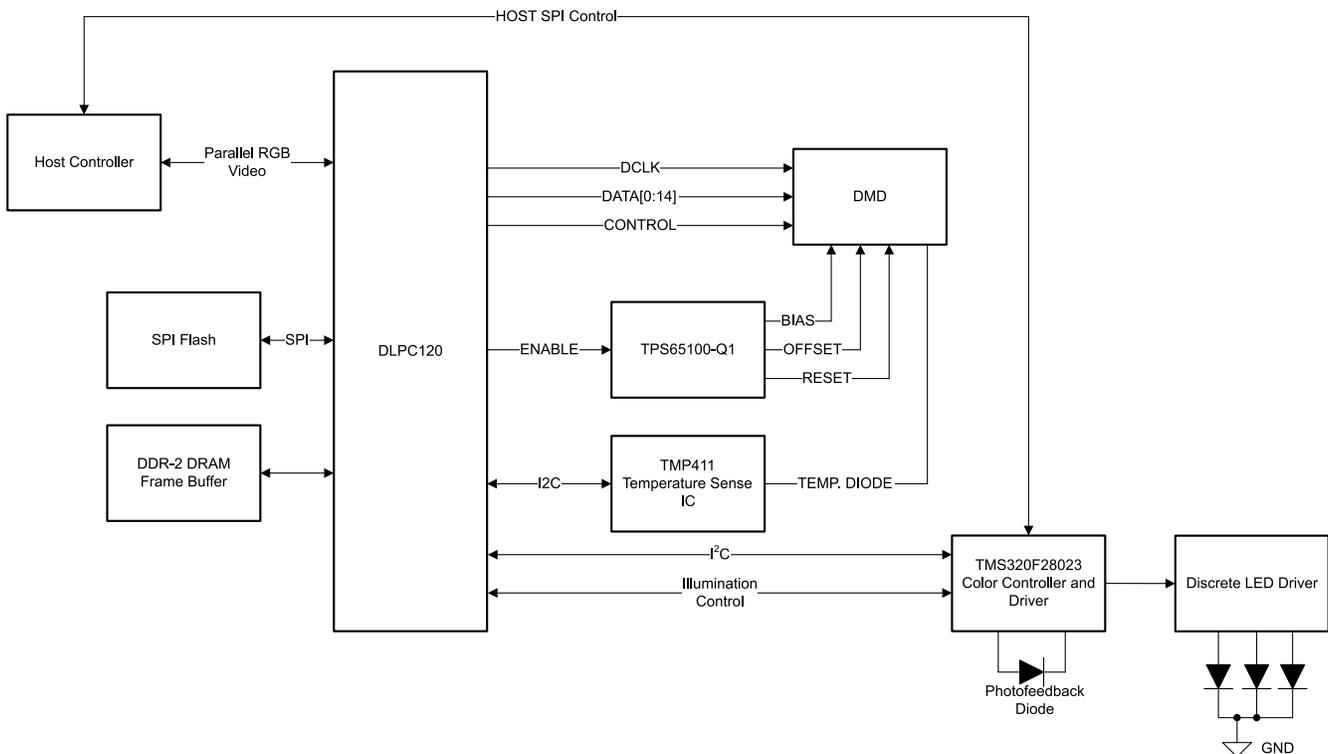


図 1-1. HUD の概略回路図

2 ダイナミック・グラウンド・プロジェクション

図 2-1 (3 ページ) に、DLP3021-Q1 を使用したダイナミック・グラウンド・プロジェクションの概略ブロック図を示します。DLP3021-Q1 ダイナミック・グラウンド・プロジェクション・システムのアーキテクチャは、高品質のフルカラー画像とアニメーションをサポートしながら、外部コンポーネントの必要性を減らせるように設計されています。コンテンツを生成する GPU を不要にするため、DLPC120-Q1 DMD コントローラを、SPI フラッシュから DMD にコンテンツを直接ストリーミングする車載認定済み Xilinx Spartan®-7 FPGA に置き換えました。

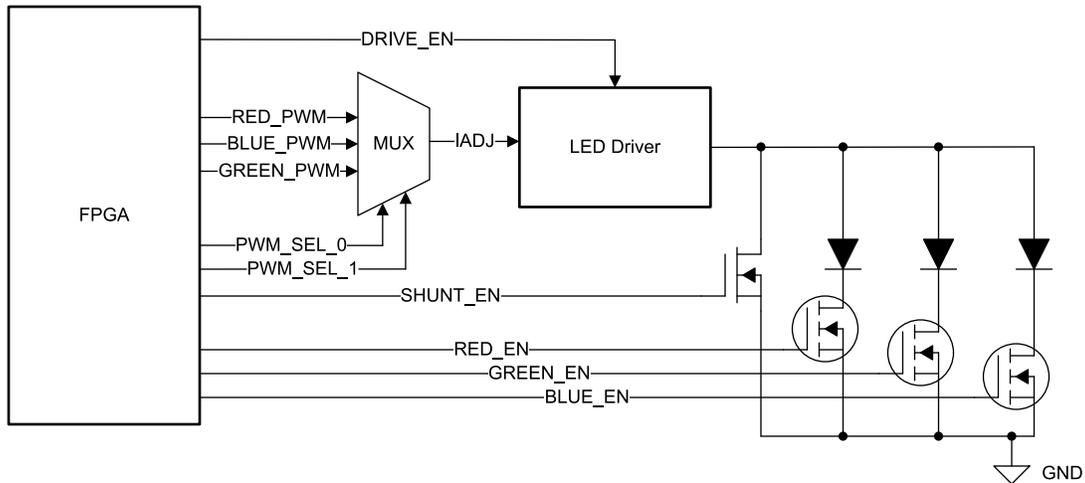


図 2-1. ダイナミック・グラウンド・プロジェクションの概略回路図

GPU からの任意のビデオ・ストリームを処理するのではなく、事前に処理されたコンテンツをフラッシュ・デバイスから DMD アレイに FPGA が直接書き込みます。高解像度 DMD に十分速く書き込むために、8 チャンネル・インターフェイスを備えた SPI フラッシュ・デバイスを使用して必要な帯域幅をサポートしています。電源投入時、本 FPGA はビデオ・コンテンツの書き込みを自動的に開始し、電源喪失時、本 FPGA は DMD のパワーダウン・シーケンスを自動的に実行します。図 2-2 (3 ページ) に、全体的な設計および動作プロセスを示します。

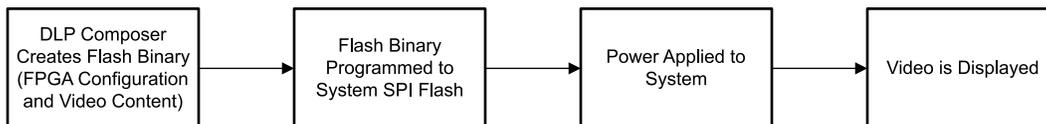


図 2-2. システム・プログラミング・フロー

ビデオは DLP Composer と呼ぶツールで書き込むことができます。DLP Composer は、ビデオ・コンテンツの各フレームを取り込み、DMD ネイティブ形式で個々のビット・プレーンに事前レンダリングします。次に DLP Composer は、個々のビット・プレーン、すべてのデフォルト・スタートアップ条件、FPGA 構成を 1 つのフラッシュ・バイナリに圧縮および結合します (図 2-3 (4 ページ) を参照)。

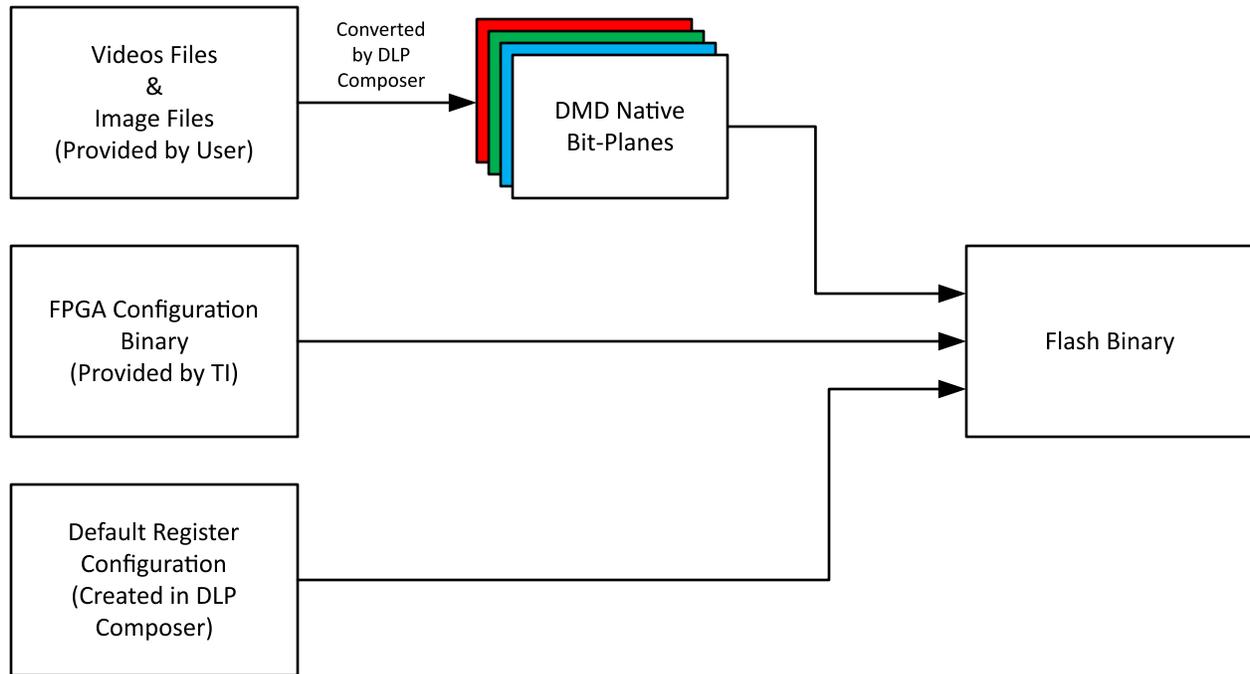


図 2-3. DLP Composer の DGP プロセスの例

システムに電力が供給されると、FPGA 構成が FPGA に書き込まれます。デフォルトの構成に応じて、FPGA は DMD へのビット・プレーンの書き込みを開始し、書き込まれた各ビット・プレーンに対して LED イネーブルのシーケンシングを実行します。または、マイクロコントローラが SPI を介して FPGA にコマンドを発行し、ビデオの再生、ビデオの変更、TMP411 による DMD 温度の読み取り、LED に対する電流レベルの調整を行うことができます。

3 LED ドライバ

高品質の画像を得るには、DMD に表示される画像に合わせて LED 照明を精密に調整する必要があります。FPGA は、必要なタイミングをサポートするために信号を生成します (図 3-1 (5 ページ) を参照)。これらの信号には、LED ドライバ全体のための LED イネーブル信号と、各 LED 色のための個別のイネーブル信号があります。この信号は、各色のローサイド・ドライバ MOSFET と、照明を素早くオフにするためのシャント MOSFET を駆動します。また、FPGA は各色の PWM と 2 つの PWM 選択信号も生成するため、LED ドライバの電流制御ピンに 3 つの PWM を多重化できます。これにより、異なる電流制限を各色に選択できます。これは、熱デレーティングのための画像の色校正と輝度調整に重要です。たとえば、プロジェクタの電源が長時間オンのままになっている場合、LED 電流を低減させても画像を表示させることができるためです。DGP リファレンス・デザインでは、LM3409 電流制御降圧 LED ドライバを使用しており、車両のバッテリー電圧から電力を直接供給しています。別の LED ドライバを選択する場合、そのドライバがシャント FET 調光をサポートできることが重要です。そのため、この用途には昇圧レギュレータは使用できません。

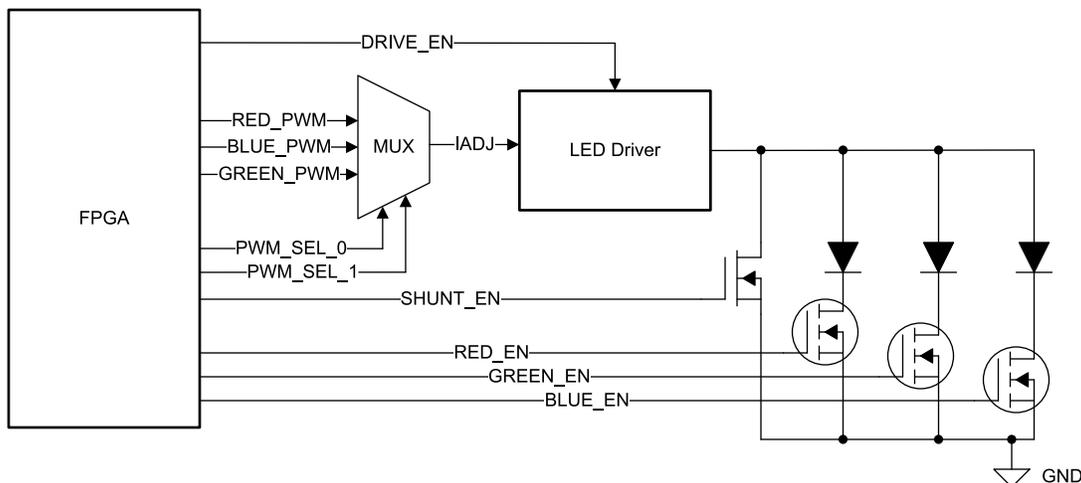


図 3-1. LED ドライバの概略回路図

4 フラッシュ・ストレージ容量の要件

DGP システムの SPI フラッシュ・デバイスには、フラッシュから DMD へのコンテンツの直接書き込みをサポートするのに十分な速度が必要です。高帯域幅要件に起因して、JEDEC xSPI プロトコルと互換性のあるオクタール SPI フラッシュ・デバイスがこのアプリケーションのために選択されました。DGP アプリケーションでは、ダイナミック・グランド・プロジェクション・システムのすべてのコンテンツは DMD ネイティブ形式に事前処理され、PC 上で RLE (Run Length Encoding) を使用して圧縮され、その後 SPI フラッシュに書き込まれます。理想的には任意の大容量フラッシュ製品を使用するべきですが、システムの部品表コストを最適化するにはシステムのフラッシュ・ストレージの容量を最小限に抑えることが重要です。

各ビデオ・フレームに必要なストレージ容量を見積もるには、次のパラメータを使用します。

- DMD アレイの幅、W
- DMD アレイの高さ、H
- ビットプレーンの数、BP
- 圧縮率、C

必要なストレージ容量 (単位はビット) は次の式で計算できます。

$$\frac{W \times H \times BP}{C} \quad (1)$$

TI.com の DLP3021-Q1 製品フォルダにある DLP3021-Q1 Composer Project and FPGA Configuration では、次の値を使用できます。

- W = 608
- H = 684
- BP = 20
- C = 2.1 (推定値、コンテンツにより異なります。表 4-1 (7 ページ) を参照)

幅と高さは、DMD のミラーの数によって設定されます。ダイナミック・グランド・プロジェクション・アプリケーションの場合、すべてのミラー位置にデータを書き込む必要があります。ビット・プレーンの数は固定されておらず、システム要件に応じて調整できます。たとえば単一光源の白色光のみのモジュールの場合、必要なのは合計 6~8 個のビット・プレーンのみです。RLE 圧縮率は、コンテンツによって異なります。ライブ・ビデオなどの詳細部分を持つ画像、アニメーションなどの単色の大きな領域を持つ画像も圧縮できない場合があります。2.1:1 の圧縮率は、さまざまな種類のコンテンツで期待される圧縮率の概算値として使用されますが、最悪の場合は常に 1:1 をわずかに下回ります。表 4-1 (7 ページ) に、各種画像コンテンツの複数の圧縮例を示します。「1x1 の格子」パターンは、黒と白のピクセルが交互に並んだ画像です。これは、コンテンツが圧縮できないワースト・ケースの画像の一種であり、さらに圧縮アルゴリズムのオーバーヘッドが発生することで、結果として生じる圧縮済みフレームは、圧縮されていないフレームよりもわずかに大きくなります。これは例としてのみ使用されるものであり、実際の画像の代表例ではありません。

表 4-1. 圧縮の例

画像	説明	サイズ (バイト)	圧縮率
	未圧縮	1,070,080	1.0
	1 x 1 格子パターン	1,102,000	0.97
	複雑	520,683	2.1
	アニメーション	273,963	3.9
	単純な BW (RGB でレンダリング済み)	162,897	6.6

ビデオの各フレームのストレージ・サイズの概算値を決定すると、一般的なフレーム・レート (25Hz) をそのサイズに乗算して、コンテンツに必要なストレージ容量を見積もることができます。上記のパラメータを使用すると、約 20 秒のフルカラー・コンテンツを 2Gb フラッシュ・デバイスに保存できることがわかります。コンテンツの種類を注意深く選択し、表示するコンテンツの種類に合わせて適切な照明 (RGB または単一色) を選択することで、保存できるコンテンツの量を大幅に増やすことができます。

5 まとめ

車両のどこにでも設置できるように、ダイナミック・グランド・プロジェクション用プロジェクタは小型かつ低コストで、ビデオ入力とは無関係に動作できる必要があります。DLP3021-Q1 DMD および FPGA ベースのコントローラ・ソリューションは、ダイナミック・グランド・プロジェクションをサポートするための簡潔なアーキテクチャを提供します。これらのシステムを設計する場合、このアーキテクチャとその他の従来型プロジェクション・システム・アーキテクチャの相違点を理解することが重要です。慎重な計画とコンテンツの選択により、部品表を最適化し、部品点数が少ない小型プロジェクタを開発できます。ダイナミック・グランド・プロジェクションとその他の DLP 車載アプリケーションの詳細については、[TI E2E™ サポート・フォーラム](#)をご覧ください。

6 関連資料

- テキサス・インスツルメンツ、[DLP3021-Q1 製品フォルダ](#)
- テキサス・インスツルメンツ、[『DLP3021-Q1 0.3-Inch WVGA DMD』データシート](#)
- テキサス・インスツルメンツ、[『DLP3021-Q1 FPGA User's Guide』](#)
- テキサス・インスツルメンツ、[DLP Composer for DGP アプリケーション・ソフトウェア](#)
- テキサス・インスツルメンツ、[『DLPC120-Q1 車載用 DMD コントローラ』データシート](#)
- テキサス・インスツルメンツ、[『DLPC230-Q1 車載用 DMD コントローラ、DLP553x-Q1 チップセット用』データシート](#)

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022, Texas Instruments Incorporated