

フォト・フラッシュ・チャージャー/ IGBT ドライバ用の設計

Takuhiro Tanase

Portable Digital Consumer Power

概要

テキサス・インスツルメンツ製のTPS65552Aには、フォト・フラッシュ・コンデンサを確実に充電する機能が備わっています。このデバイスは、パワー・スイッチ、IGBTドライバ、およびコントロール・ロジック・ブロックを内蔵し、

フォト・フラッシュ・アプリケーションに適しています。 TPS65552Aは僅かな外付け部品で、高速充電及び、高効率 なアプリケーションを提供致します。

目 次

はじめに	2
動作	3
外部コンポーネントの選定方法	14
PCB情報	20
結論	21
推奨されるフット・パターン情報	21
図の一覧	
図1. 代表的なアプリケーション回路	
図2. ブロック図	
図3. スイッチ・サイクルのタイミング図	
図4. サイクル開始/サイクル終了時のタイミング図	5
図5. 1次側の波形	6
図6. 2次側の波形	
図7. I_PEAKピンの電圧 ー ピーク電流	
図8. I_PEAKの遅延は1次側のインダクタンスに依存	7
図9. I_PEAKの温度特性	8
図10. コントローラをXFULLに接続	8
図11. LEDをXFULLに接続	8
図12. I_XFULL — V_FULL	9
図13. TSDの動作	
図14. 周囲温度がスレッシュホールドに達した時点で充電が自動的に再開	10
図15. フラッシュが発光している間にCHGピンが"H"レベルにとどまっていた場合のSWピンの)過電圧11
図16. VCC 4.5V時の効率	12
図17. VCC 5V時の効率	12
図18. VCC 5.5V時の効率	13
図19. VCC 4.5V時の充電時間	14
図20. VCC 5V時の充電時間	14
図21. VCC 5.5V時の充電時間	14
図22. Vbatを上回るVsw	
図23. タイミング・エラーの検出に起因する保護	16
図24. 逆方向電流のメカニズム	18
図25. 逆方向電流の波形	18
図26. 性能の良好なトランスのスイッチング電圧	
図27. 性能の劣るトランスのスイッチング電圧	20
図28 PCBの設計ガイドライン	



表の一覧

表1. 漏れインダクタンスのガイドライン	15
表2. 推奨されるトランス (東京コイルエンジ	ニアリング)16
表3. 推奨されるトランス(木嶋無線)	16
表4. 推奨されるダイオード(オリジン電気)	19
表5. 推奨されるダイオード(東芝)	19

1. はじめに

TPS65552Aシリーズはバッテリー入力からフォト・フラッシュ・コンデンサを充電する機能と、キセノン・フラッシュ管を発光させる機能を提供します。このデバイスは充電機能に必要とされるLDMOS (Laterally Diffused MOS) FETによって構成されるパワー・スイッチ、キセノン管の発光時間を調整するIGBTを駆動するIGBTドライバ、コントロール・ロジックのブロックを内蔵しています。ディスクリートによる構成と比較して、このデバイスは部品点数を大きく削減することによって、トータルの面積を削減するだけでなく、設計の複雑さを緩和します。その他の利点としては、このシステム用に最適化されたPWMコントロールのアルゴリズムによって高速充電及び、高効率が実現可能となります。代表的なアプリケーション回路を図1に示します。

TPS65552Aの主要な特徴として、プログラム (調整) 可能 な1次側ピーク電流、調整可能な出力電圧、および充電完了 という状態を知らせる出力ピンがあります。

• 1次側ピーク電流のプログラミングは簡単です。ピーク電流は、TPS65552AのI_PEAKピンを使用して、0.9A~1.8Aの範囲で設定できます。I_PEAKピンを論理 "L"レベルに設定すると、1次側ピーク電流は最小値に設定されます。I_PEAKピンを論理 "H"レベルに設定すると、1次側電流は最大値に設定されます。I_PEAKピンに対してアナログ電圧を印加する方法で、1次側ピーク電流は最小値と最大値の間にある任意の値に設定できます。セクション2では、ピーク電流のプログラミングについて詳細に説明します。

- ターゲット出力電力を設定するには、トランスの巻線 比を使用します。TPS65552Aは、 $1次側電圧V_{(SW)}$ を検 出することにより、ターゲット電圧を決定します。内 蔵コンパレータU1を使用して、 $V_{(SW)}$ をスレッシュ ホールド電圧 (V_FULL) と比較します。これは、図1と 図2で示すU1です。
- コンデンサの充電が完了した時点で、XFULLピンは "L"レベルになります。設計者はLEDまたはコント ローラをこのピンに接続し、充電が完了したと通知す ることもできます。

TPS65552Aには、3つの保護機能があります。TPS65552Aは、最大オン時間、OVDS (OVER VDS)による保護、および過熱時のシャットダウンを使用します。たとえば、最大オン時間による保護は、十分な電流を供給できない電圧が低下したバッテリーから、過度に大きな電流を取り出そうと試みることを防止します。この結果、ターゲット・ピーク電流には到達しなくなります。3つの保護機能すべてについては、セクション2で詳細に説明します。

TPS65552Aのターゲット・アプリケーションは、デジタル・スチル・カメラ $(D \cdot S \cdot C)$ 、デジタル・ビデオ・カメラ $(D \cdot V \cdot C)$ 、光学式フィルム・カメラ (銀塩カメラ)、カメラ付き携帯電話、およびカメラ付きPDAなどのポータブル・デバイス・アプリケーションに対して特に最適化されています。



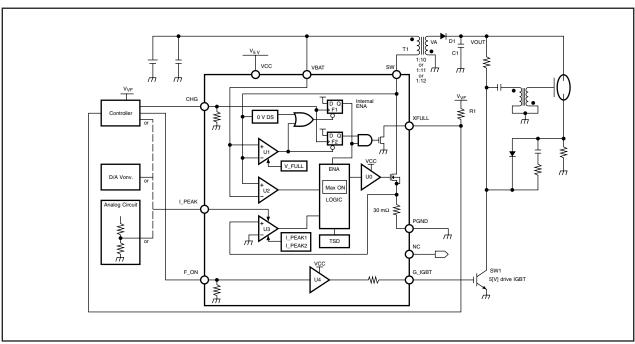


図1. 代表的なアプリケーション回路

2. 動作

2.1 基本動作

2.1.1 充電の開始と停止の方法

TPS65552Aは、イネーブル・ラッチF1を内蔵しています。これは、デバイスのON/OFFの状態を保持します(図2を参照)。CHGピンに立ち上がりエッジを入力すると、内蔵ラッチが強制的にONの状態になります。以下の3つのイベントのいずれかが発生するまで、充電が継続します。

- 1. CHGピンを論理 "L" レベルに設定して強制的に停止。
 - これは充電を手動で停止します。CHGピンを"L" レベルに設定すると、内蔵のENA(イネーブル)機能 (図2を参照)が"L"レベルになり、内蔵のFETス イッチがオフになります。

- 2. 出力電圧VOUTがターゲットの値に達したことを検出 して自動的に停止。
 - これは標準的な停止機能です。U1 (図2を参照) は、(VSW VBAT) をV_FULLと比較します。後者は、1次側の最大電圧を決定するものです。

(VSW - VBAT) がV_FULLを上回った時点で、 TPS65552Aは自動的に停止します。

- 3. OVDSによる保護を原因とした保護目的の停止。
 - この機能は、内蔵のFETスイッチがオンのときに、TPS65552AをSWピンでの過電圧から保護します。 内蔵のFETのドレイン-ソース間電圧が、規定されたOVDS電圧である1.2Vを上回った場合、このFETはオフになります。内部では、OVDSを超過するとF1がリセットされ、ENAが強制的に"L"レベルになり、内蔵のFETがオフになります。



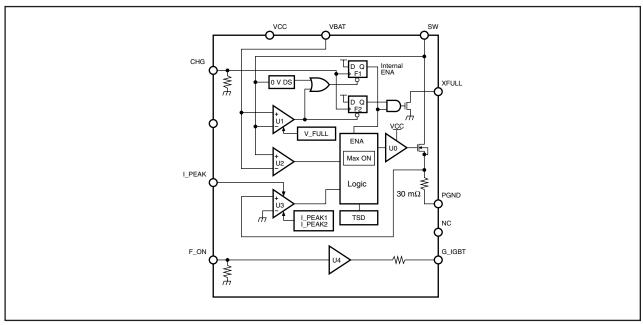


図 2. ブロック図

2.1.2 充電の原理

TPS65552Aのこのアプリケーション回路図は、フライバック・トランスに基づいています。内蔵のFETスイッチがオンになると、電流がトランスの1次側に流入してエネルギーを蓄積します。1次側に蓄積されたエネルギーは、このスイッチがオフになった段階で2次側に伝達されます。2次側の電流は、ダイオードF1を経由して出力コンデンサ(図1のC1)に流入します。

TPS65552Aは3つのコンパレータ、つまり図2のU1、U2、およびU3を使用して、内蔵のFETスイッチの状態を判断します。これらのコンパレータの機能について、以下で説明します。

- U1: 充電が完了したことを検出します。
- U2:SWをオンにするタイミングを判断できるように、トランスの中に残っているエネルギーが0になる時点を検出します。これは、内蔵のFETをオンにするタイミングを決定する目的で使用されます。U2は、SWピンでのキックバック電圧をセンスします。V(SW)がVBATを下回ったときに、内蔵のスイッチはオンになります(図3のTime 5)。
- U3:SWをオフにするタイミングを判断できるように、 ピーク電流を検出します。

U3は、内蔵のFETスイッチを経由してSWからPGNDに流れる1次側電流 $I_{(SW)}$ をセンスします。 $I_{(SW)}$ が $I_{(SW)}$ によって設定されたターゲット電流を上回った時点で、SWはオフになります(図3のTime 2)。

CHGピンが論理 "L" レベルから "H" レベルに遷移する時点で、充電サイクルが開始されます。SWはオンになり、 $I_{(SW)}$ はフライバック・トランスの1次側を介して直線的に増加します(図3のTime 1~Time 2)。 $I_{(SW)}$ がターゲット電流(I_PEAK)を上回った後、SWはオフになります(図3のTime 2, I_PEAK)。

SWがオフになった時点でトランスの磁気エネルギーは放出され始め、出力電圧は出力ダイオードの順方向バイアスを増加させます。その結果、SWピンで発生したキックバック電圧は増加します(図3のTime 2~Time 3)。トランスのほとんどのエネルギーが放出された時点で、トランスは2次側の電流を維持することはできません。したがって、2次側電圧とキックバック電圧の両方は低下し始めます(図3のTime 3)。整流作用が停止した後、トランスに残っていた少量のエネルギーが寄生パスを介して開放され、キックバック電圧はゼロに達します(図4のTime 3からTime 4)。このとき、コンパレータU2は(VSW - VBAT)がVZEROを下回る時期をセンスし(図4のTime 5)、SWをオンにして次のサイクルを開始します。



SWのオン時間は、I_PEAKに依存します。オン時間は式(1)で計算されます。この式は出力電圧に依存しません。

$$T_{ON} = L_P \frac{I_{PEAK}}{V_{BAT}}$$

 T_{ON} : ON time

LP: Primary inductance

I_{PEAK}: Peak current

V_{BAT}: Battery voltage (1)

一方、オフ時間はサイクルごとに出力電圧に依存します。 これは、2次側で流れる電流がサイクルごとの出力電圧に依 存するためです。オフ時間は式(2)で計算されます。

$$T_{OFF} = N \times L_{P} \frac{I_{PEAK}}{V_{OUT}}$$

N: Turn ratio of transformer V_{OUT} : Output voltage

(2)

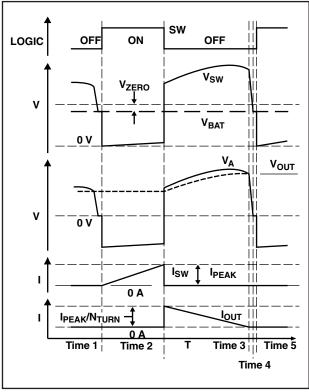


図3. スイッチ・サイクルのタイミング図

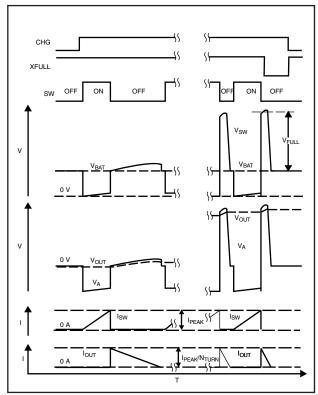


図4. サイクル開始/サイクル終了時のタイミング図

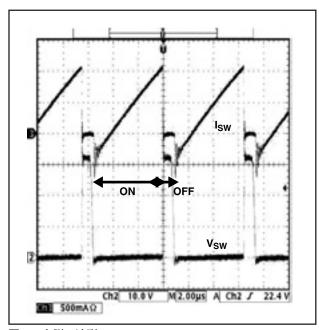


図 5.1次側の波形

2.1.3 ピーク電流のプログラミング

TPS65552AのI_PEAKピンを使用して、1次側のピーク電流を $0.9A\sim1.8A$ の範囲でプログラムします。I_PEAK入力は、電圧が $V_{(PKL)}$ (0.6V) 未満のとき、および $V_{(PKH)}$ (2.4V) を上回っているときは、論理入力として扱われます。入力が $V_{(PKL)}$ 未満のとき、または $V_{(PKH)}$ を上回っているときは、図7に示すように、ピーク電流の値は $I_{(PEAK2)}$ は、または $I_{(PEAK2)}$ に等しくなります。 $I_{(PEAK1)}$ と $I_{(PEAK2)}$ は、データシートで規定されています。電圧が $V_{(PKL)}$ と $V_{(PKH)}$ の間である場合は、 $I_{(PEAK3)}$ に扱われます。

式3に、ピーク電流I_PEAKと、I_PEAKピンの電圧 V_PEAKの関係を示します。

$$I_{PEAK} = 0.472 \times V_{PEAK} + 0.668 (0.6 V < Vpk < 2.4 V)$$
 (3)

可変である1次側電流の代表的な使用方法は、次のとおりです。

• バッテリーの容量に基づいて、I_PEAKを変更します。 たとえば、バッテリーがフル充電されているときに I_PEAKを"H"レベルに設定し、最大の電流を供給で きます。バッテリーの放電が進んだ段階でI_PEAKを小 さくし、バッテリーが供給する必要のあるピーク電流 を減らすことができます。

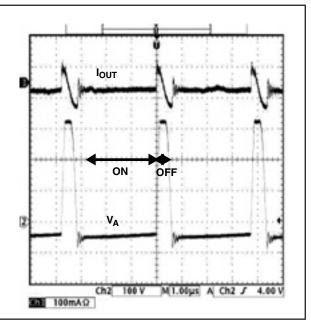


図 6. 2次側の波形

• I_PEAKはアクティブな電力管理の目的で使用できます。たとえばレンズ・ズーム・モーターなどが動作しているときは、過度に多くの電流をバッテリーから取り出すことを避けるために、I_PEAKを小さくすることができます。

I_PEAKピンの電圧 (V_PEAK) は、図1に示すように3つの方法で制御できます。

- 1. 外部コントローラを使用して、 I_PEAK を論理入力ピンとして扱う方法。この手法を使用する場合、図3で示すように、ピーク電流は $I_{(PEAK1)}$ および $I_{(PEAK2)}$ という2つの値のみになります。
- 2. D/Aコンバータ付き外部コントローラを使用し V_PEAK をバッテリー電圧のようなアナログ信号に追 従させる方法。D/Aコンバータは、 I_PEAK ピンの電圧 を $V_{(PKH)}$ および $V_{(PKH)}$ の間の値に設定できます。
- 3. アナログ回路を使用する方法。この機能は、D/Aコンバータを使用する場合と同じ結果が得られます。 I_PEAKの電圧は、図1に示すアナログ回路を使用して設定できます。



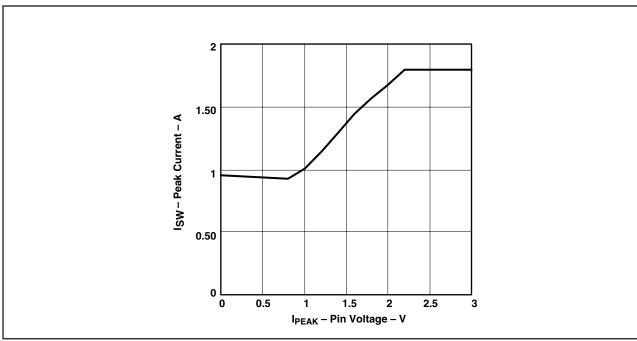


図 7. I_{PEAK} ピンの電圧 - ピーク電流

2.1.4 I_PEAKの伝搬遅延

 $I_{(SW)}$ が I_{-} PEAKの値を上回ったことを検出してからSWをオフにするまでに、200ns (ナノ秒) の遅延が生じます。したがって、検出されたピーク電流の値と実際のピーク電流の値には、図8に示すような違いが存在します。この違いの大きさは、1次側のインダクタンスとバッテリー電圧に依存します (式4を参照)。

$$I_PEAK = \frac{V_{BAT}}{L_{P}}T_{ON}$$

 T_{ON} : ON time

L_P: Primary inductance

I_PEAK: Peak current on the primary side

V_{BAT}: Battery voltage (4)

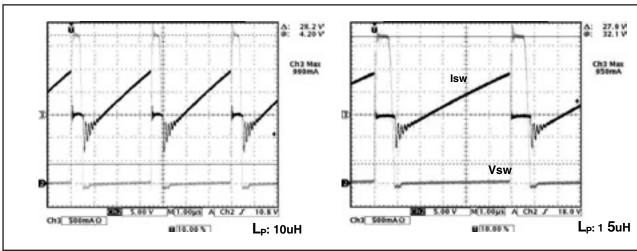


図 8. IPEAK の遅延は1次側のインダクタンスに依存



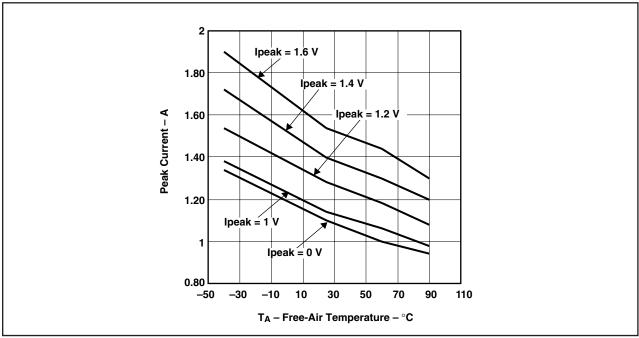


図 9. I_PEAK の温度特性

2.1.5 I_PEAKの温度特性

TPS65552AのI_PEAKには、図9に示すように、約 -3500ppm/℃という温度特性があります。

2.1.6 充電状態インジケータ

充電動作が完了した時点で、TPS65552Aは充電完了インジケータであるXFULLを"L"レベルに設定します。充電が完了したことをコントローラに通知するには、プルアッ

プ抵抗を使用してXFULLピンをコントローラに接続します (図10)。充電が完了した直後に、CHGピンを"L"レベルに設定することを強くお勧めします。XFULLの出力を使用してLEDを駆動し、充電状態を視覚的に表示することもできます。単純に、アノードをVCCに、カソードを電流制限抵抗を介してXFULLに接続します(図11を参照)。

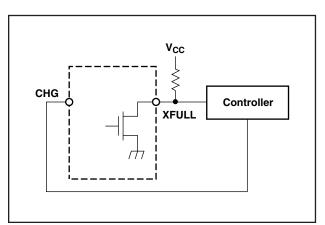


図 10. コントローラを XFULL に接続

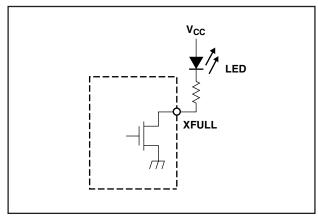


図 11. LED を電流制限抵抗を介してXFULL に接続



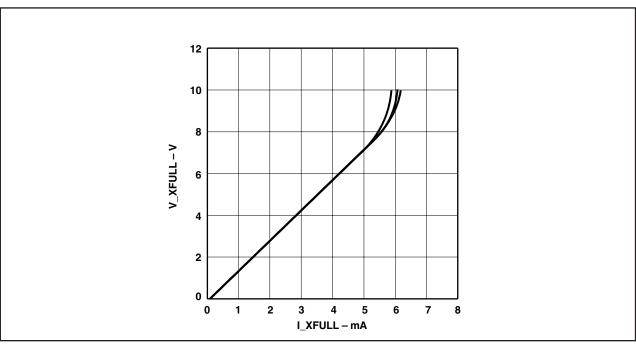


図 12. I_XFULL — V_FULL

XFULL出力は、図2に示すように、オープンドレイン MOSFET形式で構成されています。このMOSFETでは、電流シンク能力が低くなっています。XFULLの電流シンク能力を、図12と図13に示します。

2.1.7 保護機能

TPS65552Aには、最大オン時間、OVDS (OVER VDS) による保護、および過熱時のシャットダウンという3つの保護機能があります。

1. 最大オン時間

- 最大オン時間という保護機能は、ほとんど空のバッテリーから電流を取り出すことを防止し、希望のピーク電流に達しないことを保証します。SWのオン時間がTMAXを上回った場合、I_PEAKの状態に関わらず、TPS65552Aはオフになります。TMAXは、代表的な値が80μsになるよう設計されています。

2. OVDS (OVER VDS) によるシャットダウン

- この機能は、1次側の大電流による破損を保護します。TPS65552Aは、内蔵のFETの両端にある電圧をモニタし、その電圧がOVDSの上限を上回った場合は充電を停止します。代表的なOVDSの上限は1.2Vです。

3. 過熱時のディスエーブル

- TPS65552Aのジャンクション温度が150℃を上回った場合、図13に示すようにすべての機能が停止します。CHGピンが"H"レベルである場合、図14に示すように、温度がこのスレッシュホールド(しきい値)を下回った段階で、このデバイスは自動的に再起動します。



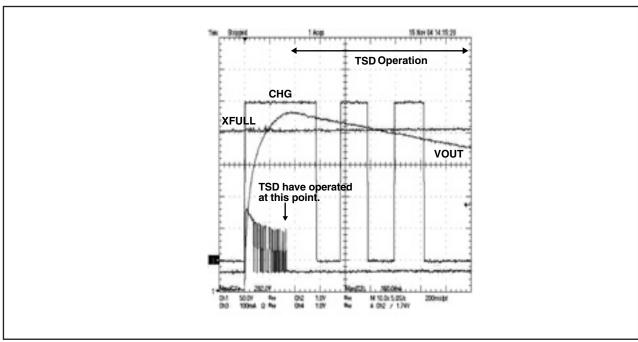


図 13. TSD動作

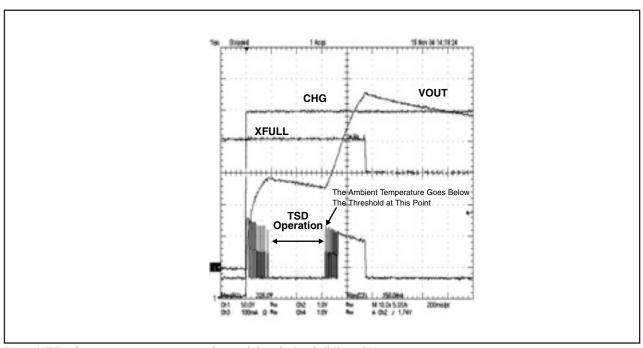


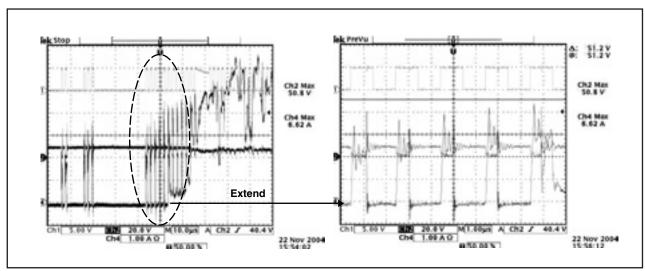
図 14. 周囲温度がスレッシュホールドに達した時点で充電が自動的に再開

2.1.8 IGBTドライバ

TPS65552Aには、ランプ・トリガ回路で使用されるIGBT のゲートを駆動するための内蔵IGBTドライバがあります。フォト・フラッシュ・コンデンサを充電し終わった後、F_ON ピンは "L" レベルから "H" レベルに切り替えられ、ランプ・トリガをアクティブにします。フォト・フラッシュを発

光させるためにF_ONピンが "H" レベルに切り替えられた 時点で、CHGピンはGNDレベルにとどまる必要があります。 仮に、フラッシュが発光している間にCHGピンが "H" レ ベルにとどまっていた場合は、SWピンの過電圧によって TPS65552Aが破損する可能性があります(図15を参照)。





(7)

図 15. フラッシュが発光している間に CHG ピンが "H" レベルにとどまっていた場合の SW ピンの過電圧

2.1 基本動作

効率は、式5に示すように、出力電力を入力電力で割った 値と定義されます。

$$\eta = \frac{P_{OUT}}{P_{IN}}$$

1次側の充電エネルギー(P_P)は、1次側のインダクタを 充電します。これは、式6のように計算できます。

$$P_P = V_{BAT} \times I_{BATave} \times T$$

V_{BAT}: Battery voltage

I BATave: Average battery current (6)

2次側の放出エネルギー (Ps) の大きさは、フォト・フラッ シュ・コンデンサが放出するエネルギーと等しくなります。 これは、式7のように計算できます。

$$P_S = \frac{1}{2} C_P \times V_{OUT}^2$$

C_P: Photo flash capacitor V_{OUT}: Output voltage

したがって、効率は、式8に示す方法で計算できます。

$$\eta = \frac{P_S}{P_P} = \left(\frac{1}{2} C_P \times V_{OUT}^2\right)$$

$$\int V_{VBAT} \times I_{BATave} \times T$$
(8)

式8では、測定された効率を計算します。ただし効率は、 バッテリーの電圧、ピーク電流、およびダイオードの逆方 向復帰時間(trr)などのパラメータに依存します。 TPS6555xEVM-097のような推奨されている評価用ボードを 使用して、これらを確認できます。実際の効率は、VCC、 バッテリーの電圧、およびI PEAKピンの電圧などのパラ メータを使用して測定できます。

図16、図17、および図18に、電源電圧がそれぞれ4.5V、 5V、および5.5Vである場合の効率を示します。



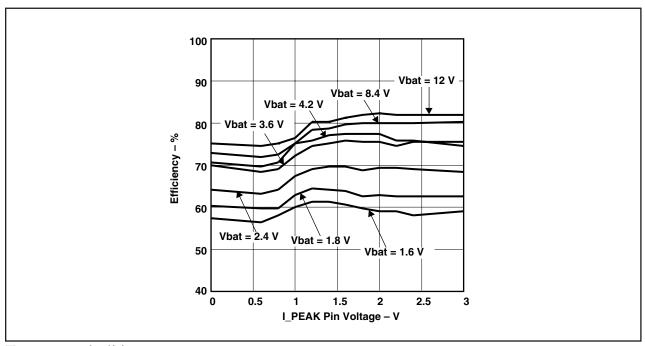


図 16. V_{CC} 4.5V時の効率

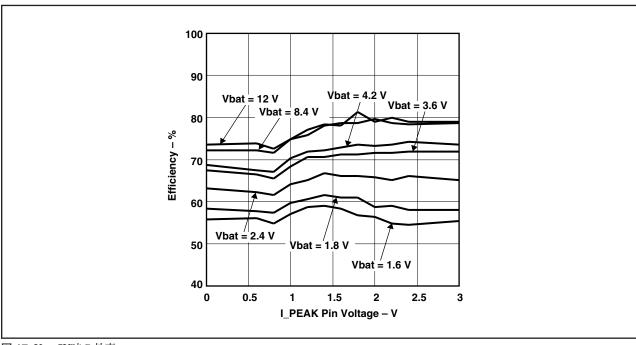
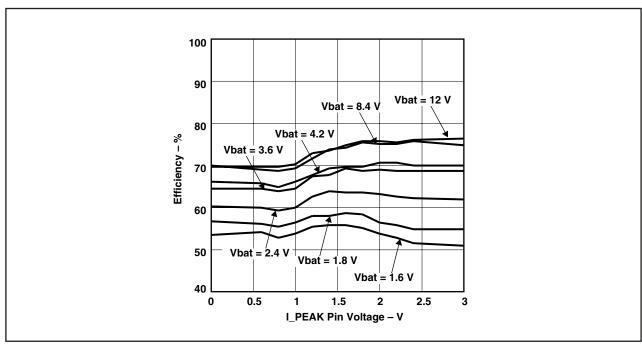


図 17. V_{CC} 5V時の効率





(9)

図 18. Vcc 5.5V時の効率

2.3 充電時間

充電時間は、フォト・フラッシュ・チャージャーにとって 非常に重要な要因の1つです。これは、ピーク電流、バッテ リーの電圧、ターゲット電圧、および効率に依存します。 バッテリーからの平均入力電流は、ピーク電流に依存しま す。充電時間(T)の概算を、式9に示します。

$$T = \left(\frac{1}{V_{BAT}} + \frac{N}{V_{OUT}}\right)$$

$$\left[\frac{C\left(V_{OUT}^{2}-V_{OUT}^{2}\right)}{\eta}\times I_{PEAK}\right]$$

Nturn: トランスの巻線比 VOUT: ターゲット出力電圧

V'OUT: 初期出力電圧

η: 効率

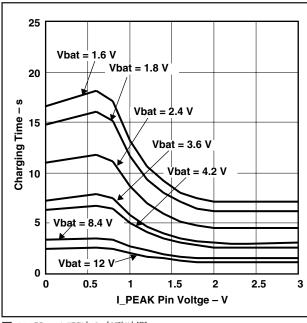
V_{BAT}: バッテリーの電圧 I_{PEAK}: ピーク電流

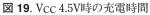
充電時間を短縮するには、大きなピーク電流を選択しま す。大きなピーク電流を選択するには、I_PEAKピンの電 圧を"H"レベルに設定します。可能な場合は、1.8Aを選 択します。ただし、バッテリーからの平均入力電流を決定 する際に、バッテリーの電流供給能力を考慮する必要があ ります。

充電時間は、使用される外部コンポーネントにも依存し ます。トランスとダイオードの選択の詳細については、セ クション3を参照してください。充電時間は、VCC、バッテ リーの電圧、およびI PEAKピンの電圧などのパラメータを 使用して測定します。

図19、図20、および図21に、電源電圧がそれぞれ4.5V、 5V、および5.5Vである場合の充電時間を示します。







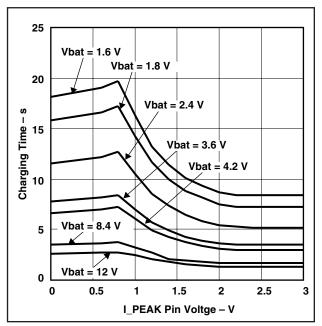


図 20. V_{CC} 5V時の充電時間

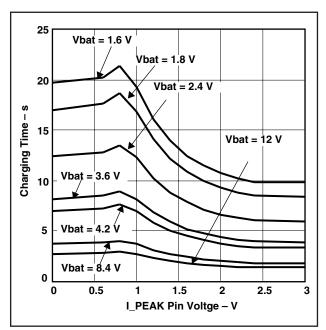


図 21. VCC 5.5V時の充電時間

3. 外部コンポーネントの選定方法

3.1 トランスの選定方法

フォト・フラッシュ・チャージャーを設計するときは、適 切なトランスを選定することが重要です。次の説明では、 トランスの選定に役立つ情報を紹介します。



3.1.1 巻線比と1次側インダクタンスの決定方法

最初にターゲット出力電圧を選択します。その後、式10を使用してトランスの巻線比(N)を計算します。推奨されるトランスの巻線比の範囲は、10~12です。

$$N = \frac{V_{OUT} + V_{D}}{V \text{ FULL}}$$

N: トランスの巻線比

V_{OUT}: ターゲット出力電圧

 $oldsymbol{V}_{\mathsf{D}}$: ダイオードの順方向電圧

次に、I_PEAKピンに入力する電圧の値を考慮し、ピーク電流の値を決定します(セクション2.1.3を参照)。

ピーク電流を選択した後、式11を使用してトランスの1次 側インダクタンスを計算できます。

$$\frac{\text{V}_{\mbox{OUT}}\times 300\times 10^{-9}}{\text{N}\times \text{I}_{\mbox{PFAK}}} \leq \ L_{\mbox{P}} \leq \ 600 \ [\mu \mbox{H}]$$

最小のピーク電流は、最小オフ時間によって定義されます。最大のピーク電流は、最大オン時間という保護機能によって定義されます。推奨される範囲は、5μH~15μHです

3.1.2 漏れインダクタンス、寄生容量、およびDC 抵抗

トランスの漏れインダクタンスは、トランスの結合係数 Kによって決まります(式12を参照)。最善の結果を得るに は、結合係数を0.97より大きくする必要があります。

$$K = \frac{L_P - L_{Pl}}{L_P}$$

表1に、FETがオフする時の誘導スパイクからFETを保護するための最大許容漏れインダクタンスを示します。

性能の劣るトランスを使用した場合は、OVDSによる保護が失敗することがあります。OVDSによる保護機能は、トランスの1次側に過度の電流が流れたときに、保護の目的でTPS65552Aを強制的に停止します(図22と図23を参照)。

内蔵のFETがオフのときにVSWがVbatの上下に変動した場合(図22を参照)、Vzeroコンパレータ(U2、図2を参照)はタイミング・エラーを検出し、オンになります。このコンパレータがタイミング・エラーの検出に失敗した場合、図23の破線による円で示したように、トランスの1次側に過電流が流れます。これは、蓄積されたエネルギーを1次側から2次側に伝達するためのオフ時間が短すぎるために発生します。

I_PEAK Range (A)	Maximum Leakage Inductance (μΗ)
<1.1	0.20
1.1 to 1.3	0.16
1.3 to 1.5	0.14
1.5 to 1.8	0.12

表 1. 漏れインダクタンスのガイドライン



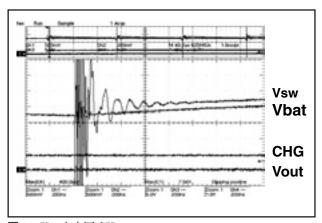


図 22. V_{bat}を上回るV_{SW}

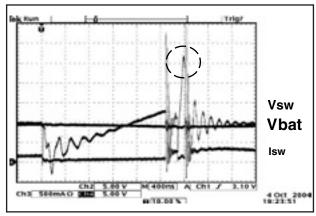


図 23. タイミング・エラーの検出に起因する保護

DC抵抗は、トランスの巻線数によって決まります。DC 抵抗が大きい場合、トランスの全損失が大きくなり効率が 低下します。DC抵抗が最小であるトランスを選定するよう にしてください。表2と表3に、推奨されるトランスを示します。

TYPE NUMBER	SIZE W × D × H (mm)	Lp (μH)	Ls-LEAKAGE (MAX) (μH)	Isw (MAX) (A)	Rpri (mΩ)	Rsec (Ω)	TURN RATIO
TTRN-060S-015	$6.8 \times 8 \times 5$	14.0	22	2	200	18	1:10
TTRN-060S-014			27				1:11
TTRN-060S-016			33			21	1:12
TTRN-038S-009	$6.5 \times 6.4 \times 4$	14.0	27	1.3	86	15	1:10
TTRN-038S-006			33			15	1:11
TTRN-038S-010			39			18	1:12
TTRN-038S-011	$6.5 \times 6.4 \times 4$	7.0	15	2	86	10	1:10
TTRN-038S-007			20			10	1:11
TTRN-038S-012			22			11	1:12

表 2. 推奨トランス (東京コイルエンジニアリング)

全般的な問い合わせ先(東京コイルエンジニアリング)

電話:0426-56-6262 電子メール:tce@tokyo-coil.co.jp

FAX: 0426-56-6336 Webサイト: http://www.tokyo-coil.co.jp/

TYPE NUMBER	SIZE W × D × H (mm)	Lp (μ H)	Ls-LEAKAGE (MAX) (μH)	Isw (MAX) (A)	Rpri (mΩ)	Rsec (Ω)	TURN RATIO
SBTI-5.6-1	$6,3 \times 5,6 \times 4$	9.5	1.5	1.8	106	24.22	1:10
SBTI-5.6-2			1.2		117	26.46	1:11
SBTI-5.6-3			1.6		105	36.56	1:12

表 3. 推奨トランス (木嶋無線)

全般的な問い合わせ先(木嶋無線)

電話:03-3755-1101 電子メール:sale@kijima-m.co.jp

FAX: 03-3755-5577



3.2 ダイオードの選定方法

3.2.1 逆方向電流の原理

ダイオードを選定するときに、考慮すべき最も重要な要素は、逆方向復帰時間 (Trr) です。Trrが長い製品を選定した場合は、充電時間と効率が影響を受けます。Trrの期間中、2次側のインダクタ電流は逆流します。逆方向電流のメカニズムは、以下のステップで説明します(図24と図25を参照)。

1. SWがオンの状態

- SWがオンの間、1次側の電流は順方向に流れ、コイルへの充電が始まります。2次側のインダクタ電圧とダイオード電圧は、逆方向にバイアスされます。ダイオードはオフになり、電流は流れません。

2. SWがオフに変わる

- SWがオフに変わった時点で、1次側の電流は流れなくなり、2次側の電圧が正になります。これにより、ダイオードへのバイアスが開始されます。ダイオードはオンになり、2次側の電流は出力に向かって流れます。2次側に流れる電流は、現時点でダイオードを経由してフォト・フラッシュ・コンデンサを充電しています。
- 3. E_{TRANS}はほぼ0であり、逆方向電流が流れる(E_{TRANS}: 1次側で充電されたエネルギー)
 - E_{TRANS}が、ほぼ0まで減少します。この段階で、SW は再びオンになります。ただし、逆方向復帰時間が 原因で、このダイオードはすぐにオフにできません。 したがって、Trrの持続中、逆方向電流がダイオードを流れます。順方向電流が最後にダイオードを流れた時点で、1次側の電圧は0未満にまで減少し、一般的には約-0.7Vになります。

4. ダイオードの復帰

- エネルギーがフォト・フラッシュ・コンデンサに移動 した段階で、出力電圧は約300Vに上昇し、2次側電 圧は低下します。このことが原因で、アノード電圧 は低下し、カソード電圧は上昇します。ダイオード は復帰状態に移行し、Trr経過後に復帰します。
- ダイオードの電圧が約-0.7Vまで低下した段階で、 内蔵のFETのボディ・ダイオードはオンになります。 その電圧はGNDまで上昇します。Trr経過後にダイ オードは復帰し、逆方向電流は停止します。

Trrの長いダイオードを選定した場合は、逆方向電流が流れることが原因で、大きなダイオード消費電力が発生します。その結果、大きなダイオード消費電力は充電時間を長くします。短い充電時間と高い効率を達成するには、可能な範囲で最も短いTrrを選定してください。表4と表5に、推奨ダイオードを掲載します。



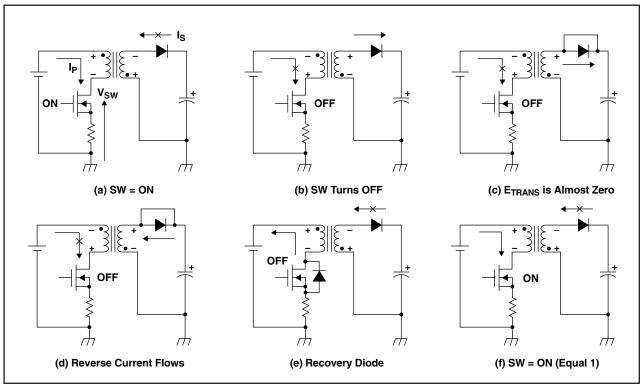


図 24. 逆方向電流のメカニズム

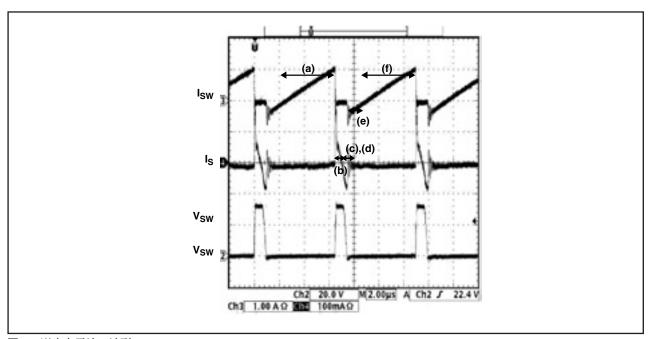


図 25. 逆方向電流の波形

3.2.2 ダイオードの選定に関する重要な注意

フォト·フラッシュ·チャージャーに適したダイオードを 選定するには、次のガイドラインを考慮してください。

- 1. Trrの短いものを使用します。推奨値は100ns未満です。
- 2. ダイオードを流れる電流は、順方向電流 (I_{diode}) の絶対

最大定格を超えないものとします。 I_{diode} は、式13を使用して計算できます。

$$I_{diode} = \frac{I_PEAK}{N}$$

I_PEAK: 1次側インダクタを流れるピーク電流 N: トランスの巻線比 (13)



3.絶対最大逆方向電圧 (V_R) を超えないものとします。こ れは、

$$V_R = V_{OUT} + N \times V_{BAT}$$

V_{OUT}: 出力電圧

V_{BAT}: バッテリーの電圧 N: トランスの巻線比

(14)

推奨ダイオードを表4と表5に示します。

TYPE NUMBER	MAXIMUM RESERVE VOLTAGE (V)	MAXIMUM FORWARD CONTINUOUS CURRENT (μH)	Trr (ns)
F1P8	800	0.5	30 ⁽¹⁾
FT02P80		0.2	45 ⁽¹⁾
FT02U60	600		70 ⁽²⁾

表 4. 推奨ダイオード(オリジン電気)

⁽¹⁾ 測定条件は、IF = 0.5 A、IR = 1 A ⁽²⁾ 測定条件は、IF = IR = 100 mA

全般的な問い合わせ先(オリジン電気)

電話:03-5954-9117 電メール:h_teramoto@origin.jp FAX: 03-5954-9122 Webサイト: http://www.origin.co.jp/

TYPE NUMBER	MAXIMUM RESERVE VOLTAGE (V)	MAXIMUM FORWARD CONTINUOUS CURRENT (A)	Trr (ns)
CRF02	800	0.5	100(1)
CRF03	600	0.7	

表 5. 推奨ダイオード(東芝)

全般的な問い合わせ先(東芝)

電子メール:kenji.rikiishi@toshiba.co.jp 電話:03-3457-3464

FAX: 03-5444-9356 Webサイト: http://www.semicon.toshiba.co.jp/

 $^{^{(1)}}$ 測定条件は、IF = 1 A、di/dt = -30 A/ μ s



3.3 出力コンデンサの選定方法

出力コンデンサC1が、順方向タイプに比べて値の大きいタイプであることを確認してください。これは、昇圧トランスに比べると、フライバック・トランスの方が放出エネルギーが大きいためです。式15に、フォト・フラッシュ・コンデンサの値を決定するための計算方法を示します。この計算で求めた値より大きな値のコンデンサを使用した場合は、フラッシュ素子が焼損する危険性があります。

$$C_1 = \frac{2 \times E}{V_{OUT}}$$

C₁: フォト・フラッシュ・コンデンサの値

E: フラッシュの絶対最大エネルギー

V_{OUT}: ターゲット出力電圧 (15)

4 PCB情報

PCBレイアウトに関する次の考慮事項も、性能の向上に 役立ちます。

1.1次側で大きな漏れインダクタンスの値を生じさせるデザイン上の要因は、どのようなものであっても回避する必要があります。これらの要因は、過電圧によってデバイスを破損させる危険があるからです。前のセクションで説明したように、適切なトランスを選定すると漏れインダクタンスの減少に役立ちます。図26と図27に、性能の良好なトランスと性能の劣るトランスの違いを示します。

- 2. サージ電圧を低くするために、図28に点線で示されているループに相当する部分の面積ができるだけ小さくなるよう、基板をレイアウトする必要があります。このループの面積が大きい場合は、寄生インダクタンスが原因でデバイスが破損する可能性があります。
- 3. バッテリーからトランスの1次側までのパワー・パスにある寄生抵抗は、無視しないようにしてください。 TPS65552Aは、ICの内側のPGNDパッドでグランドの一点接続を行っています。したがって、PCBのレイアウトでもパワー系のGNDとロジック系のGNDは、TPS65552AのPGND端子での一点接続を順守ください。 注:グランド・ノイズを回避するために、バイパス・コンデンサ(図28のC2)が必要です。
- 4. TPS65552Aは、 V_{CC} 入力を基準電圧として使用します。 したがって、 V_{CC} のソースである電源装置のグランド はPGNDに接続してください(上記の1を参照)。

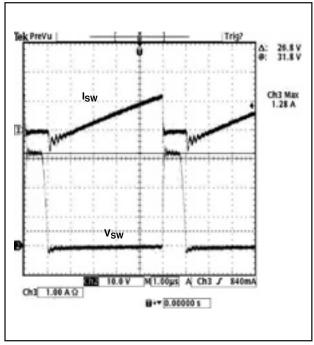


図 26. 性能の良好なトランスのスイッチング電圧

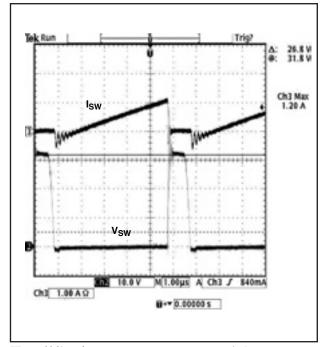


図 27. 性能の劣るトランスのスイッチング電圧



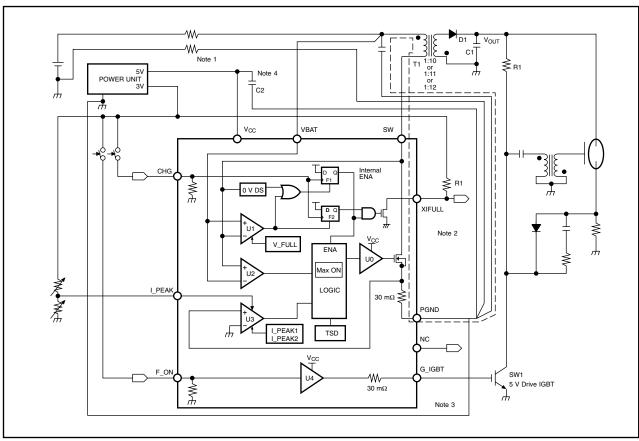


図 28. PCBの設計ガイドライン

5 結論

このアプリケーション・レポートでは、TPS65552Aのいく つかの利点について説明しました。

- 1. これらのデバイスはIGBTドライバを集積しているため、小規模な面積の中で設計でき、必要な外部コンポーネントは少数で済みます。
- 2. 1次側インダクタのピーク電流は、外部電圧基準を使用する方法で、1.8Aという最大値に設定できます。この結果、バッテリーの寿命を制御し、大電流によるシャットダウンからシステムを保護する様に充電時間を変更することができます。
- 3. 適切な外部コンポーネントを選定することにより、70%以上の効率を達成し、バッテリー電圧が4.2Vで I_PEAKピンの電圧が1.4Vを超える場合は充電時間を4 秒以内に抑えることができます。

TPS65552Aの性能を最大限に高める方法は、次のとおりです。

- 1. Trrが最小であるダイオードを選定し、結合係数が最善であるトランスを選定します。これらは、充電時間と効率に影響を及ぼします。
- 2. 良好なシステム・レイアウトを達成したPCBも、性能の向上に役立ちます。

6 推奨フット・パターン情報

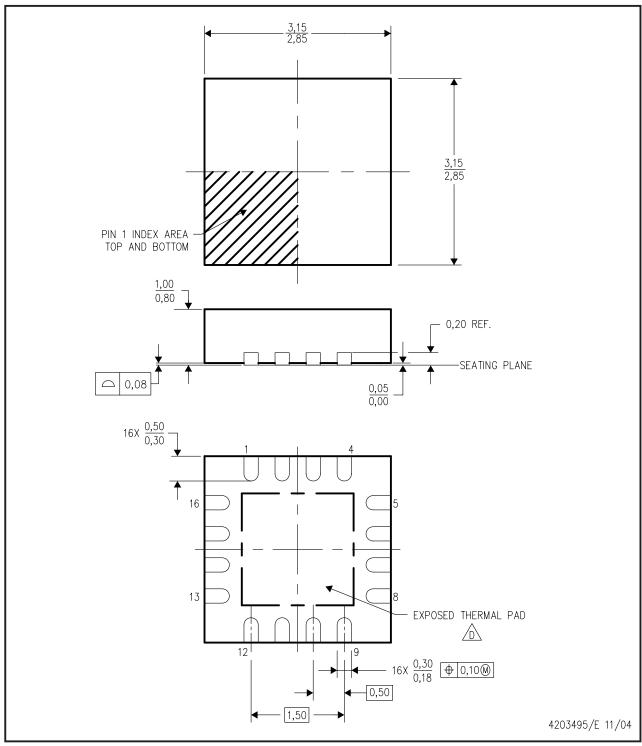
推奨フット・パターン情報を、次のページに掲載します。



メカニカル・データ

RGT (S-PQFP-N16)

プラスチック製クワッド・フラット・パック



- 注: A. すべての直線寸法は、ミリメートル (mm) 単位です。寸法測定と公差測定は、ASME Y14.5M-1994 に従います。 B. この図は、通知なく変更されることがあります。

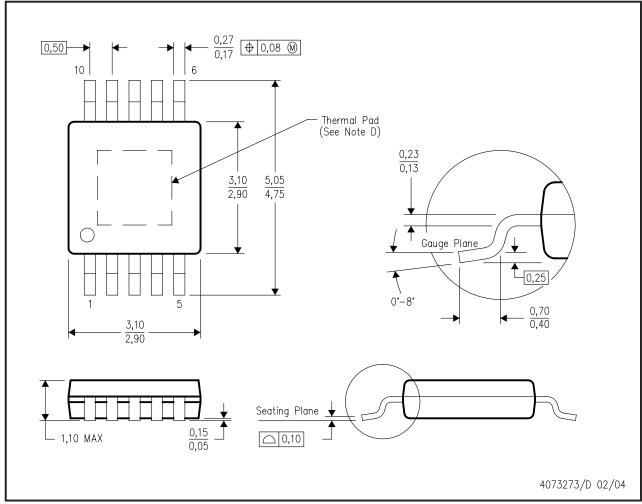
 - C. クワッド・フラットパック、リード端子なし(QFN)パッケージの構成です。
 ★ 熱性能および機械的性能を重視する場合は、パッケージの熱パッドをボードにハンダ付けする必要があります。
 露出した熱パッドの寸法の詳細については、製品データシートを参照してください。
 E. JEDEC MO-220 に分類されます。



メカニカル・データ

DGQ (S-PDSO-G10)

PowerPAD™ プラスチックSO(PLASTIC SMALL-OUTLINE)パッケージ



- 注: A. すべての直線寸法は、ミリメートル(mm)単位です。

 - B. この図は、通知なく変更されることがあります。 C. 本体の寸法には、モールドのへこみや突起は含まれていません。
 - D. このパッケージは、ボード上の熱パッドに対して半田付けされるように設計されています。 推奨される基板のレイアウトについては、Technical Brief, PowerPad Thermally Enhanced Package (技術概要、PowerPadの熱特性改良パッケージ) (TI 文献番号 SLMA002) を参照してください。 このドキュメントは、www.ti.com http://www.ti.com で入手できます。 E. JEDEC MO-187 Variation BA-T に分類されます。

PowerPAD は、テキサス・インスツルメンツの商標です。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといいます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJおよびTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIの標準契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合せ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路

配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、且つその情報と結び付られた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、 条件その他のパラメーターと異なる、あるいは、それを超えてなされた 説明で当該TI製品もしくはサービスを再販売することは、当該TI製 品もしくはサービスに対する全ての明示的保証、及び何らかの黙示 的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TIは、 そのような説明については何の義務も責任もありません。

なお、日本テキサス・インスツルメンツ株式会社半導体集積回路製品販売用標準契約約款もご覧下さい。

http://www.tij.co.jp/jsc/docs/stdterms.htm

Copyright © 2006, Texas Instruments Incorporated 日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点 を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位(外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導 電性のテーブル上で(導電性マットにアースをとったも の等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる 全ての装置類は、静電気の帯電を防止する措置を施す こと。
- 前記のリストストラップ・導電性手袋・テーブル表面 及び実装装置類の接地等の静電気帯電防止措置は、常 に管理されその機能が確認されていること。

2. 温·湿度環境

■ 温度:0~40℃、相対湿度:40~85%で保管・輸送 及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
- 3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に 従い基板実装すること。

4. 機械的衝擊

● 梱包品(外装、内装、個装)及び製品単品を落下させたり、 衝撃を与えないこと。

5. 熱衝撃

■ はんだ付け時は、最低限260°C以上の高温状態に、10

・ おいこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。 (不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上