

ADS7806/07からADS8506/07へのアップグレード

Tom Hendrick

Precision Analog Applications

本書には、面実装SO-28(DW)パッケージのADS7806/07を使用した現行版アプリケーション向けの情報が記載されています。本書は、ADS78XXシリーズの部品をADS85XXに

アップグレードする際に起こり得る互換性の問題を、ADS78XXのユーザーが解決するための手引きとして作成されました。

目次

1. パッケージとピン互換性.....	2
2. 電気的特性の互換性.....	2
2.1 絶対最大定格電圧入力の変更点.....	2
2.2 入力インピーダンスとキャパシタンスの変更点.....	2
2.3 パフォーマンスの互換性.....	2
3. 機能の変更とタイミングの変更点.....	2
3.1 機能の互換性.....	2
3.2 タイミングの互換性.....	2
3.3 ADS7806/07とADS8506/07の平行・タイミング特性の比較.....	3
3.4 ADS7806/07とADS8506/07での、内部データ・クロックのシリアル・タイミング特性の比較.....	4
3.5 ADS7806/07とADS8506/07での、外部データ・クロックのシリアル・タイミング特性の比較.....	5
3.5.1 変換中に直前のデータを読み取る.....	5
3.5.2 変換後にデータを読み取る.....	5
4. アプリケーションで起こり得る問題.....	6
4.1 平行・モード動作.....	6
4.2 シリアル・モード動作.....	6

表目次

表 1. 最大作動電源電圧の違い.....	2
表 2. 入力キャパシタンス特性の違い.....	2
表 3. ADS78/8506での平行・タイミング間の差異の比較.....	3
表 4. ADS78/8507での平行・タイミング間の差異の比較.....	3
表 5. ADS78/8506での各シリアル・タイミングの差異 (内部変換クロックを使用する場合).....	4
表 6. ADS78/8507での各シリアル・タイミングの差異 (内部変換クロックを使用する場合).....	4
表 7. 外部クロックを使用して変換サイクル中に直前のデータを読み取る場合の、 シリアル・タイミングの差異.....	5
表 8. 外部クロックを使用して変換サイクル後にデータを読み取る場合の、 シリアル・タイミングの差異.....	5

1. パッケージとピン互換性

ADS8506/07は、面実装SO-28 (DWパッケージ)のADS7806/07と完全なピン互換性を持つように設計されています。アップデート版(前者)のチップのスループットは現行版(後者)と同じ40Kspsです。またアナログ入力範囲も現行版と同じですが、消費電力についてはわずかに減少しています。

下の表に記載のハイパーリンクで、ADS7806/07とADS8506/07両方の関連データシートにアクセスできます。

(現行版) ADS78xx ファミリー	(最新版) ADS85xx ファミリー
ADS7806 -- SBAS021	ADS8506 -- SLAS484
ADS7807 -- SBAS022	ADS8507 -- SLAS381

2. 電気的特性の互換性

次のセクションでは、電気的互換性に関して起こり得る問題について説明します。

2.1 絶対最大定格電圧入力の変更点

最新版であるADS85xxでは、最大作動電源電圧が現行版と異なります。これらの項目を表1に記載します。

ADS78xxの最大定格電圧仕様	
V_{ANA}	7V
V_{DIG}	7V
ADS85xxの最大定格電圧仕様	
V_{ANA}	6V
V_{DIG}	6V

表 1. 最大作動電源電圧の違い

2.2 入力インピーダンスとキャパシタンスの変更点

最新版であるADS85xxでは、入力範囲に基づいた入力インピーダンスの標準値は現行版と同じですが、入力キャパシタンスの特性が現行版と異なります。主な相違点を表2に示します。

パラメータ	条件	78シリーズ			85シリーズ			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
ADSxx06/07								
キャパシタンス	±10V範囲		35		45			pF
インピーダンス	0V~5V範囲		45.7		45.7			kΩ
	0V~4V範囲		20.0		20.0			kΩ
			21.4		21.4			kΩ

表 2. 入力キャパシタンス特性の違い

2.3 パフォーマンスの互換性

最新版であるADS8506/07には、現行版であるADS7806/07のデータシートに記載された仕様値と同等の、またはそれよりも向上したパフォーマンス特性があります。向上した具体的な要素のうちどれが最も興味深いかは、実際のアプリケーションの性質によって異なりますが、AC仕様値とDC仕様値は大体において前と同じです。

3. 機能の変更とタイミングの変更点

以下のセクションでは、ADS7806/07とADS8506/07の機能の変更点と、タイミングの変更点について論じます。

3.1 機能の互換性

ADS8506/07の基本的な機能はADS7806/07とほとんど同じです。変換サイクルの開始にも、変換データの読み取り(シリアル式と、パラレル・インターフェイス経由のどちらか)にも、デジチェーン接続(TAG)の動作にも変更点はありません。

SBAS021とSBAS022のデータシートにある、ADS7806/07のアプリケーション情報に関するセクションで記述されているものと同じQSPITMインターフェイスは、ADS8506/07にはありません。ADS7806/07とは異なり、ADS8506/07には、ピンD7でシリアル・データを出力するためのスリー・ステート機能(tri-state)がありません。

3.2 タイミングの互換性

次のセクション全体では、ADS8506/07でのタイミング変更について詳細に論じます。アプリケーションのタイプによっては、これらのタイミングの変更が原因で、ADS7806/07を利用する現在の設計やエンド・システムで置換の効率が低下したり、使いやすさに影響が出たりする可能性もあります。次に示す表3~表8を注意深く調べれば、ADS7806/07からADS8506/07へのアップグレードでタイミングがどのように変更されたかがわかります。

記号 ADS7806/ ADS8506	説明	ADS7806			ADS8506			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
t1	変換パルス幅	0.04		12	0.04		12	μs
t2	R/C信号LOW後のデータ有効遅延		14.7	20		13.5	15	μs
t3	変換開始後のBUSY信号遅延			85			85	ns
t4	BUSY信号LOW		14.7	20		13.5	15	μs
t5	変換終了後のBUSY信号遅延		90			90		ns
t6	アパーチャ遅延		40			40		ns
t7	変換時間		14.7	20		13.5	15	μs
t8	アキュイジション時間			5		11.5		μs
t9	バス放棄時間	10		83	10		83	ns
t10	データ有効後のBUSY信号遅延	20	60		20	60		ns
t11	変換開始後も前回データが有効	12	14.7		13.5	15		μs
t12	バス・アクセス時間およびBYTE信号遅延			83		10	83	ns
t21	R/C信号からC/S信号へのセットアップ時間	10			10			ns
t7 + t8	スループット時間			25			25	μs

表 3. ADS78/8506でのパラレル・タイミグ間の差異の比較

3.3 ADS7806/07とADS8506/07のパラレル・タイミグ特性の比較

表3の項目はADS7806とADS8506での各パラレル・タイミグの差異を逐一比較したものです。太字の項目は、現行のADS78/8506の設計に影響を与える可能性が最も高いタイミグ差です。

表4の項目は、ADS7807とADS8507間での各パラレル・タイミグの差異を逐一比較したものです。太字の項目は、現行のADS78/8507の設計に影響を与える可能性が最も高いタイミグ差です。

記号 ADS7807/ ADS8507	説明	ADS7807			ADS8507			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
t1	変換パルス幅	0.04		12	0.04		12	μs
t2	R/C信号LOW後のデータ有効遅延		19	20		18	20	μs
t3	変換開始後のBUSY信号遅延			85			85	ns
t4	BUSY信号LOW		19	20		19	20	μs
t5	変換終了後のBUSY信号遅延		90			90		ns
t6	アパーチャ遅延		40			40		ns
t7	変換時間		19	20	19	20		μs
t8	アキュイジション時間			5		5		μs
t9	バス放棄時間	10		83	10		83	ns
t10	データ有効後のBUSY信号遅延	20	60		20	60		ns
t11	変換開始後も前回データが有効	12	19		12	18		μs
t12	バス・アクセス時間およびBYTE信号遅延			83			83	ns
t21	R/C信号からC/S信号へのセットアップ時間	10			10			ns
t7 + t8	スループット時間			25			25	μs

表 4. ADS78/8507でのパラレル・タイミグ間の差異の比較

記号 ADS7806 / ADS8506	説明	ADS7806			ADS8506			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
t1 / t _{w1}	変換パルス幅	0.04		12	0.04		12	μs
t4 / t _{w2}	BUSY信号LOW		14.7	20		13.5	15	μs
t7 / t _{conv}	変換時間		14.7	20		13.5	15	μs
t8 / t _{acq}	アクイジション時間			5	10	11.5		μs
t13 / t _{d4}	変換開始からDATACLK信号までの遅延		1.4			0.204		μs
t14 / t _{c1}	DATACLK信号期間		1.1		0.6	0.82	0.85	μs
t15 / t _{d5}	データ有効からDATACLK信号HIGHまでの遅延	20	75		150	204		ns
t16 / t _{d6}	データ有効からDATACLK信号LOWまでの遅延	400	600		150	208		ns
t7 + t8 t _{conv} + t _{acq}	スループット時間			25			25	μs

表 5. ADS78/8506での各シリアル・タイミングの差異(内部変換クロックを使用する場合)

3.4 ADS7806/07とADS8506/07での、内部データ・クロックのシリアル・タイミング特性の比較

表5の項目は内部変換クロック(変換中に直前のデータを読み取る)を使用する場合の、ADS7806とADS8506間での各シリアル・タイミングの差異を逐一比較したものです。太字の項目は、内部データ・クロックが使用され、TAGが継続的にLowである場合に、現行のADS7806のシリアル・インターフェイス設計に影響を与える可能性が最も高いタイミング差です。

表6の項目は内部変換クロック(変換中に直前のデータを読み取る)を使用する場合の、ADS7807とADS8507間での各シリアル・タイミングの差異を逐一比較したものです。太字の項目は、内部データ・クロックが使用され、TAGが継続的にLowである場合に、現行のADS7807のシリアル・インターフェイス設計に影響を与える可能性が最も高いタイミング差です。

記号 ADS7807 / ADS8507	説明	ADS7807			ADS8507			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
t1 / t _{w1}	変換パルス幅	0.04		12	0.04		12	μs
t4 / t _{w2}	BUSY信号LOW		19	20		18	20	μs
t7 / t _{conv}	変換時間		19	20		18	20	μs
t8 / t _{acq}	アクイジション時間			5	5	7		μs
t13 / t _{d4}	変換開始からDATACLK信号までの遅延		1.4			0.270		μs
t14 / t _{c1}	DATACLK信号期間		1.1		0.6	0.82	0.85	μs
t15 / t _{d5}	データ有効からDATACLK信号HIGHまでの遅延	20	75		15	35		ns
t16 / t _{d6}	データ有効からDATACLK信号LOWまでの遅延	400	600		20	35		ns
t7 + t8 t _{conv} + t _{acq}	スループット時間			25			25	μs

表 6. ADS78/8507での各シリアル・タイミングの差異(内部変換クロックを使用する場合)

記号 ADS7806/07 / ADS8506/07	説明	ADS7806/07			ADS8506/07			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
t1 / t _{w1}	変換パルス幅	0.04		12	0.04		12	μs
t3 / t _{d1}	変換開始からBUSY信号までの遅延			85		12	20	ns
t17 / t _{c2}	外部DATACLK信号期間	100			35			ns
t18 / t _{w3}	外部DATACLK信号HIGH	40			15			ns
t19 / t _{w4}	外部DATACLK信号LOW	50			15			ns
t20 / t _{su1}	\overline{CS} 信号とR/C信号から、外部DATACLK信号までのセットアップ時間	25			15			ns
t21 / t _{su2}	R/C信号から \overline{CS} 信号までのセットアップ時間	10			10			ns
t22 / t _{d8}	DATACLK信号HIGHから後の有効データ	25			2		20	ns

表 7. 外部クロックを使用して変換サイクル中に直前のデータを読み取る場合の、シリアル・タイミングの差異

3.5 ADS7806/07とADS8506/07での、外部データ・クロックのシリアル・タイミング特性の比較

次のセクションでは、外部シリアルI/Oクロックを印加した場合にADS7806/07～ADS8506/07間で観察される、様々なタイミング関係を紹介します。

3.5.1 変換中に直前のデータを読み取る

表7は、変換サイクル中に外部クロックを使用して直前のデータを読み取る場合に、ADS7806/07とADS8506/07間に見られるシリアル・タイミングの差異を逐一比較したものです。太字の項目は、現行のADS7806/07設計に影響する可能性がもっとも高いタイミング差異です。

3.5.2 変換後にデータを読み取る

表8は、外部クロックを使用して変換サイクル後にデータを読み取る場合に、ADS7806/07とADS8506/07間に見られるシリアル・タイミングの差異を逐一比較したものです。太字の項目は、外部データ・クロックが使用される場合に、現行のADS7806/07のシリアル・インターフェイス設計に影響する可能性がもっとも高いタイミング差異です。

記号 ADS7806/07 / ADS8506/07	説明	ADS7806/07			ADS8506/07			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
t1 / t _{w1}	変換パルス幅	0.04		12	0.04		12	μs
t3 / t _{d1}	変換開始からBUSY信号までの遅延			85		12	20	ns
t17 / t _{c2}	外部DATACLK信号期間	100			35			ns
t18 / t _{w3}	外部DATACLK信号HIGH	40			15			ns
t19 / t _{w4}	外部DATACLK信号LOW	50			15			ns
t20 / t _{su1}	\overline{CS} 信号とR/C信号から、外部DATACLK信号までのセットアップ時間	25			15			ns
t21 / t _{su3}	R/C信号から \overline{CS} 信号までのセットアップ時間	10			10			ns
t22 / t _{d8}	DATACLK信号HIGHから後の有効データ	25			2		20	ns

表 8. 外部クロックを使用して変換サイクル後にデータを読み取る場合の、シリアル・タイミングの差異

4. アプリケーションで起こり得る問題

4.1 パラレル・モード動作

新バージョンADS8506/07のパラレル・モード動作が、旧バージョンであるADS7806/07を使用した現行の設計に大きく影響するようなことがあってはなりません。新旧のタイミング・パラメータと動作モードはほとんど同じです。何か問題が見つかった場合は、このアプリケーション・ノートのアップデート版に記載されることになっています。

4.2 シリアル・モード動作

新バージョンADS8506/07を内部DATACLK信号の動作モードで動作させる場合は、立ち上がりクロック・エッジか立ち下りクロック・エッジのどちらかでシリアル・データを読み取る際に影響が出る可能性があります。ADS7806/07では、内部データ・クロックが出力データによってフレーム化され、DATACLK信号の立ち下がりエッジまでのホールド時間が大幅に長くなります。ADS8506/07では、出力データのセットアップ時間とホールド時間が原則として標準値35nsに均一化されます。これ以外に何らかの問題が見つかった場合は、このアプリケーション・ノートのアップデート版に記載されることになっています。

セクション3.1「機能の互換性」で述べたように、ADS7806/07とは異なり、ADS8506/07にはD7(ピン9)でシリアル・データを出力するためのスリー・ステート機能がありません。スリー・ステートのSDO(シリアル・データ出力)が必要なアプリケーションでは、回路を修正して、SN74シリーズのシングル・バス・バッファ・ゲートのような外部バッファを組み込む必要があります。シングル・ゲート・バス・バッファ・ファミリ1G125の製品には、 \overline{OE} 入力ピンがあります。このピンは、ADS8506/07の \overline{CS} 入力とともに、共有シリアル・データ・バス上でスリー・ステート機能を提供します。

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上