

新しい熱評価基準の解説

Masashi Nogawa

Linear Power Management Products

概要

TIのパワー・マネジメント(電源管理)IC製品のいくつか(TPS742xx、TPS743xx、TPS744xxシリーズのリニア・レギュレータ等)では、すでに新しい熱評価基準(thermal metrics)を使用して各製品データ・シートの熱特性が記述されています。これらの基準(metrics)の技術的な定義は「IC Package Thermal Metrics」(SPRA953)という別のアプリケーション・レポートで明確に説明されています。

このドキュメントでは、図解によるオームの法則のアナロジーを使用して、上記の新しい熱評価基準の実践的な使用方法について解説します。また、リニア電源管理デバイスの実際の熱性能の判定手段として従来の熱パラメータが推奨できない理由についても説明します。

目次

1 オームの法則に関するクイズ	2
2 熱パラメータ/熱評価基準の目的	3
3 TPS742xx、TPS743xx、TPS744xxでの計算例	8
4 付録	10

図目次

図 1 抵抗ネットワークの例	2
図 2 初期型IC パッケージ(ケース付き)	3
図 3 熱抵抗ネットワークの例	4
図 4 θ_{JA} 測定用のPCBの例	6
図 5 Ψ_{JT} と Ψ_{JB} vs PCBサイズ	8
図 6 RGW (QFN) パッケージの T_T と T_B を測定する位置	9
図 7 KTW (DDPAK) パッケージの T_T と T_B を測定する位置	9
図 8 θ_{JA} vs PCBのサイズ	10

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TI による和文資料は、あくまでもTI 正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。
TI および日本TI は、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

sbva0251 翻訳版

最新の英語版資料
<http://www.ti.com/lit/sbva0251>

1 オームの法則に関するクイズ

このアプリケーション・ノートでの考察を分かりやすくするために、まず次に示すクイズに答えてみてください。これらの簡単な質問に答えることで、このレポートで使用されるアナロジーが理解しやすくなります。

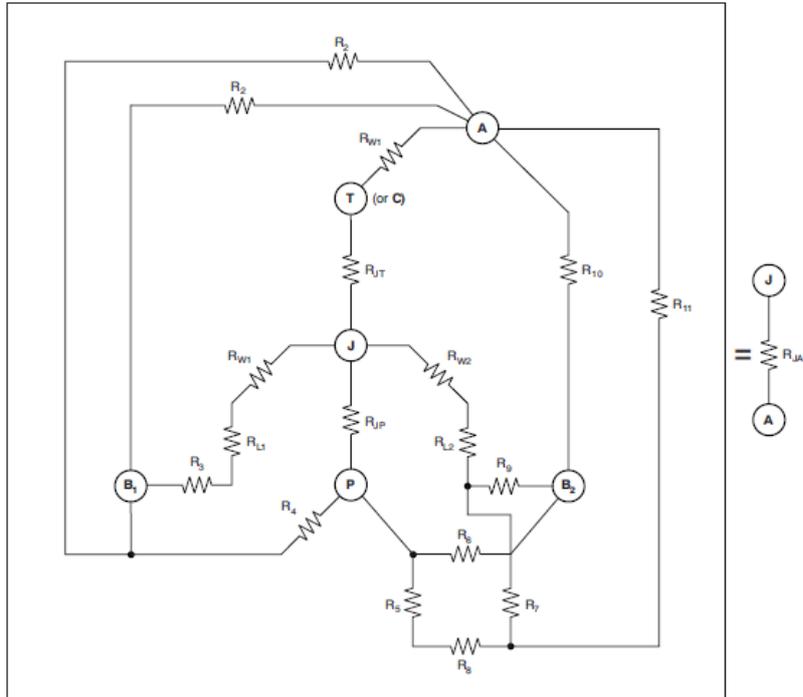


図1 抵抗ネットワークの例

1. 図1に示す抵抗ネットワークの結合抵抗を計算してください。R_{JT}、R_{JP}、R_{W1}、R_{W2}、R_{L1}、R_{L2}が既知であると考え、他の抵抗値は未知であると仮定します。
 - (a) ノード J～ノード A間の結合抵抗R_{JA}を計算することは可能ですか?
 - (b) (a)が「Yes」の場合は、R_{JT}、R_{JP}、R_{W1}、R_{W2}、R_{L1}、R_{L2}を使用したR_{JA}の式はどのようなものになりますか? (a)が「No」の場合は、R_{JA}の値を取得できない理由は何ですか?
2. 抵抗ネットワークの電圧を計算してください。図1では、R_{JT}とV_{TA}が既知であり、他の抵抗値は未知であると仮定します。(V_{TA}は、ノード T～ノード A間の電圧を表しています)
 - (a) 電流源(current source)I_{JA} = p(A)がノード Jからノード Aに接続されている場合に、V_{JA}(ノード J～ノード A間の電圧)を計算することは可能ですか?
 - (b) (a)が「Yes」の場合は、R_{JT}、p、V_{TA}を使用したV_{JA}の式はどのようなものになりますか? (a)が「No」の場合は、V_{JA}の値を取得できない理由は何ですか?
3. 抵抗ネットワークの電圧を計算してください。図1では、I_{JA} = Y(A)の場合にV_{JT}がX(V)であることが分かっています。すべての抵抗値は一定であるものとします。(V_{JT}はノード J～ノード T間の電圧を表しており、I_{JA}はノード Jからノード Aへの電流を表しています)
 - (a) I_{JA} = Z(A)の場合に、V_{JT}を計算することは可能ですか?
 - (b) (a)が「Yes」の場合は、X、Y、Zを使用したV_{JT}の式はどのようなものになりますか? (a)が「No」の場合は、V_{JT}の値を取得できない理由は何ですか?
4. 抵抗ネットワークの電圧を計算してください。図1では、I_{JA} = β(V)の場合にV_{JB}がα(V)であることが分かっています。すべての抵抗値は一定であるものとします。(V_{JB}はノード J～ノード B間の電圧を表しており、I_{JA}はノード Jからノード Aへの電流を表しています)
 - (a) I_{JA} = γ(A)の場合に、V_{JB}を計算することは可能ですか?
 - (b) (a)が「Yes」の場合は、α、β、γを使用したV_{JB}の式はどのようなものになりますか? (a)が「No」の場合は、V_{JB}の値を取得できない理由は何ですか?

2 熱パラメータ/熱評価基準の目的

2.1 目標

新しい設計での熱管理(thermal management)で理想とされるのは、ボード上のあらゆるシリコン素子(silicon device)が確実に、その素子の許容動作接合温度範囲内で機能するようにすることです。具体的には、指定された最大動作接合温度つまり「 T_J (最大値)」の範囲内で、ICが確実に動作するようにすることです。注意する必要があるのは、大多数のICデバイスでは最大動作接合温度の他に、絶対最大接合温度も定義しているということです。絶対最大温度というのは、デバイスが損傷する温度ポイントです。したがって このドキュメントではこの最大動作温度 T_J (つまりデバイスの継続的に通常動作する最大許容温度) に注目します。

上記の目標を達成しようとする場合に直面する最も大きな困難が、熱電対や赤外線放射温度計を使用する直接的な方法では T_J を測定できないということです。ICは成形材料に覆われており、実際の接合部は露出していないためです。大型パッケージIC(PCプロセッサやPCグラフィック・プロセッサ等)の多くは、組み込み型の温度センサ(thermosensor)を使用して T_J を測定するための内蔵機能を備えています。温度センサにより T_J が測定されることで、アナログ・デジタル(A/D)コンバータに読み出し値(read-out)が提供されます。これに対して、(大多数のパワーICも含めた)小型パッケージICではシリコン素子のサイズとパッケージのピン数に制限があるため、上記のような T_J 測定用のセンサ機能がありません。その結果、熱量計算と熱評価による T_J の概算が必要になります。

2.2 接合温度の概算の実践的な方法

どのようなアプリケーション・ボードについても、測定可能な温度ポイントが数点存在すると仮定することは妥当で正しく有効です。次に示す表の各行内で強調された単独の文字は、このレポートで後述されるパラメータを表しています。

パラメータ	定義/測定ポイント
T_C または T_T	ICデバイスのケースの温度であり、ICパッケージの上面中央で測定されます。C(Case)は、図2に示すような旧型の初期世代ICで使用されます。T(Top)は、現在の表面実装デバイス(SMD)で使用されます。
T_B	ICが取り付けられている場所に近い、ボード(Board)表面の一点で測定されるボード温度です。
T_P	ICパッケージのサーマル・パッド(Pad)の温度です。(露出している場合)
T_A	周囲(Ambient)温度(室温)です。

目標は、上記の測定可能値を使用する計算により T_J を概算することです。さらに、それらの計算には熱パラメータまたは熱評価基準が必要になります。



図2 初期型のIC パッケージ(ケース付き)

2.3 θ_{JC} や θ_{JA} を使用しない方がいい理由

セクション1で提示された各質問に答えると、 θ_{JC} または θ_{JA} を使用しないことをTIが推奨する理由がお分かりいただけます。またこのセクションでは、新しい熱評価基準のセットである Ψ_{JB} と Ψ_{JT} の使用をTIがお勧めする理由についても説明します。

2.3.1 電氣的抵抗と熱抵抗のアナロジー

図3は、プリント回路基板(PCB)に取り付けられたICデバイスの形成する熱抵抗ネットワーク例の詳細図です。図3と図1が同じであることを認識してください。ただし図3では、抵抗値が集中定数(lumped parameters)で表される一方で、ICとPCBの素材は分布定数(distributed parameter)で形成しています。

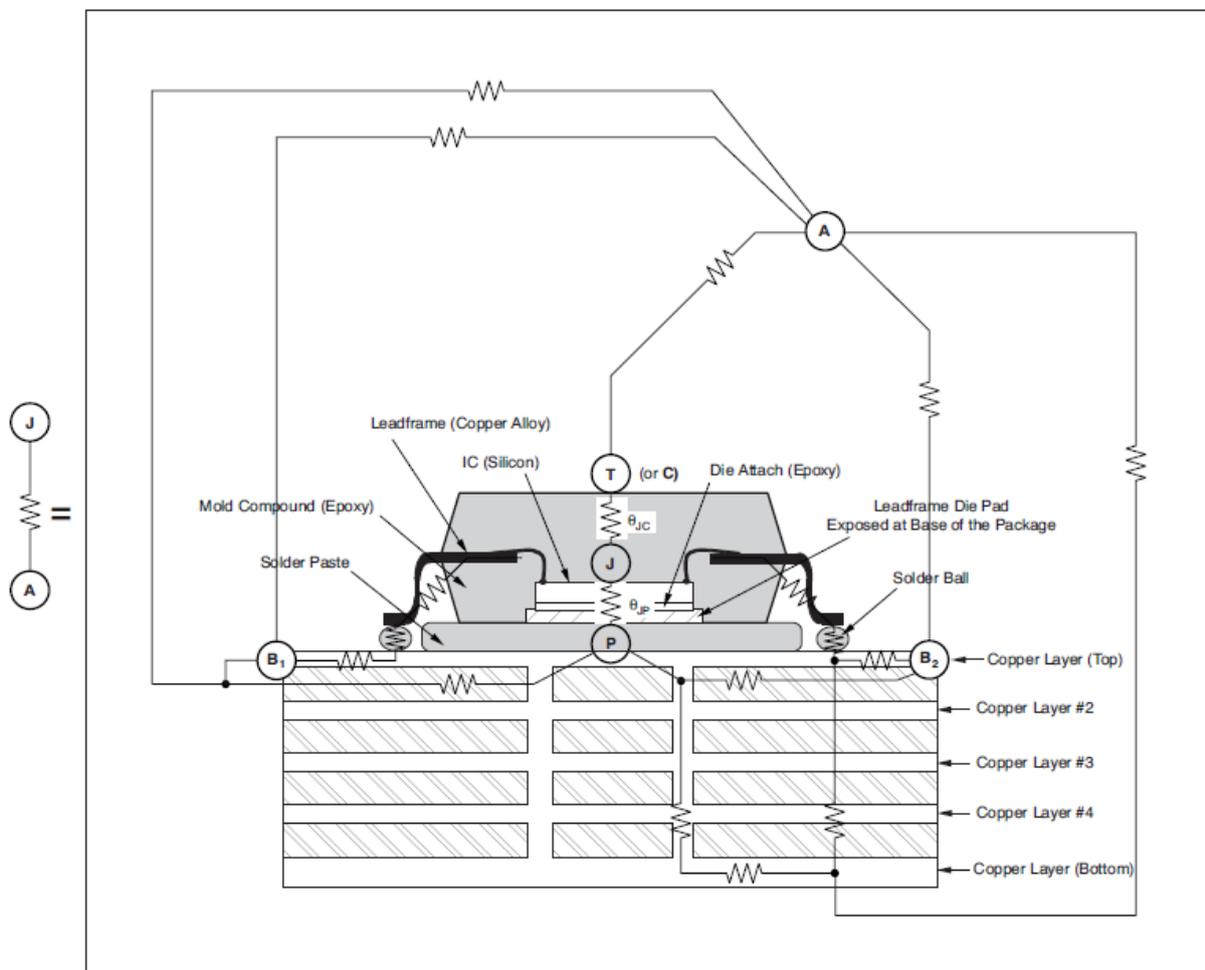


図 3 熱抵抗ネットワークの例

電子および電氣的設計の世界では、抵抗値は次のようにオームの法則によって定義されます。

$$R(\Omega) = \frac{E(V)}{I(A)} \quad (1)$$

上の式の電氣的抵抗は、(電子の)電氣の流れにより発生する電位差の大きさの割合です。ただし熱の世界では、抵抗は次の式で定義されます。

$$R_{\theta} (^{\circ}\text{C}/\text{W}) = \frac{\text{温度 } (^{\circ}\text{C})}{\text{電力 } (\text{W})} \quad (2)$$

(°C) の位置を少し左へ

上の式の熱抵抗は、電力(熱)の流れにより発生する温度差の大きさの割合です。

2.4 クイズの答え

ここで、セクション1で出されたクイズの回答について考えてみましょう。

2.4.1 質問 #1

答え: **No**です。

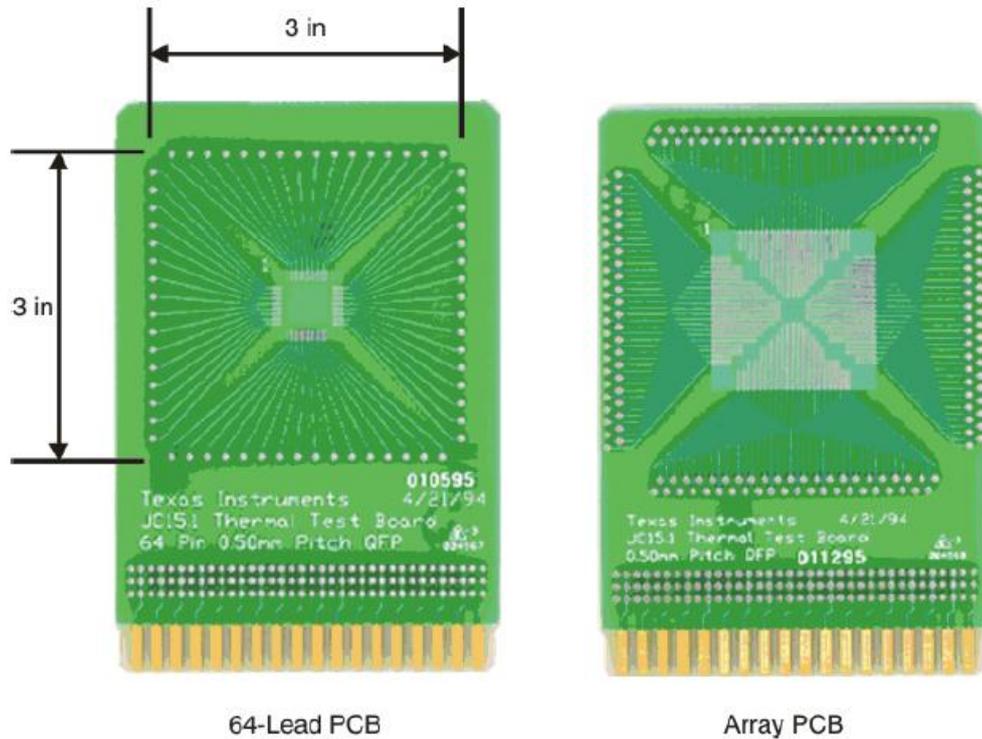
情報が少なすぎるため、結合抵抗を計算できません。

結合抵抗を計算するには、すべての抵抗値が分かっている必要があります。

図1と図3を比較すると、 R_{JT} 、 R_{JP} 、 R_{W1} 、 R_{W2} 、 R_{L1} 、 R_{L2} はすべてIC内の集中定数抵抗です。この質問から分かるのは、熱の世界(thermal world)では、ICからだけでは θ_{JA} を判定できないということです。 θ_{JA} はアプリケーション・ボードに大きく依存します。PCBの種類が異なれば、 θ_{JA} の値もそれぞれ違ってきます。大多数のIC設計者にとって最も重要なのは、各自の担当するアプリケーション・ボードに何が起こるかということであるため、 θ_{JA} を使用することは推奨されません。

事実上すべてのICデバイスのデータ・シートに記載されている θ_{JA} は、通常は業界標準のボードを使用して測定または計算された例値です。これらの業界標準のプラットフォームは、JEDEC High-KまたはJEDEC Low-Kボードと呼ばれます。さらに、これらのJEDECボード(3インチ×3インチという大きな面積に実装されたICデバイスひとつのみで構成されます)は、実世界のアプリケーションPCBとは大きく異なります。図4に、 θ_{JA} の測定に使用される標準的な業界のボードの一例が記載されています。99%のボード設計者にとって、ボード面積3インチ×3インチにICデバイスがたったひとつという上記のような状況は(現実的に)考えられません。したがって、 θ_{JA} の利用法は、様々なデバイス・パッケージの熱性能を比較することのみとなります。

注: 次に示すように、上記のタイプの比較には別の側面もあることを知っておく方が良いと思われます。ICメーカーが利用するICアセンブリ・メーカーの数は非常に限られています。社内アセンブリを行うICメーカーもありますが、ICのパッケージングに使用される最も一般的な素材は、さらに限られた数の素材メーカーから供給されています。パッケージのサイズと面積(size and dimensions)が同じである限り、2つのICの熱性能は非常に似ているはずです。

図 4 θ_{JA} 測定用のPCBの例

2.4.2 質問#2

答え: **No**です。

この場合も、(今度はキルヒホフの回路法則のマトリクスを解くための)情報が少なすぎます。

目標の電圧を計算するには、他のすべての抵抗値が分かっている必要があります。電流 I_{JA} は、考え得るあらゆる経路を流れるためです。この質問では、 R_{JA} の使用可能性が意図的に除外されています。標準的な R_{JA} 値が、大多数のICデバイス設計者にとって現実的と呼べるアプリケーション・ボードを表しているとは限らないことが、最初の質問の答えで示されています。さらに慌てて R_{JA} を使用すると答えが次のように間違ったものになります。

$$V_{JA} = R_{JA} \times I_{JA}$$

次に、熱世界の問題について考慮しましょう。

初期のICデバイスは、図2のようなICパッケージが使用されていたため、表面から放出される電力(熱)の大半がICケース～周囲温度間で消費されると仮定することも適切でした。この仮定は、ICパッケージがPCBから常に隔離されていたという事実に基づくものです。別の言い方をすれば、実質的にICはPCBから浮き上がった状態でした。したがって、標準的な測定という点から見ると、 R_{JC} が他の抵抗値と比べてきわめて小さくなっており、熱の大半は R_{JC} を通して流れます(この実践的な結果は、実際にはJEDEC規格の θ_{JC} の定義です)。 R_{JC} が非常に小さく、他の抵抗が無視できる場合は、次の式が有効になります。

$$R_{JA} \approx R_{JC} + R_{CA}$$

この式を見ると、かつては θ_{JA} と θ_{JC} を使用して熱計算のほとんどを解くことができたことが分かります。ICメーカーが今でも θ_{JA} と θ_{JC} を使用し続けている唯一の理由は、おそらくこの歴史的観点を継続する点を考慮したものとと思われます。

現在のIC製造では、SMDがボードに対して大半の熱を放出します。この質問#2から、 θ_{JC} を見ても T_J について意味のある情報を得ることはできないということが明らかになるはずです。

6 新しい熱評価基準の解説

2.4.3 質問 #3

答え: **Yes**です。

リアリティ V_{JT} は、次のようにして求められると想定されます。

$$V_{JT} = \frac{X}{Y} \cdot Z \quad (3)$$

このアプリケーション・レポートでの熱に関する説明では、この質問に答えることにより、 T_J を容易に概算することが可能であることがわかります。必要な手順は、定数を次の式で求めることのみです。

$$\Psi_{JT} = \frac{X}{Y}$$

最近では、非常に良い熱シミュレータを使用してこの定数 Ψ_{JT} が計算できるようになっています。値を求めるのは難しくありませんが、この場合に意味のある(relevant)ポイントとなるのは、前述の質問#2の答えの説明と同様、この定数のPCBへの依存(度)です。対照的に、SMDがPCBに対して大半の熱を放出するという事実が理解できます。デバイスの熱の大部分がボードに流れ込む場合は、 θ_{JT} を通る熱の流れが非常に小さくなるため、 $T_J \sim T_T$ 間の温度差は非常に小さくなるはずで、その差の小ささにより、定数 Ψ_{JT} の値も非常に小さいはずであることが分かります。定数 Ψ_{JT} の値が小さければ、ボードの差異(variation)による誤差もすべて小さいこととなります。

この定数は、新しい熱評価基準(thermal metrics)のひとつである Ψ_{JT} を表しています。

T_T が分かれば、式4を使用して T_J を概算できます。ここで、 P_D はシリコン接合部(junction)の電力損失です。

$$T_J = T_T + \Psi_{JT} \cdot P_D \quad (4)$$

2.4.4 質問 #4

答え: **Yes**です。

リアリティ V_{JB} は、次のようにして求められると想定されます。

$$V_{JB} = \frac{\alpha}{\beta} \cdot \gamma \quad (5)$$

質問3および4の答えと比べると、非常に似た説明になることが分かります。

上記各質問の答えの違いは、ボードの差異(variation)が原因で発生する誤差の説明となります。接合部(junction)からボードへの経路は金属から成ります。(シリコンとアルミニウムがICの引き回し層(routing layer)を構成しており、ボンディング・ワイヤは多くの場合金線です。ICのリード線は、はんだペーストと同様に銅から成ります。また PCBのパターンにも金属が含まれています。したがって、接合部からボードへの結合熱抵抗は非常に小さくなります。その結果、この場合も熱抵抗が小さくなり、誤差も同様に小さくなります。

この結果からは、もうひとつの新しい熱評価基準である Ψ_{JB} も生成されます。

T_B が分かれば、式6を使用して T_J を概算できます。ここで、 P_D はシリコン接合部(junction)の電力損失です。

$$T_J = T_B + \Psi_{JB} \cdot P_D \quad (6)$$

3 TPS742xx、TPS743xx、TPS744xx での計算例

TIでは、低ドロップアウト・リニア・レギュレータ製品TPS742xx、TPS743xx、TPS744xxシリーズの現行版データ・シートに Ψ_{JT} と Ψ_{JB} を導入しています。これらの新しい熱評価基準(thermal metrics)の使用法の図解を見る際は、TPS74401KTWの場合の使用法と考えてください。

ステップ1. Ψ_{JT} と Ψ_{JB} をグラフから計算します。

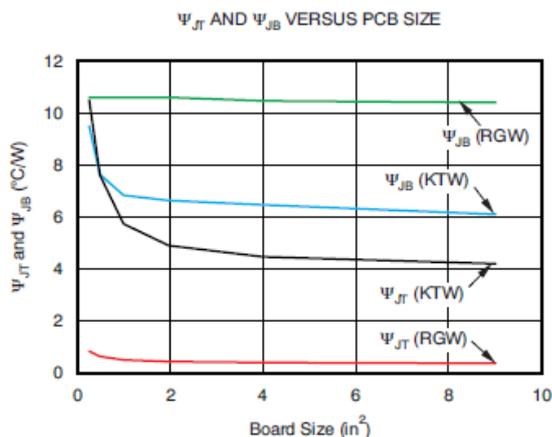


図5 Ψ_{JT} と Ψ_{JB} vs PCBサイズ

TPS744xxのデータ・シートの図5を見ると、対象アプリケーション・ボードのサイズに応じた正しい Ψ_{JT} と Ψ_{JB} の値が分かります。ここで使用されるボード・サイズは、TPS74401 ICデバイス専用に割り当てられたPCB上の面積です。この面積には受動部品が含まれる可能性があります(ただしそれらの部品が熱源でない場合)が、それ以外のICデバイスは含まれません。この例では、ボード・サイズが2-in²であると仮定します。 $\Psi_{JT} = 4.5^{\circ}\text{C}/\text{W}$ と $\Psi_{JB} = 6.3^{\circ}\text{C}/\text{W}$ を選択してください。

ステップ2. P_D を計算します。

式7を使用して、電力損失を計算します。

$$P_D = (V_{IN} - V_{OUT}) \cdot I_{OUT} \quad (7)$$

この例では、 $V_{IN} = 1.5\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $I_{OUT} = 2.7\text{ A}$ と仮定すると、電力損失 $P_D = 0.81\text{ W}$ が求められます。

ステップ3. T_T 、 T_B 、 T_A を測定します。

サーモガン(赤外線放射温度計)を使用して T_T と T_B を測定し、通常の温度計を使用して T_A を測定します。

この例では、 $T_T = +76^{\circ}\text{C}$ 、 $T_B = +74^{\circ}\text{C}$ 、 $T_A = +30^{\circ}\text{C}$ と仮定します。

図6と図7では、TPS744xxの製品データ・シートの図36に対応する値を測定する位置を理解しやすくするために、実際のICの写真を記載しています。

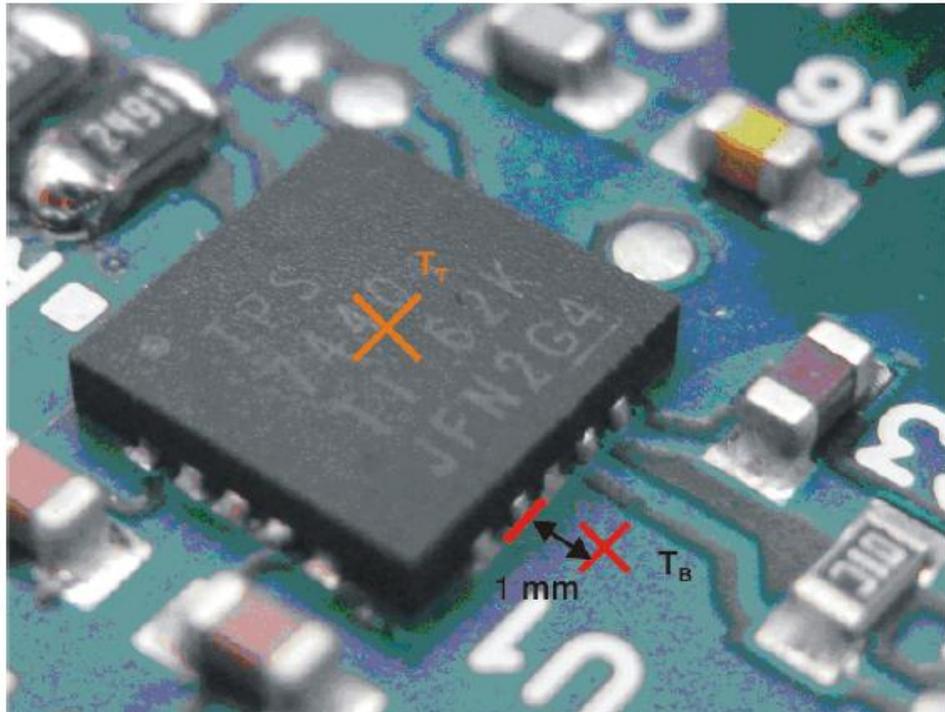


図 6 RGW (QFN) パッケージの T_T と T_B を測定する位置

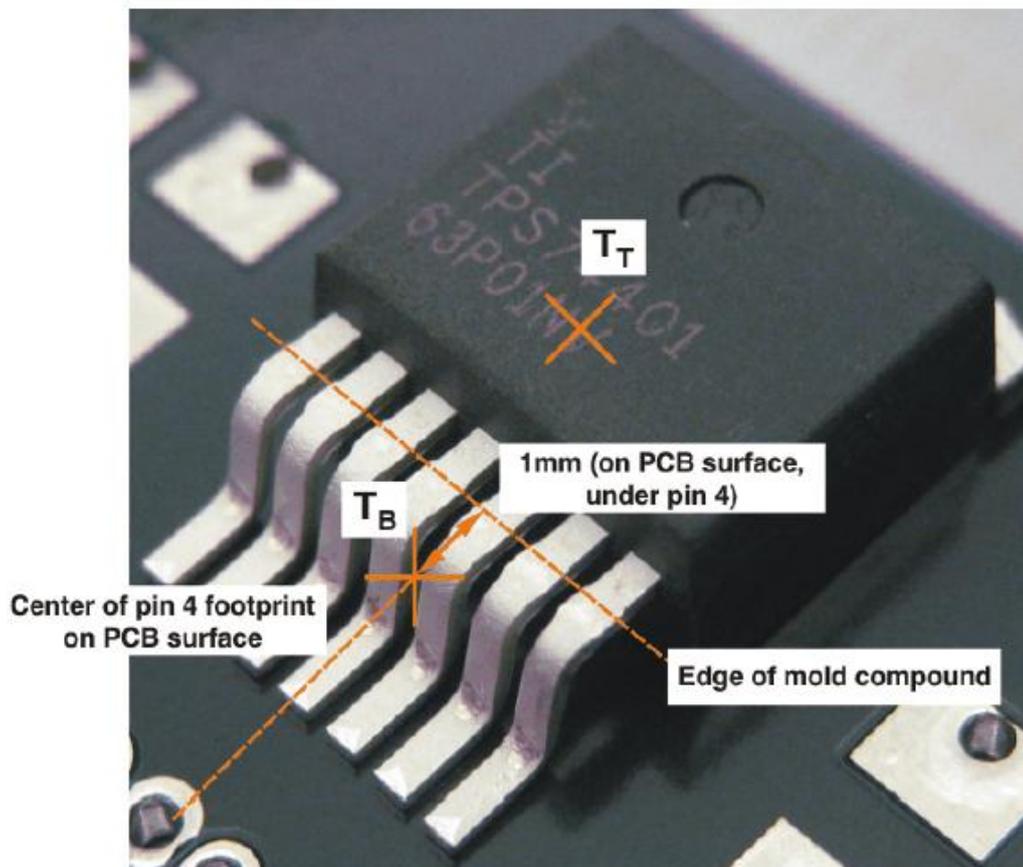


図 7 KTW (DPAK) パッケージの T_T と T_B を測定する位置

ステップ4. T_J を概算します。
 ここで、ステップ3を式1と2に適用します。
 この例では、2つの T_J の概算値は十分近いと言えます。

$$T_J = T_T + \Psi_{JT} \cdot P_D = 76 + 4.5 \cdot 0.81 = 79.6^\circ\text{C} \tag{8}$$

$$T_J = T_B + \Psi_{JB} \cdot P_D = 74 + 6.3 \cdot 0.81 = 79.1^\circ\text{C} \tag{9}$$

ステップ5. 概算した T_J 値を確認します。
 式8と9の結果を比較してください。これら2つの式から得られた2つの T_J 温度の概算値は非常に似ているはずです。これらの概算値が近ければ、妥当な T_J 値を得られたとみなしてよいことになります。ただしこれらの概算値がそろっていなければ、誤差が発生した原因を調べる必要があります。

3.1 この研究例の主なポイント

次のような結論で、説明をまとめることができます。
 ・ Ψ_{JT} と Ψ_{JB} が非常に低いため、 T_T 、 T_B 、 T_J は概して非常に似た値になっています。
 ・図8 (TPS744xxのデータ・シートより転載)が示すように、 θ_{JA} と比較すると、 Ψ_{JT} と Ψ_{JB} は完全にボード・サイズとは無関係になっています。

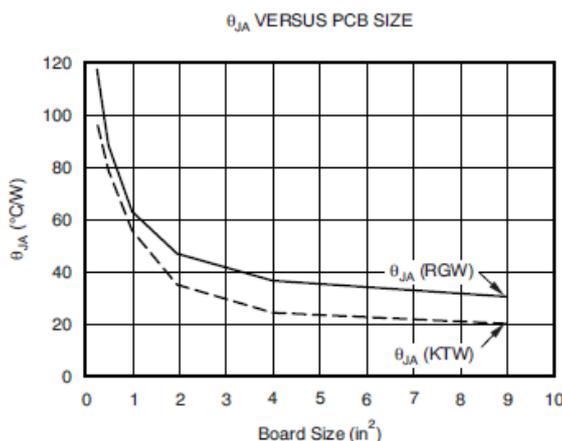


図 8 θ_{JA} vs PCBのサイズ

以上2つのポイントから、 T_T と T_B を測定することにより、非常に近く安定した T_J の概算値が生成されることが分かります。

4 付録

θ_{JA} と θ_{JC} に関する補足です。初期型のパッケージ(図2参照)と最近のSMDデバイスの差を縮めるために、TIでは θ_{JC} の代わりにもうひとつの熱パラメータ θ_{JP} を使用していました。したがって、TI製品のデータ・シートに記載の θ_{JC} 範囲は $1^\circ\text{C/W} \sim 6^\circ\text{C/W}$ と狭くなっているように見えますが、それは(θ_{JC} ではなく) θ_{JP} を使用しているためです。通常、 θ_{JC} の値は 15°C/W を上回ります。

TIでは、 Ψ_{JT} と Ψ_{JB} を使用することが原因の紛らわしさを改善するために、現在この点に関する例の改訂作業を行っています。

最近、JEDECでは θ_{JC} top(上面)、 θ_{JC} bottom(底面)という用語を定義しました。TI用語の θ_{JP} は現在、業界標準に合わせるために θ_{JC} bottomと等価の定義になっています。このレポートでは、これらの新しいJEDEC用語を使用せずに、 θ_{JP} を引き続き使用しています。この新しい定義があるために、TI製品のデータ・シートの中には θ_{JC} と θ_{JP} の両方を使用しているものもあります。エンジニアとして経験が豊富であれば「 θ_{JC} 」が「 θ_{JC} top」を指していることが分かりますが、 θ_{JP} (公式には θ_{JC} bottom)という用語の方が、(このドキュメントで説明されているように)より妥当な意味になるということもご理解いただけると幸いです。

ご注意

Texas Instruments Incorporated 及びその関連会社 (以下総称して TI といいます) は、最新の JESD46 に従いその半導体製品及びサービスを修正し、改善、改良、その他の変更をし、又は最新の JESD48 に従い製品の製造中止またはサービスの提供を中止する権利を留保します。お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての半導体製品は、ご注文の受諾の際に提示される TI の標準販売契約約款に従って販売されます。

TI は、その製品が、半導体製品に関する TI の標準販売契約約款に記載された保証条件に従い、販売時の仕様に対応した性能を有していることを保証します。検査及びその他の品質管理技法は、TI が当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、適用される法令によってそれ等の実行が義務づけられている場合を除き、必ずしも行なわれておりません。

TI は、製品のアプリケーションに関する支援又はお客様の製品の設計について責任を負うことはありません。TI 製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI 製部品を使用したお客様の製品及びアプリケーションに関連する危険を最小のものとするため、適切な設計上及び操作上の安全対策は、お客様にてお取り下さい。

TI は、TI の製品又はサービスが使用されている組み合わせ、機械装置、又は方法に関連している TI の特許権、著作権、回路配置利用権、その他の TI の知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TI が第三者の製品もしくはサービスについて情報を提供することは、TI が当該製品又はサービスを使用することについてライセンスを与えるとか、保証又は是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない、又は TI の特許その他の知的財産権に基づき TI からライセンスを得て頂かなければならない場合もあります。

TI のデータ・ブック又はデータ・シートの中にある情報の重要な部分の複製は、その情報に一切の変更を加えること無く、且つその情報と関連する全ての保証、条件、制限及び通知と共になされる限りにおいてのみ許されるものとします。TI は、変更が加えられて文書化されたものについては一切責任を負いません。第三者の情報については、追加的な制約に服する可能性があります。

TI の製品又はサービスについて TI が提示したパラメーターと異なる、又は、それを超えてなされた説明で当該 TI 製品又はサービスを再販売することは、関連する TI 製品又はサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不公正で誤認を生じさせる行為です。TI は、そのような説明については何の義務も責任も負いません。

TI からのアプリケーションに関する情報提供又は支援の一切に拘わらず、お客様は、ご自身の製品及びご自身のアプリケーションにおける TI 製品の使用に関する法的責任、規制、及び安全に関する要求事項の全てにつき、これをご自身で遵守する責任があることを認め、且つそのことに同意します。お客様は、想定される不具合がもたらす危険な結果に対する安全対策を立案し実行し、不具合及びその帰結を監視し、害を及ぼす可能性のある不具合の可能性を低減し、及び、適切な治癒措置を講じるために必要な専門的知識の一切を自ら有することを表明し、保証します。お客様は、TI 製品を安全でないことが致命的となるアプリケーションに使用したことから生じる損害の一切につき、TI 及びその代表者にその全額の補償をするものとします。

TI 製品につき、安全に関連するアプリケーションを促進するために特に宣伝される場合があります。そのような製品については、TI が目的とするところは、適用される機能上の安全標準及び要求事項を満たしたお客様の最終製品につき、お客様が設計及び製造ができるようお手伝いすることにあります。それにも拘わらず、当該 TI 製品については、前のパラグラフ記載の条件の適用を受けるものとします。

FDA クラス III (又は同様に安全でないことが致命的となるような医療機器) への TI 製品の使用は、TI とお客様双方の権限ある役員の間で、そのような使用を行う際について規定した特殊な契約書を締結した場合を除き、一切認められていません。

TI が軍需対応グレード品又は「強化プラスチック」製品として特に指定した製品のみが軍事用又は宇宙航空用アプリケーション、若しくは、軍事的環境又は航空宇宙環境にて使用されるように設計され、かつ使用されることを意図しています。お客様は、TI がそのように指定していない製品を軍事用又は航空宇宙用に使う場合は全てご自身の危険負担において行うこと、及び、そのような使用に関して必要とされるすべての法的要求事項及び規制上の要求事項につきご自身のみの責任により満足させることを認め、且つ同意します。

TI には、主に自動車用に使われることを目的として、ISO/TS 16949 の要求事項を満たしているとして特別に指定した製品があります。当該指定を受けていない製品については、自動車用に使われるようには設計されてもいませんし、使用されることを意図しておりません。従いまして、前記指定品以外の TI 製品が当該要求事項を満たしていなかったことについては、TI はいかなる責任も負いません。

Copyright © 2013, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位 (外装から取り出された内装及び個装) 又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で (導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度: 0~40℃、相対湿度: 40~85%で保管・輸送及び取り扱を行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品 (外装、内装、個装) 及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限 260℃以上の高温状態に、10 秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質 (硫黄、塩素等ハロゲン) のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上