

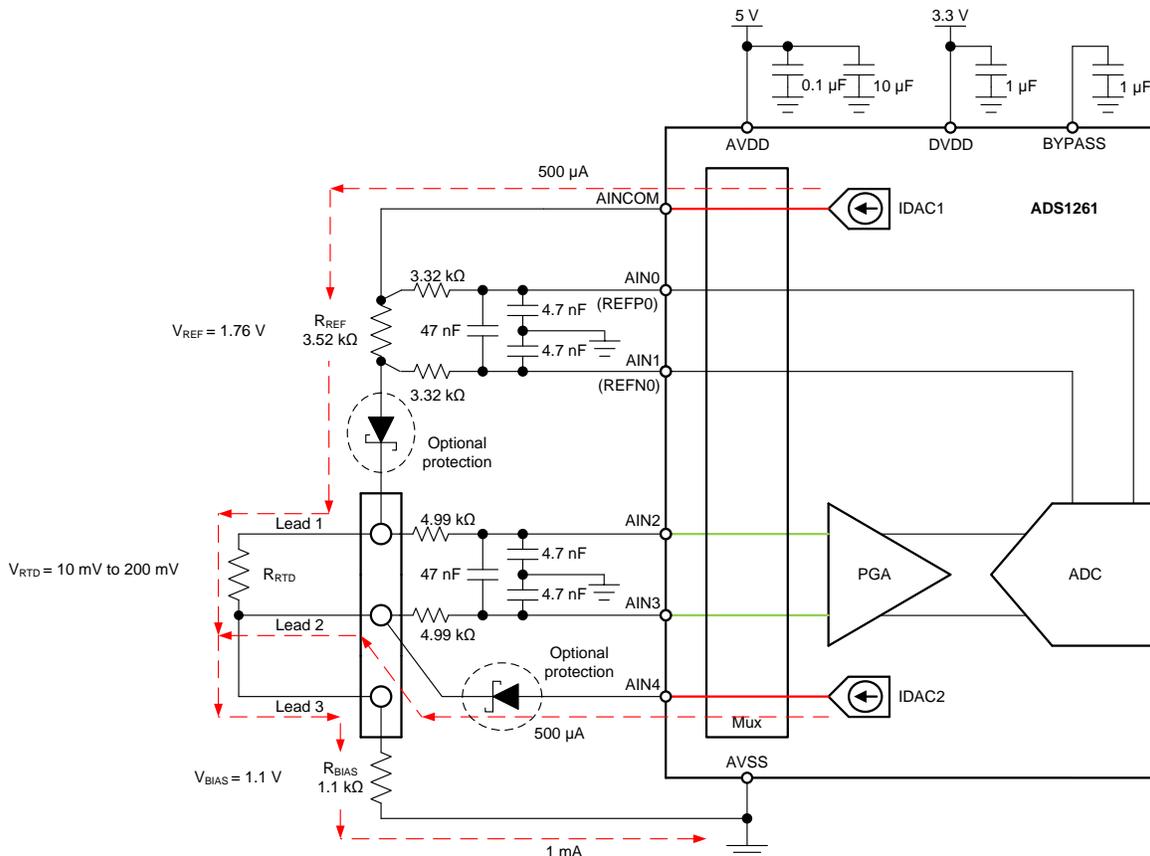
ハイサイド・リファレンスと2つの IDAC 電流源を使用した3線式 PT100 RTD 測定回路

Joseph Wu, Chris Hall

電源		
AVDD	AVSS, DGND	DVDD
5V	0V	3.3V

設計の説明

本書では、[ADS1261](#) を使用した3線式 RTD 用温度測定回路について説明します。この設計は、特性がそろった2つの励起電流源を使ったハイサイド・リファレンスによる PT100 RTD (温度測定範囲: -200°C~850°C) 用レシオメトリック測定を採用しています。この設計には、ADC 構成レジスタ設定と、デバイスの構成と読み出しを行うための疑似コードが含まれます。この回路は PLC 用アナログ入力モジュール、ラボ用計測機器、ファクトリ・オートメーションなどの用途に使えます。RTD の各種配線構成による高精度 ADC 測定の詳細については、『[A Basic Guide to RTD Measurements](#)』(英語) を参照してください。



デザイン・ノート

1. アナログ電源とデジタル電源の両方に電源デカップリング・コンデンサを使用します。0.1 μ F と 10 μ F のコンデンサを AVDD と AVSS (グラウンド) の間に配置します。1 μ F のコンデンサを DVDD とグラウンド・プレーンの間に接続します。1 μ F のコンデンサを BYPASS とグラウンド・プレーンの間に接続します。電源に関する推奨事項の詳細については、『[ADS126x 高精度、5 チャンネルおよび 10 チャンネル、40kSPS、24 ビット、PGA およびモニタ付きのデルタ・シグマ ADC](#)』データシートを参照してください。
2. 励起電流を入力フィルタ抵抗に流さないでください (ADC 入力と IDAC 電流源の出力に同じピンを使用しないでください)。励起電流が直列抵抗で電圧降下を生じ、測定誤差が増加します。
3. IDAC 電流の内部基準電圧を有効にするため、REFOUT と REFCOM の間に 10 μ F のコンデンサが必要です。
4. 精度が高くドリフトが小さい高精度基準抵抗を使用します。測定はレシオメトリックであるため、精度はこの基準抵抗の誤差で決まります。0.01% 精度の抵抗を使うと、ADC と同等のゲイン誤差を実現できます。
5. 可能な場合、入力フィルタには COG (NPO) セラミック・コンデンサを使用します。このコンデンサに使用されている誘電体は、電圧、周波数、温度の変化に対して最も安定した電気的特性を備えています。
6. 標準のコンデンサ値と 1% の抵抗値を採用して、ADC 入力とリファレンス入力の入力フィルタ定数を選択します。これらのフィルタの設計および解析例については、『[RTD Ratiometric Measurements and Filtering Using the ADS1148 and ADS1248 Family of Devices](#)』(英語) を参照してください。
7. この設計では、ADC マルチプレクサの 6 本の入力ピンへの接続を説明します。残りのアナログ入力は、その他の測定 (例: AC 励起によるブリッジ測定) に使用できます。
8. 3 線式測定は、導線抵抗を相殺できるため、相当する 2 線式 RTD 測定より高精度です。この設計ではハイサイド・リファレンスを使用するため、ローサイド・リファレンスを使用した 3 線式 RTD 測定回路で生じる IDAC 電流のミスマッチによる誤差を大幅に低減できます。その他の RTD 配線構成による測定については、『[A Basic Guide to RTD Measurements](#)』(英語) を参照してください。

部品選定

1. RTD の動作範囲を確認します。

例えば、温度測定範囲が -200°C ~ 850°C の場合、PT100 RTD の範囲は約 20Ω ~ 400Ω です。基準抵抗は RTD の最大値より大きくする必要があります。基準抵抗と PGA ゲインにより、正側フルスケール測定範囲が決まります。

2. 導線抵抗の誤差を相殺するために、特性がそろった 2 つの IDAC 電流源を使用します。

特性がそろった 2 つの IDAC 電流源を使用して、導線抵抗を相殺します。導線 1 と導線 2 の抵抗が同じであり、かつ IDAC1 と IDAC2 の電流が同じであると仮定すると、導線抵抗の誤差は相殺されます。AIN2 と AIN3 での測定電圧で相殺が行われます。

IDAC1 は導線 1 を通して基準抵抗 R_{REF} と RTD に電流を流し込みます。IDAC2 は導線 2 に電流を流し込みます。まず、回路に示す入力保護では電圧降下がないものと仮定します。AIN2 と AIN3 の電圧は以下の式で計算します。

$$V_{\text{AIN2}} = I_{\text{IDAC1}} \cdot (R_{\text{LEAD1}} + R_{\text{RTD}}) + (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot (R_{\text{LEAD3}} + R_{\text{BIAS}})$$

$$V_{\text{AIN3}} = I_{\text{IDAC2}} \cdot R_{\text{LEAD2}} + (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot (R_{\text{LEAD3}} + R_{\text{BIAS}})$$

ADC の測定値は AIN2 と AIN3 の差分であり、上記の式の減算に相当します。

$$V_{\text{AIN2}} - V_{\text{AIN3}} = [I_{\text{IDAC1}} \cdot (R_{\text{LEAD1}} + R_{\text{RTD}} + R_{\text{BIAS}}) + (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot (R_{\text{LEAD3}} + R_{\text{BIAS}})] - [I_{\text{IDAC2}} \cdot R_{\text{LEAD2}} + (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot (R_{\text{LEAD3}} + R_{\text{BIAS}})]$$

次に、 R_{LEAD3} と R_{BIAS} の項が消えます。

$$V_{\text{AIN2}} - V_{\text{AIN3}} = I_{\text{IDAC1}} \cdot (R_{\text{LEAD1}} + R_{\text{RTD}}) - I_{\text{IDAC2}} \cdot R_{\text{LEAD2}}$$

R_{LEAD1} と R_{LEAD2} が等しく、かつ I_{IDAC1} と I_{IDAC2} が等しい場合 (I_{IDAC} となり)、導線抵抗の誤差は相殺され、次の式が残ります。

$$V_{\text{AIN2}} - V_{\text{AIN3}} = I_{\text{IDAC}} \cdot R_{\text{RTD}}$$

3. IDAC 励起電流と基準抵抗の値を決定します。

この設計では励起電流源を $500\mu\text{A}$ とします。これにより、RTD の自己発熱を抑制すると同時に RTD 電圧の値を最大化します。RTD の自己発熱係数の一般的な範囲は、小型の薄膜素子で $2.5\text{mW}/^\circ\text{C}$ 、大型の巻線素子で $65\text{mW}/^\circ\text{C}$ です。励起電流 $500\mu\text{A}$ 、最大 RTD 抵抗値で、RTD の消費電力は 0.4mW 未満となり、自己発熱による測定誤差は 0.005°C 未満に維持できます。

IDAC 電流量を選択した後、 $R_{\text{REF}} = 3.52\text{k}\Omega$ に設定します。 $500\mu\text{A}$ の励起電流を使用することで、基準電圧は 1.76V に設定され、最大 RTD 電圧は 200mV となります。これらの値により、最大 RTD 電圧を正側フルスケール・レンジにはば一致させ、それを超えないように、PGA ゲインを 8 に設定できます。

基準抵抗 R_{REF} は、精度が高くドリフトが小さい精密抵抗とする必要があります。 R_{REF} のすべての誤差は、同じ誤差を RTD 測定に反映させます。最高精度の基準電圧測定を実現するため、REFP ピンと REFN ピン (AIN0 と AIN1) はケルビン接続で R_{REF} 抵抗に接続しています。これにより、基準抵抗測定で直列抵抗による誤差が生じないようにします。

ハイサイド・リファレンスの場合、基準抵抗と RTD を流れる電流は同じであることに注意します。ローサイド・リファレンスを使用した 3 線式 RTD 測定回路では、IDAC 電流のミスマッチが誤差の大きな要因です。この設計では、ミスマッチは、導線抵抗の相殺でわずかな誤差となるだけで、RTD 測定の大きなゲイン誤差にはつながりません。

4. R_{BIAS} を設定し、設計が ADC の動作範囲内であることを確認します。

基準抵抗、IDAC 電流量、ADC ゲインを設定した後、 R_{BIAS} 抵抗を選択し、入力測定のバイアス電圧を設定します。通常、電源電圧の $1/2$ に入力を設定するように R_{BIAS} を選択します。しかし、回路で使用する基準抵抗、RTD 抵抗、バイアス抵抗、オプションの入力保護による電圧降下の合計値は大きくなります。 R_{BIAS} の入力オフセットは、RTD の測定電圧を PGA の入力範囲内に維持するのに十分な高さとしながらも、励起電流の出力ピン電圧が IDAC のコンプライアンス電圧範囲内に収まるよう、高くしすぎないことが重要です。

R_{BIAS} を $1.1\text{k}\Omega$ に設定して、この要件を満たします。最大 RTD 抵抗値 400Ω を用いて、次の式で ADC 入力電圧を計算します。導線の抵抗は小さいため、この計算では無視できます。

$$\begin{aligned} V_{\text{AIN2}} &= (I_{\text{IDAC1}} \cdot R_{\text{RTD}}) + [(I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot R_{\text{BIAS}}] = 1.3\text{V} \\ V_{\text{AIN3}} &= (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot R_{\text{BIAS}} = 1\text{mA} \cdot 1.1\text{k}\Omega = 1.1\text{V} \\ V_{\text{INMAX}} &= 500\mu\text{A} \cdot 400\Omega = 200\text{mV} \end{aligned}$$

まず、ゲインは 8 であり、AVDD は 5V 、AVSS は 0V であると仮定して、AIN2 と AIN3 が PGA の入力電圧の範囲内にあることを確認します。『ADS126x 高精度、5 チャンネルおよび 10 チャンネル、40kSPS、24 ビット、PGA およびモニタ付きのデルタ・シグマ ADC』データシートに示すとおり、絶対入力電圧は次の要件を満たしている必要があります。

$$\begin{aligned} \text{AVSS} + 0.3\text{V} + [V_{\text{INMAX}}] \cdot (\text{Gain} - 1) / 2 &< V_{\text{AIN2}}, V_{\text{AIN3}} < V_{\text{AVDD}} - 0.3\text{V} - [V_{\text{INMAX}}] \cdot (\text{Gain} - 1) / 2 \\ 0.3\text{V} + [0.2\text{V}] \cdot (8 - 1) / 2 &< V_{\text{AIN2}}, V_{\text{AIN3}} < 5\text{V} - 0.3\text{V} - [0.2\text{V}] \cdot (8 - 1) / 2 \\ 1\text{V} < V_{\text{AIN2}}, V_{\text{AIN3}} &< 4\text{V} \end{aligned}$$

AIN3 と AIN2 で観測される最大および最小入力電圧 (1.1V と 1.3V) は 1V と 4V の間にあるため、入力電圧は PGA の動作範囲内にあります。

次に、IDAC 出力ピンの電圧がコンプライアンス電圧の範囲内にあることを確認します。次の式に示すとおり、RTD の電圧が最大するとき、IDAC 電流出力の電圧は最も高くなり、出力コンプライアンスによって最も制限されます。前述のとおり、導線抵抗の小さな電圧の寄与は無視できます。

$$\begin{aligned} V_{\text{IDAC1}} &= V_{\text{BIAS}} + V_{\text{RTD}} + V_{\text{D}} + V_{\text{REF}} \\ V_{\text{IDAC1}} &= 1\text{V} + 0.2\text{V} + 0.3\text{V} + 1.76\text{V} = 3.26\text{V} \end{aligned}$$

最大 RTD 電圧は 200mV であり、入力保護ショットキー・ダイオード (V_{D}) の電圧降下は 300mV であると仮定します。

IDAC 電流のコンプライアンス範囲は、『ADS126x 高精度、5 チャンネルおよび 10 チャンネル、40kSPS、24 ビット、PGA およびモニタ付きのデルタ・シグマ ADC』データシートの「電流源」セクションにある「電気的特性」表に

記載されています。次の式で IDAC 電流のコンプライアンス範囲が与えられます。

$$AVSS < V_{IDAC1} < AVDD - 1.1V$$

この設計例では、AVDD が 5V であるため以下のように単純化できます。

$$0V < V_{IDAC1} < 3.9V$$

上記の式により、IDAC1 ピンの出力コンプライアンスを満たしています。IDAC2 ピンの電圧は IDAC1 の電圧より常に低くなるため、どちらの電流源もコンプライアンス範囲に収まります。

回路図にはオプションである 2 つの入力保護ダイオードが記載されています。この低 V_F ダイオードは、IDAC 電流源を入力障害から保護するためのものであり、直列抵抗で置き換えることができます。直列抵抗を使用する場合、IDAC 出力ピンのコンプライアンス電圧を確認する式で、追加されたダイオード電圧 (0.3V) を新しい直列抵抗での I_{IDAC} による電圧降下に置き換えます。

続いて、基準電圧が ADC の基準電圧入力範囲内であることを確認します。ADS1261 の差動リファレンス入力電圧範囲については、『ADS126x 高精度、5 チャンネルおよび 10 チャンネル、40kSPS、24 ビット、PGA および モニタ付きのデルタ・シグマ ADC』データシートの「推奨動作条件」で次の式のように示しています。

$$0.9V < V_{REFP} - V_{REFN} < AVDD - AVSS$$

$$0.9V < 1.76V < 5V$$

また、正負のリファレンス入力電圧の絶対値を以下の式で確認します。計算値は、基準電圧が ADC リファレンスの入力範囲内にあることを示しています。

$$AVSS - 0.05V < V_{REFN} = V_{BIAS} + V_{RTD} + V_D < V_{REFP} - 0.9V$$

$$-0.05V < 1.5V < 4.1V$$

$$V_{REFN} < V_{REFP} = V_{BIAS} + V_{RTD} + V_D + V_{REF} < AVDD + 0.05V$$

$$1.5V < 3.26V < 5.05V$$

5. ADC 入力とリファレンス入力の差動および同相入力フィルタの値を選択します。

この設計には、差動および同相入力 RC フィルタが含まれます。差動入力フィルタの帯域幅は、ADC のデータレートの 10 倍以上に設定します。同相コンデンサは、差動コンデンサの値の 1/10 になるように選択します。コンデンサの選択に起因して、同相入力フィルタの帯域幅は差動入力フィルタの帯域幅より約 20 倍広くなります。直列フィルタ抵抗がある程度入力保護の役割を果たすとはいえ、ADC が正常に入力をサンプリングできるように入力抵抗を 10kΩ 未満に維持します。

入力フィルタにより、同相信号より低い周波数の差動信号は減衰され、デバイスの PGA によって大幅に除去されます。同相コンデンサのミスマッチにより非対称ノイズ減衰が生じ、差動入力ノイズとして表れます。差動信号の帯域幅を狭くすることで、入力同相コンデンサのミスマッチの影響を低減できます。ADC 入力とリファレンス入力の入力フィルタは、同じ帯域幅に設計します。

この設計では、ADS1261 の低レイテンシ・フィルタを使用して、データレートを 20SPS に選択しています。このフィルタにより、シングルサイクル・セトリングの低ノイズ測定と、50Hz および 60Hz ライン・ノイズ除去機能が実現できます。ADC 入力フィルタの場合、差動および同相フィルタの帯域幅周波数は以下の式で近似されます。

$$f_{IN_DIFF} = 1 / [2 \cdot \pi \cdot C_{IN_DIFF} (R_{RTD} + 2 \cdot R_{IN})]$$

$$f_{IN_CM} = 1 / [2 \cdot \pi \cdot C_{IN_CM} (R_{RTD} + R_{IN} + R_{BIAS})]$$

ADC 入力フィルタの場合、 $R_{IN} = 4.99k\Omega$ 、 $C_{IN_DIFF} = 47nF$ 、 $C_{IN_CM} = 4.7nF$ です。これにより差動フィルタの帯域幅は 330Hz、同相フィルタの帯域幅は 5.4kHz に設定されます。

同様に、リファレンス入力フィルタの帯域幅は以下の式で近似されます。

$$f_{REF_DIFF} = 1 / [2 \cdot \pi \cdot C_{REF_DIFF} \cdot (R_{REF} + 2 \cdot R_{IN_REF})]$$

$$f_{REF_CM} = 1 / [2 \cdot \pi \cdot C_{REF_CM} \cdot [R_{IN_REF} + (\frac{1}{2} \cdot R_{REF}) + R_{RTD} + R_{BIAS}]]$$

リファレンス入力フィルタの場合、 $R_{IN_REF} = 3.32k\Omega$ 、 $C_{REF_DIFF} = 47nF$ 、 $C_{REF_CM} = 4.7nF$ です。これにより差動フィルタの帯域幅は 330Hz、同相フィルタの帯域幅は 5.3kHz に設定されます。ADC 入力フィルタとリファレンス入力フィルタの帯域幅を一致させることができるとは限りませんが、帯域幅を近づけることで測定でのノイズを低減できます。

入力フィルタの部品選定に関する詳細な分析については、『[RTD Ratiometric Measurements and Filtering Using the ADS1148 and ADS1248 Family of Devices](#)』(英語) を参照してください。

測定値の変換

RTD 測定は通常、レシオメトリック測定です。レシオメトリック測定を使用すると、ADC の出力コードを電圧に変換する必要はありません。これは、基準抵抗値に対する比としてのみ出力コードが測定され、励起電流の正確な値を必要としないことを意味します。唯一の要件は、RTD を流れる電流と基準抵抗を流れる電流が等しいことです。

24 ビット ADC での測定変換の式を以下に示します。

$$\text{Output Code} = 2^{23} \cdot \text{Gain} \cdot (V_{\text{RTD}} / V_{\text{REF}}) = 2^{23} \cdot \text{Gain} \cdot (I_{\text{IDAC1}} \cdot R_{\text{RTD}}) / (I_{\text{IDAC1}} \cdot R_{\text{REF}}) = 2^{23} \cdot \text{Gain} \cdot (R_{\text{RTD}} / R_{\text{REF}})$$

$$R_{\text{RTD}} = R_{\text{REF}} \cdot [\text{Output Code} / (\text{Gain} \cdot 2^{23})]$$

ADC は測定値を RTD 等価抵抗に変換します。RTD の応答の非直線性のため、抵抗から温度への変換には式による計算またはルックアップ・テーブルが必要です。RTD 抵抗値の温度への変換の詳細については、『[A Basic Guide to RTD Measurements](#)』(英語)を参照してください。

レジスタ設定

ADS1261 を使用した、ハイサイド・リファレンスと 2 つの IDAC 電流源による 3 線式 RTD 測定回路の構成レジスタ設定

レジスタ・アドレス	レジスタ名	設定	説明
02h	MODE0	24h	20SPS、FIR デジタル・フィルタ
03h	MODE1	01h	通常モード、連続変換、変換間遅延 50μs
04h	MODE2	00h	GPIO ディセーブル
05h	MODE3	00h	パワーダウンなし、STATUS または CRC バイトなし、タイムアウトをディセーブル
06h	REF	1Ah	内部リファレンスをイネーブル、REFP = AIN0、REFN = AIN1
0Dh	IMUX	4Ah	IDAC2 = AIN4、IDAC1 = AINCOM
0Eh	IMAG	44h	IMAG2 = IMAG1 = 500μA
0Fh	RESERVED	00h	予約
10h	PGA	03h	PGA イネーブル、ゲイン = 8
11h	INPMUX	34h	AIN _p = AIN2 および AIN _N = AIN3 を選択
12h	INPBIAS	00h	VBIAS 電圧およびバーニアアウト電流源をディセーブル

疑似コード例

以下に示す疑似コード・シーケンスには、**ADS1261** からの後続の読み取り値を連続変換モードで取り込むように、本デバイスと、**ADC** に接続するマイクロコントローラを設定するために必要な手順が含まれています。専用の **DRDY** ピンは、新しい変換データが使用可能かどうかを示します。疑似コードは、**STATUS** バイトおよび **CRC** データ検証を使用せずに示しています。**ADS1261** のコード例は、**ADS1261** の製品フォルダから入手できます。

```

Configure microcontroller for SPI mode 1 (CPOL = 0, CPHA = 1)
Configure microcontroller GPIO for /DRDY as a falling edge triggered interrupt input
Set CS low;
    Send 06;    //RESET command to make sure the device is properly reset after power-up
Set CS high;
Set CS low;    // Configure the device
    Send 42    // WREG starting at 02h address
    04        // Write to 5 registers
    24        // 20SPS, FIR digital filter
    01        // Normal mode, Continuous conversion, 50µs delay between conversions
    00        // GPIOs disabled
    00        // No power-down, no STATUS or CRC byte, timeout disabled
    1A;       // Internal reference enabled, REFP = AIN0, REFN = AIN1
Set CS high;
Set CS low;    // Configure the device, IDACs
    Send 4D    // WREG starting at 0Dh address
    05        // Write to 6 registers
    4A        // IMUX2 = AIN4, IMUX1 = AINCOM
    44        // IMAG2 = IMAG1 = 500µA
    00        // RESERVED
    03        // PGA enabled, Gain = 8
    34        // Select AINP = AIN2 and AINN = AIN3
    00;       // VBIAS voltages and burn-out current sources disabled
Set CS high;
Set CS low;    // For verification, read back configuration registers
    Send 22    // RREG starting at 02h address
    10        // Read from 17 registers
    00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00; // Send 17 NOPs for the read
Set CS high;
Set CS low;
    Send 08;    // Send START command to start converting in continuous conversion mode;
Set CS high;
Loop
{
    Wait for DRDY to transition low;
    Set CS low;
        Send 12    // Send RDATA command
        00 00 00; // Send 3 NOPs (24 SCLKs) to clock out data
    Set CS high;
}
Set CS low;
Send 0A;    //STOP command stops conversions and puts the device in standby mode;
Set CS to high;

```

RTD 回路の比較表

RTD 回路方式	利点	欠点
2 線式 RTD、ローサイド・リファレンス	最も低コスト	最も精度が低い、導線抵抗の相殺なし
3 線式 RTD、ローサイド・リファレンス、2 つの IDAC 電流源	導線抵抗の相殺が可能	IDAC 電流のミスマッチに敏感だが、IDAC 電流を交換し 2 つの測定値を平均化することでミスマッチを解消可能
3 線式 RTD、ローサイド・リファレンス、1 つの IDAC 電流源	導線抵抗の相殺が可能	RTD の測定と導線抵抗の相殺を目的とした 2 回の測定が必要
3 線式 RTD、ハイサイド・リファレンス、2 つの IDAC 電流源	導線抵抗の相殺が可能、ローサイド・リファレンスを使用するよりも IDAC のミスマッチの影響が少ない	別途バイアス用の抵抗が必要、電圧の増加が低電源電圧動作に適合しない場合がある
4 線式 RTD、ローサイド・リファレンス	最も精度が高い、導線抵抗誤差なし	最も高コスト

使用デバイス

デバイス	主な特長	リンク	他の使用可能デバイス
ADS1261	ファクトリ・オートメーション向け、PGA、Vref、2 個の IDAC、AC 励起を搭載した 24 ビット、40kSPS、10 チャンネル・デルタ・シグマ ADC	http://www.ti.com/product/ADS1261	類似デバイスへのリンク 類似 16 ビット・デバイスへのリンク

設計の参照資料

TI の総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

その他の資料

- テキサス・インスツルメンツ、[『ADS1261 評価モジュール』](#)
- テキサス・インスツルメンツ、[『ADS1261 and ADS1235 Evaluation Module User's Guide』](#)(英語)
- テキサス・インスツルメンツ、[『ADS1261 Example C Code Software』](#)(英語)
- テキサス・インスツルメンツ、[『A Basic Guide to RTD Measurements』](#)アプリケーション・レポート (英語)
- テキサス・インスツルメンツ、[『RTD Ratiometric Measurements and Filtering Using the ADS1148 and ADS1248 Family of Devices』](#)アプリケーション・レポート (英語)

TI エンジニアから直接サポートを受けるには、[E2E コミュニティ](#)をご利用ください。

e2e.ti.com

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated