

# TPS54610/810/910

セラミック出力キャパシタを使用した評価モジュール

## ユーザーズ・ガイド

# 目次

---

---

---

---

1	はじめに.....	1-1
1.1	背景.....	1-2
1.2	性能仕様.....	1-3
1.3	変更.....	1-5
2	テストの設定および結果.....	2-1
2.1	入力/出力接続.....	2-2
2.2	効率.....	2-3
2.3	消費電力.....	2-4
2.4	出力電圧レギュレーション.....	2-5
2.5	負荷過渡応答.....	2-6
2.6	ループ特性.....	2-7
2.7	出力電圧リップル.....	2-10
2.8	入力電圧リップル.....	2-12
2.9	スタート・アップ.....	2-13
3	基板レイアウト.....	3-1
3.1	レイアウト.....	3-2
4	回路図および部品表.....	4-1
4.1	回路図.....	4-2
4.2	部品表.....	4-3

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ(日本TI)が英文から和文へ翻訳して作成したものです。  
資料によっては正規英語版資料の更新に対応していないものがあります。  
日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。  
製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。  
TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



1-1. 周波数トリミング抵抗の選択.....	1-5
2-1. 接続図.....	2-2
2-2. 効率の測定値.....	2-3
2-3. 基板損失.....	2-4
2-4. ロード・レギュレーション.....	2-5
2-5. ライン・レギュレーション.....	2-5
2-6. 負荷過渡応答、TPS54610.....	2-6
2-7. 負荷過渡応答、TPS54810.....	2-6
2-8. 負荷過渡応答、TPS54910.....	2-7
2-9. ループ応答、TPS54610、 $V_{IN} = 3V$ .....	2-7
2-10. ループ応答、TPS54610、 $V_{IN} = 6V$ .....	2-8
2-11. ループ応答、TPS54810、 $V_{IN} = 4V$ .....	2-8
2-12. ループ応答、TPS54810、 $V_{IN} = 6V$ .....	2-9
2-13. ループ応答、TPS54910、 $V_{IN} = 3V$ .....	2-9
2-14. ループ応答、TPS54910、 $V_{IN} = 3.6V$ .....	2-10
2-15. 出力電圧リップル、TPS54610.....	2-10
2-16. 出力電圧リップル、TPS54810.....	2-11
2-17. 出力電圧リップル、TPS54910.....	2-11
2-18. 入力電圧リップル、TPS54610.....	2-12
2-19. 入力電圧リップル、TPS54810.....	2-12
2-20. 入力電圧リップル、TPS54910.....	2-13
2-21. スタート・アップ波形、TPS54610.....	2-13
2-22. スタート・アップ波形、TPS54810.....	2-14
2-23. スタート・アップ波形、TPS54910.....	2-14
3-1. 上側レイアウト.....	3-2
3-2. 内部第1層レイアウト.....	3-3
3-3. 内部第2層レイアウト.....	3-3
3-4. 下側レイアウト(上側から見た図).....	3-4
3-5. 上側アセンブリ.....	3-4
4-1. SLVP213回路図.....	3-5

# 表

---

---

---

1-1. 入力電圧および出力電流.....	1-2
1-3. TPS54810EVM-213性能仕様.....	1-3
1-4. TPS54910EVM-213性能仕様.....	1-4
1-5. 出力電圧のプログラミング.....	1-5
4-1. SLVP213部品表.....	4-3

## はじめに

この章では、TPS54610、TPS54810、およびTPS54910の背景情報と、TPS54610EVM-213、TPS54810EVM-213、およびTPS54910EVM-213評価モジュールのサポート文献について説明します。EVMの性能仕様と、変更情報を記載しています。

表題	ページ
1.1 背景 .....	1-2
1.2 性能仕様概要.....	1-3
1.3 変更 .....	1-5

## 1.1 背景

SLVP213評価モジュールは、TPS54610、TPS54810、またはTPS54910同期バック・レギュレータを使用して、公称3.3Vまたは5Vの入力から1.8Vの出力電圧を提供します。表1-1に、定格入力電圧および出力電流の範囲を示します。これらの評価モジュールでは、TPS54x10ファミリのレギュレータを使用した設計により、必要なPCB領域が小さくて済むことが示されます。スイッチング周波数は公称700kHzに設定され、フットプリントの小さい0.65  $\mu$ H出力インダクタを使用できます。TPS54x10のMOSFETは、TPS54x10パッケージに内蔵されています。これにより、外部MOSFETおよび関連ドライバが不要になります。MOSFETのドレイン・ソース間オン抵抗が低いため、TPS54x10は高効率であり、高出力電流時にも接合部温度を低く保つことができます。ICの外部にある補償部品により、出力電圧を調整でき、アプリケーションに応じたループ応答を設定できます。

表1-1. 入力電圧および出力電流

<b>EVM</b>	<b>Input Voltage Range</b>	<b>Output Current Range</b>
TPS54610EVM 213	3 V to 6 V	0 A to 6 A
TPS54810EVM 213	4 V to 6 V	0 A to 8 A
TPS54910EVM 213	3 V to 4 V	0 A to 9 A

## 1.2 性能仕様

表1-2、表1-3、および表1-4に、SLVP213の性能仕様を示します。特に指定がない限り、すべての仕様は周囲温度25°Cで規定されています。

表1-2. TPS54610EVM-213性能仕様

Specification	Test Conditions	Min	Typ	Max	Units
Input voltage range		3	3.3 or 5	6.0	V
Output voltage set point range		0.9	1.8	†	V
Output current range	$V_{IN} = 5V$	0		6	A
Line regulation	$I_O = 0A$ to 6A	-0.2		0.2	mV
Load regulation	$V_{IN} = 5V$	-4		4	mV
Load transient response	$I_O = 1.5A$ to 4.5A $t_r = 1\mu s$		-65		mV <sub>PK</sub>
			20		$\mu s$
	$I_O = 4.5A$ to 1.5A $t_r = 1\mu s$		65		mV <sub>PK</sub>
			20		$\mu s$
Loop bandwidth	$V_{IN} = 3V$		74		kHz
Phase margin	$V_{IN} = 3V$		43		degrees
Loop bandwidth	$V_{IN} = 6V$		118		kHz
Phase margin	$V_{IN} = 6V$		46		degrees
Input ripple voltage			150	250	mV <sub>PP</sub>
Output ripple voltage			7	10	mV <sub>PP</sub>
Output rise time		4.7	8.4	15	ms
Operating frequency			700		kHz
Maximum efficiency	$V_{IN} = 5V$ , $I_O = 2.5A$ ,		89.7%		

†  $V_{IN} > 3.8V$ の場合は、3.3V

表1-3. TPS54810EVM-213性能仕様

Specification	Test Conditions	Min	Typ	Max	Units
Input voltage range		4	5	6.0	V
Output voltage set point range		0.9	1.8	3.3	V
Output current range	$V_{IN} = 5V$	0		8	A
Line regulation	$I_O = 0A$ to 8A	-0.4		0.4	mV
Load regulation	$V_{IN} = 5V$	-1.5		1.5	mV
Load transient response	$I_O = 2A$ to 6A $t_r = 1\mu s$		-85		mV <sub>PK</sub>
			20		$\mu s$
	$I_O = 6A$ to 2A $t_r = 1\mu s$		85		mV <sub>PK</sub>
			20		$\mu s$
Loop bandwidth	$V_{IN} = 4V$		85		kHz
Phase margin	$V_{IN} = 4V$		47		degrees
Loop bandwidth	$V_{IN} = 6V$		112		kHz
Phase margin	$V_{IN} = 6V$		48		degrees
Input ripple voltage			160	250	mV <sub>PP</sub>
Output ripple voltage			7	10	mV <sub>PP</sub>
Output rise time		4.7	8.4	15	ms
Operating frequency			700		kHz
Maximum efficiency	$V_{IN} = 5V, I_O = 2A,$		89.4%		

表1-4. TPS54910EVM-213性能仕様

Specification	Test Conditions	Min	Typ	Max	Units
Input voltage range		3	3.3	4	V
Output voltage set point range		0.9	1.8	2.5	V
Output current range	$V_{IN} = 3.3V$	0		9	A
Line regulation	$I_O = 0A$ to 9A	-0.2		0.2	mV
Load regulation	$V_{IN} = 5V$	-1		1	mV
Load transient response	$I_O = 1A$ to 5A $t_r = 10\mu s$		-50		mV <sub>PK</sub>
			100		$\mu s$
	$I_O = 5A$ to 1A $t_r = 10\mu s$		50		mV <sub>PK</sub>
			150		$\mu s$
Loop bandwidth	$V_{IN} = 3V$		72		kHz
Phase margin	$V_{IN} = 3V$		40		degrees
Loop bandwidth	$V_{IN} = 3.6V$		85		kHz
Phase margin	$V_{IN} = 3.6V$		42		degrees
Input ripple voltage			160	250	mV <sub>PP</sub>
Output ripple voltage			7	10	mV <sub>PP</sub>
Output rise time		4.7	8.4	15	ms
Operating frequency			700		kHz
Maximum efficiency	$V_{IN} = 3.3V, I_O = 2A,$		92.4%		

### 1.3 変更

SLVP213は、TPS54x10を使用することで、小さなサイズに必要な電源回路を提供します。そのため、広範な変更を可能にするような機能の多くは、このEVMでは省略されています。R4の値を変更することで、出力電圧を0.9V~3.3V (TPS54910では2.5V) の範囲で変更できます。特定の出力電圧に対するR4の値は、次の式で計算できます。表1-5に、いくつかの一般的な出力電圧に対するR4の値を示します。

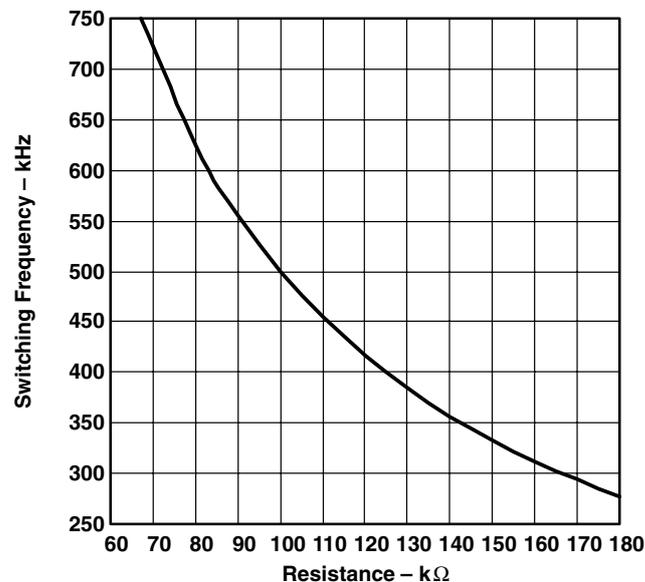
$$R4 = 10 \text{ k}\Omega \times \frac{0.891 \text{ V}}{V_O - 0.891 \text{ V}}$$

表1-5. 出力電圧のプログラミング

Output Voltage (V)	R4 Value (kΩ)
0.9	1000
1.2	28.7
1.5	14.7
1.8	9.76
2.5	5.49
3.3	3.74

また、R5の値を変更することで、スイッチング周波数を280kHzから700kHzまでの任意の値にトリミングできます。スイッチング周波数を低くすると、L1の値も大きくしない限り、出力リップルが増加します。図1-1に、R5の値とスイッチング周波数の関係を示します。

図1-1. 周波数トリミング抵抗の選択



C6の値を変更すると、SLVP213のスロー・スタート時間を変更できます。特定のスロー・スタート時間を得るために必要なC6の値は、次の式を用いて計算します。C6がオープンの場合、スロー・スタート時間は標準で3.6msです。スロー・スタート時間を3.6msより速くすることはできません。

$$C6 = \frac{T_{SS} \times 5\mu A}{0.891V}$$

# テストの設定および結果

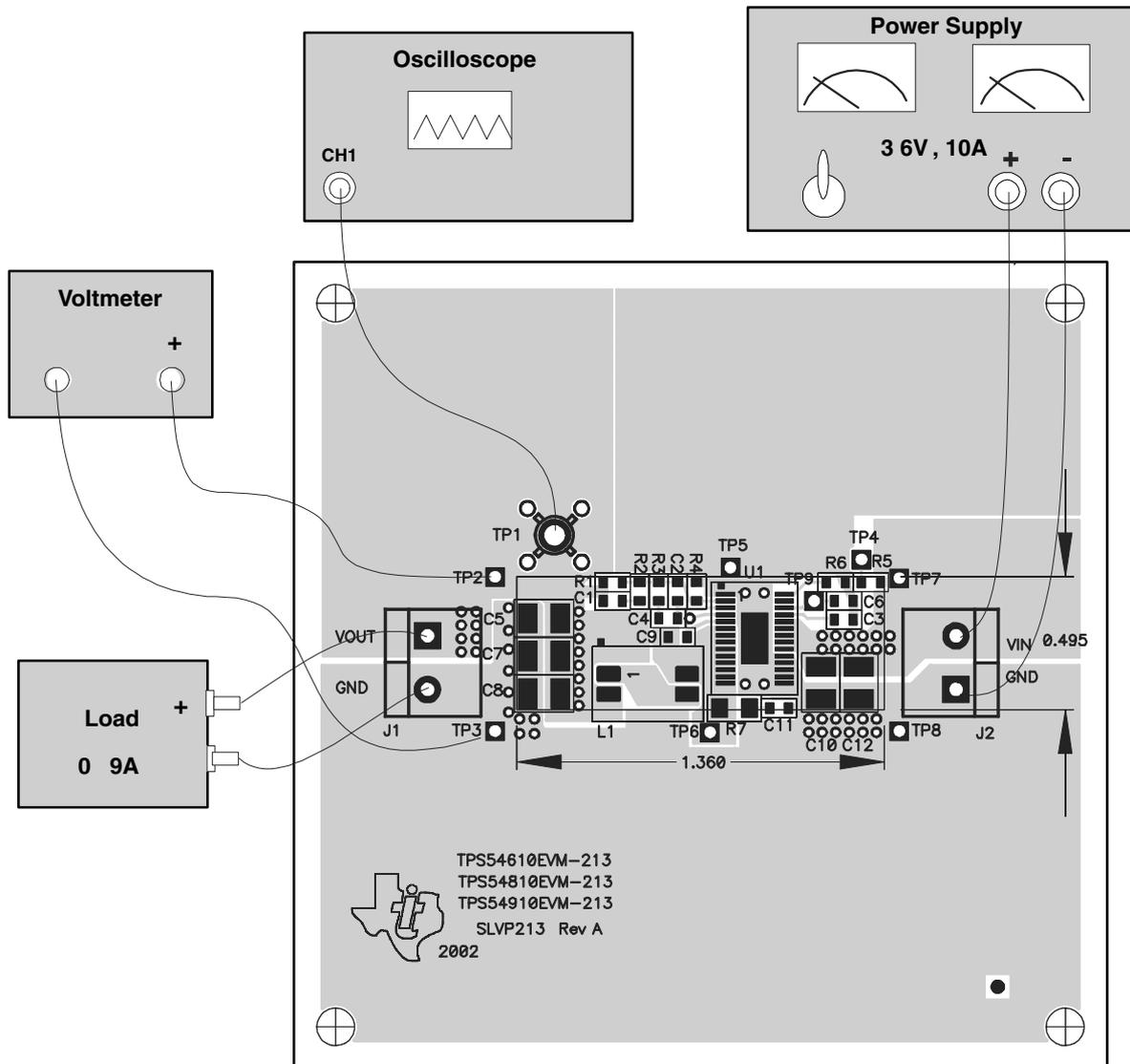
この章では、SLVP213評価モジュールの適切な接続、設定、および使用方法について説明します。また、SLVP213に対する標準的なテスト結果を示し、効率、出力電圧レギュレーション、負荷過渡応答、ループ応答、出力リップル、入力リップル、およびスタート・アップについても説明します。

表題	ページ
2.1 入力/出力接続.....	2-2
2.2 効率.....	2-3
2.3 消費電力.....	2-4
2.4 出力電圧レギュレーション.....	2-5
2.5 負荷過渡応答.....	2-6
2.6 ループ特性.....	2-7
2.7 出力電圧リップル.....	2-10
2.8 入力電圧リップル.....	2-12
2.9 スタート・アップ.....	2-13

## 2.1 入力/出力接続

SLVP213には、入力、入力リターン、出力、出力リターンの4つの入出力接続があります。図2-1に、接続箇所を示しています。10Aを供給できる電源を1対の20AWGワイヤを通してJ2に接続します。負荷は、1対の16AWGワイヤを通してJ1に接続します。6Aまたは8AのSLVP213を使用した場合、最大負荷電流は9Aよりも低くなります。ワイヤでの損失を低減するため、ワイヤ長はできるだけ短くします。テストポイントTP1には、出力電圧のモニタ用にオシロスコプの電圧プローブを簡単に接続できます。

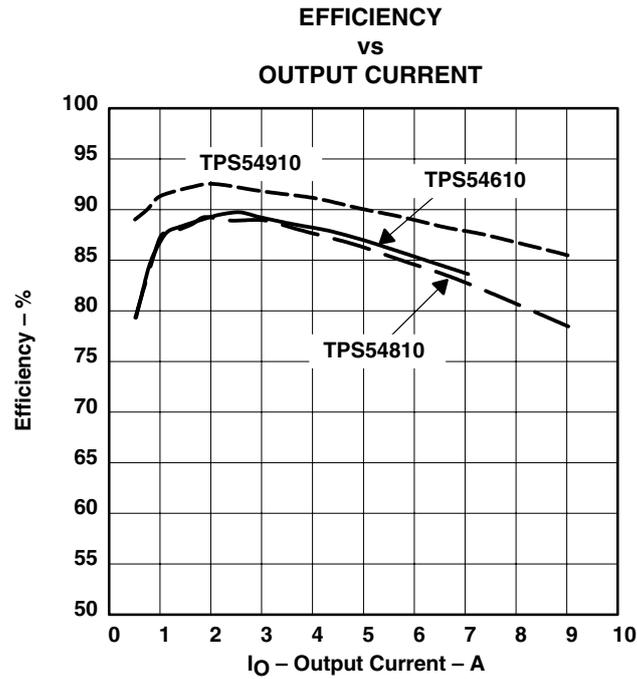
図2-1. 接続図



## 2.2 効率

SLVP213の効率は、負荷電流が約2Aのときにピークとなり、電流が最大負荷に近づくにつれて低下します。図2-2に、周囲温度25°Cでの5V (TPS54610、TPS54810) および3.3V (TPS54910) 入力に対する効率を示します。高い周囲温度では、MOSFETのドレイン・ソース間抵抗が温度により変動するため、効率が下がります。また、MOSFETのゲートおよびスイッチング損失により、スイッチング周波数が700kHzの場合の効率は、低い周波数の場合よりわずかに低下します。

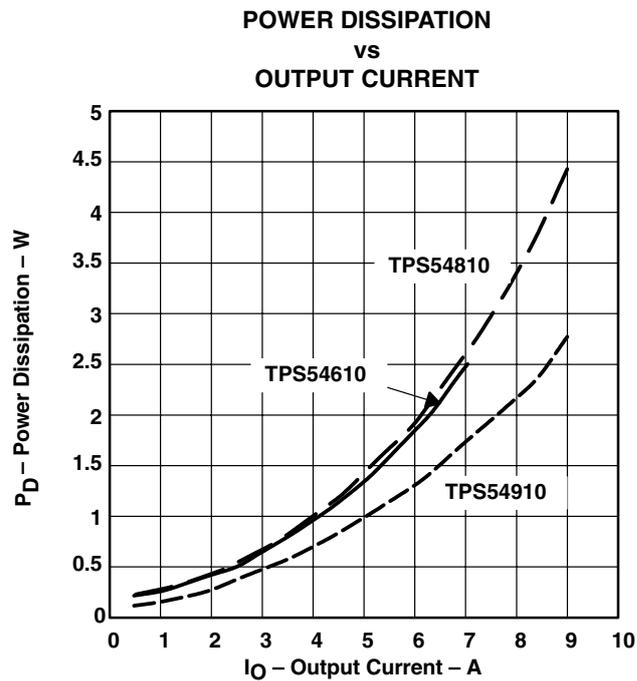
図2-2. 効率



## 2.3 消費電力

PWPパッケージの接合部・ケース間の熱抵抗が低いことと、適切に設計された基板レイアウトにより、SLVP213 EVMでは安全な接合温度を保ちながら全定格負荷電流を出力することができます。5Vの入力ソースと6A負荷の場合、TPS54610の接合温度は約60°Cで、ケース温度は約55°Cです。図2-3に、25°Cでのトータル基板損失を示します。TPS54910の入力電圧は3.3V、TPS54610およびTPS54810の入力電圧は5Vです。同じ出力電流で比較した場合、TPS54910はMOSFETのドレイン・ソース間オン抵抗が低いため、消費電力が小さいことに注意してください。デバイスの消費電力定格の詳細については、個々の製品データシートを参照してください。

図2-3. 基板損失



## 2.4 出力電圧レギュレーション

図2-4に、SLVP213の出力電圧ロードレギュレーションを示します。図2-5には、出力電圧ラインレギュレーションを示します。周囲温度25°Cでの測定値です。

図2-4. ロードレギュレーション

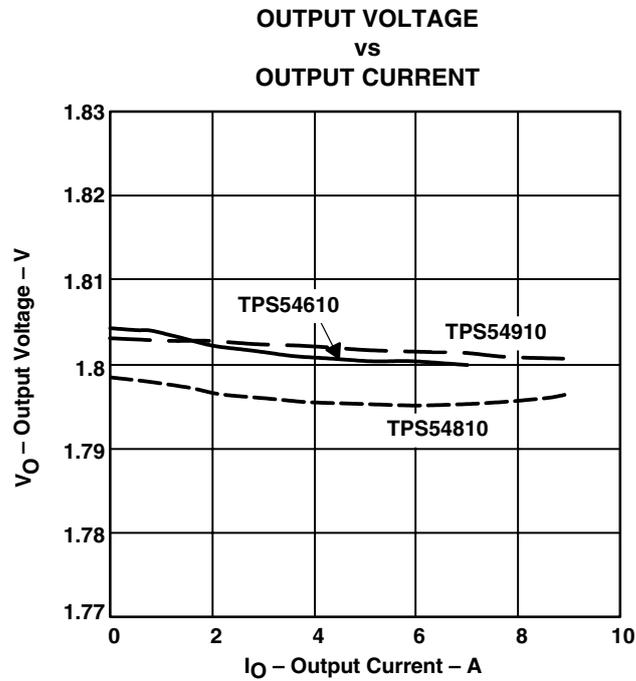
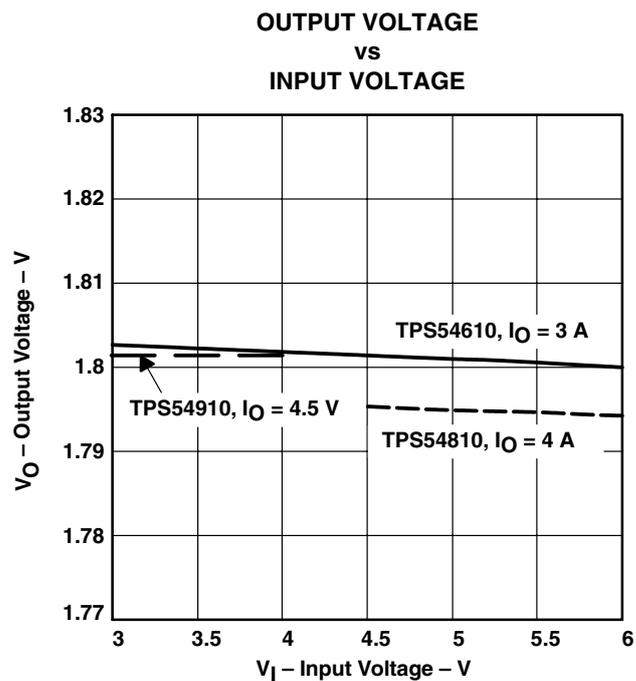


図2-5. ラインレギュレーション



## 2.5 負荷過渡応答

図2-6、図2-7、および図2-8に、負荷過渡状態に対するSLVP213の応答を示します。電流ステップは、最大定格負荷の25%から75%です。出力上のリップルおよび雑音を含めた、トータル・ピーク・ツー・ピーク電圧変動が示されています。

図2-6. 負荷過渡応答、TPS54610

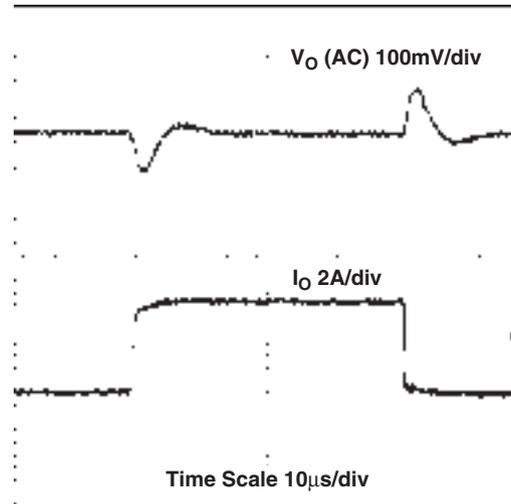


図2-7. 負荷過渡応答、TPS54810

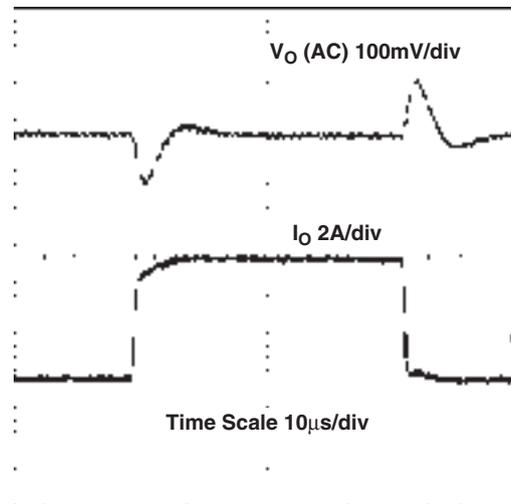
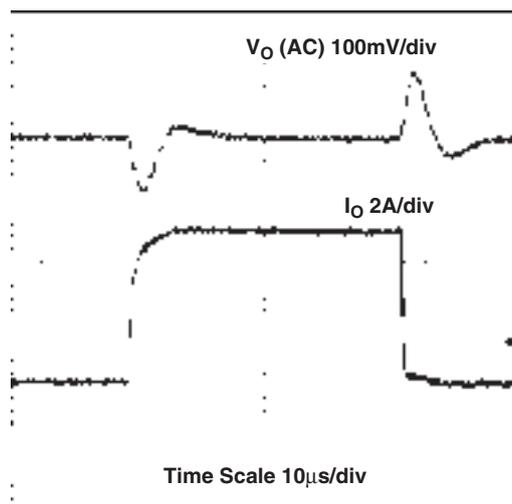


図2-8. 負荷過渡応答、TPS54910



## 2.6 ループ特性

SLVP213のループ応答特性を図2-9～図2-14に示します。各デバイスについて、最小動作電圧および最大動作電圧でのゲインおよび位相のプロットが示されています。

図2-9. ループ応答、TPS54610、 $V_{IN} = 3V$

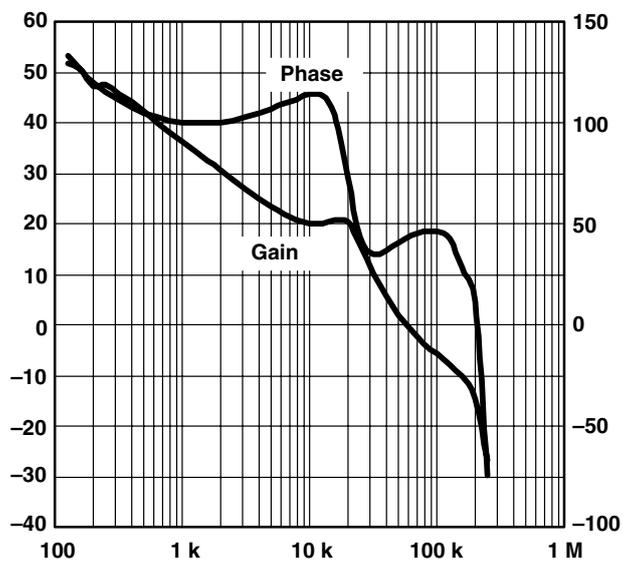


図2-10. ループ応答、TPS54610、 $V_{IN} = 6V$

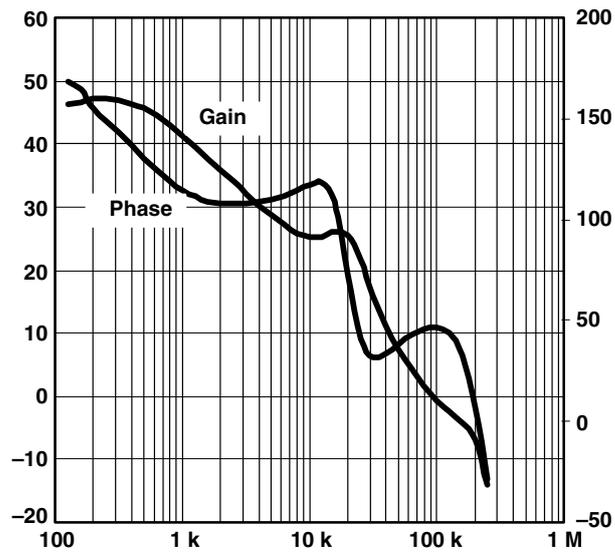


図2-11. ループ応答、TPS54810、 $V_{IN} = 4V$

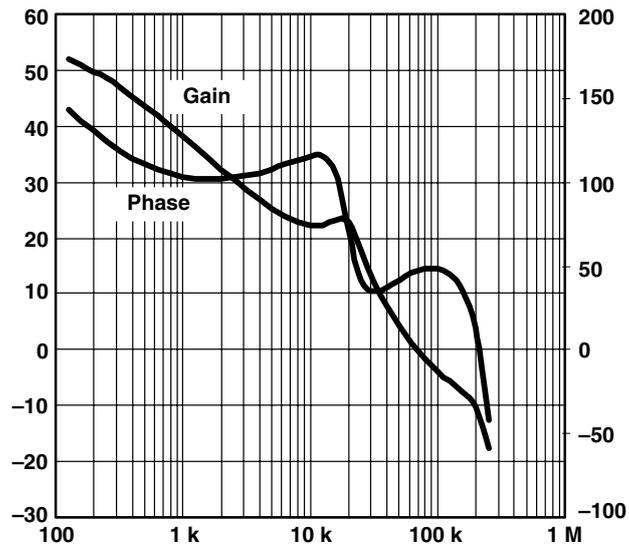


図2-12. ループ応答、TPS54810、 $V_{IN} = 6V$

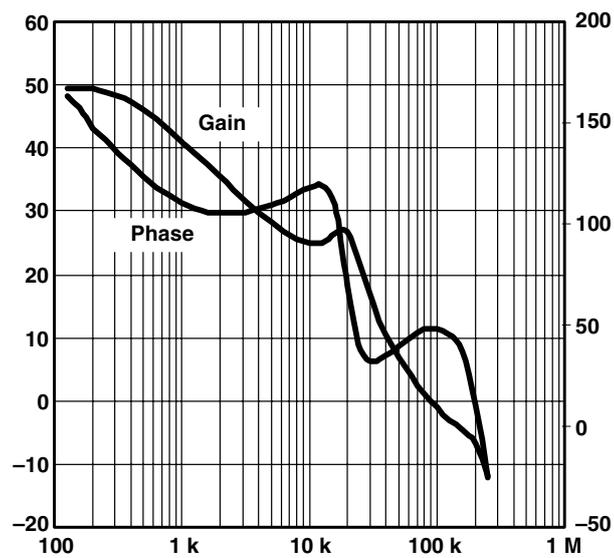


図2-13. ループ応答、TPS54910、 $V_{IN} = 3V$

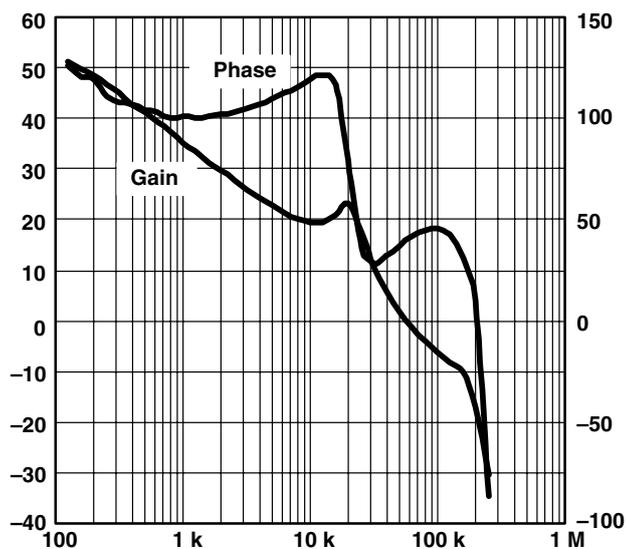
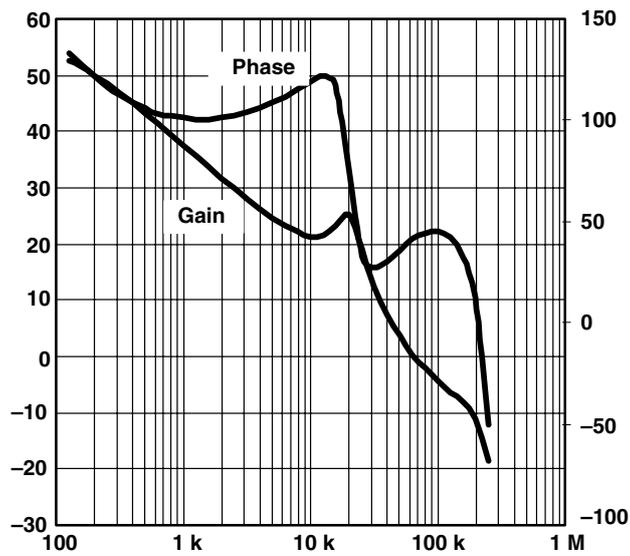


図2-14. ループ応答、TPS54910、 $V_{IN} = 3.6V$ 

## 2.7 出力電圧リップル

図2-15、図2-16、および図2-17に、SLVP213の出力電圧リップルをデバイスのタイプごとに示します。TPS54610およびTPS54910の入力電圧は3.3Vです。TPS54810の入力電圧は5Vです。各デバイスの出力電流は、定格全負荷の50%です。

図2-15. 出力電圧リップル、TPS54610

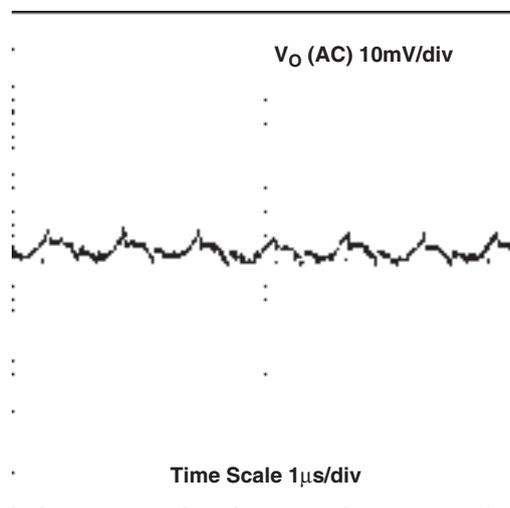


図2-16. 出力電圧リップル、TPS54810

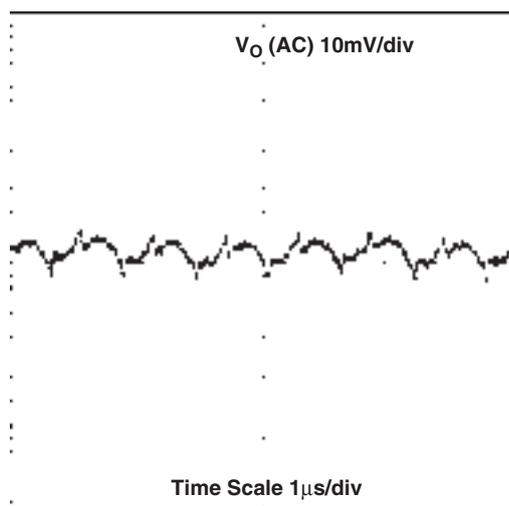
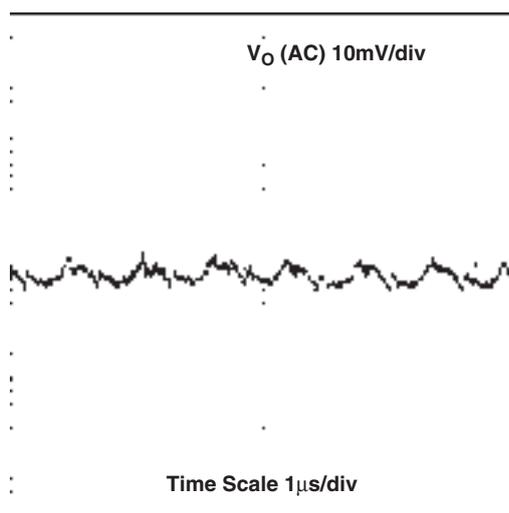


図2-17. 出力電圧リップル、TPS54910



## 2.8 入力電圧リップル

図2-18、図2-19、および図2-20に、SLVP213の入力電圧リップルをデバイスのタイプごとに示します。TPS54610およびTPS54910の入力電圧は3.3Vです。TPS54810の入力電圧は5Vです。各デバイスの出力電流は、定格全負荷の50%です。

図2-18. 入力電圧リップル、TPS54610

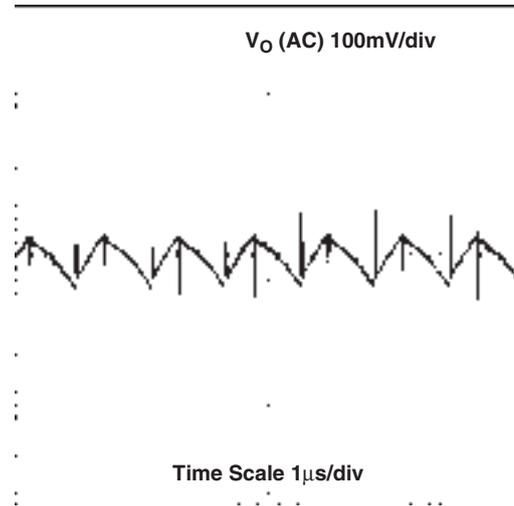


図2-19. 入力電圧リップル、TPS54810

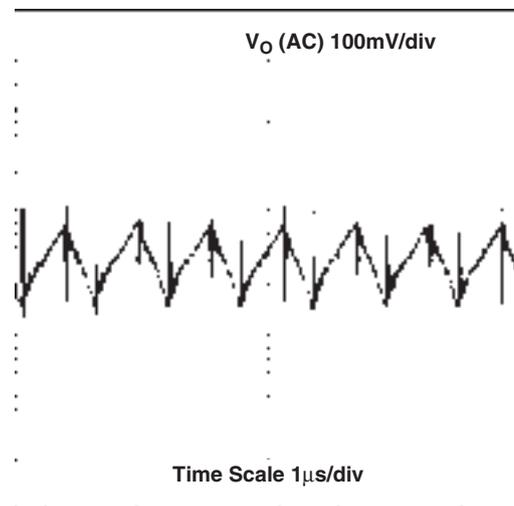
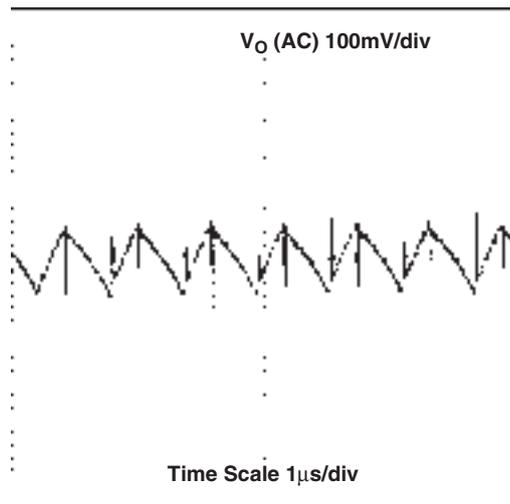


図2-20. 入力電圧リップル、TPS54910



## 2.9 スタート・アップ

図2-21、図2-22、および図2-23に、SLVP213のスタート・アップ電圧波形を示します。入力電圧が2.9V (TPS54810の場合は3.8V) のスタート・アップ電圧スレッシュホールドを上回ると、約9msの遅延時間の後、出力電圧が上昇を開始し、最終値の1.8Vまで上昇します。出力電圧は、内部と外部のスロー・スタート電圧のうち低い方に追従するため、上昇率に変化が生じます。

図2-21. スタート・アップ波形、TPS54610

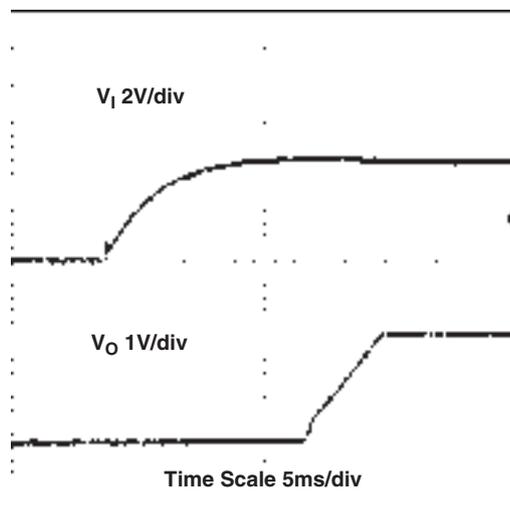


図2-22. スタート・アップ波形、TPS54810

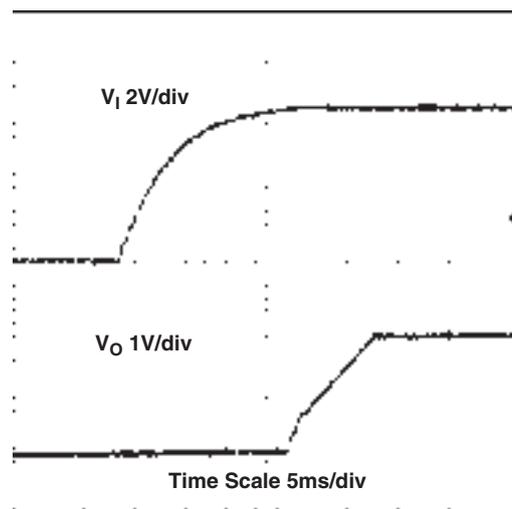
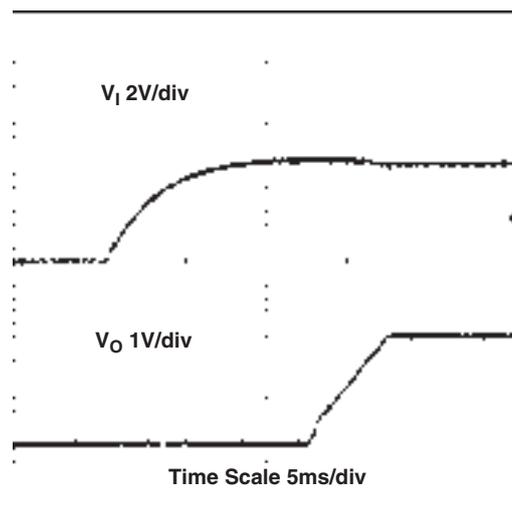


図2-23. スタート・アップ波形、TPS54910



## 基板レイアウト

この章では、SLVP213の基板レイアウトについて説明し、層構造図を示します。

表題	ページ
3.1 レイアウト .....	3-2

### 3.1 レイアウト

図3-1～図3-5に、SLVP213の基板レイアウトおよびアセンブリを示します。SLVP213は、標準的なアプリケーションで使用される層のスタックアップ方式に類似した形でレイアウトされています。上層および下層は1.5オンス銅、内部の2層は0.5オンス銅です。

上層には、 $V_{IN}$ 、 $V_{OUT}$ 、および $V_{phase}$ のメイン電源トレースが含まれています。また、上層には、TPS54x10の残りのピンの接続と、グランド・プレーンで占められる大きな領域とがあります。内部の2層は同じものであり、専用のグランド・プレーンです。下層には、補償ネットワーク回路と、追加の $V_{IN}$ 、 $V_{OUT}$ 、およびグランド・トレースが含まれています。上層と下層のグランド・トレースは、基板に設けられた45個のビアによって内部のグランド・プレーンに接続されています。これには、PowerPAD™のランドからグランドまでの熱伝導パスを提供する、TPS54x10デバイス直下の12個のビアも含まれています。

入力デカップリング・キャパシタ (C4およびC8)、バイアス・デカップリング・キャパシタ (C9)、およびブートストラップ・キャパシタ (C6) はすべて、ICにできるだけ近づけて配置されています。さらに、PCBの裏側では補償部品もICに近接して配置されています。補償回路は、出力コネクタ (J2) への幅広いトレースであるレギュレーション・ポイントで、出力電圧に接続されています。

図3-1. 上側レイアウト

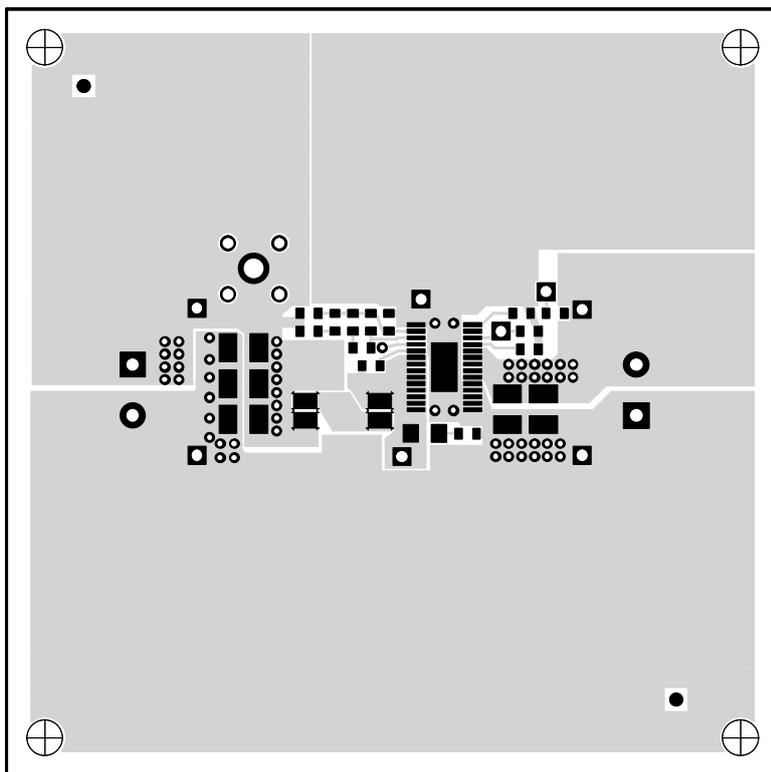


図3-2. 内部第1層レイアウト

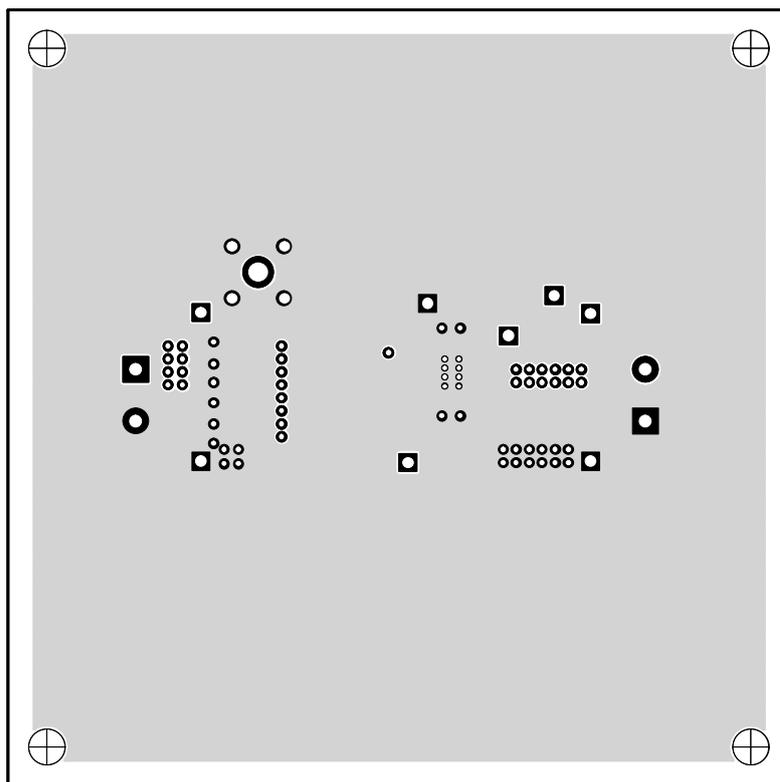


図3-3. 内部第2層レイアウト

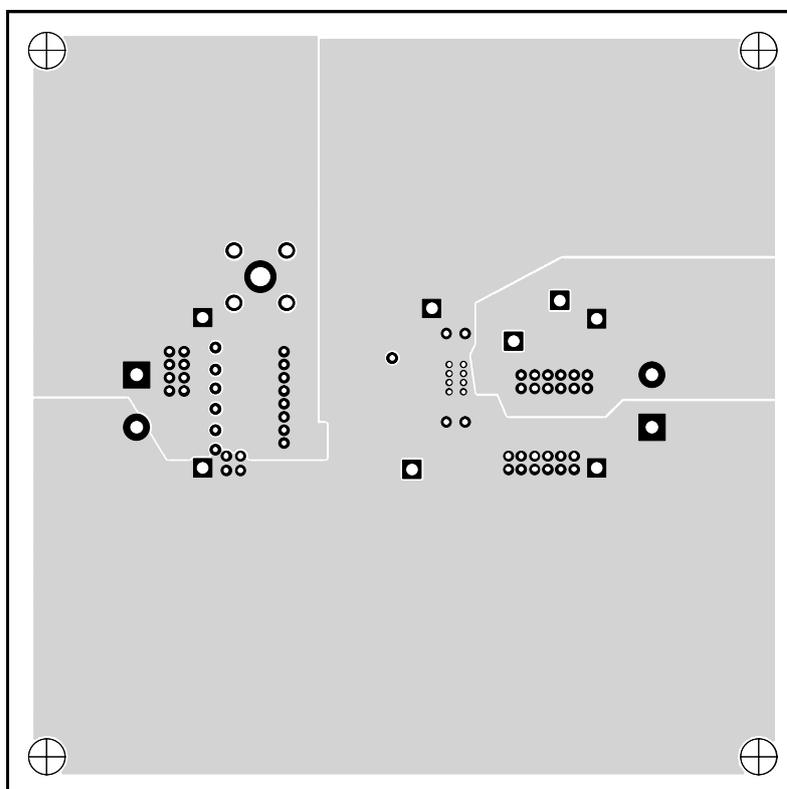


図3-4. 下側レイアウト(上側から見た図)

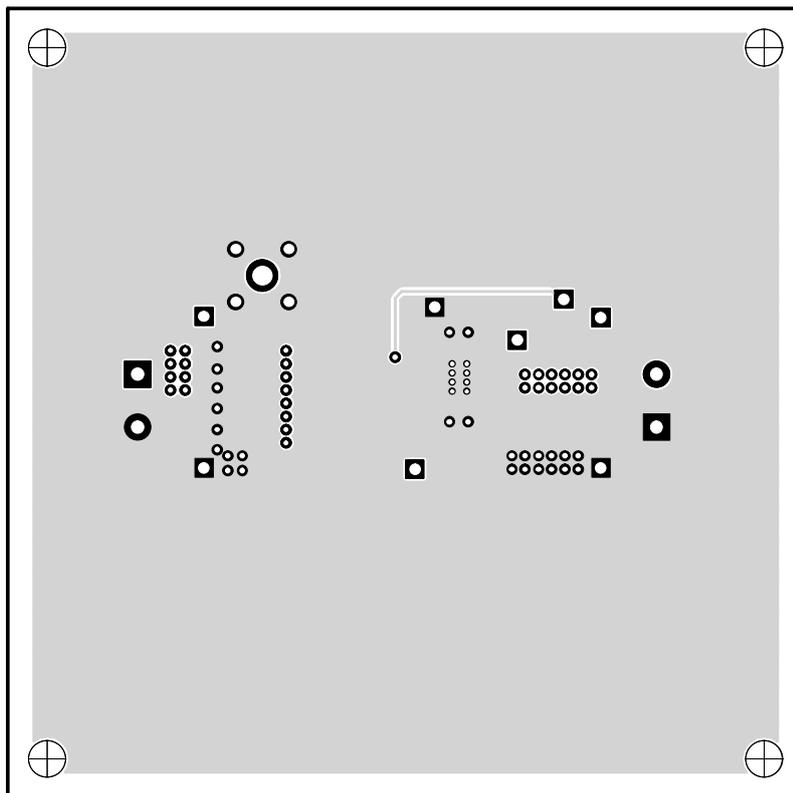
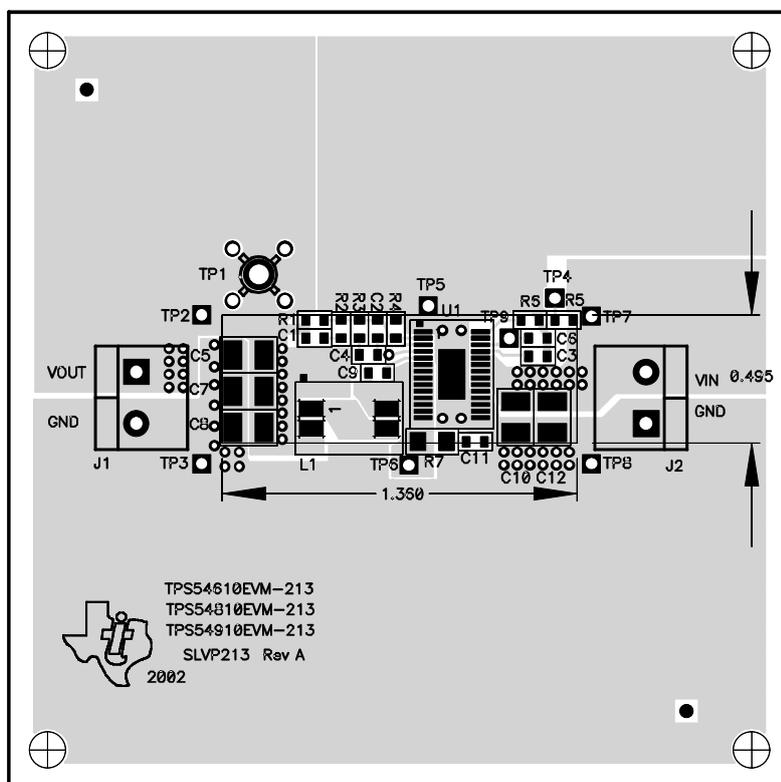


図3-5. 上側アセンブリ



# 回路図および部品表

---

---

---

---

---

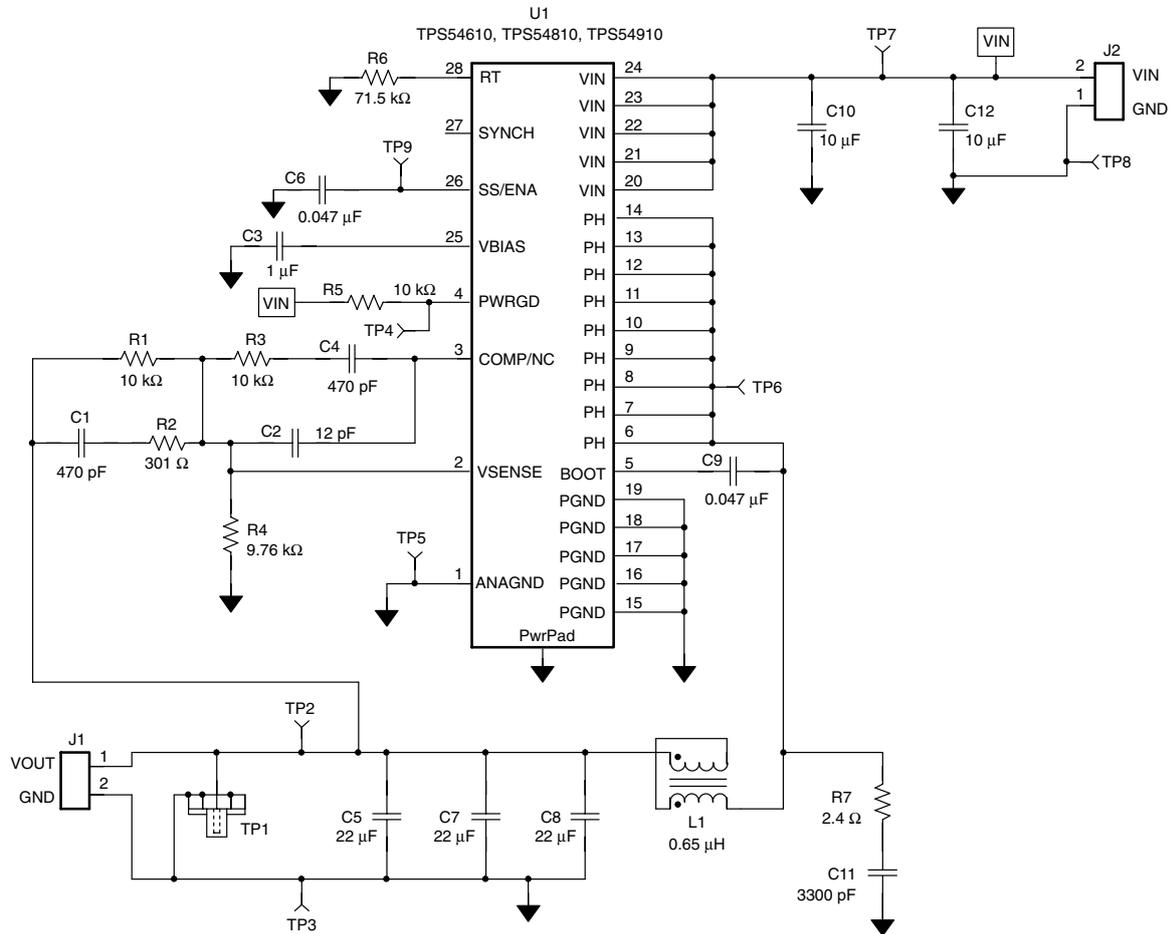
この章では、SLVP213の回路図および部品表を示します。

表題	ページ
4.1 回路図.....	4-2
4.2 部品表.....	4-3

## 4.1 回路図

図4-1に、SLVP213の回路図を示します。

図4-1. SLVP213回路図



アナログ・グラウンドおよび電源グラウンドは、ICパッケージの下でPowerPADに接続されています。

## 4.2 部品表

表4-1に、SLVP213の部品表を示します。

表4-1. SLVP213部品表

COUNT			REF DES	DESCRIPTION	SIZE	MFR	PART NUMBER
1	2	3					
2	2	2	C1, C4	Capacitor, ceramic, 470 pF, 50 V, C0G, 5%	603	Panasonic	GRM1885C1H471JA01
2	2	2	C10, C12	Capacitor, ceramic, 10 $\mu$ F, 10 V, X5R, 20%	1210	Taiyo Yuden	LMK325BJ106MN
1	1	1	C11	Capacitor, ceramic, 3300 pF, 50 V, X7R, 10%	603	Panasonic	ECJ 1VB1H332K
1	1	1	C2	Capacitor, ceramic, 12 pF, 50 V, C0G, 5%	603	Murata	GRM1885C1H120JZ01
1	1	1	C3	Capacitor, ceramic, 1 $\mu$ F, 10 V, X5R, 10%	603	TDK	C1608X5R1A105M
3	3	3	C5, C7, C8	Capacitor, ceramic, 22 $\mu$ F, 6.3 V, X5R, 20%	1210	Taiyo Yuden	JMK325BJ226MN
2	2	2	C6, C9	Capacitor, ceramic, 0.047 $\mu$ F, 25 V, X7R, 10%	603	Murata	GRM188R71E473KA01
2	2	2	J1, J2	Terminal block, 2 pin, 15 A, 5,1 mm	148830	OST	ED1609
1	1	1	L1	Inductor, 0.65 $\mu$ H, 12 A	0.340- 0.250	Pulse	PA0277
2	2	2	R1, R5	Resistor, chip, 10.0 k $\Omega$ , 1/16 W, 1%	603	Panasonic	ERJ 3EKF1002
1	1	1	R2	Resistor, chip, 301 $\Omega$ , 1/16 W, 1%	603	Panasonic	ERJ 3EKF301
1	1	1	R3	Resistor, chip, 10.0 k $\Omega$ , 1/16 W, 1%	603	Panasonic	ERJ 3EKF1002
1	1	1	R4	Resistor, chip, 9.76 k $\Omega$ , 1/16 W, 1%	603	Std	Std
1	1	1	R6	Resistor, chip, 71.5 k $\Omega$ , 1/16 W, 1%	603	Std	Std
1	1	1	R7	Resistor, chip, 2.4 $\Omega$ , 1/8 W, 1%	1206	Panasonic	ERJ 8RQF2R4
1	1	1	TP1	Adaptor, 3.5-mm probe clip (or 131 5031 00)	72900	Tektronix	131 4244 00
5	5	5	TP2, TP4, TP6, TP7, TP9	Test point, red, 1 mm	0.038 $\hat{i}$	Farnell	240 345
3	3	3	TP3, TP5, TP8	Test point, black, 1 mm	0.038 $\hat{i}$	Farnell	240 333
1			U1	IC, IFET power controller, 3 V to 6 V, 6 A	PWP28	TI	TPS54610PWP
	1			IC, IFET power controller, 4 V to 6 V, 8 A	PWP28	TI	TPS54810PWP
		1		IC, IFET power controller, 3 V to 3.6 V, 9 A	PWP28	TI	TPS54910PWP
1	1	1	--	PCB, 3 in $\cdot$ 3 in $\cdot$ 0.062 in		Any	SLVP213

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJおよびTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIの標準契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認することの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、且つその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、且つ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

なお、日本テキサス・インスツルメンツ株式会社半導体集積回路製品販売用標準契約約款もご覧下さい。

<http://www.tij.co.jp/jsc/docs/stdterms.htm>

Copyright © 2005, Texas Instruments Incorporated

日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上