

Maneesh Soni

システム・マネージャ
ARM® マイクロプロセッサ・グループ
テキサス・インスツルメンツ

要旨

EtherCAT® は、イーサネットに基づく代表的な通信規格の1つであり、産業用/工業用環境でネットワークや通信に利用される機会が増えています。EtherCAT 通信の技術はドイツの Beckhoff Automation 社によって発明され、後に EtherCAT Technology Group (ETG) によって標準化されました。

Texas Instruments, Inc. (TI) は、半導体企業としては初めて、EtherCAT 技術のライセンスを取得しました。TI では、AM335x ARM® Cortex®-A8 や AM437x ARM Cortex-A9 などいくつかの Sitara™ プロセッサに EtherCAT を統合しています。EtherCAT を使用可能にするために、TI ではプログラマブル・リアルタイム・ユニット (PRU) 技術に基づいて産業用通信向けの統合フロントエンドを構築し、拡張を続ける ARM ベース・マイクロプロセッサのプラットフォームに EtherCAT および他の産業用規格を導入しました。また、AM335x ARM MPU デバイスを用いた EtherCAT ベースの製品の開発を支援するために、各種のソフトウェア、ハードウェア、ツールを提供しています。さらに、産業用グレード温度のサポートと長期的な供給保証によって、AM335x ARM MPU は、EtherCAT や他の産業用ネットワーク・アプリケーションに対する魅力的な選択肢となっています。

Sitara プロセッサに EtherCAT を統合することで、クラス最高の機能を超低消費電力で実現し、コストも大幅に削減できます。

Sitara™ プロセッサ上の EtherCAT®

たとえば、Sitara AM335x プロセッサに EtherCAT を統合すると、必要なすべての機能およびパフォーマンス・ベンチマークを満たすかまたはそれを上回る性能が得られます。これには、分散クロッキングや 700 ナノ秒 (ns) 未満のエンド・ツー・エンド・レイテンシといった EtherCAT の主要な機能も含まれます。Sitara プロセッサの機能に加えて、TI は幅広い範囲の関連ソフトウェア、ハードウェア、および開発ツールによって設計エンジニアをサポートし、EtherCAT 製品の開発を効率化します。

EtherCAT の概要**概要**

EtherCAT (Ethernet for Control Automation Technology) は、入出力 (I/O) デバイス、センサ、プログラマブル・ロジック・コントローラ (PLC) などの産業用オートメーション・アプリケーション向けに採用が進んでいるリアルタイム産業用イーサネット規格です。この規格は Beckhoff Automation 社によって開発されたものですが、現在では、EtherCAT 規格の普及を推進するために設立された EtherCAT Technology Group によって管理されています。現在、52 か国にわたる 1,900 以上の参加企業が EtherCAT 互換製品を製造、展開しています。イーサネットは非常に高い普及率でさまざまなアプリケーションに採用されていますが、産業用環境ではまだ、少量のデータ交換に十分な効率を発揮できていません。また、リアルタイム動作に対しては決定性が低く、ネットワーク・ノードをスイッチ経由で接続するスター型トポロジでしか動作しません。EtherCAT 技術はイーサネット上に特定の機能を追加し、特定の構成を適用することで、イーサネット仕様に完全に準拠しながら、オートメーション向けにも非常に効率の高いネットワーク技術として利用できるようにしています。EtherCAT の設計では、標準的な PC を EtherCAT マスタとして使用して、EtherCAT 仕様に準拠した専用デバイスである EtherCAT スレーブと通信します。マスタとスレーブの EtherCAT デバイスは、オートメーション・コントローラ、オペレータ・インターフェイス、リモート入出力ユニット、センサ、アクチュエータ、ドライブなど、工場内ネットワークのあらゆるデバイスで使用できます。

技術

EtherCAT は、“オン・ザ・フライ” 処理を実装することで従来のイーサネットを強化しています。この処理では、EtherCAT ネットワーク内の各ノードが、通過するフレーム内のデータをその場で読み取ることができます。すべての EtherCAT フレームは、スレーブにコマンドおよびデータを送信する EtherCAT マスタから発信されます。マスタに返されるデータは、フレームが通過するときに、スレーブによって書き込まれます。

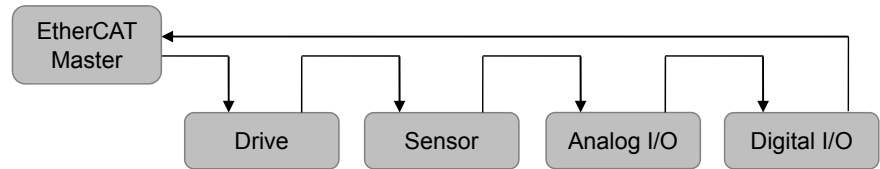


図1. EtherCATネットワークの例

それにより、マスタと個々のスレーブとの間で小サイズのフレームをポイント・ツー・ポイントで交換する必要がなくなるため、通信の効率が劇的に向上します。ただし、そのためには、各スレーブが2つのイーサネット・ポートを持ち、フレームの通過時にデータの読み取りや書き込みを行える必要があるため、スレーブ・デバイス内に特別なハードウェアが必要となります。これらの改良点により、EtherCATを使う100Mbpsネットワークでは、使用可能な帯域幅が90%を超えます。一方、マスタが各スレーブ・ノードと個別に通信する必要のあるネットワークでは、使用可能な帯域幅は5%未満です。

EtherCAT のテレグラム

図2に示すように、EtherCATのテレグラムはイーサネット・フレーム内にカプセル化され、EtherCATスレーブ宛ての1つまたは複数のEtherCATデータグラムを含んでいます。このようなイーサネット・フレームは、ヘッダにEtherCATタイプを使用するか、またはIP/UDPヘッダとともにパッキングすることができます。IPヘッダを使用する場合は、ネットワーク・ルータを超えてEtherCATプロトコルを使用することもできます。

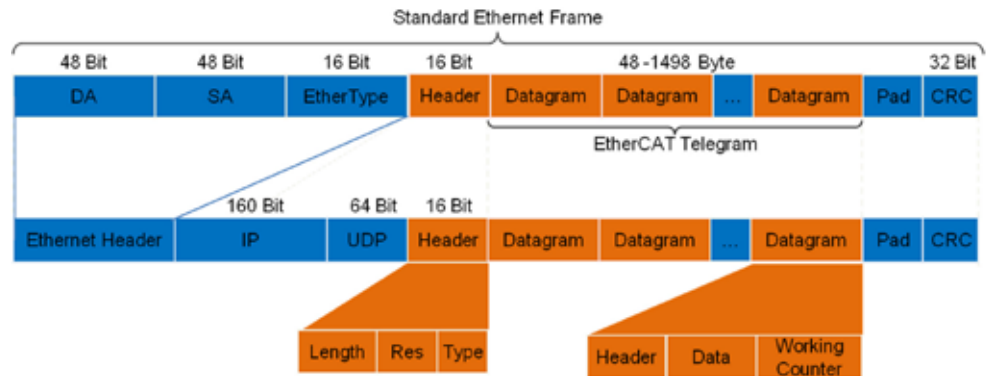


図2. EtherCATのテレグラム

EtherCATの各データグラムは、ヘッダ、データ、作業カウンタから構成されるコマンドです。ヘッダとデータは、スレーブが実行する動作を指定するために使用されます。作業カウンタはスレーブによって更新され、スレーブがコマンドを処理したことをマスタに知らせるために使用されます。

プロトコル

各スレーブは、EtherCAT パケットを“オン・ザ・フライ”で処理します。つまり、フレームを受信したら、それを解析し、EtherCAT データグラム内に指定されているアドレスが自身のアドレスと一致した場合には指定された動作を行います。その後、パケットの内容と CRC を更新して、第 2 のポートからデータグラム全体を転送します。EtherCAT マスタは、データグラムを使用して、最大 4GB のアドレス空間全体にわたってアドレッシングを行います。このアドレス空間によって、それぞれ 65,536 個のアドレスを持つ最大 65,536 個の EtherCAT スレーブを指定できます。EtherCAT データグラムでは、ネットワーク内のスレーブ・ノードの実際の位置に対してスレーブのアドレッシングの順序に制限はありません。

EtherCAT のデータ送信には、周期的と非周期的の 2 種類があります。周期的なデータは、一定の間隔または周期で転送されるプロセス・データです。非周期的なデータは、通常は時間的な厳密さを必要としないデータであり、サイズも大きくすることが可能です。これは一般に、コントローラのコマンドに応答して交換されるデータです。ただし、診断データなど、一部の非周期データは重要性が高く、時間的な要件も厳しい場合があります。EtherCAT はこれらの異なるデータ送信要件を、最適化されたアドレッシング方式によって処理します。これには、物理アドレッシング、論理アドレッシング、複数アドレッシング、ブロードキャスト・アドレッシングがあります。各種のアドレッシング方式を処理するために、各スレーブにはフィールドバス・メモリ管理ユニット (FMMU) が備えられています。各スレーブの FMMU ユニットにより、EtherCAT プロトコルでは各種のスレーブ・デバイスを 4GB の大きなメモリ空間 (スレーブ空間がマッピングされている) の一部として扱うことができます。EtherCAT マスタは、初期化フェーズ中に完全なプロセスイメージを構築した後、1 つの EtherCAT コマンドを使用し、スレーブ・デバイスに対して最小でビット・レベルのアクセスを実行できます。この機能により、標準的なイーサネット・コントローラと標準的なイーサネット・ケーブルを通して、フィールドバス・ネットワーク全体にわたるさまざまなデバイスのほとんどすべての入力 / 出力 (I/O) チャネルと通信が可能になります。

性能

ハードウェア・ベースの FMMU とオン・ザ・フライ処理によって、EtherCAT ネットワークは非常に高いレベルの効率で動作します。コントローラからフィールド・デバイスへの通信がマイクロ秒単位の周期で可能になります。これまでのように通信効率が産業用ネットワークのボトルネックとなることなく、最新の産業用 PC の計算速度に匹敵する効率が得られます。たとえば、パフォーマンスの向上により、EtherCAT で分散されたドライブに対して、位置ループに加えて電流ループを実行することが可能になります。

トポロジ

EtherCAT 規格は、ライン、スター、ツリーのいずれのトポロジもサポートし、フィールドバス・ネットワークで一般的なバス構造も EtherCAT で実現できます。I/O デバイスに EtherCAT インターフェイスが存在するため、イーサネット・スイッチング・ハードウェアは不要です。100m 範囲の銅線リンク、あるいはさらに長い光リンクを使用して、EtherCAT は大きな地理的領域に広がる何千個ものデバイスにまたがることができます。バックプレーンなど、より短い距離では、EtherCAT は E-bus という差動信号技術を使用します。

分散クロッキング

互いに離れた場所に設置された産業用ノード間で同時動作を実現するには、それらのノードの内部クロックを同期する必要があります。EtherCAT では、EtherCAT パケットがネットワークを通過する際に、各スレーブ・ノードに到着したときとそこから送出される際のタイムスタンプをそれぞれサンプリングすることで、これを実現します。マスタでは、スレーブから提供されたタイムスタンプ情報を使用して、個々のスレーブの伝播遅延を正確に計算します。各スレーブ・ノードのクロックはこの計算に基づいて調整され、互いに $1 \mu\text{s}$ 未満の誤差で同期されます。この正確な同期クロックのもう1つの利点として、取得した測定値を同期された時間とリンクすることにより、デバイス間の通信ジッタによる不確実性を除去することができます。

デバイス・プロファイル

産業用オートメーションでは、デバイスの機能やパラメータを記述する非常に一般的な方法として、デバイス・プロファイルが使用されます。EtherCAT は既存のデバイス・プロファイルへのインターフェイスを備えているため、従来のフィールドバス・デバイスも EtherCAT を使用するように簡単にアップグレードできます。そのようなインターフェイスの一例が CoE (CAN application layer over EtherCAT) および SoE (Servo drive profile over EtherCAT) であり、これらはデータ構造を EtherCAT にマッピングすることで CANOpen[®] および SERCOS[®] の利用を可能にします。

EtherCAT ノードのコンポーネント

各 EtherCAT ノード (図 3) には、物理レイヤ、データリンク・レイヤ、アプリケーション・レイヤの 3 つのコンポーネントがあります。

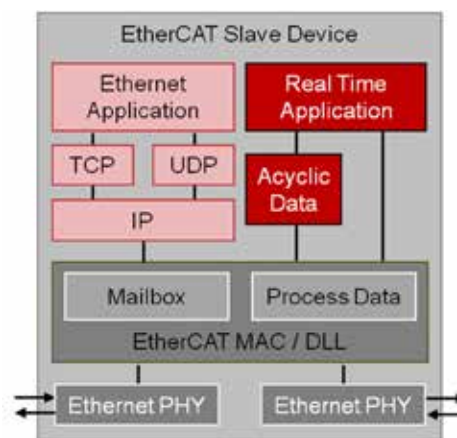


図3. EtherCATノードのコンポーネント

物理レイヤは、100BASE-TX 銅線、100BASE-FX 光ファイバ、または LVDS シグナリングに基づく E-bus を使用して実装できます。MAC は専用の ASIC を使用するか、または EtherCAT 標準仕様に準拠した FPGA を使用して実装します。MAC の先には、アプリケーション固有の動作を処理する産業用アプリケーションと、イーサネット・ベースのデバイス・プロファイルをサポートするための標準 TCP/IP および UDP/IP スタックがあります。デバイスの複雑さに応じて、EtherCAT ノードはハードウェアで実装することも、組み込み CPU で動作するソフトウェアをハードウェアと組み合わせて実装することもできます。

準拠

EtherCAT インターフェイスを備えたデバイス間で幅広い相互運用性を確保するために、EtherCAT Technology Group (ETG) は、技術仕様への準拠を保証するいくつかのプログラムを用意しています。これらのプログラムには、準拠をテストするソフトウェア・プログラムである準拠テスト・ツール (CTT)、メンバーが集まって互いのデバイスをテストすることができるプラグフェスト、公式な認証テストが実施されるドイツと日本の認証ラボなどがあります。最小準拠要件を満たすためには、市場への最初のリリース時に準拠テスト・ツールを使用してデバイスがプロトコル・テストに合格する必要があります。オプションとして、ベンダーはいずれかの公式認証ラボで製品の認証を受けることもできます。ETG の Web サイトでは、認証ラボの場所や認証手順について詳しい情報を提供しています。

標準的な EtherCAT® ノード

現在使用されている標準的な EtherCAT ノードは、以下のいずれかの図に示すようなアーキテクチャを採用しています。

デジタル I/O などの単純な EtherCAT デバイスの多くは、現在利用可能な単一の FPGA または ASIC ソリューションを使用して作成できます。そのようなアーキテクチャの単純な例を図 4 に示します。このようなアーキテクチャは、すべての機能がハードウェアで実装されソフトウェアを必要としないような、コスト要件の厳しい単純な I/O ノードに適しています。



図4. 基本的なデジタルI/O EtherCATデバイス

追加の処理能力が必要な EtherCAT ノードでは、EtherCAT ASIC/FPGA に外部プロセッサ (多くの場合、フラッシュ・メモリを内蔵) を接続して、アプリケーション・レベルの処理を実行します。たとえば、センサ・アプリケーションでは、センサの動作、デバイス・ドライバの実装、および EtherCAT プロトコル・スタックの実行にプロセッサを使用する場合があります。そのようなアーキテクチャは単純なデジタル I/O デバイスの場合よりもコストが高くなりますが、開発者がニーズやコスト目標に合わせてプロセッサを選択できる柔軟性があります。



図5. ASICと外部プロセッサを備えたEtherCAT

別のアプローチでは、CPU を内蔵したデバイス内のペリフェラルの1つとして EtherCAT を実装します。FPGA デバイスの多くは、FPGA 内でプロセッサを構成するための機能を持っているか、既にプロセッサを内蔵しています。一部のベンダーでは、デバイス上に EtherCAT と適切なプロセッサを両方備えた ASIC を提供しています。FPGA は柔軟ですが、CPU の選び方によってはコストまたは動作周波数の目標を満たすことが難しくなるというリスクがあります。



図6. プロセッサに内蔵されたEtherCAT

TIの EtherCATソリューション

TIでは、Sitara AM335x ARM Cortex-A8 および AM437x Cortex-A9 プロセッサに EtherCAT 機能を内蔵しています。これらのデバイスは、ARM 処理コアに他のペリフェラルやインターフェイスも多数内蔵し、産業用オートメーション機器を構築するための魅力的なデバイスとなっています。

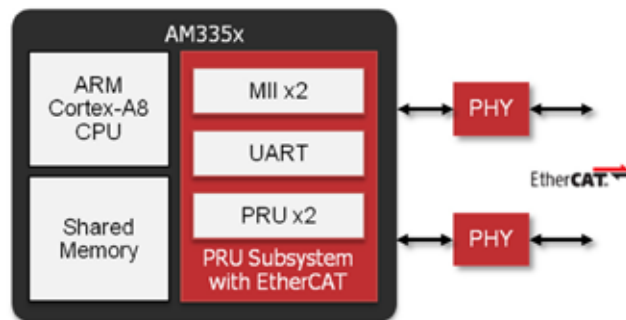


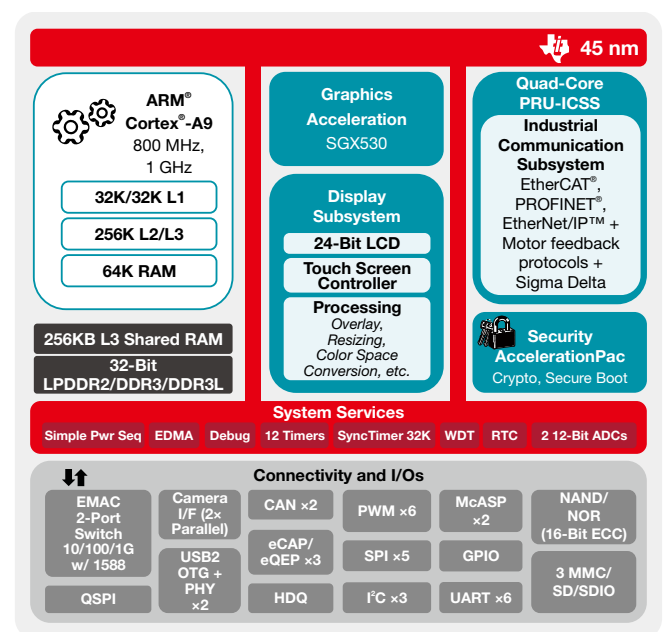
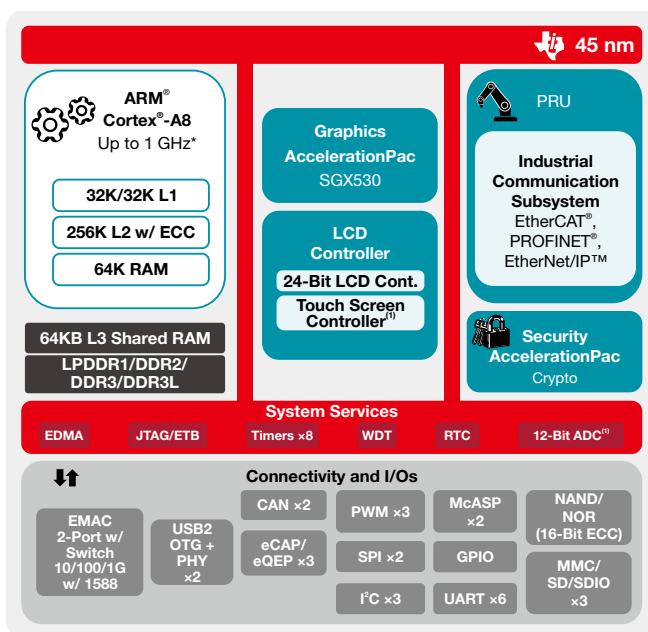
図7. TI Sitara AM335x/AM437xプロセッサ上のEtherCATスレーブ

Sitara AM335x および AM437x プロセッサは、MII インターフェイスとの非常に低いレベルでのやり取りをサポートする、プログラマブル・リアルタイム・ユニット (PRU) サブシステムを内蔵しています。この機能によって、PRU サブシステムに EtherCAT などの特別な通信プロトコルを実装できます。ファームウェアによって、EtherCAT MAC レイヤ全体を PRU サブシステムにカプセル化することができます。PRU は EtherCAT テレグラムをオン・ザ・フライで処理し、それを解析し、アドレスをデコードして、EtherCAT コマンドを実行します。EtherCAT スタック (レイヤ 7) や産業用アプリケーションを実行する ARM プロセッサとの間で通信が必要な場合には、割り込みが使用されます。PRU サブシステムは、逆方向へのフレーム転送も実行します。PRU サブシステムがすべての EtherCAT 機能を実装できるため、ARM プロセッサを複雑なアプリケーション用に利用したり、より単純でコストに制約のあるアプリケーション (分散 I/O など) 用に低速の ARM コアを導入したりすることが可能です。

Sitara AM335x および AM437x プロセッサを使用した EtherCAT ソリューションを完成させるには、TI の TLK105L、TLK106L、DP836X0、DP8384x などのイーサネット PHY デバイスが必要です。たとえば、TLK110 は、EtherCAT 性能に重要な属性である、MII および PHY インターフェイス間の低レイテンシ向けに最適化されています。また、TLK110 は、ケーブル障害の位置をすばやく特定できる、高度なケーブル診断機能も備えています。

Sitara プロセッサのブロック図

Sitara AM335x および AM437x プロセッサは、それぞれ ARM Cortex-A8 コアと ARM Cortex-A9 RISC コアをベースにした低電力デバイスです。どちらのプロセッサも、多様な内蔵ペリフェラルを備えています。Sitara プロセッサは、単純なアプリケーション用の 300MHz から、産業用ドライブなどの高い性能を必要とする複雑なアプリケーション用の 1GHz まで、産業用アプリケーション向けに複数の動作周波数をサポートしています。AM335x および AM437x プロセッサは、どちらも EtherCAT をあらゆる性能レベルで実装できます。AM335x プロセッサは 1 個の PRU コプロセッサ (2 個のリアルタイム・コア) で構成され、AM437x プロセッサは 2 個の PRU (合計で 4 個のリアルタイム・コア) を搭載しています。Sitara AM335x および AM437x プロセッサのブロック図を、以下の図 8 と図 9 に示します。両デバイスに関するその他の情報や、オンチップのペリフェラルと各機能については、www.tij.co.jp/am335x または www.tij.co.jp/am437x を参照してください。



* 800 MHz / 1 GHz only available on 15x15 package. 13x13 supports up to 600 MHz.

⁽¹⁾ Use of TSC will limit available ADC channels.

図8. AM335xプロセッサのブロック図

図9. AM437x Sitaraプロセッサのブロック図

EtherCAT のソフトウェア・アーキテクチャ

TI の Sitara プロセッサでの EtherCAT スレーブ実装は、3 つの主要なソフトウェア・コンポーネントから構成されています。1 つ目は、PRU にレイヤ 2 の機能を実装するマイクロコードです。2 つ目は、ARM プロセッサで動作する EtherCAT スレーブ・スタックです。3 つ目は産業用アプリケーションであり、これはソリューションを使用する最終機器によって異なります。TI では、プロトコル・アダプテーション層やデバイス・ドライバなど、追加のサポート・コンポーネントをソフトウェア開発キット内で提供しています。次ページの図 10 に示されるアーキテクチャは、TI でテスト済みの EtherCAT スタックを使用するか、別のものを使用するかに関わらず、変更なしで使用できるように設計されています。また、この EtherCAT ソリューションは OS に依存しないため、PRU サブシステムのファームウェア API ガイドを参照して適宜調整することができます。

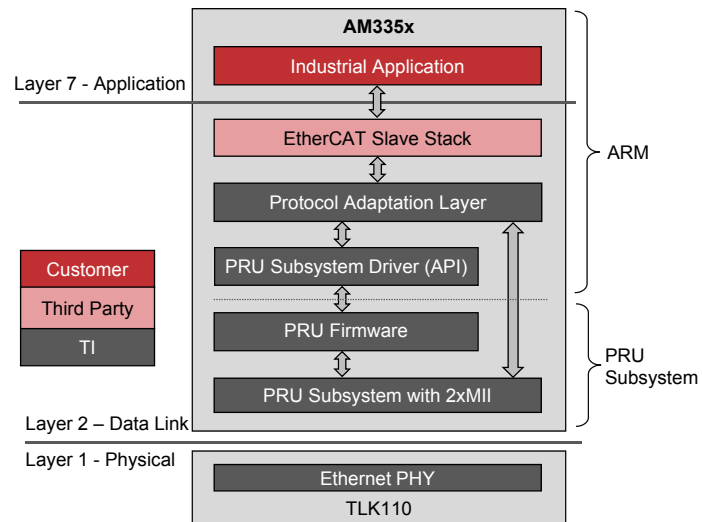


図10. EtherCATスレーブのソフトウェア・アーキテクチャ

EtherCAT のレイヤ 2 では、複数の PRU リアルタイム・コアがデータグラム処理、分散クロッキング、アドレス・マッピング、エラー検出 / 処理、ホスト・インターフェイスといったタスクを共有しています。

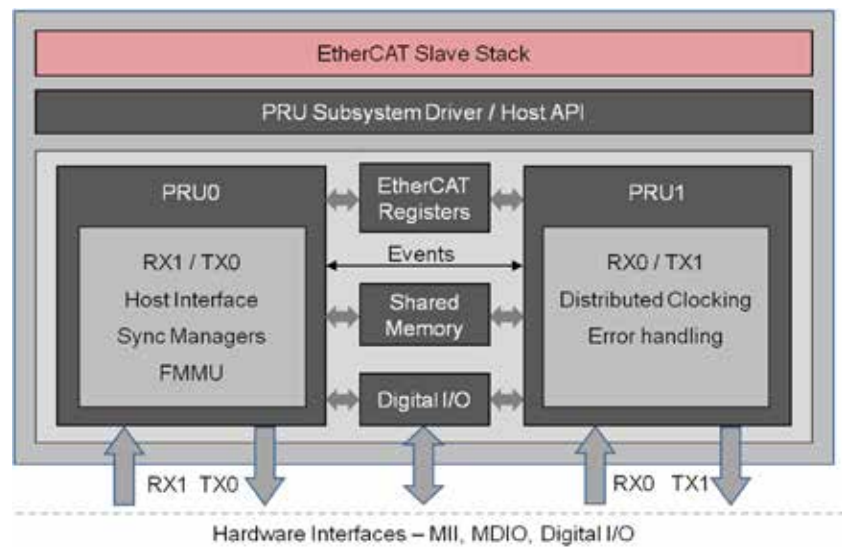


図11. EtherCATのファームウェア・アーキテクチャ

PRU は、内部共有メモリで EtherCAT のレジスタ空間をエミュレートします。PRU は決定性のリアルタイム処理機能によって、EtherCAT データグラムを一貫した予測可能なレイテンシで処理します。AM335x または AM437x プロセッサと TI の TLK110 イーサネット PHY デバイスの組み合わせで実現される低レイテンシにより、TI の実装は代表的な EtherCAT スレーブ・ソリューションの 1 つとなっています。

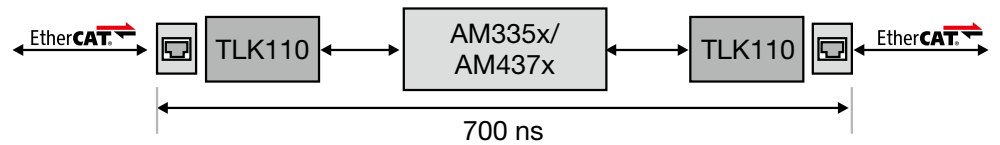


図12. EtherCATのRX-TXレイテンシ

EtherCAT の主要なパラメータ

Sitara AM335x および AM437x プロセッサを使用した EtherCAT スレーブ実装の主な属性を次に示します。

Attribute	AM335x processor	AM437x processor
Number of ports	2 MII ports	2 MII ports
E-bus support	No. E-bus is proprietary	No. E-bus is proprietary
FMMUs	Up to 8	Up to 8
Sync managers	Up to 8 (Buffered/Mailbox)	Up to 8 (Buffered/Mailbox)
Timer	64 bit (32-bit HW, 32-bit SW)	64 bit (32-bit HW, 32-bit SW)
Distributed clocks	Yes (<< 1 μ s) Sync0/1	Yes (<< 1 μ s) Sync0/1
Sync/Latch signals	SYNCO/1, LATCHO/1	SYNCO/1, LATCHO/1
Host interface	Integrated ARM Cortex-A8 SPI interface available	Integrated ARM Cortex-A9 SPI interface available
Process data I/F	12 KB on-chip shared RAM 8 KB used for PD	32 KB on-chip shared RAM 28 KB used for PD
Bitwise operations	Supported	Supported
Digital I/O	Many chip-level GPIOs	Many chip-level GPIOs
Package	PBGA 324, 15 \times 15mm	NFBGA 491, 17 \times 17mm

表1: Sitaraプロセッサ上のEtherCATスレーブ実装の主な属性

簡単な EtherCAT の統合

TIでは、EtherCATとSitara AM335xまたはAM437xプロセッサの統合プロセスを合理化しました。EtherCATスレーブの統合に必要なすべてのツールとソフトウェア・コードは、これらのプロセッサのソフトウェア開発キット (SDK) の一部として利用できます。それぞれの開発プラットフォームにおいて、SDKには、EtherCATプロトコル用のファームウェア、ソフトウェア・ドライバ、ハードウェア初期化ルーチン、スタックAPI用のアダプテーション層、EtherCATプロトコル・スタック、およびアプリケーション自体が含まれています。サポート・ドキュメントとSDKを利用することで、機能に変更を加えたり、新しい機能をアプリケーションに組み込みたりできます。

TIは、EtherCATプロトコル・スタックの統合を促進するためにBeckhoff Automationと密接に連携し、SitaraプロセッサでEtherCATスレーブ・スタック・コードを検証しました。BeckhoffのコードはSitaraプロセッサで動作するように調整され、ユーザーに対して統合がシームレスなものとなるようテスト済みです。ユーザー企業はETGのメンバーとなることが想定され (EtherCAT製品を販売するには必須)、それによって、製品を市場に投入する前にETGのWebサイトから直接、Beckhoffスタックの無償コピーを入手することができます。BeckhoffからのEtherCATスタックのコピーは、TIの産業用SDKにも含まれ、評価、開発、および試験の目的に使用することができます。

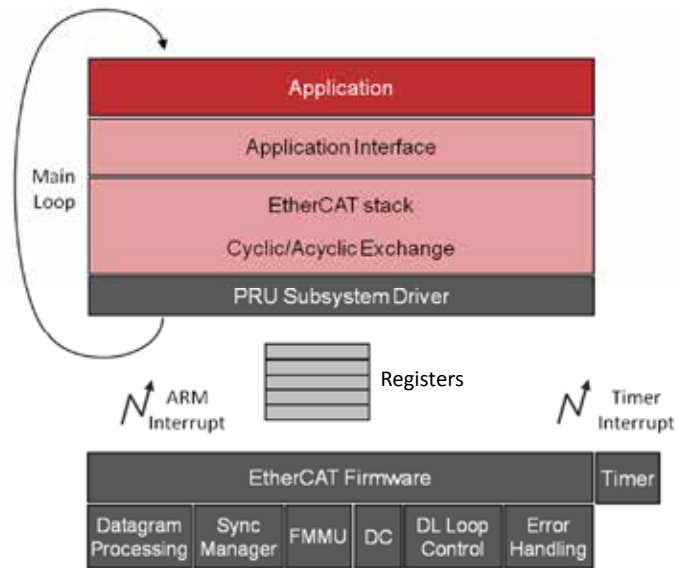


図13. EtherCATのソフトウェア統合

標準的な使用例では、EtherCAT ファームウェア、スタック、ドライバ、およびハイレベル・オペレーティング・システム (必要な場合) またはリアルタイム OS カーネルをすべて、それぞれのソフトウェア開発キットから再利用します。通常は、ユーザー・アプリケーションを開発するときにユーザーが変更を加えるファイルは1つしかありません。

消費電力

Sitara デバイスへの EtherCAT 実装では、低電力 ARM コアの採用とシステム・アーキテクチャの工夫により、ファンやヒートシンクが不要となっています。たとえば、ほとんどの使用例では、AM335x プロセッサのピーク電力は 1W 未満です。EtherCAT アプリケーションでは、消費電力は ARM CPU 速度 1MHz あたり 1mW 未満です。

最終製品への EtherCAT の統合

EtherCAT スレーブを産業用機器に統合するため、ユーザーは TI の EtherCAT スレーブ実装を使用し、さらに SDK で提供される EtherCAT スレーブ・スタック・コードの評価用コピーを使用することで、設計プロセスを完了できます。このスレーブ・スタック・コードは Beckhoff から提供されたものであり、すべての ETG メンバーが無料で利用できます。ただし、別のベンダーのスレーブ・スタックを使用したり、独自に開発することもできます。ユーザーは、準拠テスト・ツールを使用してすべてのテストに合格する必要があります。その後は任意で、EtherCAT 認証ラボで製品の認証を受けたり、EtherCAT プラグフェストでより広範な相互運用性テストを行うこともできます。

EtherCAT 実装用のデバイス

TI では、EtherCAT 実装用のいくつかの Sitara プロセッサに加え、信号チェーンおよび電源回路向けの補完用アナログ製品も提供しています。これらの製品の簡単な説明を表 2 に示しています。これらの製品はすべて、産業用グレードの温度範囲で長期的に利用できます。

Product	Description
AM335x	ARM® Cortex™-A8 32-bit microprocessor available in two speed grades. Integrated EtherCAT® slave/master and several other industrial Ethernet standards. Integrated fieldbus standards such as PROFIBUS® and CANopen®.
AM3517	ARM Cortex-A8 microprocessor for EtherCAT master applications
AM437x	ARM Cortex-A9 32-bit processor available in speed grades up to 1 GHz. Integrated EtherCAT slave/master
TLK110	Ethernet PHY optimized for high-performance industrial Ethernet such as EtherCAT
TPS65910	Advanced low-footprint power management solution for AM335x microprocessors

表2: TIのEtherCATデバイス

EtherCAT 実装用の開発ツール

TI では、ユーザーによる実装を支援するための包括的な設計データとともに、Sitara プロセッサ用の評価モジュール(EVM) 開発プラットフォームを提供しています。回路図やレイアウトなど、これらの EVM 用のあらゆる設計データを利用して、独自の設計開発を迅速に行うことができます。特定のプロセッサ向けに利用できるツールの詳細については、こちらをクリックしてください。

さらに、TI では産業用アプリケーション向けに追加の開発プラットフォームを用意するため、外部のベンダーとも協力しています。

まとめ

TI では、産業用 I/O、センサ、PLC、およびマンマシン・インターフェイス (HMI) システム向けに、Sitara プロセッサ上に統合された EtherCAT スレーブおよびマスタ機能を提供しています。強力かつ低電力の ARM コアと EtherCAT の統合によって、機能要件や動作要件で妥協することなく、低コストの最終製品を実現できます。また TI は、EtherCAT、PROFIBUS、CAN、RS-485 などの産業用通信インターフェイス向けに、絶縁機構を組み込んだトランシーバも提供しています。包括的なソフトウェアおよびハードウェア開発ツール、ワールドワイドサポート、活発な E2E™ 開発者コミュニティなどが利用できるため、ユーザーにとっては、最大 30% の大幅なコスト削減という付加価値とともに、EtherCAT の統合を大幅に単純化できるというメリットが期待できます。

ご注意:

本資料に記載された製品・サービスにつきましては予告なしにご提供の中止または仕様の変更をする場合がありますので、本資料に記載された情報が最新のものであることをご確認の上ご注文下さいませようお願い致します。

TI は製品の使用用途に関する援助、お客様の製品もしくはその設計、ソフトウェアの性能、または特許侵害に対して責任を負うものではありません。また、他社の製品・サービスに関する情報を記載していても、TI がその他社製品を承認あるいは保証することにはなりません。



TIの設計情報およびリソースに関する重要な注意事項

Texas Instruments Incorporated ("TI")の技術、アプリケーションその他設計に関する助言、サービスまたは情報は、TI製品を組み込んだアプリケーションを開発する設計者に役立つことを目的として提供するものです。これにはリファレンス設計や、評価モジュールに関する資料が含まれますが、これらに限られません。以下、これらを総称して「TIリソース」と呼びます。いかなる方法であっても、TIリソースのいずれかをダウンロード、アクセス、または使用した場合、お客様(個人、または会社を代表している場合にはお客様の会社)は、これらのリソースをここに記載された目的にのみ使用し、この注意事項の条項に従うことに合意したものとします。

TIによるTIリソースの提供は、TI製品に対する該当の発行済み保証事項または免責事項を拡張またはいかなる形でも変更するものではなく、これらのTIリソースを提供することによって、TIにはいかなる追加義務も責任も発生しないものとします。TIは、自社のTIリソースに訂正、拡張、改良、およびその他の変更を加える権利を留保します。

お客様は、自らのアプリケーションの設計において、ご自身が独自に分析、評価、判断を行う責任がお客様にあり、お客様のアプリケーション(および、お客様のアプリケーションに使用されるすべてのTI製品)の安全性、および該当するすべての規制、法、その他適用される要件への遵守を保証するすべての責任をお客様のみが負うことを理解し、合意するものとします。お客様は、自身のアプリケーションに関して、(1) 故障による危険な結果を予測し、(2) 障害とその結果を監視し、および、(3) 損害を引き起こす障害の可能性を減らし、適切な対策を行う目的で、安全策を開発し実装するために必要な、すべての技術を保持していることを表明するものとします。お客様は、TI製品を含むアプリケーションを使用または配布する前に、それらのアプリケーション、およびアプリケーションに使用されているTI製品の機能性を完全にテストすることに合意するものとします。TIは、特定のTIリソース用に発行されたドキュメントで明示的に記載されているもの以外のテストを実行していません。

お客様は、個別のTIリソースにつき、当該TIリソースに記載されているTI製品を含むアプリケーションの開発に関連する目的でのみ、使用、コピー、変更することが許可されています。明示的または黙示的を問わず、禁反言の法理その他どのような理由でも、他のTIの知的所有権に対するその他のライセンスは付与されません。また、TIまたは他のいかなる第三者のテクノロジーまたは知的所有権についても、いかなるライセンスも付与されるものではありません。付与されないものには、TI製品またはサービスが使用される組み合わせ、機械、プロセスに関連する特許権、著作権、回路配置利用権、その他の知的所有権が含まれますが、これらに限られません。第三者の製品やサービスに関する、またはそれらを参照する情報は、そのような製品またはサービスを利用するライセンスを構成するものではなく、それらに対する保証または推奨を意味するものでもありません。TIリソースを使用するため、第三者の特許または他の知的所有権に基づく第三者からのライセンス、あるいはTIの特許または他の知的所有権に基づくTIからのライセンスが必要な場合があります。

TIのリソースは、それに含まれるあらゆる欠陥も含めて、「現状のまま」提供されます。TIは、TIリソースまたはその仕様に関して、明示的か暗黙的にかかわらず、他のいかなる保証または表明も行いません。これには、正確性または完全性、権原、続発性の障害に関する保証、および商品性、特定目的への適合性、第三者の知的所有権の非侵害に対する黙示的保証が含まれますが、これらに限られません。

TIは、いかなる苦情に対しても、お客様への弁済または補償を行う義務はなく、行わないものとします。これには、任意の製品の組み合わせに関連する、またはそれらに基づく侵害の請求も含まれますが、これらに限られず、またその事実についてTIリソースまたは他の場所に記載されているか否かを問わないものとします。いかなる場合も、TIリソースまたはその使用に関連して、またはそれらにより発生した、実際の、直接的、特別、付随的、間接的、懲罰的、偶発的、または、結果的な損害について、そのような損害の可能性についてTIが知らされていたかどうかにかかわらず、TIは責任を負わないものとします。

お客様は、この注意事項の条件および条項に従わなかったために発生した、いかなる損害、コスト、損失、責任からも、TIおよびその代表者を完全に免責するものとします。

この注意事項はTIリソースに適用されます。特定の種類の資料、TI製品、およびサービスの使用および購入については、追加条項が適用されます。これには、半導体製品(<http://www.ti.com/sc/docs/stdterms.htm>)、評価モジュール、およびサンプル(<http://www.ti.com/sc/docs/sampterm.htm>)についてのTIの標準条項が含まれますが、これらに限られません。